

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2010-34432

(P2010-34432A)

(43) 公開日 平成22年2月12日 (2010.2.12)

(51) Int.Cl.

H O 1 L 21/3205 (2006.01)

H O 1 L 23/52 (2006.01)

F I

H O 1 L 21/88

J

テーマコード (参考)

5 F 0 3 3

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2008-197206 (P2008-197206)

(22) 出願日 平成20年7月31日 (2008.7.31)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(74) 代理人 100077849

弁理士 須山 佐一

(74) 代理人 100113871

弁理士 川原 行雄

(74) 代理人 100124073

弁理士 山下 聡

(74) 代理人 100134223

弁理士 須山 英明

(72) 発明者 谷田 一真

東京都港区芝浦一丁目1番1号 株式会社
東芝内

最終頁に続く

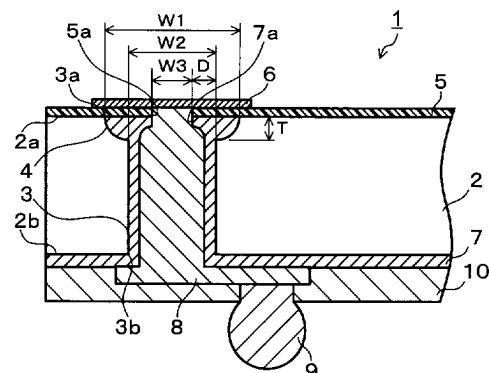
(54) 【発明の名称】 半導体装置とその製造方法

(57) 【要約】

【課題】半導体基板の表裏両面間を貫通電極で接続するにあたって、貫通孔底部の角部におけるリーク電流の発生や絶縁膜のクラック等を抑制する。

【解決手段】半導体装置1は貫通孔3を有する半導体基板2を備える。貫通孔3は半導体基板2の第1の面2aに開口された第1の開口3aの開口径が第2の面2bに開口された第2の開口3bに近い側の内径より大きくなるように、第1の面2aの近傍を拡張させる拡張部4を備える。半導体基板2の第1の面2aには第1の絶縁層5と第1の配線層6とが設けられている。貫通孔3には拡張部4を充填しつつ内壁面を覆う第2の絶縁層7が設けられており、さらに第1および第2の絶縁層5、7の開口を介して第1の配線層6と接続された第2の配線層8が設けられている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 の面と、前記第 1 の面とは反対側の第 2 の面とを有する半導体基板と、

前記半導体基板に設けられ、前記第 1 の面に開口された第 1 の開口と前記第 2 の面に開口された第 2 の開口とを有する貫通孔であって、前記第 1 の開口の開口径が前記第 2 の開口に近い側の内径より大きくなるように前記第 1 の面の近傍を拡張させる拡張部を備える貫通孔と、

前記半導体基板の前記第 1 の面に設けられ、前記貫通孔に連通されていると共に、前記第 1 の開口の開口径より小径の開口を有する第 1 の絶縁層と、

前記第 1 の絶縁層の前記開口を塞ぐように、前記第 1 の絶縁層上に設けられた第 1 の配線層と、

前記貫通孔の前記拡張部を充填すると共に、前記貫通孔の前記第 1 の開口、前記貫通孔の内壁面、および前記半導体基板の前記第 2 の面を覆うように設けられ、前記第 1 の絶縁層の前記開口から連通して前記第 1 の配線層を露出させる開口を有する第 2 の絶縁層と、

前記第 1 および第 2 の絶縁層の前記開口を介して前記第 1 の配線層と接続するように、前記貫通孔内から前記半導体基板の前記第 2 の面に亘って、前記第 2 の絶縁層を介して設けられた第 2 の配線層と

を具備することを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、

前記拡張部は、前記第 1 の開口の開口端から前記第 2 の絶縁層の前記開口の開口端までの距離が $3 \sim 10 \mu\text{m}$ の範囲で、かつ前記第 1 の開口から前記第 2 の開口に近い側の内径部分までの距離が $1 \sim 5 \mu\text{m}$ の範囲の形状を有することを特徴とする半導体装置。

【請求項 3】

請求項 1 記載の半導体装置において、

前記拡張部には有機絶縁物からなる前記第 2 の絶縁層が充填されていることを特徴とする半導体装置。

【請求項 4】

請求項 1 記載の半導体装置において、

前記第 2 の絶縁層は下地膜と絶縁膜との二層構造膜を有し、前記拡張部には前記絶縁膜が充填されていることを特徴とする半導体装置。

【請求項 5】

半導体基板の第 1 の面に第 1 の絶縁層を形成する工程と、

前記第 1 の絶縁層上に第 1 の配線層を形成する工程と、

前記第 1 の絶縁層を露出させるように、前記半導体基板の前記第 1 の面とは反対側の第 2 の面から前記第 1 の面に向けて、前記半導体基板に貫通孔を形成しつつ、前記貫通孔に前記第 1 の面に開口された第 1 の開口の開口径が前記第 2 の面に開口された第 2 の開口に近い側の内径より大きくなるように前記第 1 の面の近傍を拡張させる拡張部を設ける工程と、

前記貫通孔の前記拡張部を充填しつつ、前記貫通孔の前記第 1 の開口、前記貫通孔の内壁面、および前記半導体基板の前記第 2 の面を覆う第 2 の絶縁層を形成する工程と、

前記貫通孔の底部に存在する前記第 1 および第 2 の絶縁層に開口を形成し、前記貫通孔内に前記第 1 の配線層を露出させる工程と、

前記貫通孔内から前記半導体基板の前記第 2 の面に亘って、前記第 1 および第 2 の絶縁層の前記開口を介して前記第 1 の配線層と接続する第 2 の配線層を、前記第 2 の絶縁層を介して形成する工程と

を具備することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置とその製造方法に関する。

【背景技術】

【0002】

半導体集積回路技術を用いたCCDやCMOSイメージセンサ等の半導体装置は、デジタルカメラやカメラ機能付き携帯電話に広く利用されている。このような半導体装置においては搭載部品の小型・軽量化に対応するために、センサチップ（半導体素子）をチップサイズパッケージ（CSP）にすることが提案されている。センサチップ等の半導体素子をCSP化するにあたって、センサデバイス等を形成した半導体基板に表裏両面間を繋ぐ貫通電極を適用することが検討されている（特許文献1参照）。

【0003】

このような半導体装置は、例えば以下のようにして作製される。まず、表面側絶縁膜と表面側配線層とが順に形成された半導体基板に、表面側絶縁膜を露出させる貫通孔を形成する。次に、貫通孔の内壁面および半導体基板の裏面に裏面側絶縁膜を形成する。表面側および裏面側絶縁膜をエッチングして貫通孔内に表面側配線層を露出させる。さらに、貫通孔を介して表面側配線層と接続するように、貫通孔の内部から半導体基板の裏面に亘る貫通配線層を形成する。この後、貫通配線層に外部接続端子を形成する。半導体装置は半導体ウェハに複数個形成され、最後に切断されて個片化される。

【0004】

貫通孔の内壁面に形成される絶縁膜には、熱酸化膜並みのリーク特性を有することが望まれる。ただし、集積回路が既に形成された半導体基板に絶縁膜を形成する場合、熱酸化膜のような高温プロセスを適用することはできない。さらに、イメージセンサは表面に有機材料から構成されるマイクロレンズアレイやカラーフィルタが形成されているため、絶縁膜の形成時に許容可能な温度は200℃程度となる。このため、貫通孔内の絶縁膜にはCVD法等の低温形成によるSiO₂膜が使用されている。

【0005】

しかしながら、低温形成によるSiO₂膜では貫通孔の側壁と底部との間の角部の膜厚が薄くなりやすい。このため、半導体基板と貫通配線層との間で電流がリークし、センサデバイス等が動作不良を起こすおそれがある。これは半導体装置の製造歩留りや電気的な信頼性を低下させる要因となる。さらに、貫通孔底部の角部には応力が集中しやすく、薄い絶縁膜にクラックが生じて信頼性を低下させるおそれがある。角部における絶縁膜の膜厚を厚くするためには、側壁の絶縁膜自体を厚く形成することが考えられるが、全体の膜厚を厚くした絶縁膜は小径の貫通孔に適用することができない。

【特許文献1】国際公開第2005/022631号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明の目的は、半導体基板の表裏両面間を貫通配線層で接続するにあたって、貫通孔底部の角部におけるリーク電流の発生や絶縁膜のクラック等を抑制することによって、信頼性や製造歩留りを向上させた半導体装置とその製造方法を提供することにある。

【課題を解決するための手段】

【0007】

本発明の態様に係る半導体装置は、第1の面と、前記第1の面とは反対側の第2の面とを有する半導体基板と、前記半導体基板に設けられ、前記第1の面に開口された第1の開口と前記第2の面に開口された第2の開口とを有する貫通孔であって、前記第1の開口の開口径が前記第2の開口に近い側の内径より大きくなるように前記第1の面の近傍を拡張させる拡張部を備える貫通孔と、前記半導体基板の前記第1の面に設けられ、前記貫通孔に連通されていると共に、前記第1の開口の開口径より小径の開口を有する第1の絶縁層と、前記第1の絶縁層の前記開口を塞ぐように、前記第1の絶縁層上に設けられた第1の配線層と、前記貫通孔の前記拡張部を充填すると共に、前記貫通孔の前記第1の開口、前記貫通孔の内壁面、および前記半導体基板の前記第2の面を覆うように設けられ、前記第

10

20

30

40

50

1の絶縁層の前記開口から連通して前記第1の配線層を露出させる開口を有する第2の絶縁層と、前記第1および第2の絶縁層の前記開口を介して前記第1の配線層と接続するように、前記貫通孔内から前記半導体基板の前記第2の面に亘って、前記第2の絶縁層を介して設けられた第2の配線層とを具備することを特徴としている。

【0008】

本発明の態様に係る半導体装置の製造方法は、半導体基板の第1の面に第1の絶縁層を形成する工程と、前記第1の絶縁層上に第1の配線層を形成する工程と、前記第1の絶縁層を露出させるように、前記半導体基板の前記第1の面とは反対側の第2の面から前記第1の面に向けて、前記半導体基板に貫通孔を形成しつつ、前記貫通孔に前記第1の面に開口された第1の開口の開口径が前記第2の面に開口された第2の開口に近い側の内径より大きくするように前記第1の面の近傍を拡張させる拡張部を設ける工程と、前記貫通孔の前記拡張部を充填しつつ、前記貫通孔の前記第1の開口、前記貫通孔の内壁面、および前記半導体基板の前記第2の面を覆う第2の絶縁層を形成する工程と、前記貫通孔の底部に存在する前記第1および第2の絶縁層に開口を形成し、前記貫通孔内に前記第1の配線層を露出させる工程と、前記貫通孔内から前記半導体基板の前記第2の面に亘って、前記第1および第2の絶縁層の前記開口を介して前記第1の配線層と接続する第2の配線層を、前記第2の絶縁層を介して形成する工程とを具備することを特徴としている。

【発明の効果】

【0009】

本発明の態様に係る半導体装置とその製造方法においては、貫通孔底面の角部に拡張部を設けると共に、この拡張部に貫通孔の内壁面を覆う第2の絶縁層を充填しているため、角部におけるリーク電流の発生や絶縁膜のクラック等を抑制することができる。従って、信頼性や製造歩留りに優れる半導体装置を提供することが可能となる。

【発明を実施するための最良の形態】

【0010】

以下、本発明を実施するための形態について、図面を参照して説明する。図1は本発明の第1の実施形態による半導体装置を示している。図1に示す半導体装置1は半導体基板2を具備している。半導体基板2には例えばシリコン(Si)基板が用いられる。半導体基板2は第1の面2aとそれとは反対側の第2の面2bとを有している。第1の面(半導体基板2の表面)2aはフォトダイオードやトランジスタを含む集積回路、配線、電極等の形成面となり、第2の面(半導体基板2の裏面)2bは外部接続端子の形成面となる。

【0011】

半導体基板2は第1の面2aと第2の面2bとを繋ぐ貫通孔3を有している。貫通孔3は第1の面2aに開口された第1の開口3aと第2の面2bに開口された第2の開口3bとを有している。貫通孔3の第1の面2aの近傍部分には、第1の開口3aの開口径W1が第2の開口3bに近い側の内径W2より大きくするように、第1の面2aの近傍を拡張させる拡張部4が設けられている。貫通孔3の第1の開口3aは拡張部4の始端部となり、貫通孔3内の第2の開口3bに近い側の内径部分は拡張部4の終端部となる。

【0012】

拡張部4は第1の開口(始端部)3aから第2の開口3bに近い側の内径部分(終端部)までが曲面で連続するように形成されている。拡張部4はある曲率を持った単一もしくは複数の曲面や複数の平面、もしくはそれらの組合せで形成してもよい。貫通孔3は第1の面2aの近傍部分の内径が他の部分に比べて拡大されており、この内径拡大部分に相当する拡張部4は終端部から始端部に向けて内径が例えば連続して増大するように設けられている。拡張部4の内径は断続的に増大させてもよい。

【0013】

半導体基板2の第1の面2aには第1の絶縁層5が形成されており、その上には第1の配線層6が形成されている。第1の配線層6は半導体基板2の第1の面2a側の能動素子領域に設けられた半導体回路の導電層である。半導体装置1をCMOSイメージセンサ等のセンサチップとして使用する場合、半導体基板2の第1の面2a側の能動素子領域には

フォトダイオード等の受光素子を有する受光部が設けられる。受光部は第1の面2aに照射される光や電子等のエネルギー線を受光してフォトダイオードに収集するものである。このような受光部はセンサチップの撮像部を構成するものであり、電気信号のインプット・アウトプットや電力の供給等を行う第1の配線層6と電氣的に接続される。

【0014】

半導体基板2の第1の面2aに設けられた第1の絶縁層5には、貫通孔3の第1の開口3aの開口径W1より小径の開口径W3を有する開口5aが設けられている。第1の絶縁層5の開口5aは貫通孔3の第1の開口3aに対応させてほぼ同軸的に形成されている。第1の配線層6は貫通孔3の第1の開口3aおよび第1の絶縁層5の開口5aを塞ぐように配置されている。すなわち、第1の配線層6は貫通孔3内に露出しており、このような第1の配線層6で貫通孔3の底面が構成されている。

10

【0015】

貫通孔3の内壁面（側面）と第1の開口3aは第2の絶縁層7で覆われており、さらに第2の絶縁層7は第1の絶縁層5の開口5aから連通して第1の配線層6を露出させる開口7aを有している。第2の絶縁層7の開口7aは第1の絶縁層5の開口5aと同軸的に設けられており、かつおおよそ同径の開口径（W3）を有している。貫通孔3の拡張部4には第2の絶縁層7が充填されている。さらに、第2の絶縁層7は貫通孔3内から連続して、半導体基板2の第2の面2bの少なくとも一部を覆うように設けられている。すなわち、第2の絶縁層7は拡張部4を充填しつつ、貫通孔3の内壁面と第1の開口3aの一部と半導体基板2の第2の面2bの少なくとも一部を覆うように設けられている。

20

【0016】

貫通孔3内には第2の配線層8となる導電材料が第2の絶縁層7を介して充填されている。貫通孔3の第1の開口3a側に存在する第2の絶縁層7には開口7aが設けられており、それと対応して第1の絶縁層5には開口5aが設けられているため、第2の配線層8は開口7a、開口5aを介して第1の配線層6と電氣的に接続されている。第2の配線層8は貫通孔3内から半導体基板2の第2の面2bに亘って設けられている。第2の配線層8は半導体基板2の第1の面2aと第2の面2bとを接続する貫通配線層である。

【0017】

貫通孔3の第1の開口3a側の角部において、半導体基板2と第2の配線層8との間には拡張部4に充填された第2の絶縁層7が介在されている。拡張部4は、第1の開口3aの開口端から第2の絶縁層7の開口7aの開口端までの距離 $D = (W1 - W3) / 2$ （面方向の長さ）と、第1の開口3aから第2の開口3bに近い側の内径部分までの距離T（深さ）とで規定される形状を有している。このような形状を有する拡張部4に第2の絶縁層7が充填されている。第2の配線層8は拡張部4に充填された第2の絶縁層7を介して半導体基板2から離間している。

30

【0018】

従って、貫通孔3の第1の開口3a側の角部における半導体基板2と第2の配線層8との間でのリーク電流の発生を再現性よく抑制することが可能となる。さらに、貫通孔3の第1の開口3a側の角部は応力が集中しやすいが、応力集中箇所となる角部には第2の絶縁層7が充填された拡張部4が存在するため、第2の絶縁層7のクラック等を抑制することができる。このような効果を得る上で、拡張部4に充填された第2の絶縁層7の面方向の長さDは3～10 μm の範囲、また深さTは1～5 μm の範囲であることが好ましい。

40

【0019】

図11に従来の絶縁膜（低温形成によるSiO₂膜等）の膜厚とリーク電流値との関係を示す。熱酸化膜（膜厚：100nm）並みのリーク特性を得るためには、絶縁膜の膜厚を3～10 μm の範囲とすることが好ましいことが分かる。このため、第2の絶縁層7の面方向の長さDは3～10 μm の範囲とすることが好ましい。半導体デバイスは一般的にSi基板にエピタキシャル層が5 μm 程度形成され、さらにその表面から1 μm 程度の深さにウェルやソース、ドレイン、チャネル等から構成されるトランジスタデバイスが配置される。従って、表層から1 μm 、さらに5 μm の深さのリーク特性を高めることが好ま

50

しい。このため、第2の絶縁層7の深さTは1～5 μmの範囲とすることが好ましい。

【0020】

拡張部4に充填された第2の絶縁層7の面方向の長さDが3 μm未満、また深さTが1 μm未満の場合、リーク電流やクラックの抑制効果を十分に得ることができないおそれがある。リーク電流やクラックの抑制効果に関しては、第2の絶縁層7の面方向の長さDをより長くすることが好ましい。ただし、長さDをあまり長くすると小径の貫通孔3への適用が困難になると共に、半導体基板2の第1の面2a側における能動素子領域の低下等を招くおそれがある。このため、長さDは実用的には10 μm以下とすることが好ましい。深さTも同様であり、実用的には5 μm以下とすることが好ましい。

【0021】

第2の配線層8上には外部接続端子9が設けられている。半導体基板2の第2の面2bは外部接続端子9を除いて保護層10で覆われている。第2の面2b上に存在する第2の絶縁層7および第2の配線層8は保護層10で覆われている。保護層10は少なくとも第2の配線層8を覆うように設ければよい。この実施形態では外部接続端子9を除いて、半導体基板2の第2の面2b全体を保護層10で覆っている。半導体装置1をセンサパッケージ等に適用する場合、半導体基板2上にはガラス基板等からなる光透過性保護部材が接着層を介して配置されるが、図1では説明の簡略化のために図示を省略している。

【0022】

第1の実施形態の半導体装置1は、例えば以下のようにして作製される。まず、図2に示すように、半導体基板2の第1の面（表面）2aにCVD法、スプレーコート法、スピコンコート法、フィルムラミネート法等を適用して第1の絶縁層5を形成する。第1の絶縁層5は、例えばシリコン酸化物（SiO_x）、シリコン窒化物（SiN_x）、SiOF（フッ素ドーパSiO_x）、ポーラスなSiOC（カーボンドーパSiO_x）等により構成される。半導体基板2は半導体ウェハとして供給される。

【0023】

次いで、図3に示すように、第1の絶縁層5上にスパッタ法、CVD法、蒸着法、めっき法等を適用して第1の配線層6を形成する。第1の配線層6には、例えば高抵抗金属材料（Ti、TiN、TiW、Ni、Cr、Ta₂N、CoWP等）や低抵抗金属材料（Al、Al-Cu、Al-Si-Cu、Cu、Au、Ag、半田材等）が用いられる。これらは単層構造もしくは複数の材料層を積層した多層構造で導電層を構成する。また、絶縁層を介して導電層を積層した多層構造膜等を配線層6に適用してもよい。

【0024】

次に、図4に示すように、半導体基板2の第2の面2b側から第1の面2aに向けて貫通孔3を形成して第1の絶縁層5を露出させる。貫通孔3は第1の絶縁層5に向けて断面形状がテーパ状とされた形状を有することが好ましい。貫通孔3は半導体基板2の第2の面2b側に配置された所定パターンのマスクを用いて、半導体基板2をプラズマエッチング法等でエッチングすることにより形成される。貫通孔3を形成するにあたって、第1の絶縁層5に比べて半導体基板2が相対的に大きくエッチングされるように、プラズマ中にエッチング用のガスを導入してプラズマエッチングを行う。

【0025】

エッチング用のガスとしては、例えば半導体基板2がSi基板である場合にはSF₆とO₂とArの混合ガスが使用される。半導体基板2をプラズマエッチングするにあたって、第1の絶縁層5が露出されてから、さらにオーバーエッチングを行うことによって、チャージしたエッチャント成分が貫通孔3の第1の開口3aの周縁部に集まり、横方向（半導体基板2面方向）へのエッチングが促進される。オーバーエッチングを適用することによって、第1の面2aの近傍部分に拡張部4を形成する。

【0026】

このようにして、第1の開口3a（拡張部4の始端部）の開口径W1が第2の開口2bに近い側の内径部分（拡張部4の終端部）の径W2より大きく、かつ第1の開口3aから第2の開口2bに近い側の内径部分までが曲面で連続した拡張部4を備える貫通孔3を形

10

20

30

40

50

成する。貫通孔 3 の第 1 の開口 3 a の開口径（拡張部 4 の始端部の開口径） $W1$ は、第 1 の配線層 6 の径 $W4$ より小さい（ $W1 < W4$ ）ことが好ましい。

【0027】

次に、図 5 に示すように、貫通孔 3 の内壁面、第 1 の絶縁層 5 で塞がれた貫通孔 3 の底面、および半導体基板 2 の第 2 の面 2 b を覆うように、CVD 法、スプレーコート法、スピコート法、フィルムラミネート法等を適用して第 2 の絶縁層 7 を形成する。第 2 の絶縁層 7 は貫通孔 3 の内壁面や底面等を覆うだけでなく、貫通孔 3 の拡張部 4 に充填されるように形成することが重要である。

【0028】

第 2 の絶縁層 7 には、例えばシリコン酸化物（ SiO_x ）やシリコン窒化物（ SiN_x ）等の無機絶縁物、あるいはポリイミド樹脂、BCB（ベンゾシクロブテン）樹脂、エポキシ樹脂等の有機絶縁物で構成される。これらのうちでも、貫通孔 3 の拡張部 4 に対する充填性等を考慮すると、第 2 の絶縁層 7 はポリイミド樹脂、BCB 樹脂、パリレン樹脂、エポキシ樹脂等の有機絶縁物で構成することが好ましい。また、第 2 の絶縁層 7 の形成方法としては、スプレーコート法やスピコート法等を適用することが好ましい。

【0029】

次いで、図 6 に示すように、第 1 の絶縁層 5 を覆うように貫通孔 3 の底部に存在する第 2 の絶縁層 7 を、所定パターンのマスクを用いてエッチングして開口 7 a を形成し、第 1 の絶縁層 5 を再び露出させる。続いて、露出された第 1 の絶縁層 5 をエッチングし、第 2 の絶縁層 7 の開口 7 a とほぼ同径の開口 5 a を形成する。これら開口 5 a、7 a を形成することによって、貫通孔 3 内に第 1 の配線層 6 を露出させる。第 1 および第 2 の絶縁層 5、7 の開口 5 a、7 a は、それらの径 $W3$ が貫通孔 3 の第 1 の開口 3 a の開口径（拡張部 4 の始端部の開口径） $W1$ より小さくなる（ $W3 < W1$ ）ように形成する。

【0030】

第 1 の絶縁層 5 をエッチングするにあたって、第 1 の配線層 6 に比べて第 1 の絶縁層 5 が相対的に大きくエッチングされるように、プラズマ中にエッチング用のガスを導入してプラズマエッチングを行う。エッチング用のガスとしては、例えば第 1 の絶縁層 5 が SiO_2 膜で、第 1 の配線層 6 が TiN や Al で構成されている場合には、 C_5F_8 と O_2 と Ar の混合ガスを使用する。第 2 の絶縁層 7 と第 1 の絶縁層 5 のエッチングは同時に実施してもよい、また別々に実施してもよい。

【0031】

第 2 の絶縁層 7 が第 1 の絶縁層 5 と同様な材料で構成されている場合には、第 2 の絶縁層 7 と第 1 の絶縁層 5 とを連続的にエッチングして開口 5 a、7 a を形成する。第 2 の絶縁層 7 をポリイミド樹脂、BCB 樹脂、パリレン樹脂、エポキシ樹脂等で構成した場合、 O_2 プラズマでアッシングして開口 7 a を形成することができる。第 2 の絶縁層 7 を感光性材料で構成した場合には、露光および現像工程を適用して開口 7 a を形成してもよい。

【0032】

次に、図 7 に示すように、貫通孔 3 内から半導体基板 2 の第 2 の面 2 b に亘って第 2 の配線層 8 を形成する。第 2 の配線層 8 は第 2 の絶縁層 7 を介して貫通孔 3 内および半導体基板 2 の第 2 の面 2 b に形成される。貫通孔 3 の底部に存在する第 1 および第 2 の絶縁層 5、7 には、予め開口 5 a、7 a が設けられているため、第 2 の配線層 8 は開口 5 a、7 a を介して第 1 の配線層 6 と電氣的に接続される。

【0033】

第 2 の配線層 8 は所定パターンのマスクを用いて、スパッタ法、CVD 法、蒸着法、めっき法、印刷法等を適用して形成される。半導体基板 2 の第 2 の面 2 b において、第 2 の配線層 8 は第 2 の絶縁層 7 上に形成される。第 2 の配線層 8 には、例えば高抵抗金属材料（ Ti 、 TiN 、 TiW 、 Ni 、 Cr 、 TaN 、 $CoWP$ 等）や低抵抗金属材料（ Al 、 $Al-Cu$ 、 $Al-Si-Cu$ 、 Cu 、 Au 、 Ag 、半田材等）が用いられる。これらは単層もしくは多層構造で導電層を構成する。

【0034】

この後、図 8 に示すように、半導体基板 2 の第 2 の面 2 b を覆うように保護層 10 を設け、さらに保護層 10 に端子形成用の開口を形成した後、この開口に第 2 の配線層 8 と接続する外部接続端子 9 を形成する。外部接続端子 9 は例えば半田材で形成される。保護層 10 はポリイミド樹脂やエポキシ樹脂、あるいはソルダーレジスト材等で形成される。これら一連の工程（ウェハ工程）が終了した後、半導体基板 2 をブレードで切断して個片化することによって、図 1 に示す半導体装置 1 が作製される。

【0035】

第 1 の実施形態の半導体装置 1 において、第 2 の絶縁層 7 は貫通孔 3 の拡張部 4 を充填すると共に、貫通孔 3 の内壁面から半導体基板 2 の第 2 の面 2 b を覆うように設けられている。貫通孔 3 の第 1 の開口 3 a の近傍部分には、拡張部 4 に充填された第 2 の絶縁層 7 が存在する。第 2 の配線層 8 は拡張部 4 に充填された第 2 の絶縁層 7 を介して半導体基板 2 と離間されている。このため、拡張部 4 における第 2 の絶縁層 7 のリーク耐性が向上し、半導体装置 1 の製造歩留りや信頼性を高めることが可能となる。

【0036】

さらに、貫通孔 3 の第 1 の開口 3 a 側の角部は応力が集中しやすいが、その部分には拡張部 4 に充填された第 2 の絶縁層 7 が存在する。従って、応力集中部分の第 2 の絶縁層 7 の厚さを厚くすることができる。そして、応力は厚い第 2 の絶縁層 7（拡張部 4 に充填された第 2 の絶縁層 7）で分散されるため、応力集中に起因する第 2 の絶縁層 7 のクラック等を抑制することができる。このように、第 1 の実施形態によれば電氣的・機械的信頼性に優れ、かつ歩留りを向上させた半導体装置 1 を提供することが可能となる。

【0037】

図 9 は第 1 の実施形態の半導体装置 1 の変形例を示している。図 9 に示す半導体装置 1 において、貫通孔 3 の拡張部 4 に充填された第 2 の絶縁層 7 は空孔 11 を含んでいる。それ以外の構成は図 1 に示す半導体装置 1 と同様とされている。空孔 11 は第 2 の絶縁層 7 の誘電率を低下させる。このような低誘電率の第 2 の絶縁層 7 を拡張部 4 に充填することによって、半導体装置 1 の電氣的な特性を向上させることが可能となる。

【0038】

次に、本発明の第 2 の実施形態による半導体装置について、図 10 を参照して説明する。図 10 は第 2 の実施形態による半導体装置 21 を示している。図 10 に示す半導体装置 21 は、第 2 の絶縁層の構成が異なることを除いて、第 1 の実施形態の半導体装置 1 と同様な構成を有している。図 10 の半導体装置 21 において、図 1 の半導体装置 1 と同一部分には同一符号を付し、その説明を一部省略する。

【0039】

図 10 に示す半導体装置 21 において、貫通孔 3 の内壁面および半導体基板 2 の第 2 の面 2 b には下地膜 22 が薄く被覆されている。下地膜 22 は拡張部 4 および貫通孔 3 の底部に相当する第 1 の絶縁層 5 に沿って形成されている。下地膜 22 上には絶縁膜 23 が形成されている。すなわち、第 2 の絶縁層 7 は下地膜 22 と絶縁膜 23 との二層構造膜を有している。二層構造の第 2 の絶縁層 7 には開口 7 a が設けられており、この開口 7 a と第 1 の絶縁層 5 の開口 5 a を介して、第 1 の第 1 の配線層 6 が貫通孔 3 内に露出している。

【0040】

下地膜 22 は CVD 法、スプレーコート法、スピコート法、フィルムラミネート法等により形成される。下地膜 22 は、シリコン酸化物 (SiO_x) やシリコン窒化物 (SiN_x) 等の無機絶縁物、あるいはポリイミド樹脂、BCB 樹脂、パリレン樹脂、エポキシ樹脂等の有機絶縁物で構成される。これらのうちでも、半導体基板 2 との密着性を考慮して、シリコン酸化物やシリコン窒化物等を適用することが好ましい。下地膜 22 は貫通孔 3 の内壁面等を薄く被覆するように形成すればよく、拡張部 4 を充填する必要はない。

【0041】

絶縁膜 23 は CVD 法、スプレーコート法、スピコート法、フィルムラミネート法等により形成される。絶縁膜 23 は、例えばシリコン酸化物 (SiO_x) やシリコン窒化物 (SiN_x) 等の無機絶縁物、あるいはポリイミド樹脂、BCB 樹脂、パリレン樹脂、エ

ポキシ樹脂等の有機絶縁物で構成される。これらのうちでも、拡張部 4 への充填性を考慮して、ポリイミド樹脂、BCB樹脂、バリレン樹脂、エポキシ樹脂等の有機絶縁物を適用することが好ましい。絶縁膜 2 3 は下地膜 2 2 上を覆うと共に、貫通孔 3 の拡張部 4 を充填するように形成される。

【0042】

下地膜 2 2 と絶縁膜 2 3 とを有する第 2 の絶縁層 7 には、第 1 の実施形態と同様にして開口（絶縁膜 2 3 の開口と下地膜 2 2 の開口とが連通した開口）7 a が設けられる。さらに、第 2 の絶縁層 7 の開口 7 a と同軸的に第 1 の絶縁層 5 に開口 5 a が設けられる。貫通孔 3 内に充填される第 2 の配線層 8 は、第 1 および第 2 の絶縁層 5、7 の開口 5 a、7 a を介して、半導体基板 2 の第 1 の面 2 a に設けられた第 1 の配線層 6 と接続される。

10

【0043】

第 2 の絶縁層 7 に下地膜 2 2 と絶縁膜 2 3 との二層構造膜を適用することによって、半導体基板 2 との密着性と拡張部 4 への充填性を共に高めることができる。すなわち、下地膜 2 2 を半導体基板 2 や絶縁膜 2 3 との密着性に優れた絶縁材料で構成すると共に、絶縁膜 2 3 を拡張部 4 への充填性に優れた絶縁材料で構成することによって、半導体基板 2 との密着性と拡張部 4 への充填性を共に高めることができる。これらによって、半導体装置 1 の機械的・電氣的信頼性をさらに向上させることが可能となる。

【0044】

なお、本発明は上記した実施形態に限定されるものではなく、半導体基板の表裏両面間を貫通配線層（貫通電極）で接続する各種の半導体装置に適用することができる。そのような半導体装置も本発明に含まれる。また、本発明の実施形態は本発明の技術的思想の範囲内で拡張もしくは変更することができ、この拡張、変更した実施形態も本発明の技術的範囲に含まれるものである。

20

【図面の簡単な説明】

【0045】

【図 1】本発明の第 1 の実施形態による半導体装置を示す断面図である。

【図 2】半導体装置の製造工程における第 1 の絶縁層の形成段階を示す図である。

【図 3】半導体装置の製造工程における第 1 の配線層の形成段階を示す図である。

【図 4】半導体装置の製造工程における貫通孔の形成段階を示す図である。

【図 5】半導体装置の製造工程における第 2 の絶縁層の形成段階を示す図である。

30

【図 6】半導体装置の製造工程における第 1 および第 2 の絶縁層への開口の形成段階を示す図である。

【図 7】半導体装置の製造工程における第 2 の配線層の形成段階を示す図である。

【図 8】半導体装置の製造工程における外部接続端子および保護層の形成段階を示す図である。

【図 9】図 1 に示す半導体装置の変形例を示す断面図である。

【図 10】本発明の第 2 の実施形態による半導体装置を示す断面図である。

【図 11】絶縁膜の厚さとリーク電流値との関係を示す図である。

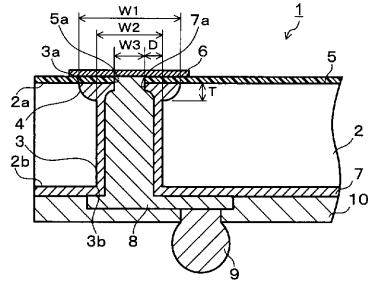
【符号の説明】

【0046】

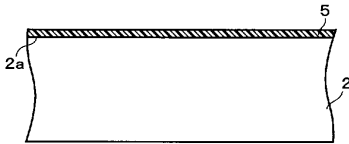
40

1、2 1…半導体装置、2…半導体基板、2 a…第 1 の面、2 b…第 1 の面、3…貫通孔、4…拡張部、5…第 1 の絶縁層、5 a…開口、6…第 1 の配線層、7…第 2 の絶縁層、7 a…開口、8…第 2 の配線層、9…外部接続端子、10…保護層、2 2…下地膜、2 3…絶縁膜。

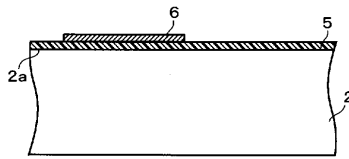
【図 1】



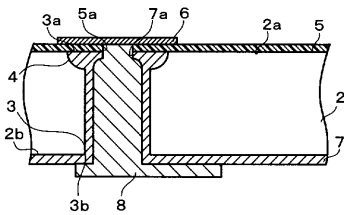
【図 2】



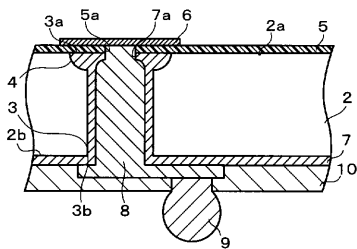
【図 3】



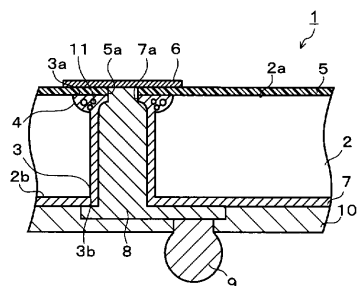
【図 7】



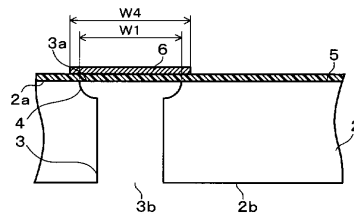
【図 8】



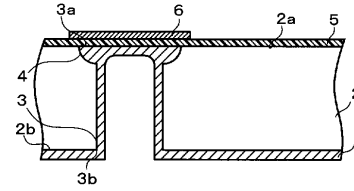
【図 9】



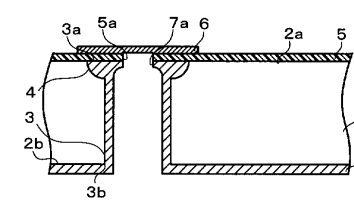
【図 4】



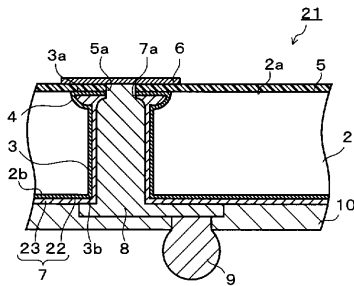
【図 5】



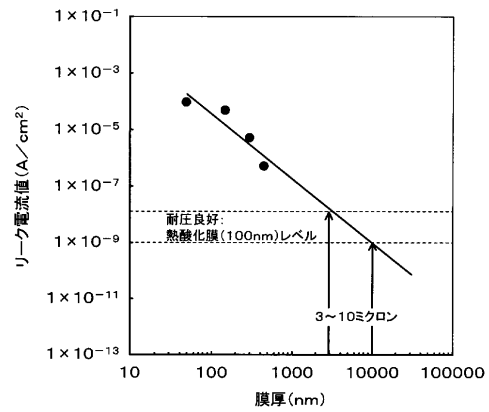
【図 6】



【図 10】



【図 11】



フロントページの続き

(72)発明者 松尾 美恵
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 関口 正博
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 田窪 知章
東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5F033 HH07 HH08 HH09 HH11 HH13 HH14 HH15 HH17 HH18 HH23
HH32 HH33 JJ01 JJ07 JJ08 JJ09 JJ11 JJ13 JJ14 JJ15
JJ17 JJ18 JJ23 JJ32 JJ33 KK07 KK08 KK09 KK11 KK13
KK14 KK15 KK17 KK18 KK23 KK32 KK33 MM05 MM30 NN06
NN31 NN32 PP06 PP15 PP19 PP26 QQ07 QQ12 QQ21 QQ24
QQ35 QQ37 RR04 RR06 RR11 RR21 RR22 RR27 SS11 SS21
TT07 VV07 WW01 XX00 XX17