(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [7]
G09G 3/36

(45) 공고일자 2002년11월18일
(11) 등록번호 10-0361625
(24) 등록일자 2002년11월06일

(21) 출원번호 10-2000-0025473
(22) 출원일자 2000년05월12일

(65) 공개번호 특2000-0077251
(43) 공개일자 2000년12월26일

(30) 우선권주장 11-134664 1999년05월14일 일본(JP)

(73) 특허권자
샤프 가부시키가이샤
일본 오사까후 오사까시 아베노꾸 나가이께쪼 22방 22고

(72) 발명자
사토마사카주
일본국나라632-0004텐리시이치노모토쪼2613-1-566
쿠보타야스시
일본국나라껜사쿠라이시아사쿠라다이니시5-1093-267
와시오하지메
일본국나라껜텐리시이치노모토쪼2613-1샤프샤타쿠1-107
마에다카주히로
일본국나라632-0004텐리시이치노모토쪼2613-1-754
브라운로우마이클제임스
영국옥스포드오엑스44와이비샌드포드온테임즈쳐어치로드124
케언즈그레이험앤드류
영국옥스포드오엑스28엔에이치커트슬로우버언클로우즈22

(74) 대리인
백덕열

심사관 : 정연우

(54) 쌍방향 시프트 레지스터 및 그를 이용한 화상표시장치

요약

시프트 레지스터에는 클록신호에 동기하여 동작하는 복수단의 플립 플롭으로 이루어지는 시프트 레지스터부, 및 구동전압보다 낮은 개시신호를 승압하여 시프트 레지스터부의 양단부에 입력하는 레벨시프터를 포함하고, 절환신호에 따라 시프트방향을 절환할 수 있다. 상기 레벨시프터는 트랜지스터 특성이 낮은 경우나 고속동작하는 경우에도 동작가능한 전류구동형이고, 개시신호의 진폭이 작은 경우에도 레벨시프팅을 실행할 수 있다. 또한, 상기 레벨시프터는 시프트 레지스터부의 양단부에 1개씩 제공되고, 절환신호에 따라 어느 하나의 동작을 정지시켜서, 소비전력을 절감한다. 따라서, 쌍방향으로 시프트가 가능하고, 입력신호의 진폭이 작은 경우에도 정상으로 동작하며, 소비전력이 적은 시프트 레지스

터를 실현할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 쌍방향 시프트 레지스터의 주요부 구성을 나타낸 블록도,

도 2는 상기 쌍방향시프트 레지스터를 이용한 화상표시장치의 주요부 구성을 나타낸 블록도,

도 3은 상기 화상표시장치에서 화소의 구성예를 나타낸 회로도,

도 4는 본 발명의 다른 실시예에 따른 쌍방향 시프트 레지스터의 주요부 구성을 나타낸 블록도,

도 5는 본 발명의 또 다른 실시예에 따른 쌍방향 시프트 레지스터의 주요부 구성을 나타낸 블록도,

도 6은 본 발명의 또 다른 실시예에 따른 쌍방향 시프트 레지스터의 주요부 구성을 나타낸 블록도,

도 7은 상기 각 쌍방향 시프트 레지스터에서 레벨시프터의 구성예를 나타낸 회로도,

도 8은 상기 레벨시프터의 동작을 나타낸 파형도, 및

도 9는 종래 기술의 쌍방향 시프트 레지스터의 주요부 구성을 나타낸 블록도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 예컨대 화상표시장치의 구동회로등에 바람직하게 사용되어 입력신호의 진폭이 구동전압보다 낮은 경우에도 입력신호를 쌍방향으로 시프트가능한 쌍방향 시프트 레지스터 및 그를 이용한 화상표시장치에 관한 것이다.

예컨대, 화상표시장치의 데이터신호선 구동회로 및 주사신호선 구동회로에서는, 각 데이터신호를 영상신호로부터 샘플링할 때의 타이밍을 취하여, 각 주사신호선으로 입력하는 주사신호를 생성하도록 시프트 레지스터가 널리 사용되고 있다. 또한, 표시부 또는 촬영부가 반전가능하게 제공된 화상표시장치에서는, 표시부 또는 촬영부의 방향에 따라 상하 또는 좌우를 반전시켜 얻어진 거울상(mirror image)을 표시할 필요가 있다. 따라서, 상기 장치내의 시프트 레지스터로서 쌍방향 시프트 레지스터가 사용된다. 이 경우, 시프트방향의 절환시에, 화상의 주사방향이 반전된다. 따라서, 각 화소에 영상신호를 기록하지 않고 거울상을 표시할 수 있다.

한편, 전자회로의 소비전력은 주파수, 부하용량, 및 전압의 곱에 비례하여 증가한다. 따라서, 예컨대 화상표시장치로의 영상신호를 생성하는 회로등, 화상표시장치에 접속되는 회로, 또는 화상표시장치에서는, 소비전력을 감소시키도록 구동전압이 점점 낮게 설정되는 경향이 있다.

예컨대, 화소, 데이터신호선 구동회로, 또는 주사신호선 구동회로등의 넓은 표시면적을 확보하기 위해 다결정 실리콘 박막 트랜지스터를 사용하는 회로에서는, 기판 사이 또는 동일기판내에서도, 임계전압의 차이가 예컨대 수 V에 달하는 경우도 있기 때문에, 구동전압의 충분한 감소를 얻을 수 없었다. 그러나, 상기한 영상신호의 생성회로와 같이 단결정 실리콘 트랜지스터를 이용하는 회로에서, 구동전압은 5 V 또는 3.3 V, 또는 그 이하로 설정되는 경우도 많다. 따라서, 시프트 레지스터의 구동전압보다 낮은 입력신호가 입력되는 경우, 시프트 레지스터에는 입력신호의 전압을 승압하기 위한 레벨시프터가 제공된다.

구체적으로는, 예컨대 도 9에 나타낸 바와 같이, 상기 종래의 시프트 레지스터(101)에 약 5 V의 진폭을 가진 개시 신호(SP)가 주어지면, 레벨시프터(103)는 시프트 레지스터(101)의 구동전압(15V)의 레벨로 개시 신호(SP)를 승압한다. 레벨시프터(103)의 출력은 시프트 레지스터부(102)의 일 단부의 플립 플롭(F_1) 및 타 단부의 플립 플롭(Fn) 쌍방에 인가되어, 시프트 레지스터부(102)가 클록신호(CK)에 동기하여, 절환신호(L/R)에 대응하는 방향으로 개시 신호(SP)를 시프트한다.

그러나, 상기 종래의 시프트 레지스터(101)에서는, 개시 신호(SP)를 레벨시프트한 후, 양 플립 플롭(F_1,Fn)으로 전송하기 때문에, 양 플립 플롭(F_1,Fn) 사이의 거리가 증가되면, 전송 거리도 증가하여, 소비전력이 증가된다.

구체적으로는, 전송 거리가 증가하면, 전송용의 신호선의 용량이 증가하기 때문에, 레벨시프터(103)에 보다 큰 구동능력이 필요하게 되어, 소비전력이 증가한다. 또한, 다결정 실리콘 박막 트랜지스터를 이용하여 레벨시프터(103)를 포함하는 상기 구동회로가 형성되는 경우와 같이, 레벨시프터(103)의 구동능력이 충분하지 않은 경우에는, 왜곡되지 않은 파형을 전송하기 위해서, 도면에 파선으로 나타낸 바와 같이 레벨시프터(103)와 플립 플롭(Fn) 사이에 버퍼(104)를 제공할 필요가 있음으로써, 소비전력이 더 많이 필요하게 된다.

근년에, 표시화면이 더욱 고해상도의 화상표시장치가 요구되기 때문에, 시프트 레지스터부(102)의 단수가 점점 더 증가하고 있다. 따라서, 양플립 플롭(F_1,Fn) 사이의 거리가 증가하더라도 소비전력이 적은 쌍방향 시프트 레지스터 및 화상표시장치가 강하게 요청되고 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 쌍방향으로 시프트가 가능하고, 입력신호의 진폭이 작은 경우에도 정상으로 동작하며, 소비전력이 적은 시프트레지스터 및 그를 이용한 화상표시장치를 제공하는 것이다.

상기 목적을 달성하기 위해, 본 발명의 쌍방향시프트 레지스터는, (1) 절환신호에 따라 입력측을 출력측으로 또는 그와 반대로 절환하며, 입력측으로 된 단부에서 출력측으로 된 단부로 복수의 플립 플롭을 통해 입력신호를 전송하는 시프트 레지스터부, 및 (2) 상기 시프트 레지스터부의 양단부에 각각 인접하게 제공되며, 신호를 승압하여 상기 시프트 레지스터부에 출력하는 레벨시프터를 포함하는 것을 특징으로 하고 있다.

상기 구성에 의하면, 시프트 레지스터부에서, 입력측에서 출력측으로 복수의 플립 플롭을 통해 입력신호가 전송된다. 상기 시프트 레지스터부의 입력측과 출력측은 절환신호에 따라 서로 절환된다.

또한, 종래의 쌍방향 시프트 레지스터에서는, 시프트 레지스터부가 복수의 플립 플롭으로 이루어지며, 신호를 승압하는 단일의 레벨시프터가 상기 시프트 레지스터부의 일 단부에 인접하게 제공된다. 따라서, 절환신호에 따라 타 단부가 입력측으로 된 경우에는, 상기 레벨시프터에 의해 승압된 신호가 상기 시프트레지스터부에 입력되기 전에 타 단부로 먼저 전송된다.

그러나, 상기 종래의 구성은 이하의 문제를 갖고 있다.

즉, 근년에, 더욱 고해상도의 화상표시장치가 요구되어, 더 많은 플립 플롭을 필요로 함으로써, 시프트 레지스터부의 양단부들 사이의 거리가 증가되는 경향이 있다. 이 경우, 종래의 구성에서는, 시프트 레지스터의 일 단부의 레벨시프터에 의해 승압된 신호가 먼저 타 단부로 전송된후 입력되기 때문에, 전송거리가 증가하면 할수록 상기 레벨시프터는 큰 구동능력을 필요로 하여, 결과적으로 소비전력이 증가된다

또한, 레벨시프터의 구동능력이 충분하지 않은 경우에는, 승압된 신호의 전송 경로에 버퍼를 제공할 필요가 있으므로, 더 많은 전력이 소비된다.

이와 반대로, 본 발명의 상기 구성에 의하면, 신호를 승압하여 시프트 레지스터부로 출력하는 레벨시프터가 상기 시프트 레지스터부의 양단부에 각각 인접하게 제공된다. 따라서, 절환신호에 따라 시프트 레지스터부의 어느쪽 단부가 입력측으로 되더라도, 상기 입력측의 단부에 인접한 레벨시프터에 의해 승압된 신호를 시프트 레지스터부로 출력할 수 있다.

따라서, 본 발명에 따르면, 승압된 신호를 시프트 레지스터의 일 단부에서 타 단부로 전송할 필요가 없기 때문에, 시프트 레지스터부의 양단부들 사이의 거리가 증가하더라도, 소비전력이 증가하지 않는다. 또한, 종래와 같이 버퍼를 제공할 필요도 없기 때문에, 본 발명의 상기 구성에 의해 소비전력을 절감할 수 있다.

또한, 본 발명의 화상표시장치는 (1) 복수의 데이터신호선과 복수의 주사신호선의 교차부에 형성되는 복수의 화소, (2) 상기 복수의 데이터신호선을 순차 구동하는 데이터신호선 구동회로, 및 (3) 상기 복수의 주사신호선을 순차 구동하는 주사신호선 구동회로를 포함하고, 상기 데이터신호선 구동회로 및 상기 주사신호선 구동회로중 적어도 하나는, 시프트 레지스터 회로를 포함하고, 상기 시프트 레지스터 회로가, (i) 절환신호에 따라 입력측을 출력측으로 또는 그와 반대로 절환하며, 입력측으로 된 일 단부에서 출력측으로 된 타 단부로 복수의 플립 플롭을 통해 입력신호를 전송하는 시프트 레지스터부, 및 (ii) 상기 시프트 레지스터부의 양단부에 각각 인접하게 제공되고, 신호를 승압하여 상기 시프트 레지스터부로 출력하는 레벨시프터를 포함함을 특징으로 한다.

상기 구성에 의하면, 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나의 쌍방향 시프트 레지스터에 있어서, 신호를 승압하여 시프트 레지스터부로 출력하는 레벨시프터가 상기 시프트 레지스터부의 양단부들에 각각 인접하여 제공된다. 따라서, 승압된 신호를 시프트 레지스터의 일 단부에서 타 단부로 전송할 필요가 없기 때문에, 시프트 레지스터의 양단부들 사이의 거리가 증가하더라도, 소비전력이 증가하지 않는다. 또한, 종래와 같이 버퍼를 제공할 필요도 없기 때문에, 본 발명의 상기 구성에 의해 소비 전력을 확실하게 절감할 수 있다.

본 발명의 다른 목적, 특징, 및 장점은 첨부 도면들을 참조하여 설명되는 이하의 내용에 의해서 충분히 이해될 것이다.

발명의 구성 및 작용

〔제 1 실시예〕

본 발명의 일 실시예에 대해 도 1 내지 도 3을 참조하여 설명하면 다음과 같다. 또한, 본 발명은 쌍방향으로 시프트가능한 시프트 레지스터에 널리 적용할 수 있지만, 이하의 설명은 바람직한 실시예로서, 화상표시장치에 본 발명을 적용한 경우에 대해서 설명한다.

구체적으로, 도 2에 나타낸 바와 같이, 본 실시예에 따른 화상표시장치(51)는 매트릭스상으로 배치된 화소(PIX)를 갖는 표시부(52), 및 각 화소(PIX)를 구동하는 데이터신호선 구동회로(53) 및 주사신호선 구동회로(54)를 포함하여, 제어회로(55)가 각 화소(PIX)의 표시상태를 나타내는 영상신호(DAT)를 생성하면, 상기 영상신호(DAT)에 따라 화상을 표시할 수 있다.

상기 표시부(52) 및 양 구동회로(53,54)는 제조 공정을 간단화하고 배선용량을 감소시키기 위해서 동일기판상에 제공된다. 또한, 보다 많은 화소(PIX)를 집적하고 표시면적을 확대하기 위해서 상기 표시부(52) 및 양 구동회로(53,54)는 유리기판상에 형성된 다결정 실리콘 박막 트랜지스터로 구성되어 있다. 또한, 상기 다결정 실리콘 박막 트랜지스터는 600℃ 이하의 프로세스 온도에서 형성된다. 이는 통상의 유리기판(왜곡점이 600℃ 이하의 유리기판)을 이용하더라도, 왜곡점 이상의 온도에서의 처리에 의해 발생되기 쉬운 휨(warp) 및 굴곡(flexure)이 발생하지 않도록 하기 위함이다.

여기서, 상기 표시부(52)에는 l 개의 데이터신호선(SL_1 SL_l), 및 각 데이터신호선(SL_1 SL_l)에 각각 교차하는 m개의 주사신호선(GL_1 GLm)이 제공된다. l 이하의 임의의 정의 정수를 i, m 이하의 임의의 정의 정수를 j로 하면, 데이터신호선(SL_i)과 주사신호선(GL_j)의 모든 조합에 대응하는 화소($PIX_{(i,j)}$)가 제공되고, 각 화소($PIX_{(i,j)}$)는 인접하는 2개의 데이터신호선(SL_i,SL_{i+1}) 및 인접하는 2개의 주사신호선(GL_j,GL_{j+1})에 의해 한정되는 영역에 배치된다.

한편, 상기 화소($PIX_{(i,j)}$)에는, 예컨대 도 3에 나타낸 바와 같이, 게이트가 주사신호선(GL_i)에 접속되고 드레인이 데이터신호선(SL_i)에 접속된 전계효과 트랜지스터(스위칭소자)(SW)와, 상기 전계효과 트랜지스터(SW)의 소스에 그의 전극들중 하나가 접속된 화소용량(Cp)이 제공된다. 또한, 화소용량(Cp)의 타전극은 모든 화소(PIX)가 공통으로 접속되는 공통전극선에 접속되어 있다. 상기 화소용량(Cp)은 액정용량(C_L) 및 필요에 따라 부가되는 보조용량(C_S)으로 구성되어 있다.

상기 화소($PIX_{(i,j)}$)에서, 주사신호선(GL_j)이 선택되면, 전계효과 트랜지스터(SW)가 도통되어, 데이터신호선(SL_i)에 인가된 전압이 화소용량(Cp)으로 인가된다. 한편, 상기 주사신호선(GL_j)의 선택기간이 종료된후 전계효과 트랜지스터(SW)가 차단되어 있는 동안, 화소용량(Cp)은 차단시의 전압을 계속하여 보유한다. 여기서, 액정의 투과율 또는 반사율은 액정용량(C_L)에 인가되는 전압에 의해서 변화한다. 따라서, 주사신호선(GL_j)을 선택하여 데이터신호선(SL_i)에 영상 신호에 따른 전압을 인가하면, 상기 화소($PIX_{(i,j)}$)의 표시 상태를 영상 데이터에 따라 변화시킬 수 있다.

도 2에 나타낸 화상표시장치에서는, 주사신호선 구동회로(54)가 주사신호선(GL)을 선택하여, 선택된 주사신호선(GL)과 데이터신호선(SL)의 조합에 대응하는 화소(PIX)에 대한 영상데이터가 데이터신호선 구동회로(53)에 의해 각각의 데이터신호선(SL)으로 출력된다. 이로써, 상기 주사신호선(GL)에 접속된 화소(PIX)에 각각의 영상데이터가 기입된다. 또한, 주사신호선 구동회로(54)가 주사신호선(GL)을 순차 선택하고, 데이터신호선 구동회로(53)가 각 데이터신호선(SL)에 영상데이터를 출력한다. 이 결과, 표시부(52)의 모든 화소(PIX)에 대응하는 영상데이터가 기입된 상태로 된다.

여기서, 상기 제어회로(55)로부터 데이터신호선 구동회로(53)에 각 화소(PIX)에 대한 영상데이터가 영상신호(DAT)로서 시분할로 전송되고, 데이터신호선 구동회로(53)는 타이밍신호로서 작용하는 소정 주파수의 클록신호(CKS)와 개시 신호(SPS)에 의한 타이밍에서 영상신호(DAT)로부터 각 영상데이터를 추출하고 있다.

구체적으로는, 상기 데이터신호선 구동회로(53)는 클록신호(CKS)에 동기하여 절환신호(L/R)에 의해 나타내진 시프트 방향으로 개시 신호(SPS)를 시프트함으로써 각 클록마다 타이밍이 다른 출력신호(S_1 S_l)를 생성하는 시프트 레지스터(53a) 및 각 출력신호(S_1 S_l)에 의해 나타낸 타이밍에서 영상신호(DAT)를 샘플링하여, 각 데이터신호선(SL_1 S_l)으로 출력될 영상데이터를 영상신호(DAT)로부터 추출하는 시프트 레지스터(53b)를 포함한다. 여기서, 후술하는 바와 같이, 절환신호(L/R)가 우측 방향(S_1으로부터 S_l로의 방향)으로의 시프트를 나타낼때, 출력신호(S_1)가 가장 빠른 타이밍에서 출력된다. 절환신호(L/R)가 좌측 방향으로의 시프트를 나타내는 경우에는, 출력신호(S_1)가 가장 빠른 타이밍에서 출력된다. 따라서, 절환신호(L/R)를 절환함에 따라, 각 데이터신호선(S_1 S_l)으로의 영상데이터가 영상신호(DAT)에서 추출되는 순서를 변경할 수 있어서, 표시부(52)상에 좌우가 반전된 영상을 표시할 수 있다.

유사하게, 주사신호선 구동회로(54)는 클록신호(CKG)에 동기하여 절환신호(U/D)에 의해 나타내는 시프트방향으로 개시 신호(SPG)를 시프트함으로써, 각 클록마다 타이밍이 다른 주사신호를 생성하여 각 주사신호선(GL_1 GL_m)으로 출력한다. 따라서, 절환신호(U/D)가 하방(GL_1으로부터 GL_m으로의 방향)으로의 시프트를 나타내는 경우, 주사신호선(GL_i)에 공급되는 출력신호가 가장 빠른 타이밍에서 출력된다. 한편, 절환신호(U/D)가 상방(GL_1으로부터 GL_m으로의 방향)으로의 시프트를 나타내는 경우, 주사신호선(GL_m)에 공급되는 출력신호가 가장 빠른 타이밍에 출력된다. 따라서, 절환신호(U/D)를 절환함에 의해, 주사신호선(GL_1 GL_m)이 선택되는 순서를 변경할 수 있어서, 표시부(52)상에 상하가 반전된 영상을 표시할 수 있다.

여기서, 본 실시예에 따른 화상표시장치(51)에서는, 표시부(52) 및 양 구동회로(53,54)가 다결정 실리콘 박막 트랜지스터로 형성되어 있고, 이들 표시부(52) 및 양 구동회로(53,54)의 구동전압(Vcc)은, 예컨대 약 15V정도로 설정되는 한편, 제어회로(55)는 상기 표시부(52) 및 양 구동회로(53,54)와는 다른 기판상에 단결정 실리콘 트랜지스터로 형성되어 있고, 구동전압은, 예컨대 5V 또는 그 이하의 전압등, 상기 구동전압(Vcc)보다 낮은 값으로 설정되어 있다. 또한, 상기 표시부(52) 및 양 구동회로(53,54) 및 제어회로(55)는 서로 다른 기판에 형성되어 있지만, 양자 사이에서 전송되는 신호들의 종류는 상기 표시부(52) 및 양 구동회로(53,54) 사이에서 전송되는 신호의 종류보다 훨씬 작고, 예컨대 이들은 영상신호(DAT), 개시 신호(SPS)(SPG), 클록 신호(CKS)(CKG), 및 절환 신호(L/R)(U/D) 정도이다. 또한, 제어회로(55)는 단결정 실리콘 트랜지스터로 형성되어 있기 때문에, 충분한 구동전력을 확보하기 쉽다. 따라서, 서로 다른 기판상에 형성하더라도, 제조 공정의 단계들, 배선용량, 및 소비전력의 증가는 문제가 되지 않는 정도로 억제되고 있다.

여기서, 본 실시예에서는, 상기 시프트 레지스터(53a,54a)중 적어도 하나는 도 1에 나타낸 시프트 레지스터(1)이다. 또한, 이하의 설명에서는 어느쪽의 시프트 레지스터를 사용하는 경우도 포함하도록, 상기 개시 신호(SPS)(SPG)를 SP라 칭하고, 절환신호(L/R)(U/D)를 L/R이라 칭한다. 또한, 시프트 레지스터(1)의 단수(1(m))를 n이라 하고, 그들로부터의 출력 신호를 출력신호(S_1 S_n)라 한다.

구체적으로, 상기 시프트 레지스터(1)는 복수의 플립 플롭(F_1 F_n)으로 구성되고, 클록신호(CK)에 동기하여 쌍방향으로 시프트가능한 시프트 레지스터(2)를 포함한다. 본 실시예에 따른 시프트 레지스터(2)는 절환신호(L/R) 자체 및 절환신호(L/R)를 인버터(3)에 의해 반전하여 얻어진 신호에 따라 시프트방향을 결정한다. 절환신호(L/R)가 우측 방향 시프트 또는 하부 방향 시프트(순방향 시프트)를 나타내는 경우, 시프트 레지스터(2)는 좌측 단부 또는 상단부의 플립 플롭(F_1)에서 우측 단부 또는 하단부의 플립 플롭(Fn)으로 개시 신호(SP)를 전송한다. 한편, 절환신호(L/R)가 좌측 방향 또는 상향 시프트(역방향 시프트)를 나타내는 경우, 시프트 레지스터(2)는 플립 플롭(Fn)에서 플립 플롭(F_1)으로 개시 신호(SP)를 전송한다.

상기한 바와 같이, 제어회로(55)의 구동전압은 시프트 레지스터(1)의 구동전압(Vcc)보다 낮게 설정되어 있고, 개시 신호(SP)의 진폭도 상기 구동전압(Vcc)보다 낮게 설정되어 있다. 따라서, 상기 시프트 레지스터(1)는 개시 신호(SP)를 승압하여 시프트 레지스터(2)에 공급하는 레벨시프터(11,12)를 더 포함한다.

본 실시예에서, 상기 레벨시프터(11,12)는 시프트 레지스터(2)의 단부들에 제공된다. 좌측(또는 상방) 단부에 제공된 레벨시프터(11)는 개시 신호(SP)를 승압하여 상기 플립 플롭(F_1)에 출력하며, 우측(또는 하부) 단부에 제공된 레벨시프터(12)는 상기 플립 플롭(Fn)에 상기 신호를 출력한다. 또한, 상기 레벨시프터(11,12)는 상기 절환신호(L/R)에 따라 그중 하나만이 동작하도록 구성되어 있고, 절환신호(L/R)가 순방향의 시프트를 나타낼때, 입력측의 레벨시프터(11)만이 동작되는 한편, 역방향의 시프트를 나타내는 경우는, 레벨시프터(12)만이 동작되고, 레벨시프터(11)는 동작을 정지한다. 또한, 상기 레벨시프터(11,12)는 특허청구의 범위에 기재된 제어수단 및 레벨시프터에 대응한다.

상기 구성에 있어서, 절환신호(L/R)가 순방향시프트를 나타내는 경우, 레벨시프터(11)가 개시 신호(SP)를 승압하여, 플립 플롭(F_1)으로 입력한다. 한편, 각 플립 플롭(F_1)은 전단, 즉 좌측(또는 상방)에 인접한 회로에서의 출력신호를 수신하여, 다음 단, 즉 우측(또는 하부)에 인접한 회로로 클록 신호(CK)에 의한 타이밍에 출력한다. 이로써, 개시 신호(SP)는 각 클록마다 순방향으로 전송되고, 플립 플롭(F_1 Fn)은 좌측(또는 상부)에 인접한 회로, 즉 레벨시프터(11) 및 플립 플롭(F_1 $F_{(n-1)}$)의 출력신호의 타이밍보다 각각 1클록 늦은 타이밍에, 출력신호(S_1 Sn)를 출력한다. 이 상태에서, 레벨시프터(12)는 반전신호($\overline{L/R}$)에 따라 동작을 정지한다.

이와 반대로, 절환신호(L/R)가 역방향 시프트를 나타내는 경우, 레벨시프터(11)는 동작을 정지하고, 레벨시프터(12)가 동작을 시작한다. 이 상태에서, 개시 신호(SP)가 인가되면, 레벨시프터(12)는 개시 신호(SP)를 승압하여 플립 플롭(Fn)에 입력한다. 각 플립 플롭($Fn \quad F_1$)은 우측(또는 하부)에 인접한 회로에서의 출력 신호를 수신하여, 클록신호(CK)에 동기하여 좌측(또는 상부)에 인접한 회로에 그 신호를 출력한다. 이로써, 개시 신호(SP)는 각 클록마다 역방향으로 전송되며, 플립 플롭($F_n \quad F_1$)은 우측(또는 하부)에 인접한 회로, 즉 플립 플롭($F_n \quad F_2$) 및 레벨시프터(12)의 출력 신호보다 각각 1클록 늦은 타이밍에 출력신호($S_n \quad S_1$)를 출력한다.

상기한 바와 같이, 시프트 레지스터(1)는 시프트 레지스터(2)와 레벨시프터(11,12)를 포함한다. 상기 시프트 레지스터(2)는 절환신호(L/R)에 따라 입력측을 출력측으로 또는 그와 반대로 절환함과 동시에, 입력측으로 된 일측의 단부에서 출력측으로 된 타측의 단부로 복수의 플립 플롭($F_1 \quad Fn$)을 통해 입력신호를 전송한다. 또한, 상기 레벨시프터(11,12)는 상기 시프트 레지스터(2)의 양측 단부들에 각각 인접하게 제공되어 신호를 승압하여 상기 시프트 레지스터(2)에 출력한다.

상기 구성에서, 레벨시프터(11,12)가 시프트 레지스터(2)의 양단부들에 제공된다. 따라서, 시프트레지스터의 일단부에 배치된 레벨시프터의 출력신호를 시프트 레지스터의 양단부들에 전송하는 경우에 비하여, 레벨시프터(11)와 플립 플롭(F_1) 사이 및 레벨시프터(12)와 플립 플롭(Fn) 사이의 거리를 더 짧게 설정할 수 있어서, 각 레벨시프터(11,12)의 부하용량을 대폭 감소시킬 수 있다. 또한, 개시 신호(SP) 자체를 레벨시프터(11,12)로 전송한후에 승압하기 때문에, 레벨 시프트후 개시 신호를 전송하는 경우보다, 시프트 레지스터(2)의 양단부들 사이로 전송되는 신호의 진폭이 작게 된다. 따라서, 예컨대 레벨시프터(11,12)를 다결정 실리콘 박막 트랜지스터로 구성한 경우와 같이, 레벨시프터(11,12)의 구동 능력이 낮고 시프트 레지스터(2)의 단수가 많은 경우에도, 버퍼회로를 제공하지 않고 플립 플롭(F_1,Fn)을 구동할 수 있음으로써, 시프트 레지스터(1)의 소비전력을 절감할 수 있다.

또한, 본 실시예에서는, 시프트 방향에 따라 시프트레지스터(2)중 입력측 하나만을 동작시키고, 출력측의 다른 하나를 정지시키고 있다. 따라서, 쌍방의 레벨시프터(11,12)가 동시에 동작하는 경우에 비해, 시프트 레지스터(1)의 소비전력을 더욱 절감할 수 있다.

여기서, 개시 신호(SP)의 진폭이 입력단의 트랜지스터의 임계치보다 작은 경우, 개시 신호(SP)에 따라 트랜지스터를 온/오프하는 전압구동형의 레벨시프터는 동작할 수 없게 되기 때문에, 레벨시프터(11,12)에서와 같이, 전류구동형의 레벨시프터가 사용된다. 상기 전류구동형의 레벨시프터는 후술하는 바와 같이, 트랜지스터 특성이 나쁜 경우 또는 고속구동이 요구되는 경우 에도 동작할 수 있는 반면에, 동작중에는 상시 전류가 흐르고 있기 때문에, 상기 전압구동형의 레벨시프터에 비해 전력소비가 커지게 된다. 따라서, 전류구동형의 레벨시프터를 사용하는 경우는, 본 실시예와 같이, 레벨시프터(11,12)중 어느 하나를 정지시키는 것이 바람직하다.

또한, 전압구동형의 레벨시프터를 사용하는 경우에도, 출력이 변화하는 경우에는 전력을 소비하기 때문에, 레벨시프터(11,12)중 어느 하나를 정지시키는 것이 바람직하다.

〔제 2 실시예〕

본 실시예에서는, 상기 레벨시프터(11,12)의 동작을 정지시키는 방법의 일예로서, 레벨시프터(11,12)로의 전력공급을 정지시키는 경우에 대해 설명한다. 구체적으로, 본 실시예에 따른 시프트 레지스터(1a)에는 도 4에 나타낸 바와 같이, 레벨시프터(11)로의 전력공급을 제어하는 전원공급 제어부(13), 레벨시프터(12)로의 전력공급을 제어하는 전원공급 제어부(14)가 제공된다. 또한, 본 실시예에서 상기 전원공급 제어부(13,14)는 특허청구의 범위에 기재된 제어수단에 대응하며, 본 실시예의 레벨시프터(11,12)는 특허청구의 범위에 기재된 레벨시프트부에 대응한다.

상기 전원공급 제어부(13)는 절환신호(L/R)가 순방향 시프트를 나타내는 경우에만, 레벨시프터(11)로 전력을 공급하고, 역방향 시프트를 나타내는 경우에는, 전력공급을 중지하여, 레벨시프터(11)를 정지시킨다. 유사하게, 전원공급 제어부(14)도 절환신호(L/R)가 역방향 시프트를 나타내는 경우에만, 레벨시프터(12)에 전력을 공급한다.

상기 구성에 의하면, 각 레벨 시프터(11,12)에는 각각 동작시에만 전력이 공급된다. 따라서, 동작을 정지하고 있는 레벨시프터(11,12)에서는, 전력이 소비되지 않게 됨으로써, 시프트 레지스터(1)의 소비전력을 억제할 수 있다.

〔제 3 실시예〕

그러나, 레벨시프터(11,12)는 회로구성 및 구동전압(Vcc)에 따라 동작가능한 입력전압 범위(입력 다이나믹 레인지)가 결정되기 때문에, 상기 입력 다이나믹 레인지외의 입력신호를 레벨시프터(11,12)에 입력하더라도, 레벨시프터(11,12)를 정지시킬 수 있다.

이하에서는, 레벨시프터(11,12)에 입력되는 신호레벨을 제어하여 레벨시프터(11,12)를 정지시키는 경우의 일예로서, 상기 입력 다이나믹 레인지에 접지레벨이 포함되지 않는 경우에 대해 도 5를 참조하여 설명한다.

구체적으로, 본 실시예에 따른 시프트 레지스터(1b)에는 (1) 개시 신호(SP) 또는 접지레벨중 하나를 선택하여 레벨시프터(11)에 입력하는 입력절환회로(15), 및 (2) 양자중 하나를 선택하여 레벨시프터(12)에 입력하는 입력절환회로(16)가 제공된다. 입력절환회로(15)는 일단에 개시 신호(SP)가 입력되고 타단은 레벨시프터(11)의 입력 단자에 접속되며, 절환신호(L/R)가 순방향 시프트를 나타내는 경우에 도통하는 MOS 트랜지스터(15a), 및 레벨시프터(11)의 입력 단자와 접지레벨의 단자 사이에 제공되어 절환신호(L/R)가 역방향 시프트를 나타내는 경우에 도통하는 MOS 트랜지스터(15b)를 포함한다. 유사하게, 입력절환회로(16)는 절환신호(L/R)가 역방향 시프트를 나타내는 경우에 도통되어 개시 신호(SP)를 레벨시프터(12)에 입력하는 N형 MOS 트랜지스터(16a), 및 순방향 시프트를 나타내는 경우에 도통되어 레벨시프터(12)의 입력 단자를 접지시키는 MOS 트랜지스터(16b)를 포함한다.

또한, 본 실시예에서, 상기 입력절환회로(15,16)는 특허청구의 범위에 기재된 제어수단에 대응하고, 레벨시프터(11,12)는 레벨시프트부에 대응한다.

상기 실시예에서는, 상기 각 MOS 트랜지스터(15a 16b)가 N형이고, 절환신호(L/R)가 하이레벨의 경우 순방향 시프트를 나타낸다. 이 경우에, MOS 트랜지스터(15a)의 게이트에는 절환신호(L/R)가 입력되고, MOS 트랜지스터(16a)의 게이트에는 인버터(3)의 출력신호가 입력된다. 또한, MOS 트랜지스터(15b)의 게이트에는 절환신호의 반전신호($\overline{L/R}$)가 입력되고, MOS 트랜지스터(16b)의 게이트에는 반전신호($\overline{L/R}$)가 인버터(4)에 의해 반전되어 얻어진 신호가 입력된다.

상기 구성에 의하면, 절환신호(L/R)가 순방향 시프트를 나타내는 경우, 레벨시프터(11)에는 개시 신호(SP)가 입력되고, 레벨시프터(12)의 입력단자는 접지된다. 여기서, 레벨시프터(12)의 입력 다이나믹 레인지에는 접지레벨이 포함되지 않기 때문에, 레벨시프터(12)가 정지한다. 이로써 레벨시프터(11)만을 동작시킬 수 있다. 역으로, 절환신호(L/R)가 역방향 시프트를 나타내는 경우는, 레벨시프터(11)에는 입력 다이나믹 레인지외의 입력이 입력되어, 레벨시프터(12)만이 동작한다.

또한, 레벨시프터(11,12)의 정지시에 입력절환회로(15,16)에 의해 출력되는 전압은 레벨시프터(11,12)의 입력 다이나믹 레인지외의 전압으로 될 수 있다. 그러나, 후술하는 바와 같이, 레벨시프터(11,12)가 전류구동형인 경우는, 레벨시프터(11,12)의 입력단의 트랜지스터가 차단되는 전압, 즉 관통전류가 흐르지 않는 전압으로 설정함으로써, 관통전류로 인한 전력소비를 억제하여, 보다 저소비전력의 시프트 레지스터(1b)를 실현할 수 있다.

〔제 4 실시예〕

그러나, 상기 제 1 내지 제 3 실시예에서, 레벨시프터(11,12)는 직접 플립 플롭(F_1,Fn)에 접속되어 있기 때문에, 동작정지시에 레벨시프터(11,12)의 출력신호가 불안정하게 되어, 플립 플롭(F_1,Fn)이 오동작할 가능성이 있다.

이에 대하여, 본 실시예에 따른 시프트 레지스터(1c)에는 도 6에 나타낸 바와 같이 동작 정지시에 출력전압을 안정시키기 위한 출력안정회로(출력안정수단)(17,18)이 제공된다. 또한, 출력안정회로(17,18)는 시프트 레지스터(1)(1a 1c)중 어느 하나에 제공될 수 있지만, 이하에서는 도 1에 나타낸 시프트 레지스터(1)에 제공된 경우에 대해 설명한다.

구체적으로, 본 실시예에 따른 출력안정회로(17)에는 레벨시프터(11)의 출력과 접지레벨 사이에 제공되고, 그의 게이트에 입력되는 절환신호(L/R)가 역방향 시프트를 나타내는 경우에 도통하는 N형 MOS 트랜지스터로 구성되어 있다. 유사하게, 출력안정회로(18)는 레벨시프터(12)의 출력과 접지레벨 사이에 제공된 N형 MOS 트랜지스터로 구성되어, 절환신호(L/R)가 순방향 시프트를 나타내는 경우에 도통한다. 또한, 이 예에서는 절환신호(L/R)가 하이 레벨의 경우, 순방향 시프트를 나타내기 때문에, 출력안정회로(17)에서 MOS 트랜지스터의 게이트에 인버터(3)의 출력 신호가 입력되고, 출력안정회로(18)에서는 MOS 트랜지스터의 게이트에 절환신호(L/R)가 입력된다.

상기 구성에 의하면, 레벨시프터(11,12)가 정지하고 있을때 출력안정회로(17,18)의 MOS 트랜지스터가 도통하여, 레벨시프터(11,12)의 출력을 접지레벨로 저하시킨다. 이 결과, 레벨시프터(11,12)의 출력전압이 불안정한경우와 달리, 상기 레벨시프터(11,12)에 접속된 플립 플롭(F_1,Fn)의 오동작을 방지할 수 있고, 따라서 보다 안정적인 시프트 레지스터(1c)가 실현된다.

〔제 5 실시예〕

본 실시예에서는, 상기 시프트 레지스터(1)(1a 1c)의 구체예로서, 전류구동형의 레벨시프터(11,12), 전원공급 제어부(13,14), 입력절환회로(15,16), 및 출력안정회로(17,18)를 모두 구비한 경우에 대해, 도 7에 나타낸 회로도를 참조하여 설명한다. 또한, 상기 도면에서는 레벨시프터(11)에 관련된 부재(11,13,15,17)만을 예시하고 있다.

구체적으로, 본 실시예에 따른 레벨시프터(11)는 전류구동형의 레벨시프터이고, 소스가 서로 접속된 P형 M0S 트랜지스터(P1,P2), 양트랜지스터 (P1,P2)의 소스에 소정의 전류를 공급하는 정전류원(I1), 커렌트 미러회로를 구성하여 양트랜지스터(P1,P2)의 능동부하로서 작용하는 N형 MOS 트랜지스터(N3,N4), 및 한쌍의 차동입력에 따라 출력을 증폭하는 CMOS 트랜지스터 (P11,N12)를 포함한다.

상기 트랜지스터(P1)의 게이트에는, 후술하는 트랜지스터(N31)를 통해 개시 신호(SP)가 입력되고, 트랜지스터(P2)의 게이트에는 후술하는 트랜지스터(N33)를 통해 개시 신호(SP)의 반전신호($\overline{SP}$)가 입력된다. 또한, 트랜지스터(N3,N4)의 게이트는 서로 접속되고, 트랜지스터(N3,N4)의 게이트들의 접속점은 상기 트랜지스터(P1,N3)의 드레인에 접속된다. 한편, 트랜지스터(P2,N4)의 드레인은 서로 접속되고, 트랜지스터(P2,N4)의 드레인들의 접속점은 상기 트랜지스터(P11,N12)의 게이트에 접속된다. 또한, 트랜지스터(N3,N4)의 소스는 상기 전원공급 제어부(13)로서 작용하는 N형 MOS 트랜지스터(N21)를 통해 접지된다.

한편, 입력절환회로(15)는 개시 신호(SP)의 상기 트랜지스터(P1)의 게이트로의 공급 경로에 제공된 N형 MOS 트랜지스터(N31), 및 트랜지스터(P1)의 게이트로의 구동전압(Vcc)의 공급 경로에 제공된 P형 MOS 트랜지스터(P32)를 포함한다. 유사하게, 상기 트랜지스터(P2)의 게이트에는 트랜지스터(N33)를 통해 개시 신호(SP)의 반전신호($\overline{SP}$)가 입력되고, 트랜지스터(P34)를 통해 구동전압(Vcc)이 입력된다.

또한, 본 실시예에 따른 출력안정회로(17)는 레벨시프터(11)의 정지시의 출력전압을 구동전압(Vcc)으로 안정화시키는 구성이고, 구동전압(Vcc)의 상기 양트랜지스터(P11,N12)의 게이트로의 공급 경로에 P형 MOS 트랜지스터(P41)가 제공된다.

본 실시예에서, 절환신호(L/R)가 하이 레벨의 경우 순방향 시프트를 나타내며 레벨시프터(11)가 동작하도록 설정되어 있다. 따라서, 상기 각 트랜지스터(N21 P41)의 게이트에는 절환신호(L/R)가 입력된다.

상기 구성에서, 절환신호(L/R)가 순방향 시프트를 나타내는 경우(하이 레벨의 경우), 트랜지스터(N21,N31,N33)가 도통되고, 트랜지스터(P32,P34,P41)는 차단된다. 이 상태에서, 정전류원(I1)에서의 전류는 트랜지스터(P1,N3) 또는 트랜지스터(P2,N4)를 통과한후, 트랜지스터(N21)를 통해 흐른다. 또한, 양트랜지스터(P1,P2)의 게이트에는, 개시 신호(SP) 및 개시 신호(SP)의 반전신호($\overline{SP}$)가 입력된다. 이 결과, 양트랜지스터(P1,P2)에는 각각의 게이트-소스 사이의 전압의 비율에 대응하는 량의 전압이 인가된다. 한편, 트랜지스터(N3,N4)는 능동부하로서 작용하며, 트랜지스터(P2,N4)의 접속점에서의 전압은 양신호(SP, $\overline{SP}$)의 전압레벨 사이의 차에 따른 전압이 된다. 이 전압은 CM0S 트랜지스터(P11,N12)의 게이트전압이 되고, 양트랜지스터(P11,N12)에서 증폭된 후 출력전압(OUT)으로서 출력된다.

상기 레벨시프터(11)는 입력단의 트랜지스터(P1,P2)의 도통/차단을 절환하는 구성, 즉 전압구동형과는 달리, 레벨시프터가 동작중에는 항상 입력단의 트랜지스터(P1,P2)가 도통하는 전류구동형이고, 양트랜지스터(P1,P2)의 게이트-소스 사이의 전압비에 따라 정전류원(I1)에서의 전류를 분류함으로써, 개시 신호(SP)를 레벨시프트한다. 이로써, 개시 신호(SP)의 진폭이 입력단의 트랜지스터(P1,P2)의 임계치보다 낮은 경우에도, 어려움없이 개시 신호(SP)를 레벨시프트할 수 있다.

따라서, 도 8에 나타낸 바와 같이, 레벨시프터(11)는 절환신호(L/R)가 하이 레벨인 동안, 피크치가 구동전압(Vcc)보다 낮은 값(예컨대, 5V 정도)으로 된 개시 신호(SP)와 동일한 파형을 가지며, 구동전압(Vcc)(예컨대, 15V 정도) 레벨로 승압된 피크치를 갖는 출력전압(OUT)을 출력할 수 있다.

이와 반대로, 절환신호(L/R)가 역방향 시프트를 나타내는 경우(로우레벨의 경우), 정전류원(I1)에서 트랜지스터(P1,N3), 또는 트랜지스터(P2,N4)를 통해 흐르는 전류는 트랜지스터(N21)에 의해 차단된다. 이 상태에서는, 정전류원(I1)에서의 전류공급이 트랜지스터(N21)에 의해 차단되기 때문에, 상기 전류 흐름에 기인하는 소비전력을 감소시킬 수 있다. 또한, 이 상태에서는, 양트랜지스터(P1,P2)로 전류가 공급되지 않기 때문에, 양트랜지스터(P1,P2)는 한쌍의 차동입력들로서 작용하지 않게 된다. 따라서, 출력단, 즉 양트랜지스터(P2,N4)의 접속점의 전위를 결정할 수 없게 된다.

또한, 이 상태에서, 입력절환회로(15)의 트랜지스터(N31,N33)가 차단되고, 트랜지스터(P32,P34)가 도통하게 된다. 이 결과, 양트랜지스터(P1,P2)의 게이트전압은 모두 구동전압(Vcc)으로 되어, 양트랜지스터(P1,P2)가 차단된다. 이로써, 트랜지스터(N21)를 차단하는 경우와 같이, 정전류원(I1)에 의해 출력되는 전류량만큼 소비전류를 억제할 수 있다. 또한, 이 상태에서, 양트랜지스터(P1,P2)는 한쌍의 차동입력들로서 작용할 수 없게 된다. 따라서, 상기 출력단의 전위를 결정할 수 없게 된다.

또한, 절환신호(L/R)가 역방향 시프트를 나타내는 경우에는, 출력안정회로(17)의 트랜지스터(P41)가 도통한다. 이 결과, 상기 출력단, 즉 CMOS 트랜지스터(P11,N12)의 게이트전위는 구동전압(Vcc)으로 되어, 출력전압(OUT)이 로우레벨로 된다. 그 결과, 도 8에 나타낸 바와 같이, 절환신호 (L/R)가 역방향 시프트를 나타낼때 레벨시프터(11)의 출력전압(OUT)은 개시신호(SP)에 관계되지 않고 저레벨로 유지된다.

여기서, 도 7에는 레벨시프터(11)에 관련되는 부재들을 예시하였지만, 레벨시프터(12)에 관련된 부재(12,14,16,18)에서는 절환신호(L/R) 대신에, 예컨대 인버터(3)의 출력신호등, 절환신호의 반전신호($\overline{L/R}$)가 입력되도록 구성된다. 상기 도면에서는 전원공급 제어부(13), 입력절환회로(15) 및 출력안정회로(17)를 모두 구비한 경우를 예로 하여 설명하였지만, 전원공급 제어부(13,14)를 삭제하는 경우에는, 트랜지스터(N21)를 삭제하고 트랜지스터(N3,N4)의 소스를 접지하면 된다. 또한, 입력절환회로(15,16)를 삭제하는 경우에는, 트랜지스터(N31 P34)를 삭제하여 개시 신호(SP)를 트랜지스터(P1)의 게이트로 직접 입력하고, 개시 신호의 반전신호($\overline{SP}$)를 트랜지스터(P2)의 게이트에 인가하면 된다. 또한, 트랜지스터(P41)를 삭제하면, 출력안정회로(17,18)를 삭제한 레벨시프터를 실현할 수 있다.

이상과 같이, 본 발명의 화상표시장치(51)는 (1) 복수의 데이터신호선(SL_1 SL_l)과 복수의 주사신호선(GL_l GLm)의 교차 부분에 각각 형성되는 복수의 화소(PIX), (2) 상기 복수의 데이터신호선(SL_1 SL_l)을 순차 구동하는 데이터신호선 구동회로(53), 및 (3) 상기 복수의 주사신호선(GL_1 GLm)을 순차 구동하는 주사신호선 구동회로(54)를 포함한다. 상기 데이터신호선 구동회로(53) 및 상기 주사신호선 구동회로(54)중 적어도 하나는 도 1 또는 도 7에 나타낸 쌍방향 시프트 레지스터(1)(또는 도 4, 5 및 6에 나타낸 시프트 레지스터(1a-1c)중 하나)를 갖고 있다.

또한, 상기 제 1 내지 제 5 실시예에서는, 시프트 레지스터의 적용예 로서 화상표시장치를 참조하여 설명하였지만, 쌍방향 시프트가 필요하고 입력신호의 진폭이 시프트 레지스터의 구동 전압보다 낮은 입력신호가 입력되는 장치라면, 본 발명에 따른 쌍방향 시프트 레지스터를 널리 적용할 수 있다. 그러나, 화상표시장치에서는, 해상도의 향상과 표시면적의 확대가 가장 절실하게 요청되고 있기 때문에, 시프트 레지스터가 다단으로 되어 레벨시프터의 충분한 구동능력을 확보할 수 없는 경우가 많다. 따라서, 화상표시장치의 구동회로에 본 발명을 적용한 경우에, 특히 효과적이다.

발명의 효과

상기한 바와 같이, 본 발명에 따른 쌍방향 시프트 레지스터는 클록신호에 동기하여 동작하는 복수의 플립 플롭을 갖고, 절환신호에 따라 시프트방향을 쌍방향중 하나의 방향으로 절환가능하고, 입력신호의 진폭이 구동전압보다 작은 쌍방향 시프트 레지스터에 있어서, 상기 복수의 플립 플롭의 양단부상에 상기 입력 신호를 승압하는 레벨시프터가 제공되는 구성으로 될 수 있다.

상기 구성에 따르면, 시프트 방향이 일방향(제 1 방향)으로 지정되는 경우, 입력신호는 상기 복수단의 플립 플롭의 일단부면(제 1 단부)에 제공된 레벨시프터(제 1 레벨시프터)에 의해 승압된후, 제 1 단부의 플립플롭에 입력되어, 상기 클록신호에 동기하여 순차 전송된다. 이와 반대로, 시프트방향이 제 1 방향과 반대의 방향(제 2 방향)으로 지정되는 경우, 입력신호는 상기 복수단의 플립 플롭중, 제 1 단부와 역방향의 단부면(제 2 단부)에 제공된 레벨시프터(제 2 레벨시프터)에 의해 승압된후, 제 2 단부의 플립플롭에 입력되어, 상기 클록신호에 동기하여 순차 전송된다.

상기 구성에 따르면, 복수단의 플립 플롭의 양단부에 제 1 및 제 2 레벨시프터가 제공된다. 따라서, 단일의 레벨시프터가 플립 플롭의 제 1 및 제 2 단부에 레벨 시프트된 신호를 입력하는 경우에 비해, 각 레벨시프터로부터 플립 플롭으로의 거리를 단축시킬 수 있다. 이 결과, 레벨시프트된 신호의 전송 거리를 단축할 수 있기 때문에, 레벨시프터의 부하용량을 감소시킬 수 있음으로써, 레벨시프터에 필요한 구동능력을 감소시킬 수 있다. 따라서, 레벨시프터의 구동능력이 작고 플립 플롭의 양단부들 사이의 거리가 긴 경우에도, 레벨시프터에서 플립 플롭까지의 경로상에 버퍼를 제공할 필요가 없고, 쌍방향 시프트 레지스터의 소비전력을 감소시킬 수 있다.

상기 구성의 쌍방향 시프트 레지스터에는 상기 절환신호에 따라 상기 양레벨시프터중 시프트방향으로 후방측의 레벨시프터를 정지시키는 제어수단을 제공함이 바람직하다.

상기 구성에 의하면, 절환신호가 제 1 방향을 나타내는 경우는 제 2 레벨시프터가 정지하고 제 1 레벨시프터만이 동작한다. 한편, 절환신호가 제 2 방향을 나타내는 경우는, 제 1 레벨시프터가 정지하고 제 2 레벨시프터만이 동작한다. 이로써, 쌍방향 시프트 레지스터에 의한 입력신호의 시프팅에 악영향을 미치지 않고 하나의 레벨시프터를 정지시킬 수 있다. 따라서, 쌍방이 동작하는 경우보다 소비전력을 절감할 수 있다.

또한, 상기 구성의 쌍방향 시프트 레지스터는 각 레벨시프터가 입력절환소자를 포함하는 전류구동형의 레벨시프트부를 포함하도록 구성될 수 있다.

상기 구성에 의하면, 레벨시프터가 동작하는 한 레벨시프터의 입력절환소자는 항상 도통되어 있다. 따라서, 입력신호의 레벨에 따라 입력절환 스위칭소자를 도통/차단하는 전압구동형 레벨시프터와 달리, 입력신호의 진폭이 입력스위칭소자의 임계전압보다 낮은 경우에도, 아무런 어려움 없이 입력신호를 레벨시프트할 수 있다.

또한, 전류구동형의 레벨시프터는 동작중에 입력스위칭소자가 도통되기 때문에, 전압구동형의 레벨시프터보다 소비전력이 크지만, 2개의 레벨시프터중 하나는 동작을 정지하고 있다. 이로써, 입력신호의 진폭이 입력스위칭소자의 임계전압보다 낮은 경우에도 레벨시프팅이 가능하고, 쌍방이 동시에 동작하는 경우보다 소비전력이 적은 쌍방향 시프트 레지스터가 실현된다.

또한, 상기 구성의 쌍방향 시프트 레지스터에 있어서, 상기 제어수단은 상기 각 레벨시프트부로의 입력신호로서, 입력스위칭소자를 차단하는 레벨의 신호를 입력함에 의해 상기 레벨시프터를 정지시킬 수 있다.

상기 구성에 의하면, 일예로서 입력스위칭소자가 M0S 트랜지스터인 경우를 예로 하여 설명하면, 예컨대 입력신호가 게이트에 입력되는 경우는, 드레인 및 소스 사이가 차단되게 하는 레벨의 입력신호를 게이트에 입력함에 의해 입력스위칭소자가 차단된다. 또한, 입력신호가 소스에 입력되는 경우에는, 예컨대 드레인에 입력되는 것과 동일한 입력신호를 입력함에 의해 입력스위칭소자를 차단한다.

어떤 구성이더라도, 제어수단에 의해 입력신호의 레벨을 제어하여 입력스위칭소자를 차단하면, 전류구동형의 레벨시프터는 동작을 정지한다. 이로써 상기 제어수단은 레벨시프터를 정지시킬 수 있음과 동시에, 동작 정지중에 입력스위칭소자를 통해 흐르는 전류만큼 소비전력을 절감할 수 있다.

한편, 상기 제어수단을 갖는 상기 각 쌍방향 시프트 레지스터에서, 상기 제어수단은 상기 각 레벨시프터로의 전력공급을 정지시켜, 상기 레벨시프터를 정지시킬 수 있다.

상기 구성에 의하면, 제어수단은 각 레벨시프터로의 전력공급을 정지시켜, 상기 레벨시프터를 정지시킨다. 이로써, 제어수단은 레벨시프터를 정지시킬 수 있음과 동시에, 동작중에 레벨시프터에 의해 소비되는 전력만큼 소비전력을 절감할 수 있다.

또한, 레벨시프터가 동작을 정지하고 있는 동안, 레벨시프터의 출력전압이 불안정하면, 상기 레벨시프터에 접속되어 있는 플립 플롭의 동작이 불안정하게 되기 쉽다.

따라서, 상기 각 구성의 쌍방향 시프트 레지스터에서, 상기 각 레벨시프터는 출력안정수단을 구비함이 바람직하다.

상기 구성에 의하면, 레벨시프터가 정지하고 있는 동안, 상기 레벨시프터의 출력전압은 출력안정수단에 의해 소정의 값으로 유지된다. 이 결과, 불안정한 출력전압에 의한 플립 플롭의 오동작을 방지할 수 있어서, 보다 안정적인 쌍방향 시프트 레지스터가 실현된다.

한편, 본 발명에 따른 화상표시장치는, (1) 매트릭스상으로 배치된 복수의 화소, (2) 상기 각 화소의 각 행에 배치된 복수의 데이터신호선, (3) 상기 각 화소의 각 열에 배치된 복수의 주사신호선, (4) 소정 주파수의 제 1 클록 신호(CKG)에 동기하여, 서로 다른 타이밍에서 주사신호를 상기 각 주사신호선으로 순차 입력하는 주사신호선 구동회로, 및 (5) 소정 주파수를 가진 제 2 클록신호에 동기하여 순차 입력되어 상기 각 화소의 표시상태를 나타내는 영상신호로부터, 상기 주사신호가 입력된 주사신호선의 각 화소에 입력되는 데이터신호를 추출하여, 상기 각 데이터신호선으로 출력하는 데이터신호선 구동회로를 포함하는 화상표시장치에 있어서, 상기 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나는 상기 제 1 또는 제 2 클록신호중 하나를 상기 클록신호로서 이용하는 상기 구성들중 어느 하나로 된 쌍방향 시프트 레지스터를 포함하는 구성으로 될 수 있다.

여기서, 화상표시장치에서, 데이터신호선의 수, 또는 주사신호선의 수가 증가됨에 따라 각 신호선의 타이밍을 생성하기

위한 플립 플롭의 수가 증가되어, 플립 플롭들 사이의 거리가 길어지게 된다. 그러나, 상기 각 구성들중 어느 하나의 쌍방향 시프트 레지스터에서는, 레벨시프터의 구동능력이 작고 플립 플롭들 사이의 거리가 긴 경우에도, 버퍼를 필요로 하지 않고, 소비전력을 감소시킬 수 있다. 또한, 상기 화상표시장치는 쌍방향 시프트 레지스터에 의해 데이터신호선 또는 주사신호선의 주사방향을 반전함에 의해 각 화소에 반전된 영상의 데이터를 제공할 수 있다.

따라서, 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나에, 상기 각 구성들중 어느 하나를 갖는 쌍방향 시프트 레지스터를 제공함에 의해, 반전된 영상의 표시가 가능하고, 소비전력이 적은 화상표시장치가 실현된다.

또한, 상기 구성의 화상표시장치에서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 서로 동일 기판상에 형성되어 있는 것이 바람직하다.

상기 구성에 의하면, 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는, 서로 동일 기판상에 형성된다. 따라서, 데이터신호선 구동회로와 각 화소 사이의 배선, 및 주사신호선 구동회로와 각 화소 사이의 배선이 상기 기판상에 배치되며, 기판외에 배치될 필요가 없다. 이 결과, 데이터신호선의 수 및 주사신호선의 수가 증가하더라도, 기판외에 제공되는 신호선의 수가 변화하지 않기 때문에, 조립할 때의 시간을 단축할 수 있다. 또한, 각 신호선을 기판외측에 접속하기 위한 단자를 제공할 필요가 없기 때문에, 각 신호선의 바람직하지 않은 용량의 증가를 방지할 수 있고, 집적도의 저하를 방지할 수 있다.

그러나, 다결정 실리콘 박막은 단결정 실리콘에 비하여, 기판 면적을 확대하기 쉬운 한편, 다결정 실리콘 트랜지스터는 단결정 실리콘 트랜지스터에 비하여, 예컨대 이동도나 임계치등의 트랜지스터 특성이 뒤떨어진다. 따라서, 단결정 실리콘 트랜지스터를 이용하여 각 회로를 제조하면, 표시면적의 확대가 어렵고, 다결정 실리콘 박막 트랜지스터를 이용하여 각 회로를 제조하면, 각 회로의 구동능력이 저하하게 된다. 또한, 양구동회로와 화소를 별도의 기판상에 형성하는 경우는, 각 신호선으로 양기판 사이를 접속해야 하므로, 제조시에 더 많은 공정을 필요로 하게 되어, 각 신호선의 용량이 증가된다.

따라서, 상기 각 구성들중 어느 하나로 된 화상표시장치에서는, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 다결정 실리콘 박 막 트랜지스터로 이루어지는 스위칭소자를 포함하는 것이 바람직하다.

상기 구성에서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는, 다결정 실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하고 있기 때문에, 표시면적을 용이하게 확대할 수 있다. 또한, 동일기판상에 용이하게 형성할 수 있기 때문에, 제조 공정의 단수 및 각 신호선의 용량을 절감할 수 있다. 또한, 상기 각 구성들중 어느 하나를 가진 쌍방향 시프트 레지스터가 사용되고 있기 때문에, 레벨시프터의 구동능력이 낮은 경우에도, 아무런 어려움 없이 레벨시프트된 입력신호를 플립 플롭의 양단부에 인가할 수 있다. 이 결과, 소비전력이 적고 표시면적이 넓은 화상표시장치가 실현된다.

또한, 상기 각 구성들중 어느 하나로 된 화상표시장치에서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 600℃ 이하의 프로세스 온도로 제조된 스위칭소자를 포함하는 것이 바람직하다.

상기 구성에 의하면, 스위칭소자의 제조를 위한 프로세스 온도가 600℃ 이하로 설정되기 때문에, 통상의 유리 기판(왜곡점 600℃ 이하의 유리기판)을 사용하더라도, 왜곡점 이상의 온도에서의 프로세스에 기인하는 휨 및 굴곡이 발생하지 않는다. 이 결과, 설치가 더욱 용이하고, 보다 표시면적이 넓은 화상표시장치가 실현된다.

이상 본 발명이 설명되었지만, 여러 가지 방식으로 변경될 수 있다. 이러한 변경들은 본 발명의 정신과 범위에서 벗어난 것으로 간주되지 않으며, 그러한 모든 변경들은 첨부된 특허청구의 범위내에 포함됨을 당업자라면 명백하게 알 수 있을 것이다.

(57) 청구의 범위

청구항 1.

절환신호에 따라 입력측을 출력측으로 또는 그 반대로 절환하여, 입력측으로 된 단부에서 출력측으로 된 단부로 복수의 플립 플롭을 통해 입력신호를 전송하는 시프트 레지스터부; 및

상기 시프트 레지스터부의 양단부에 인접하게 제공되고, 신호를 승압하여 상기 시프트 레지스터부에 출력하는 레벨시프터를 포함하는 쌍방향 시프트 레지스터.

청구항 2.

제 1 항에 있어서, 상기 레벨시프터중, 출력측으로 된 단부에 인접한 레벨시프터는 동작을 정지하는 쌍방향 시프트 레지스터.

청구항 3.

제 2 항에 있어서, 정지중인 레벨시프터의 출력전압을 일정하게 유지하는 출력안정회로를 더 포함하는 쌍방향 시프트 레지스터.

청구항 4.

제 1 항에 있어서, 출력측으로 된 단부에 인접한 레벨시프터에 대한 전력공급을 중지하고, 상기 레벨시프터의 동작을 정지시키는 전원공급 제어부를 더 포함하는 쌍방향 시프트 레지스터.

청구항 5.

제 1 항에 있어서, 신호의 레벨을 변화시켜 출력측으로 된 단부에 인접한 레벨시프터의 동작을 정지시키는 레벨의 전압을 생성하고, 상기 전압을 상기 레벨시프터에 인가하는 입력절환회로를 더 포함하는 쌍방향 시프트 레지스터.

청구항 6.

제 5 항에 있어서, 상기 각 레벨시프터는 전압구동형이고,

상기 생성된 전압은 상기 레벨시프터의 동작가능한 입력전압범위 밖의 전압인 쌍방향 시프트 레지스터.

청구항 7.

제 5 항에 있어서, 상기 각 레벨시프터는 전류구동형이고,

상기 생성된 전압은 상기 레벨시프터의 입력단의 스위칭소자를 차단하는 전압인 쌍방향 시프트 레지스터.

청구항 8.

클록신호에 동기하여 동작하는 복수단의 플립 플롭을 포함하고, 절환신호에 따라 시프트방향을 쌍방향중 하나의 방향으로 절환할 수 있고, 입력신호의 진폭이 구동전압보다 작은 쌍방향 시프트 레지스터로서,

상기 복수단의 플립 플롭의 양단부에 제공되고, 상기 입력신호를 승압하는 레벨시프터를 포함하는 쌍방향 시프트 레지스터.

청구항 9.

제 8 항에 있어서, 상기 절환신호에 따라, 상기 레벨시프터중, 시프트방향으로 후방측의 레벨시프터를 정지시키는 제어수단을 더 포함하는 쌍방향 시프트 레지스터.

청구항 10.

제 9 항에 있어서, 상기 각 레벨시프터는 입력스위칭소자를 구비한 전류구동형 레벨시프트부를 포함하는 쌍방향 시프트 레지스터.

청구항 11.

제 10 항에 있어서, 상기 제어수단은 상기 각 레벨시프트부로의 입력신호로서, 입력스위칭소자를 차단하는 레벨의 신호를 입력함에 의해 상기 레벨시프터를 정지시키는 쌍방향 시프트 레지스터.

청구항 12.

제 9 항에 있어서, 상기 제어수단은 상기 각 레벨시프터로의 전력공급을 정지하여, 상기 레벨시프터를 정지시키는 쌍방향 시프트 레지스터.

청구항 13.

제 9 항에 있어서, 상기 각 레벨시프터는 출력안정수단을 포함하는 쌍방향 시프트 레지스터.

청구항 14.

제 13 항에 있어서, 상기 출력안정수단은, 레벨시프터의 정지시에, 소정 값으로 출력전압을 유지하는 쌍방향 시프트 레지스터.

청구항 15.

복수의 데이터신호선과 복수의 주사신호선의 교차부에 형성되는 복수의 화소들;

상기 복수의 데이터신호선을 순차 구동하는 데이터신호선 구동회로; 및

상기 복수의 주사신호선을 순차 구동하는 주사신호선 구동회로를 포함하며,

상기 데이터신호선 구동회로 및 상기 주사신호선 구동회로중 적어도 하나는 시프트 레지스터 회로를 포함하고, 상기 시프트 레지스터 회로는,

절환신호에 따라 입력측을 출력측으로 또는 그 반대로 절환하고, 입력측으로 된 단부에서 출력측으로 된 단부로 복수의 플립 플롭을 통해 입력신호를 전송하는 시프트 레지스터부; 및

상기 시프트 레지스터부의 양단부에 각각 인접하여 제공되고, 신호를 승압하여 상기 시프트 레지스터로 출력하는 레벨시프터를 포함하는 화상표시장치.

청구항 16.

제 15 항에 있어서, 상기 레벨시프터중, 출력측으로 된 단부에 인접한 레벨시프터는 동작을 정지하는 화상표시장치.

청구항 17.

제 16 항에 있어서, 상기 시프트 레지스터회로는 동작 정지중에 레벨시프터의 출력전압을 일정하게 유지하는 출력안정회로를 더 포함하는 화상표시장치.

청구항 18.

제 15 항에 있어서, 상기 시프트 레지스터회로는 출력측으로 된 단부에 인접한 레벨시프터에 대한 전력공급을 중지하고, 상기 레벨시프터의 동작을 정지시키는 전원공급제어부를 더 포함하는 화상표시장치.

청구항 19.

제 15 항에 있어서, 상기 시프트 레지스터회로는 신호의 레벨을 변화시켜 출력측으로 된 단부에 인접한 레벨시프터의 동작을 정지시키는 레벨의 전압을 생성하고, 상기 전압을 상기 레벨시프터에 입력하는 입력절환회로를 더 포함하는 화상표시장치.

청구항 20.

제 19 항에 있어서, 상기 각 레벨시프터는 전압구동형이고,

상기 생성된 전압은 상기 레벨시프터를 동작시킬 수 있는 입력전압범위 밖의 전압인 화상표시장치.

청구항 21.

제 19 항에 있어서, 상기 각 레벨시프터는 전류구동형이고,

상기 생성된 전압은 상기 레벨시프터의 입력단의 스위칭소자를 차단하는 전압인 화상표시장치.

청구항 22.

제 15 항에 있어서, 상기 데이터신호선 구동회로, 상기 주사신호선 구동회로 및 상기 화소는 동일 기판상에 제공되는 화상표시장치.

청구항 23.

제 15 항에 있어서, 상기 데이터신호선 구동회로, 상기 주사신호선 구동회로 및 상기 화소는 각각 다결정 실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하는 화상표시장치.

청구항 24.

매트릭스 형태로 배치된 복수의 화소;

상기 각 화소의 각 행에 배치된 복수의 데이터신호선;

상기 각 화소의 각 열에 배치된 복수의 주사신호선;

소정 주파수를 갖는 제 1 클록신호에 동기하여 서로 다른 타이밍의 주사신호를 상기 각 주사신호선으로 순차 입력하는 주사신호선 구동회로; 및

소정 주파수를 갖는 제 2 클록신호에 동기하여 순차 입력되어, 상기 각 화소의 표시상태를 나타내는 영상신호로부터, 상기 주사신호가 입력된 주사신호선의 각 화소로 입력될 데이터신호를 추출하고, 상기 각 데이터신호선으로 출력하는 데이터신호선 구동회로를 포함하는 화상표시장치로서,

상기 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나는, 상기 제 1 또는 제 2 클록신호를 클록신호로서 이용하고, 상기 클록신호에 동기하여 동작하는 복수단의 플립 플롭을 포함하고, 절환신호에 따라 시프트방향을 쌍방향 중 하나의 방향으로 절환할 수 있고, 입력신호의 진폭이 구동전압보다 작은 쌍방향 시프트 레지스터를 포함하며,

상기 쌍방향 시프트 레지스터는 상기 플립 플롭의 양단부에 제공되고, 신호를 승압하는 레벨시프터를 더 포함하는 화상표시장치.

청구항 25.

제 24 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 동일 기판상에 제공되는 화상표시장치.

청구항 26.

제 24 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 각각 다결정실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하는 화상표시장치.

청구항 27.

제 24 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 각각 600℃ 이하의 프로세스 온도로 제조된 스위칭소자를 포함하는 화상표시장치.

청구항 28.

절환신호에 따라 입력측을 출력측으로 또는 그 반대로 절환하여, 입력측으로 된 단부에서 출력측으로 된 단부로 입력신호를 전송하는 시프트 레지스터부; 및

상기 시프트 레지스터부의 양단부에 인접하게 제공되고, 신호를 승압하여 상기 시프트 레지스터부에 출력하는 레벨시프터를 포함하는 쌍방향 시프트 레지스터.

청구항 29.

제 28 항에 있어서, 상기 레벨시프터중, 출력측으로 된 단부에 인접한 레벨시프터는 동작을 정지하는 쌍방향 시프트 레지스터.

청구항 30.

제 28 항에 있어서, 출력측으로 된 단부에 인접한 레벨시프터에 대한 전력공급을 중지하여, 상기 레벨시프터의 동작을 정지시키는 전원공급 제어부를 더 포함하는 쌍방향 시프트 레지스터.

청구항 31.

제 28 항에 있어서, 신호의 레벨을 변화시켜 출력측 단부에 인접한 레벨시프터의 동작을 정지시키는 레벨의 전압을 생성하고, 상기 전압을 상기 레벨시프터에 인가하는 입력절환회로를 더 포함하는 쌍방향 시프트 레지스터.

청구항 32.

복수의 데이터신호선과 복수의 주사신호선의 교차부에 형성되는 복수의 화소들;

상기 복수의 데이터신호선을 순차 구동하는 데이터신호선 구동회로; 및

상기 복수의 주사신호선을 순차 구동하는 주사신호선 구동회로를 포함하며,

상기 데이터신호선 구동회로 및 상기 주사신호선 구동회로중 적어도 하나는 시프트 레지스터 회로를 포함하고, 상기 시프트 레지스터 회로는,

절환신호에 따라 입력측을 출력측으로 또는 그 반대로 절환하고, 입력측으로 된 단부에서 출력측으로 된 단부로 입력신호를 전송하는 시프트 레지스터부; 및

상기 시프트 레지스터부의 양단부에 각각 인접하게 제공되고, 신호를 승압하여 상기 시프트 레지스터로 출력하는 레벨시프터를 포함하는 화상표시장치.

청구항 33.

제 32 항에 있어서, 상기 레벨시프터중, 출력측으로 된 단부에 인접한 레벨시프터는 동작을 정지하는 화상표시장치.

청구항 34.

제 32 항에 있어서, 상기 시프트 레지스터회로는 출력측으로 된 단부에 인접한 레벨시프터에 대한 전력공급을 중지하고, 상기 레벨시프터의 동작을 정지시키는 전원공급제어부를 더 포함하는 화상표시장치.

청구항 35.

제 32 항에 있어서, 상기 시프트 레지스터회로는 신호의 레벨을 변화시켜 출력측으로 된 단부에 인접한 레벨시프터의 동작을 정지시키는 레벨의 전압을 생성하고, 상기 전압을 상기 레벨시프터에 입력하는 입력절환회로를 더 포함하는 화상표시장치.

청구항 36.

제 32 항에 있어서, 상기 데이터신호선 구동회로, 상기 주사신호선 구동회로 및 상기 화소는 동일 기판상에 제공되는 화상표시장치.

청구항 37.

제 32 항에 있어서, 상기 데이터신호선 구동회로, 상기 주사신호선 구동회로 및 상기 화소는 각각 다결정 실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하는 화상표시장치.

청구항 38.

복수의 데이터신호선과 복수의 주사신호선의 교차 부분에 각각 형성된 복수의 화소;

소정 주파수를 갖는 제 1 클록신호에 동기하여 서로 다른 타이밍의 주사신호를 상기 각 주사신호선으로 순차 입력하는 주사신호선 구동회로; 및

소정 주파수를 갖는 제 2 클록신호에 동기하여 순차 입력되어, 상기 각 화소의 표시상태를 나타내는 영상신호로부터, 상기 주사신호가 입력된 주사신호선의 각 화소로 입력될 데이터신호를 추출하고, 상기 각 데이터신호선으로 출력하는 데이터신호선 구동회로를 포함하며,

상기 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나가, 상기 제 1 또는 제 2 클록신호를 클록신호로서 이용하며, 상기 클록신호에 동기하여 동작하는 복수단의 플립 플롭을 포함하고, 절환신호에 따라 시프트방향을 쌍방향 중 하나의 방향으로 절환할 수 있고, 입력신호의 진폭이 구동전압보다 작은 쌍방향 시프트 레지스터를 포함하고,

상기 쌍방향 시프트 레지스터가 상기 플립 플롭의 양단부에 제공되어, 신호를 승압하는 레벨시프터를 더 포함하는 화상표시장치.

청구항 39.

제 38 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 동일 기판상에 제공되는 화상표시장치.

청구항 40.

제 38 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 각각 다결정실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하는 화상표시장치.

청구항 41.

제 38 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 각각 600℃ 이하의 프로세스 온도로 제조된 스위칭소자를 포함하는 화상표시장치.

청구항 42.

복수의 데이터신호선과 복수의 주사신호선의 교차 부분에 각각 형성된 복수의 화소;

소정 주파수를 갖는 제 1 클록신호에 동기하여 주사신호를 상기 각 주사신호선으로 순차 입력하는 주사신호선 구동회로; 및

소정 주파수를 갖는 제 2 클록신호에 동기하여 순차 입력되어, 상기 각 화소의 표시상태를 나타내는 영상신호로부터, 상기 주사신호가 입력된 주사신호선의 각 화소로 입력될 데이터신호를 추출하고, 상기 각 데이터신호선으로 출력하는 데이터신호선 구동회로를 포함하며,

상기 데이터신호선 구동회로 및 주사신호선 구동회로중 적어도 하나가, 상기 제 1 또는 제 2 클록신호를 클록신호로서 이용하며, 상기 클록신호에 동기하여 동작하는 복수단의 플립 플롭을 포함하고, 절환신호에 따라 시프트방향을 쌍방향 중 하나의 방향으로 절환할 수 있고, 입력신호의 진폭이 구동전압보다 작은 쌍방향 시프트 레지스터를 포함하고,

상기 쌍방향 시프트 레지스터가 상기 플립 플롭의 양단부에 제공되어, 신호를 승압하는 레벨시프터를 더 포함하는 화상표시장치.

청구항 43.

제 42 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 동일 기판상에 제공되는 화상표시장치.

청구항 44.

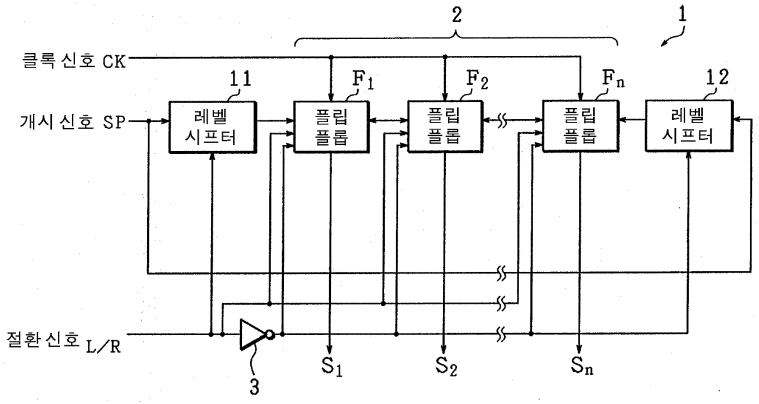
제 42 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 상기 화소는 각각 다결정실리콘 박막 트랜지스터로 이루어지는 스위칭소자를 포함하는 화상표시장치.

청구항 45.

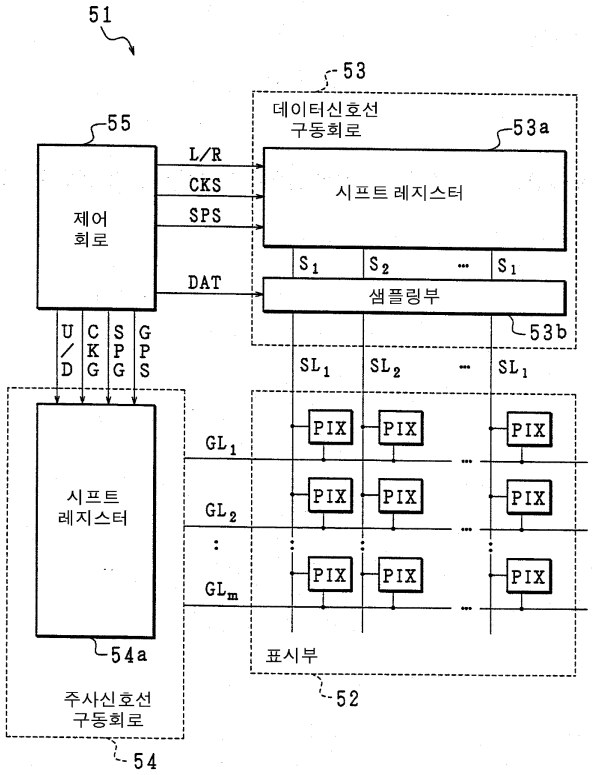
제 42 항에 있어서, 상기 데이터신호선 구동회로, 주사신호선 구동회로 및 각 화소는 각각 600℃ 이하의 프로세스 온도로 제조된 스위칭소자를 포함하는 화상표시장치.

도면

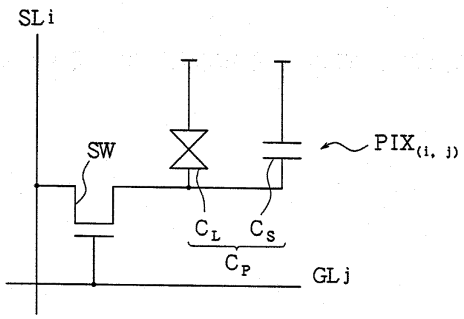
도면 1



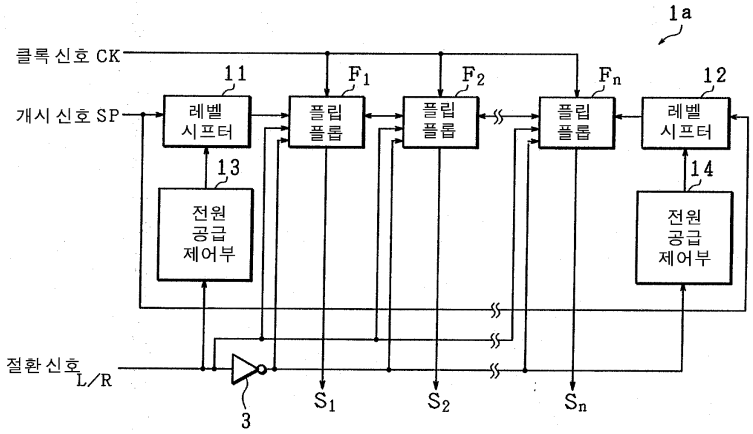
도면 2


51
53
데이터신호선
구동회로
53a
55
L/R
CKS
SPS
제어
회로
시프트 레지스터
DAT
S1
S2
S1
샘플링부
53b
U/D
CKG
SPG
GPS
SL1
SL2
SL1
PIX
GL1
GL2
GLm
시프트
레지스터
54a
표시부
52
주사신호선
구동회로
54

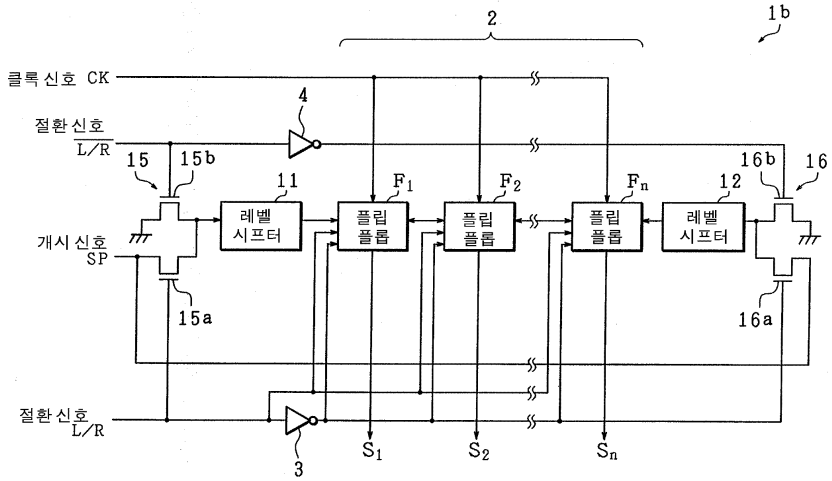
도면 3


SLi
SW
PIX(i, j)
CL
CS
CP
GLj

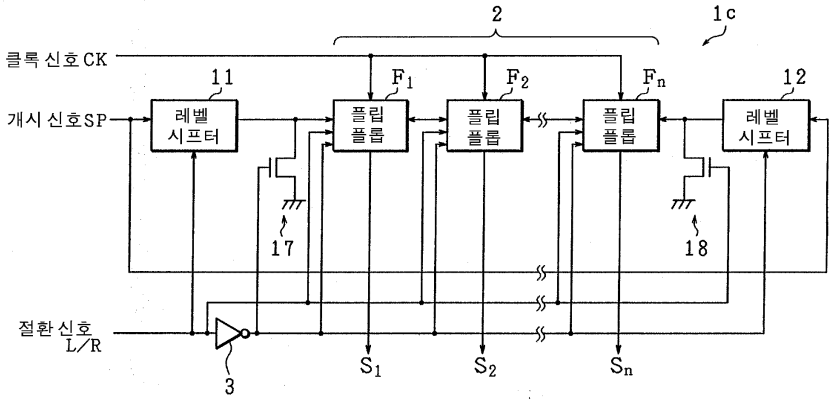
도면 4


1a
클록 신호 CK
개시 신호 SP
11
레벨 시프터
F1
플립 플롭
F2
플립 플롭
Fn
플립 플롭
12
레벨 시프터
13
전원 공급 제어부
14
전원 공급 제어부
절환 신호 L/R
3
S1
S2
Sn

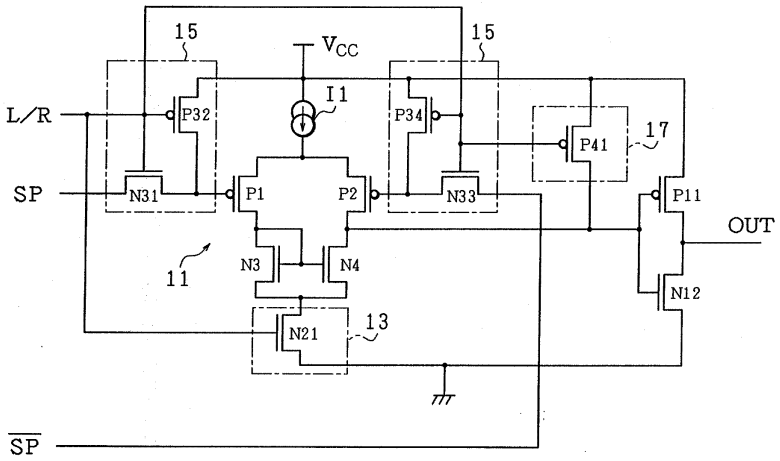
도면 5


2
1b
클록 신호 CK
4
절환 신호 L/R
15
15b
11
레벨 시프터
F1
플립 플롭
F2
플립 플롭
Fn
플립 플롭
12
레벨 시프터
16b
16
개시 신호 SP
15a
16a
절환 신호 L/R
3
S1
S2
Sn

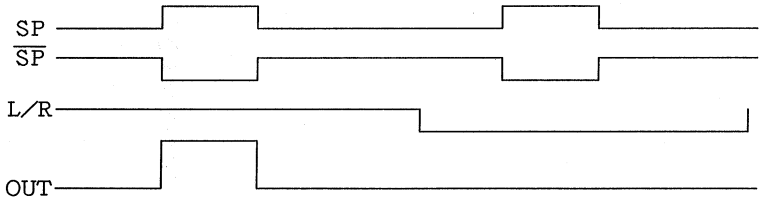
도면 6


2
1c
클록 신호 CK
개시 신호 SP
11
레벨 시프터
F1
F2
Fn
플립 플롭
플립 플롭
플립 플롭
12
레벨 시프터
17
18
절환 신호 L/R
3
S1
S2
Sn

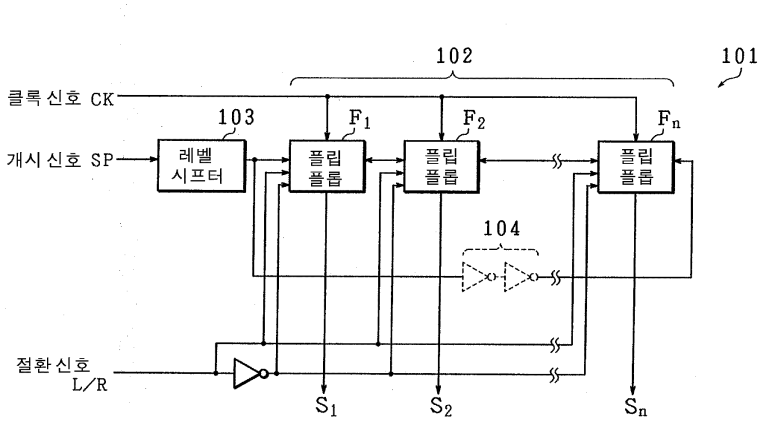
도면 7


15
VCC
15
I1
L/R
SP
P32
P34
P41
17
N31
P1
P2
N33
P11
OUT
11
N3
N4
N12
N21
13
SP

도면 8


SP
SP
L/R
OUT

도면 9


102
101
클록 신호 CK
103
F_1
F_2
F_n
개시 신호 SP
레벨 시프터
플립 플롭
플립 플롭
플립 플롭
104
절환 신호 L/R
S_1
S_2
S_n