



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년08월30일
(11) 등록번호 10-2701115
(24) 등록일자 2024년08월27일

(51) 국제특허분류(Int. Cl.)
H01L 33/44 (2010.01) H01L 27/15 (2024.01)
H01L 33/00 (2024.01) H01L 33/38 (2010.01)
(52) CPC특허분류
H01L 33/44 (2013.01)
H01L 27/156 (2013.01)
(21) 출원번호 10-2019-0005429
(22) 출원일자 2019년01월15일
심사청구일자 2022년01월10일
(65) 공개번호 10-2020-0088949
(43) 공개일자 2020년07월24일
(56) 선행기술조사문헌
KR1020180007376 A*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
도영락
서울특별시 송파구 올림픽로 135, 리센츠아파트
204동 301호 (잠실동)
유희연
서울특별시 서초구 남부순환로356길 47-8, 401호
(양재동)
어윤재
서울특별시 성북구 화랑로 270, 3층 (석관동)
(74) 대리인
특허법인가산

전체 청구항 수 : 총 19 항

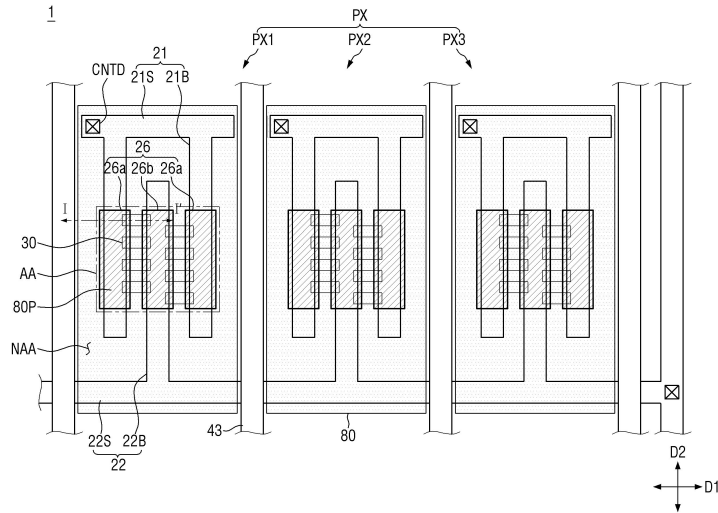
심사관 : 이용배

(54) 발명의 명칭 표시 장치 및 이의 제조 방법

(57) 요약

표시 장치 및 이의 제조 방법이 제공된다. 표시 장치는 제1 영역 및 상기 제1 영역 이외의 영역인 제2 영역이 정의된 기관, 상기 기관 상에서 적어도 일부가 상기 제1 영역에서 서로 이격되어 배치된 제1 전극 및 제2 전극, 상기 기관 상에서 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮도록 배치된 코팅층 및 상기 제1 영역에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 적어도 하나의 발광 소자를 포함하고, 상기 코팅층은 상기 제1 전극과 상기 제2 전극의 적어도 일부를 노출하는 개구부 및 상기 개구부 이외의 영역에 배치되고 제1 극성을 갖는 물질을 포함하는 제1 코팅층을 포함한다.

대표도



(52) CPC특허분류

H01L 33/005 (2013.01)

H01L 33/38 (2013.01)

(56) 선행기술조사문헌

JP2010506744 A*

KR1020170083191 A

KR1020120120377 A

KR101874993 B1

KR101436123 B1

KR1020080102638 A

KR1020180055021 A

KR1020180007025 A

KR1020140051009 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

제1 영역 및 상기 제1 영역 이외의 영역인 제2 영역이 정의된 기관;
 상기 기관 상에서 적어도 일부가 상기 제1 영역에서 서로 이격되어 배치된 제1 전극 및 제2 전극;
 상기 기관 상에서 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮도록 배치된 코팅층; 및
 상기 제1 영역에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 적어도 하나의 발광 소자를 포함하고,
 상기 코팅층은 상기 제1 전극과 상기 제2 전극의 적어도 일부를 노출하는 개구부와 상기 개구부 이외의 영역에 형성되고 제1 극성을 갖는 물질을 포함하는 제1 코팅층을 포함하는 표시 장치.

청구항 2

제1 항에 있어서,
 상기 제1 코팅층은 적어도 상기 제1 영역과 중첩하도록 배치되고,
 상기 발광 소자는 상기 제1 코팅층 상에서 상기 개구부가 배치되지 않은 영역에 배치된 표시 장치.

청구항 3

제2 항에 있어서,
 상기 제1 코팅층은 상기 제1 영역에 배치된 상기 제1 전극 및 상기 제2 전극을 덮도록 배치되고,
 상기 개구부는 상기 제1 코팅층에 배치되고 상기 제1 영역의 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 노출하는 제1 개구부를 포함하는 표시 장치.

청구항 4

제3 항에 있어서,
 상기 제1 개구부를 통해 노출된 상기 제1 전극과 접촉하는 제1 접촉 전극; 및
 상기 제1 개구부를 통해 노출된 상기 제2 전극과 접촉하는 제2 접촉 전극을 더 포함하고,
 상기 제1 접촉 전극은 상기 발광 소자의 일 단부와 접촉하고 상기 제2 접촉 전극은 상기 발광 소자의 타 단부와 접촉하는 표시 장치.

청구항 5

제2 항에 있어서,
 상기 제1 코팅층은 상기 제1 전극 및 상기 제2 전극이 이격된 사이 영역에 배치되되, 상기 제1 전극과 상기 제2 전극이 대향하는 각 측면과 부분적으로 중첩하는 표시 장치.

청구항 6

제5 항에 있어서,
 상기 제1 코팅층은 적어도 하나의 코팅패턴을 포함하고,
 상기 코팅패턴은 상기 제1 전극이 상기 제2 전극과 대향하는 제1 측면 및 상기 제2 전극이 상기 제1 전극과 대향하는 제2 측면 상에 배치된 표시 장치.

청구항 7

제1 항에 있어서,
 상기 제1 전극 및 상기 제2 전극은 적어도 일부가 상기 제2 영역에 배치되고,
 상기 제1 코팅층은 상기 제2 영역에서 상기 제1 전극 및 상기 제2 전극을 덮도록 배치된 표시 장치.

청구항 8

제7 항에 있어서,
 상기 코팅층은 상기 제1 극성과 반대의 극성인 제2 극성을 갖는 물질을 포함하며 상기 제1 영역에 배치된 제2 코팅층을 더 포함하고,
 상기 발광 소자는 상기 제2 코팅층 상에 배치된 표시 장치.

청구항 9

제8 항에 있어서,
 상기 제1 극성은 소수성이고, 상기 제2 극성은 친수성인 표시 장치.

청구항 10

제9 항에 있어서,
 상기 제1 코팅층은 불소를 함유하는 고분자를 포함하는 표시 장치.

청구항 11

제8 항에 있어서,
 상기 제2 코팅층은 상기 제1 영역에 배치된 상기 제1 전극 및 상기 제2 전극을 덮도록 배치되고,
 상기 개구부는 상기 제2 코팅층에 배치되고 상기 제1 영역의 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 노출시키는 제2 개구부를 더 포함하는 표시 장치.

청구항 12

제8 항에 있어서,
 상기 제2 코팅층은 상기 제1 영역에 배치된 상기 제1 전극과 상기 제2 전극의 이격된 사이 영역에 배치된 표시 장치.

청구항 13

제12 항에 있어서,
 상기 제2 코팅층은 상기 제1 전극 및 상기 제2 전극이 서로 대향하는 각 측면과 부분적으로 중첩하도록 배치된 표시 장치.

청구항 14

대상 기관 및 상기 대상 기관 상에 서로 이격되어 배치된 제1 전극 및 제2 전극을 준비하는 단계;
 상기 대상 기관 상의 적어도 일부 영역에 배치되고 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮는 코팅층을 형성하는 단계; 및
 상기 제1 전극 및 상기 제2 전극을 덮는 상기 코팅층 상에 발광 소자를 포함하는 잉크를 분사하고 상기 발광 소자를 상기 제1 전극과 상기 제2 전극 사이에 랜딩하는 단계를 포함하고,
 상기 코팅층은 제1 극성을 갖는 물질을 포함하고,
 상기 잉크는 상기 제1 극성과 반대의 극성인 제2 극성을 갖는 용매를 포함하는 표시 장치의 제조 방법.

청구항 15

삭제

청구항 16

제14 항에 있어서,

상기 제1 극성은 소수성이고 상기 제2 극성은 친수성이며, 상기 코팅층은 불소계 고분자를 포함하는 표시 장치의 제조 방법.

청구항 17

제14 항에 있어서,

상기 잉크는 상기 코팅층 상에서 상기 제1 전극과 상기 제2 전극 상에 분사되고,

상기 코팅층 상에 분사된 잉크는 상기 코팅층과 이루는 접촉각이 30 이상인 표시 장치의 제조 방법.

청구항 18

제17 항에 있어서,

상기 발광 소자를 랜딩하는 단계는,

상기 제1 전극과 상기 제2 전극에 교류 전원을 인가하여 상기 잉크에 전계를 형성하는 단계; 및

상기 발광 소자가 상기 전계에 의해 상기 제1 전극 및 상기 제2 전극 사이에 배치되는 단계를 포함하는 표시 장치의 제조 방법.

청구항 19

정렬 영역 및 비정렬 영역이 정의된 베이스층;

상기 베이스층 상에서 적어도 일부가 상기 정렬 영역에 배치되고, 제1 방향으로 연장되되 상기 제1 방향과 다른 제2 방향으로 이격된 제1 전극 및 제2 전극;

상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮도록 배치되고, 소수성 물질을 포함하는 코팅층;

상기 코팅층 상에 배치되고 상기 제1 전극 및 상기 제2 전극을 각각 부분적으로 노출하는 적어도 하나의 개구부; 및

상기 정렬 영역에서 상기 제1 전극과 상기 제2 전극 사이에 배치되되, 상기 코팅층의 상기 개구부가 배치되지 않은 영역에 배치된 적어도 하나의 발광 소자를 포함하는 표시 장치.

청구항 20

제19 항에 있어서,

상기 개구부를 통해 노출된 상기 제1 전극과 접촉하는 제1 접촉 전극; 및

상기 개구부를 통해 노출된 상기 제2 전극과 접촉하는 제2 접촉 전극을 더 포함하고,

상기 제1 접촉 전극은 상기 발광 소자의 일 단부와 접촉하고 상기 제2 접촉 전극은 상기 발광 소자의 타 단부와 접촉하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 표시 장치는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 유기발광 표시 장치(Organic Light Emitting Display, OLED), 액정 표시 장치(Liquid Crystal Display, LCD) 등과 같은 여러 종류의 표시

장치가 사용되고 있다.

- [0003] 표시 장치의 화상을 표시하는 장치로서 유기 발광 표시 패널이나 액정 표시 패널과 같은 표시 패널을 포함한다. 그 중, 발광 표시 패널으로써, 발광 소자를 포함할 수 있는데, 예를 들어 발광 다이오드(Light Emitting Diode, LED)의 경우, 유기물을 형광 물질로 이용하는 유기 발광 다이오드(OLED), 무기물을 형광물질로 이용하는 무기 발광 다이오드 등이 있다.
- [0004] 형광물질로 무기물 반도체를 이용하는 무기 발광 다이오드는 고온의 환경에서도 내구성을 가지며, 유기 발광 다이오드에 비해 청색 광의 효율이 높은 장점이 있다. 또한, 기존의 무기 발광 다이오드 소자의 한계로 지적되었던 제조 공정에 있어서도, 유전영동(Dielectrophoresis, DEP)법을 이용한 전사방법이 개발되었다. 이에 유기 발광 다이오드에 비해 내구성 및 효율이 우수한 무기 발광 다이오드에 대한 연구가 지속되고 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명이 해결하고자 하는 과제는 전극 상에 퍼짐 방지층을 형성하는 단계를 포함하여, 발광 소자가 분산된 용매를 상기 퍼짐 방지층 상에 분사하여 발광 소자를 배치시키는 표시 장치의 제조 방법을 제공하는 것이다.
- [0006] 또한, 본 발명은 상기 퍼짐 방지층 상에 분사되어 전극 사이에 배치된 발광 소자를 포함하는 표시 장치를 제공하는 것이다.
- [0007] 본 발명의 과제들은 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0008] 상기 과제를 해결하기 위한 일 실시예에 따른 표시 장치는 제1 영역 및 상기 제1 영역 이외의 영역인 제2 영역이 정의된 기판, 상기 기판 상에서 적어도 일부가 상기 제1 영역에서 서로 이격되어 배치된 제1 전극 및 제2 전극, 상기 기판 상에서 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮도록 배치된 코팅층 및 상기 제1 영역에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 적어도 하나의 발광 소자를 포함하고, 상기 코팅층은 상기 제1 전극과 상기 제2 전극의 적어도 일부를 노출하는 개구부 및 상기 개구부 이외의 영역에 배치되고 제1 극성을 갖는 물질을 포함하는 제1 코팅층을 포함한다.
- [0009] 상기 제1 코팅층은 적어도 상기 제1 영역과 중첩하도록 배치되고, 상기 발광 소자는 상기 제1 코팅층 상에서 상기 개구부가 배치되지 않은 영역에 배치될 수 있다.
- [0010] 상기 제1 코팅층은 상기 제1 영역에 배치된 상기 제1 전극 및 상기 제2 전극을 덮도록 배치되고, 상기 개구부는 상기 제1 코팅층에 배치되고 상기 제1 영역의 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 노출하는 제1 개구부를 포함할 수 있다.
- [0011] 상기 제1 개구부를 통해 노출된 상기 제1 전극과 접촉하는 제1 접촉 전극 및 상기 제1 개구부를 통해 노출된 상기 제2 전극과 접촉하는 제2 접촉 전극을 더 포함하고, 상기 제1 접촉 전극은 상기 발광 소자의 일 단부와 접촉하고 상기 제2 접촉 전극은 상기 발광 소자의 타 단부와 접촉할 수 있다.
- [0012] 상기 제1 코팅층은 상기 제1 전극 및 상기 제2 전극이 이격된 사이 영역에 배치되되, 상기 제1 전극과 상기 제2 전극이 대향하는 각 측면과 부분적으로 중첩할 수 있다.
- [0013] 상기 제1 코팅층은 적어도 하나의 코팅패턴을 포함하고, 상기 코팅패턴은 상기 제1 전극이 상기 제2 전극과 대향하는 제1 측면 및 상기 제2 전극이 상기 제1 전극과 대향하는 제2 측면 상에 배치될 수 있다.
- [0014] 상기 제1 전극 및 상기 제2 전극은 적어도 일부가 상기 제2 영역에 배치되고, 상기 제1 코팅층은 상기 제2 영역에서 상기 제1 전극 및 상기 제2 전극을 덮도록 배치될 수 있다.
- [0015] 상기 코팅층은 상기 제1 극성과 반대의 극성인 제2 극성을 갖는 물질을 포함하며 상기 제1 영역에 배치된 제2 코팅층을 더 포함하고, 상기 발광 소자는 상기 제2 코팅층 상에 배치될 수 있다.
- [0016] 상기 제1 극성은 소수성이고, 상기 제2 극성은 친수성일 수 있다.
- [0017] 상기 제1 코팅층은 불소를 함유하는 고분자를 포함할 수 있다.

- [0018] 상기 제2 코팅층은 상기 제1 영역에 배치된 상기 제1 전극 및 상기 제2 전극을 덮도록 배치되고, 상기 개구부는 상기 제2 코팅층에 배치되고 상기 제1 영역의 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 노출시키는 제2 개구부를 더 포함할 수 있다.
- [0019] 상기 제2 코팅층은 상기 제1 영역에 배치된 상기 제1 전극과 상기 제2 전극의 이격된 사이 영역에 배치될 수 있다.
- [0020] 상기 제2 코팅층은 상기 제1 전극 및 상기 제2 전극이 서로 대향하는 각 측면과 부분적으로 중첩하도록 배치될 수 있다.
- [0021] 상기 과제를 해결하기 위한 일 실시예에 따른 표시 장치의 제조 방법은 대상 기관 및 상기 대상 기관 상에 서로 이격되어 배치된 제1 전극 및 제2 전극을 준비하는 단계, 상기 대상 기관 상의 적어도 일부 영역에 배치되고 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮는 코팅층을 형성하는 단계 및 상기 제1 전극 및 상기 제2 전극을 덮는 상기 코팅층 상에 발광 소자를 포함하는 잉크를 분사하고 상기 발광 소자를 상기 제1 전극과 상기 제2 전극 사이에 랜딩하는 단계를 포함한다.
- [0022] 상기 코팅층은 제1 극성을 갖는 물질을 포함하고, 상기 잉크는 상기 제1 극성과 반대의 극성인 제2 극성을 갖는 용매를 포함할 수 있다.
- [0023] 상기 제1 극성은 소수성이고 상기 제2 극성은 친수성이며, 상기 코팅층은 불소계 고분자를 포함할 수 있다.
- [0024] 상기 잉크는 상기 코팅층 상에서 상기 제1 전극과 상기 제2 전극 상에 분사되고, 상기 코팅층 상에 분사된 잉크는 상기 코팅층과 이루는 접촉각이 30 이상일 수 있다.
- [0025] 상기 발광 소자를 랜딩하는 단계는, 상기 제1 전극과 상기 제2 전극에 교류 전원을 인가하여 상기 잉크에 전계를 형성하는 단계 및 상기 발광 소자가 상기 전계에 의해 상기 제1 전극 및 상기 제2 전극 사이에 배치되는 단계를 포함할 수 있다.
- [0026] 상기 과제를 해결하기 위한 다른 실시예에 따른 표시 장치는 정렬 영역 및 비정렬 영역이 정의된 베이스층, 상기 베이스층 상에서 적어도 일부가 상기 정렬 영역에 배치되고, 제1 방향으로 연장되되 상기 제1 방향과 다른 제2 방향으로 이격된 제1 전극 및 제2 전극, 상기 제1 전극 및 상기 제2 전극의 적어도 일부를 덮도록 배치되고, 소수성 물질을 포함하는 코팅층, 상기 코팅층 상에 배치되고 상기 제1 전극 및 상기 제2 전극을 각각 부분적으로 노출하는 적어도 하나의 개구부 및 상기 정렬 영역에서 상기 제1 전극과 상기 제2 전극 사이에 배치되되, 상기 코팅층의 상기 개구부가 배치되지 않은 영역에 배치된 적어도 하나의 발광 소자를 포함한다.
- [0027] 상기 개구부를 통해 노출된 상기 제1 전극과 접촉하는 제1 접촉 전극 및 상기 개구부를 통해 노출된 상기 제2 전극과 접촉하는 제2 접촉 전극을 더 포함하고, 상기 제1 접촉 전극은 상기 발광 소자의 일 단부와 접촉하고 상기 제2 접촉 전극은 상기 발광 소자의 타 단부와 접촉할 수 있다.
- [0028] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0029] 일 실시예에 따른 표시 장치의 제조 방법은, 발광 소자를 포함하는 잉크의 극성과 반대의 극성을 갖는 코팅층을 형성하고, 상기 코팅층은 상기 잉크가 분사된 영역에서 퍼지는 것을 방지할 수 있다. 이에 따라, 표시 장치의 제조 공정에서, 잉크는 상기 코팅층 상에 분사된 영역에서 위치가 유지될 수 있고, 발광 소자는 특정 영역 내에서 전극 사이에 배치될 수 있다.
- [0030] 또한 일 실시예에 따른 표시 장치는 정렬 영역 내에 배치된 발광 소자의 수를 증가시켜 각 화소별 발광 신뢰도 및 공정 수율을 향상시킬 수 있다.
- [0031] 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0032] 도 1은 일 실시예에 따른 표시 장치의 평면도이다.
- 도 2는 일 실시예에 따른 발광 소자의 개략도이다.

- 도 3은 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- 도 4는 일 비교예에 따른 전극 상에 잉크가 분사된 것을 나타내는 개략도이다.
- 도 5는 도 4의 IIa-IIa' 선을 따라 자른 단면도이다.
- 도 6은 일 실시예에 따른 코팅층이 형성된 전극 상에 잉크가 분사된 것을 나타내는 개략도이다.
- 도 7은 도 6의 IIb-IIb' 선을 따라 자른 단면도이다.
- 도 8 및 도 9는 다른 실시예에 따른 표시 장치의 개략적인 단면도이다.
- 도 10은 도 1의 I-I' 선을 따라 자른 단면도이다.
- 도 11은 일 실시예에 따른 표시 장치의 제조 방법을 나타내는 순서도이다.
- 도 12 내지 도 16은 일 실시예에 따른 표시 장치의 제조 방법의 공정 단계별 단면도들이다.
- 도 17 내지 도 20은 다른 실시예에 따른 표시 장치의 평면도이다.
- 도 21은 도 19의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.
- 도 22는 다른 실시예에 따른 표시 장치의 평면도이다.
- 도 23은 도 22의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.
- 도 24는 다른 실시예에 따른 표시 장치의 평면도이다.
- 도 25는 도 24의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.
- 도 26 및 도 27은 다른 실시예에 따른 표시 장치의 평면도이다.
- 도 28은 다른 실시예에 따른 발광 소자의 개략도이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0034] 소자(elements) 또는 층이 다른 소자 또는 층의 "상(on)"으로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0035] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0036] 이하, 첨부된 도면을 참고로 하여 실시예들에 대해 설명한다.
- [0037] 도 1은 일 실시예에 따른 표시 장치의 평면도이다.
- [0038] 도 1을 참조하면, 표시 장치(1)는 복수의 화소(PX)를 포함할 수 있다. 화소(PX)들 각각은 특정 파장대의 광을 방출하는 발광 소자(30)를 하나 이상 포함하여 특정 색을 표시할 수 있다.
- [0039] 복수의 화소(PX)들 각각은 제1 서브 화소(PX1), 제2 서브 화소(PX2) 및 제3 서브 화소(PX3)를 포함할 수 있다. 제1 서브 화소(PX1)는 제1 색의 광을 발광하고, 제2 서브 화소(PX2)는 제2 색의 광을 발광하며, 제3 서브 화소(PX3)는 제3 색의 광을 발광할 수 있다. 제1 색은 적색, 제2 색은 녹색, 제3 색은 청색일 수 있으나, 이에 제한되지 않고, 각 서브 화소(PXn)들이 동일한 색의 광을 발광할 수도 있다. 또한, 도 1에서는 화소(PX)들 각각이 3개의 서브 화소들을 포함하는 것을 예시하였으나, 이에 제한되지 않고, 화소(PX)들 각각은 더 많은 수의 서브 화소들을 포함할 수 있다.

- [0040] 한편, 본 명세서에서 각 구성요소들을 지칭하는 '제1', '제2'등이 사용되나, 이는 상기 구성요소들을 단순히 구별하기 위해 사용되는 것이며, 반드시 해당 구성요소를 의미하는 것은 아니다. 즉, 제1, 제2 등으로 정의된 구성이 반드시 특정 구조 또는 위치에 제한되는 구성은 아니며, 경우에 따라서는 다른 번호들이 부여될 수 있다. 따라서, 각 구성요소들에 부여된 번호는 도면 및 이하의 서술을 통해 설명될 수 있으며, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0041] 표시 장치(1)의 각 서브 화소(PXn)들은 정렬 영역(AA)과 비정렬 영역(NAA)으로 정의되는 영역을 포함할 수 있다. 정렬 영역(AA)은 표시 장치(1)에 포함되는 발광 소자(30)가 배치된 영역으로 정의된다. 비정렬 영역(NAA)은 정렬 영역(AA) 이외의 영역으로, 발광 소자(30)가 배치되지 않고 광이 방출되지 않는 영역으로 정의될 수 있다.
- [0042] 다만, 정렬 영역(AA)의 정의는 이에 제한되지 않고, 발광 소자(30)가 배치되어야 하는 영역으로 정의될 수도 있다. 다시 말해, 각 화소(PX) 또는 서브 화소(PXn) 상에는 발광 소자(30)가 정렬되어야 하는 정렬 영역(AA)이 정의되고, 표시 장치(1)의 제조 공정에서 발광 소자(30)는 정렬 영역(AA) 상에 배치될 수 있다. 예시적인 실시예에서, 정렬 영역(AA)은 각 서브 화소(PXn)의 전극(21, 22)을 포함하여 이들 사이의 영역으로 정의될 수 있다.
- [0043] 일 실시예에 따른 표시 장치(1)는 각 화소(PX) 또는 서브 화소(PXn)의 적어도 일부 영역에 배치되는 코팅층(80)을 포함한다. 코팅층(80)은 각 서브 화소(PXn)의 정렬 영역(AA) 또는 비정렬 영역(NAA) 상에 배치되며, 경우에 따라서 전극(21, 22)과 부분적으로 중첩될 수 있다. 도 1에서는 코팅층(80)이 각 서브 화소(PXn) 내에 배치되어 전극(21, 22)을 전면적으로 덮되, 일부 영역은 노출시키는 개구부(80P)를 포함하는 것을 도시하고 있다. 코팅층(80)은 정렬 영역(AA)을 포함하여 비정렬 영역(NAA)에도 부분적으로 배치될 수 있다. 다만, 이에 제한되는 것은 아니다.
- [0044] 후술할 바와 같이, 코팅층(80)은 표시 장치(1)의 제조 공정에서 전극(21, 22) 상에 발광 소자(30)가 분산된 잉크(S)를 분사하고, 잉크(S)에 전계를 인가하여 발광 소자(30)를 전극(21, 22) 상에 배치할 수 있다. 일 실시예에 따른 코팅층(80)은 각 화소(PX) 또는 서브 화소(PXn)에 분사된 잉크(S)가 필요한 정렬 영역(AA) 이외의 영역으로 이동하거나 퍼지는 것을 방지하는 기능을 수행할 수 있다. 잉크(S)는 코팅층(80)에 의해 필요한 정렬 영역(AA) 내에 분사될 수 있고, 발광 소자(30)는 전극(21, 22) 상에 원활하게 배치될 수 있다. 보다 자세한 설명은 후술하기로 한다.
- [0045] 표시 장치(1)의 서브 화소(PXn)는 복수의 격벽(40), 복수의 전극(21, 22), 발광 소자(30) 및 코팅층(80)을 포함할 수 있다.
- [0046] 복수의 전극(21, 22)은 발광 소자(30)들과 전기적으로 연결되고, 발광 소자(30)가 발광하도록 소정의 전압을 인가 받을 수 있다. 또한, 각 전극(21, 22)의 적어도 일부는 발광 소자(30)를 정렬하기 위해, 서브 화소(PXn) 내에 전기장을 형성하는 데에 활용될 수 있다.
- [0047] 복수의 전극(21, 22)은 제1 전극(21) 및 제2 전극(22)을 포함할 수 있다. 예시적인 실시예에서, 제1 전극(21)은 각 서브 화소(PXn)마다 분리된 화소 전극이고, 제2 전극(22)은 각 서브 화소(PXn)를 따라 공통으로 연결된 공통전극일 수 있다. 제1 전극(21)과 제2 전극(22) 중 어느 하나는 발광 소자(30)의 애노드(Anode) 전극이고, 다른 하나는 발광 소자(30)의 캐소드(Cathode) 전극일 수 있다. 다만, 이에 제한되지 않으며 그 반대의 경우일 수도 있다.
- [0048] 제1 전극(21)과 제2 전극(22)은 각각 제1 방향(D1)으로 연장되어 배치되는 전극 줄기부(21S, 22S)와 전극 줄기부(21S, 22S)에서 제1 방향(D1)과 교차하는 방향인 제2 방향(D2)으로 연장되어 분지되는 적어도 하나의 전극 가지부(21B, 22B)를 포함할 수 있다.
- [0049] 제1 전극(21)은 제1 방향(D1)으로 연장되어 배치되는 제1 전극 줄기부(21S)와 제1 전극 줄기부(21S)에서 분지되되, 제2 방향(D2)으로 연장되는 적어도 하나의 제1 전극 가지부(21B)를 포함할 수 있다.
- [0050] 임의의 일 화소의 제1 전극 줄기부(21S)는 양 단이 각 서브 화소(PXn) 사이에서 이격되어 종지하되, 동일 행에 속하는(예컨대, 제1 방향(D1)으로 인접한) 이웃하는 서브 화소의 제1 전극 줄기부(21S)와 실질적으로 동일 직선 상에 놓일 수 있다. 이에 따라, 각 서브 화소(PXn)에 배치되는 제1 전극 줄기부(21S)는 각 제1 전극 가지부(21B)에 서로 다른 전기 신호를 인가할 수 있고, 제1 전극 가지부(21B)는 각각 별개로 구동될 수 있다.
- [0051] 제1 전극 가지부(21B)는 제1 전극 줄기부(21S)의 적어도 일부에서 분지되고, 제2 방향(D2)으로 연장되어 배치되되, 제1 전극 줄기부(21S)에 대향되어 배치되는 제2 전극 줄기부(22S)와 이격된 상태에서 종지될 수 있다.

- [0052] 제2 전극(22)은 제1 방향(D1)으로 연장되어 제1 전극 줄기부(21S)와 이격되어 대향하도록 배치되는 제2 전극 줄기부(22S)와 제2 전극 줄기부(22S)에서 분지되되, 제2 방향(D2)으로 연장되어 배치되는 제2 전극 가지부(22B)를 포함할 수 있다. 다만, 제2 전극 줄기부(22S)는 타 단부가 제1 방향(D1)으로 인접한 복수의 서브 화소(PXn)로 연장될 수 있다. 이에 따라, 임의의 일 화소 제2 전극 줄기부(22S)는 양 단이 각 화소(PX) 사이에서 이웃 화소의 제2 전극 줄기부(22S)에 연결될 수 있다.
- [0053] 제2 전극 가지부(22B)는 제1 전극 가지부(21B)와 이격되어 대향하고, 제1 전극 줄기부(21S)와 이격된 상태에서 종지될 수 있다. 즉, 제2 전극 가지부(22B)는 일 단부가 제2 전극 줄기부(22S)와 연결되고, 타 단부는 제1 전극 줄기부(21S)와 이격된 상태로 서브 화소(PXn) 내에 배치될 수 있다.
- [0054] 도면에서는 두개의 제1 전극 가지부(21B)가 배치되고, 그 사이에 제2 전극 가지부(22B)가 배치된 것을 도시하고 있으나, 이에 제한되지 않는다.
- [0055] 복수의 격벽(40)은 각 서브 화소(PXn)간의 경계에 배치되는 제3 격벽(43), 각 전극(21, 22) 하부에 배치되는 제1 격벽(41) 및 제2 격벽(42)을 포함할 수 있다. 도면에서는 제1 격벽(41) 및 제2 격벽(42)이 도시되지 않았으나, 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 하부에는 각각 제1 격벽(41)과 제2 격벽(42)이 배치될 수 있다.
- [0056] 제3 격벽(43)은 각 서브 화소(PXn)간의 경계에 배치될 수 있다. 복수의 제1 전극 줄기부(21S)는 각 단부가 제3 격벽(43)을 기준으로 서로 이격되어 종지할 수 있다. 제3 격벽(43)은 제2 방향(D2)으로 연장되어 제1 방향(D1)으로 배열된 서브 화소(PXn)들의 경계에 배치될 수 있다. 다만 이에 제한되지 않으며, 제3 격벽(43)은 제1 방향(D1)으로 연장되어 제2 방향(D2)으로 배열된 서브 화소(PXn)들의 경계에도 배치될 수 있다. 제3 격벽(43)은 제1 격벽(41) 및 제2 격벽(42)과 동일한 재료를 포함하여 실질적으로 동일한 공정에서 형성될 수 있다.
- [0057] 도면에서는 도시하지 않았으나, 각 서브 화소(PXn)에는 제1 전극 가지부(21B)와 제2 전극 가지부(22B)를 포함하여 서브 화소(PXn)를 전면적으로 덮는 제1 절연층(51)이 배치될 수 있다. 제1 절연층(51)은 각 전극(21, 22)을 보호함과 동시에 이들이 직접 접촉하지 않도록 상호 절연시킬 수 있다.
- [0058] 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에는 복수의 발광 소자(30)가 정렬될 수 있다. 복수의 발광 소자(30) 중 적어도 일부는 일 단부가 제1 전극 가지부(21B)와 전기적으로 연결되고, 타 단부가 제2 전극 가지부(22B)와 전기적으로 연결될 수 있다.
- [0059] 복수의 발광 소자(30)들은 제2 방향(D2)으로 이격되고, 실질적으로 서로 평행하게 정렬될 수 있다. 발광 소자(30)들이 이격되는 간격은 특별히 제한되지 않는다. 경우에 따라서는 복수의 발광 소자(30)들이 인접하게 배치되어 무리를 이루고, 다른 복수의 발광 소자(30)들은 일정 간격 이격된 상태로 무리를 이룰 수도 있으며, 불균일한 밀집도를 가지되 일 방향으로 배향되어 정렬될 수도 있다.
- [0060] 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 상에는 각각 접촉 전극(26)이 배치될 수 있다. 다만, 접촉 전극(26)은 실질적으로 제1 절연층(51) 상에 배치되며, 접촉 전극(26)의 적어도 일부가 제1 전극 가지부(21B) 및 제2 전극 가지부(22B)와 접촉하거나 전기적으로 연결될 수 있다.
- [0061] 복수의 접촉 전극(26)은 제2 방향(D2)으로 연장되어 배치되되, 제1 방향(D1)으로 서로 이격되어 배치될 수 있다. 접촉 전극(26)은 발광 소자(30)의 적어도 일 단부와 컨택될 수 있으며, 접촉 전극(26)은 제1 전극(21) 또는 제2 전극(22)과 컨택되어 전기 신호를 인가받을 수 있다. 이에 따라, 접촉 전극(26)은 각 전극(21, 22)으로부터 전달되는 전기 신호를 발광 소자(30)에 전달할 수 있다.
- [0062] 접촉 전극(26)은 제1 접촉 전극(26a)과 제2 접촉 전극(26b)을 포함할 수 있다. 제1 접촉 전극(26a)은 제1 전극 가지부(21B) 상에 배치되며, 발광 소자(30)의 일 단부와 컨택되고 제2 접촉 전극(26b)은 제2 전극 가지부(22B) 상에 배치되며, 발광 소자(30)의 타 단부와 컨택될 수 있다.
- [0063] 제1 전극 줄기부(21S)와 제2 전극 줄기부(22S)는 각각 컨택홀, 예컨대 제1 전극 컨택홀(CNTD) 및 제2 전극 컨택홀(CNTS)을 통해 표시 장치(1)의 회로소자층과 전기적으로 연결될 수 있다. 도면에는 복수의 서브 화소(PXn)의 제2 전극 줄기부(22S)에 하나의 제2 전극 컨택홀(CNTS)이 형성된 것을 도시하고 있다. 다만, 이에 제한되지 않으며, 경우에 따라서는 각 서브 화소(PXn) 마다 제2 전극 컨택홀(CNTD)이 형성될 수 있다.
- [0064] 또한, 도면에서는 도시하지 않았으나, 표시 장치(1)는 각 전극(21, 22) 및 발광 소자(30)의 적어도 일부를 덮도록 배치되는 제2 절연층(52, 도 10에 도시) 및 패시베이션층(55, 도 10에 도시)을 포함할 수 있다. 이들 간의

배치와 구조 등은 후술하기로 한다.

- [0065] 도 2는 일 실시예에 따른 발광 소자(30)의 개략도이다.
- [0066] 발광 소자(30)는 발광 다이오드(Light Emitting diode)일 수 있으며, 구체적으로 발광 소자(30)는 마이크로 미터(micro-meter) 또는 나노미터(nano-meter) 단위의 크기를 가지고, 무기물로 이루어진 무기 발광 다이오드일 수 있다. 무기 발광 다이오드는 서로 대향하는 두 전극들 사이에 특정 방향으로 전계를 형성하면 극성이 형성되는 상기 두 전극 사이에 정렬될 수 있다. 발광 소자(30)는 두 전극 상에 형성된 전계에 의해 전극 사이에 정렬될 수 있다.
- [0067] 발광 소자(30)는 임의의 도전형(예컨대, p형 또는 n형) 불순물로 도핑된 반도체 결정을 포함할 수 있다. 반도체 결정은 외부의 전원으로부터 인가되는 전기 신호를 전달받고, 이를 특정 파장대의 광으로 방출할 수 있다.
- [0068] 도 2를 참조하면, 일 실시예에 따른 발광 소자(30)는 제1 도전형 반도체(31), 제2 도전형 반도체(32), 활성층(33) 및 절연막(38)을 포함할 수 있다. 또한, 일 실시예에 따른 발광 소자(30)는 적어도 하나의 도전성 전극층(37)을 더 포함할 수도 있다. 도 2에서는 발광 소자(30)가 하나의 도전성 전극층(37)을 더 포함하는 것을 도시하고 있으나, 이에 제한되지 않는다. 경우에 따라서 발광 소자(30)는 더 많은 수의 도전성 전극층(37)을 포함하거나, 생략될 수도 있다. 후술하는 발광 소자(30)에 대한 설명은 도전성 전극층(37)의 수가 달라지거나 다른 구조를 더 포함하더라도 동일하게 적용될 수 있다.
- [0069] 발광 소자(30)는 일 방향으로 연장된 형상을 가질 수 있다. 발광 소자(30)는 나노 로드, 나노 와이어, 나노 튜브 등의 형상을 가질 수 있다. 예시적인 실시예에서, 발광 소자(30)는 원통형 또는 로드형(rod)일 수 있다. 다만, 발광 소자(30)의 형태가 이에 제한되는 것은 아니며, 정육면체, 직육면체, 육각기둥형 등 다양한 형태를 가질 수 있다. 후술하는 발광 소자(30)에 포함되는 복수의 반도체들은 상기 일 방향을 따라 순차적으로 배치되거나 적층된 구조를 가질 수 있다.
- [0070] 일 실시예에 따른 발광 소자(30)는 특정 파장대의 광을 방출할 수 있다. 예시적인 실시예에서, 활성층(33)에서 방출되는 광은 중심 파장대역이 450nm 내지 495nm의 범위를 갖는 청색(Blue)광을 방출할 수 있다. 다만, 청색(Blue) 광의 중심 파장대역이 상술한 범위에 제한되는 것은 아니며, 본 기술분야에서 청색으로 인식될 수 있는 파장 범위를 모두 포함하는 것으로 이해되어야 한다. 또한, 발광 소자(30)의 활성층(33)에서 방출되는 광은 이에 제한되지 않고, 중심 파장대역이 495nm 내지 570nm의 범위를 갖는 녹색(Green)광 또는 중심 파장대역이 620nm 내지 750nm의 범위를 갖는 적색(Red)광일 수도 있다.
- [0071] 도 2를 참조하여 발광 소자(30)에 대하여 구체적으로 설명하면, 제1 도전형 반도체(31)는 제1 도전형을 갖는, 예컨대 n형 반도체일 수 있다. 일 예로, 발광 소자(30)가 청색 파장대의 광을 방출하는 경우, 제1 도전형 반도체(31)는 $In_xAl_yGa_{1-x-y}N(0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1)$ 의 화학식을 갖는 반도체 재료를 포함할 수 있다. 예를 들어, n형으로 도핑된 InAlGaN, GaN, AlGaIn, InGaIn, AlN 및 InN 중에서 어느 하나 이상일 수 있다. 제1 도전형 반도체(31')는 제1 도전성 도펀트가 도핑될 수 있으며, 일 예로 제1 도전성 도펀트는 Si, Ge, Sn 등일 수 있다. 예시적인 실시예에서, 제1 도전형 반도체(31)는 n형 Si로 도핑된 n-GaN일 수 있다. 제1 도전형 반도체(31)의 길이는 1.5 μ m 내지 5 μ m의 범위를 가질 수 있으나, 이에 제한되는 것은 아니다.
- [0072] 제2 도전형 반도체(32)는 후술하는 활성층(33) 상에 배치된다. 제2 도전형 반도체(32)는 제2 도전형을 갖는, 예컨대 p형 반도체일 수 있으며 일 예로, 발광 소자(30)가 청색 또는 녹색 파장대의 광을 방출하는 경우, 제2 도전형 반도체(32)는 $In_xAl_yGa_{1-x-y}N(0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1)$ 의 화학식을 갖는 반도체 재료를 포함할 수 있다. 예를 들어, p형으로 도핑된 InAlGaIn, GaN, AlGaIn, InGaIn, AlN 및 InN 중에서 어느 하나 이상일 수 있다. 제2 도전형 반도체(32)는 제2 도전성 도펀트가 도핑될 수 있으며, 일 예로 제2 도전성 도펀트는 Mg, Zn, Ca, Se, Ba 등일 수 있다. 예시적인 실시예에서, 제2 도전형 반도체(32)는 p형 Mg로 도핑된 p-GaN일 수 있다. 제2 도전형 반도체(32)의 길이는 0.08 μ m 내지 0.25 μ m의 범위를 가질 수 있으나, 이에 제한되는 것은 아니다.
- [0073] 한편, 도면에서는 제1 도전형 반도체(31)와 제2 도전형 반도체(32)가 하나의 층으로 구성된 것을 도시하고 있으나, 이에 제한되는 것은 아니다. 경우에 따라서는 활성층(33)의 물질에 따라 제1 도전형 반도체(31)와 제2 도전형 반도체(32)는 더 많은 수의 층, 예컨대 클래드층(clad layer) 또는 TSBR(Tensile strain barrier reducing)층을 더 포함할 수도 있다.
- [0074] 활성층(33)은 제1 도전형 반도체(31)와 제2 도전형 반도체(32) 사이에 배치된다. 활성층(33)은 단일 또는 다중 양자 우물 구조의 물질을 포함할 수 있다. 활성층(33)이 다중 양자 우물 구조의 물질을 포함하는 경우, 양자층

(Quantum layer)와 우물층(Well layer)가 서로 교번적으로 복수개 적층된 구조일 수도 있다. 활성층(33)은 제1 도전형 반도체(31) 및 제2 도전형 반도체(32)를 통해 인가되는 전기 신호에 따라 전자-정공 쌍의 결합에 의해 광을 발광할 수 있다. 일 예로, 활성층(33)이 청색 파장대의 광을 방출하는 경우, AlGaIn, AlInGaIn 등의 물질을 포함할 수 있다. 특히, 활성층(33)이 다중 양자 우물 구조로 양자층과 우물층이 교번적으로 적층된 구조인 경우, 양자층은 AlGaIn 또는 AlInGaIn, 우물층은 GaN 또는 AlInN 등과 같은 물질을 포함할 수 있다. 예시적인 실시예에서, 활성층(33)은 양자층으로 AlGaInIn를, 우물층으로 AlInN를 포함하여 상술한 바와 같이, 활성층(33)은 중심 파장대역이 450nm 내지 495nm의 범위를 갖는 청색(Blue)광을 방출할 수 있다.

[0075] 다만, 이에 제한되는 것은 아니며, 활성층(33)은 밴드갭(Band gap) 에너지가 큰 종류의 반도체 물질과 밴드갭 에너지가 작은 반도체 물질들이 서로 교번적으로 적층된 구조일 수도 있고, 발광하는 광의 파장대에 따라 다른 3족 내지 5족 반도체 물질들을 포함할 수도 있다. 활성층(33)이 방출하는 광은 청색 파장대의 광으로 제한되지 않고, 경우에 따라 적색, 녹색 파장대의 광을 방출할 수도 있다. 활성층(33)의 길이는 0.05 μ m 내지 0.25 μ m의 범위를 가질 수 있으나, 이에 제한되는 것은 아니다.

[0076] 한편, 활성층(33)에서 방출되는 광은 발광 소자(30)의 길이방향 외부면 뿐만 아니라, 양 측면으로 방출될 수 있다. 활성층(33)에서 방출되는 광은 하나의 방향으로 방향성이 제한되지 않는다.

[0077] 도전성 전극층(37)은 옴릭(ohmic) 접촉 전극일 수 있다. 다만, 이에 제한되지 않고, 쇼트키(Schottky) 접촉 전극일 수도 있다. 도전성 전극층(37)은 전도성이 있는 금속을 포함할 수 있다. 예를 들어, 도전성 전극층(37)은 알루미늄(Al), 티타늄(Ti), 인듐(In), 금(Au), 은(Ag), ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 및 ITZO(Indium Tin-Zinc Oxide) 중에서 적어도 어느 하나를 포함할 수 있다. 또한 도전성 전극층(37)은 n형 또는 p형으로 도핑된 반도체 물질을 포함할 수도 있다. 도전성 전극층(37)은 동일한 물질을 포함할 수 있고, 서로 다른 물질을 포함할 수도 있으며, 이에 제한되는 것은 아니다.

[0078] 절연막(38)은 상술한 복수의 반도체들의 외면을 둘러싸도록 배치된다. 예시적인 실시예에서, 절연막(38)은 적어도 활성층(33)의 외면을 둘러싸도록 배치되고, 발광 소자(30)가 연장된 일 방향으로 연장될 수 있다. 절연막(38)은 상기 부재들을 보호하는 기능을 수행할 수 있다. 일 예로, 절연막(38)은 상기 부재들의 측면부를 둘러싸도록 형성되며, 발광 소자(30)의 길이방향의 양 단부는 노출되도록 형성될 수 있다.

[0079] 도면에서는 절연막(38)이 발광 소자(30)의 길이방향으로 연장되어 제1 도전형 반도체(31)부터 도전성 전극층(37)까지 커버할 수 있도록 형성된 것을 도시하고 있으나, 이에 제한되지 않는다. 절연막(38)은 활성층(33)을 포함하여 일부의 도전형 반도체의 외면만을 커버하거나, 도전성 전극층(37) 외면의 일부만 커버하여 도전성 전극층(37)의 일부 외면이 노출될 수도 있다.

[0080] 절연막(38)의 두께는 10nm 내지 1.0 μ m의 범위를 가질 수 있으나, 이에 제한되는 것은 아니다. 바람직하게는 절연막(38)의 두께는 40nm일 수 있다.

[0081] 절연막(38)은 절연특성을 가진 물질들, 예를 들어, 실리콘 산화물(Silicon oxide, SiO₂), 실리콘 질화물(Silicon nitride, SiN_x), 산질화 실리콘(SiO_xN_y), 질화알루미늄(Aluminum nitride, AlN), 산화알루미늄(Aluminum oxide, Al₂O₃) 등을 포함할 수 있다. 이에 따라 활성층(33)이 발광 소자(30)에 전기 신호가 전달되는 전극과 직접 접촉하는 경우 발생할 수 있는 전기적 단락을 방지할 수 있다. 또한, 절연막(38)은 활성층(33)을 포함하여 발광 소자(30)의 외면을 보호하기 때문에, 발광 효율의 저하를 방지할 수 있다.

[0082] 또한, 몇몇 실시예에서, 절연막(38)은 외면이 표면처리될 수 있다. 발광 소자(30)는 표시 장치(1)의 제조 시, 소정의 잉크 내에서 분산된 상태로 전극 상에 분사되어 정렬될 수 있다. 여기서, 발광 소자(30)가 잉크(S) 내에서 인접한 다른 발광 소자(30)와 응집되지 않고 분산된 상태를 유지하기 위해, 절연막(38)은 표면이 소수성 또는 친수성 처리될 수 있다.

[0083] 한편, 발광 소자(30)는 길이(1)가 1 μ m 내지 10 μ m 또는 2 μ m 내지 5 μ m의 범위를 가질 수 있으며, 바람직하게는 4 μ m 내외의 길이를 가질 수 있다. 또한, 발광 소자(30)의 직경은 300nm 내지 700nm의 범위를 갖고, 발광 소자(30)의 종횡비(Aspect ratio)는 1.2 내지 100일 수 있다. 다만, 이에 제한되지 않고, 표시 장치(1)에 포함되는 복수의 발광 소자(30)들은 활성층(33)의 조성 차이에 따라 서로 다른 직경을 가질 수도 있다. 바람직하게는 발광 소자(30)의 직경은 500nm 내외의 범위를 가질 수 있다.

[0084] 상술한 바와 같이, 발광 소자(30)는 잉크(S) 상에 분산된 상태로 전극(21, 22) 상에 분사될 수 있다. 발광 소자(30)가 전극(21, 22) 사이에 배치되도록 잉크(S)는 필요한 정렬 영역(AA) 내에 위치할 것이 요구된다. 일 실시

예에 따르면, 표시 장치(1)의 제조 공정에서, 화소(PX) 또는 서브 화소(PX_n)의 적어도 일부 영역에 배치되는 코팅층(80)을 형성하여, 발광 소자(30)가 분산된 잉크(S)가 필요한 정렬 영역(AA)으로부터 퍼지는 것을 방지할 수 있다.

- [0085] 도 3은 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0086] 도 1 및 도 3을 참조하면, 코팅층(80)은 대상 기관(SUB) 및 전극(21, 22)을 전면적으로 덮도록 배치될 수 있다. 발광 소자(30)는 코팅층(80) 상에서 제1 전극(21)과 제2 전극(22) 사이에 배치될 수 있다. 표시 장치(1)의 제조 시, 전극(21, 22) 상에 배치된 코팅층(80)은 분산된 잉크(S)가 퍼지는 것을 방지하여 발광 소자(30)가 대상 기관(SUB) 상에 정의된 정렬 영역(AA) 내에 배치되도록 유도할 수 있다.
- [0087] 도 4는 일 비교예에 따른 전극 상에 잉크가 분산된 것을 나타내는 개략도이다. 도 5는 도 4의 IIa-IIa'선을 따라 자른 단면도이다.
- [0088] 도 4 및 도 5를 참조하면, 전극(21, 22) 상에 발광 소자(30)를 배치시키기 위해, 대상 기관(SUB) 상에는 발광 소자(30)가 분산된 잉크(S)가 분사될 수 있다. 대상 기관(SUB) 상에는 정렬 영역(AA)과 비정렬 영역(NAA)이 정의되고, 잉크(S)는 정렬 영역(AA) 내에서 전극(21, 22) 상에 분사된다. 다만, 도면에 도시된 바와 같이, 대상 기관(SUB) 상에 코팅층(80)이 형성되지 않은 경우, 대상 기관(SUB) 상에 분사된 잉크(S)는 적어도 일 방향으로 이동하게 되고, 특히 잉크(S)는 정렬 영역(AA)을 벗어나 비정렬 영역(NAA)으로 퍼질 수 있다. 이에 따라 잉크(S) 내에 분산된 발광 소자(30)들 중 비정렬 영역(NAA)에 위치하는 발광 소자(30)의 비중이 커지게 되고, 후술하는 단계에서 잉크(S)에 전계를 형성하는 경우 정렬 영역(AA) 내의 전극(21, 22) 사이에 배치되는 발광 소자(30)의 수가 감소한다. 이 경우, 표시 장치(1)의 제조 공정에 있어서 제조 수율의 감소와 제조된 표시 장치(1)의 불량율이 증가하게 된다.
- [0089] 반면에 일 실시예에 따른 표시 장치(1)는 제조 공정에서 잉크(S)를 분사하기 전, 코팅층(80)을 형성하여 잉크(S)가 정렬 영역(AA) 이외의 영역으로 이동하는 것을 방지할 수 있다. 즉, 표시 장치(1)는 잉크(S)의 퍼짐 방지 기능을 수행하는 코팅층(80)을 포함하여 발광 소자(30)가 정렬 영역(AA) 내에서 원활하게 배치될 수 있도록 유도할 수 있다.
- [0090] 도 6은 일 실시예에 따른 코팅층이 형성된 전극 상에 잉크가 분산된 것을 나타내는 개략도이다. 도 7은 도 6의 IIb-IIb'선을 따라 자른 단면도이다.
- [0091] 도 6 및 도 7을 참조하면, 일 실시예에 따른 표시 장치(1)는 대상 기관(SUB) 상, 예컨대 제1 전극(21) 및 제2 전극(22)을 덮도록 배치되는 코팅층(80)을 포함할 수 있다. 발광 소자(30)가 분산된 잉크(S)는 정렬 영역(AA) 내에서 코팅층(80) 상에 분사될 수 있다.
- [0092] 코팅층(80)은 분산된 잉크(S)가 적어도 일 방향으로 이동하는 것을 방지할 수 있다. 코팅층(80) 상에 분사된 잉크(S)는 일 방향으로 퍼지지 않고 초기의 분산된 위치를 유지할 수 있으며, 잉크(S) 내 분산된 발광 소자(30)들 중에서 정렬 영역(AA) 내에 위치하는 발광 소자(30)의 비중이 커질 수 있다. 후술하는 단계에서 잉크(S)에 전계를 형성하면 잉크(S)에 분산된 발광 소자(30)들 중에서 대부분이 정렬 영역(AA) 내의 전극(21, 22) 사이에 배치될 수 있다.
- [0093] 이러한 코팅층(80)의 퍼짐 방지기능은 코팅층(80)과 잉크(S)의 용매 사이의 표면 에너지(surface energy) 차이를 이용하여 접촉각(θ_d)을 제어함으로써 유도할 수 있다. 일 실시예에 따르면, 발광 소자(30)가 분산된 잉크(S)는 제1 극성을 갖는 용매를 포함하고, 코팅층(80)은 적어도 일부 영역이 상기 제1 극성과 반대인 제2 극성을 갖는 물질을 포함할 수 있다.
- [0094] 도 5 및 도 7에 도시된 바와 같이, 대상 기관(SUB) 상에 분사된 잉크(S)는 대상 기관(SUB) 또는 코팅층(80)과의 계면에서 소정의 접촉각(θ_d)을 형성할 수 있다. 대상 물체 상에 분사된 액체는 표면의 표면에너지를 최소화하기 위한 형태를 가질 수 있다. 대상 기관(SUB) 또는 코팅층(80) 상에 분사된 잉크(S)는 표면의 표면에너지를 최소화하기 위해 구형 또는 반타원 형의 형상을 가질 수 있다.
- [0095] 여기서, 도 5 및 도 7의 A부분과 같이, 잉크(S)와 대상 기관(SUB) 또는 코팅층(80), 대상 기관(SUB) 또는 코팅층(80)과 공기, 및 공기와 잉크(S) 사이의 계면에서는 각각 일 방향을 향하는 표면에너지가 형성될 수 있다.
- [0096] 도 5의 A부분과 같이, 잉크(S)와 대상 기관(SUB) 사이의 계면에서는 제1 표면에너지(γ_{SL})가, 대상 기관(SUB)과 공기 사이의 계면에서는 제2 표면에너지(γ_{SV})가, 잉크(S)와 공기 사이의 계면에서는 제3 표면에너지(γ_{LV})가 형성되고, 잉크(S)의 표면이 대상 기관(SUB) 사이에서 접촉각(θ_d)을 이루는 경우, 이들 간의 관계는 하기 식 1

을 만족한다.

- [0097] [식 1]
- [0098] $\gamma SL - \gamma SV - \gamma LV \cos(\theta d) = 0$
- [0099] (여기서, γSL 는 제1 표면에너지, γSV 는 제2 표면에너지, γLV 는 제3 표면에너지, θd 는 잉크(S)의 표면이 대상 기판(SUB)과 이루는 접촉각이다.)
- [0100] 상기 식 1과 도 5를 참조하여 설명하면 제1 표면에너지인 γSL 값이 제3 표면에너지인 γSV 값보다 작은 경우, 잉크(S)는 계면의 표면에너지를 최소화하기 위한 거동을 보일 수 있다. 즉, 잉크(S)는 대상 기판(SUB)과 접하는 점에서 큰 값을 갖는 제3 표면에너지(γSV)가 가해지는 수평 방향의 일 방향으로 힘이 가해지고, 잉크(S)의 표면은 상기 일 방향으로 이동할 수 있다. 이에 따라, 잉크(S)와 대상 기판(SUB)이 이루는 접촉각(θd)은 작아지고, 잉크(S)는 대상 기판(SUB)상에서 상기 일 방향으로 퍼지게 된다.
- [0101] 반면에, 상기 식 1과 도 7을 참조하여 설명하면, 코팅층(80) 상에 잉크(S)가 분사되고 제1 표면에너지인 γSL 값이 제3 표면에너지인 γSV 값보다 큰 경우, 잉크(S)는 계면의 표면에너지를 최소화하기 위해 큰 값을 갖는 제1 표면에너지(γSL)가 가해지는 수평 방향의 타 방향으로 힘이 작용될 수 있다. 이에 따라, 잉크(S)와 코팅층(80)이 이루는 접촉각(θd)은 커지고, 잉크(S)는 코팅층(80) 상에서 이동하지 않고 최초의 분사된 위치를 유지할 수 있다.
- [0102] 코팅층(80)은 잉크(S)와의 제1 표면에너지(γSL) 및 제3 표면에너지(γSV) 차이를 조절할 수 있다. 예를 들어, 코팅층(80) 상에 잉크(S)가 분사되어 코팅층(80)과 잉크(S)의 계면에서 제1 표면에너지(γSL)가 제3 표면에너지(γSV)보다 큰 값을 가질 수 있다. 이 경우, 제1 표면에너지(γSL)가 향하는 방향으로 힘이 작용하여 코팅층(80)은 잉크(S)의 표면에너지가 작은 값을 갖도록 유도하고, 잉크(S)가 퍼지는 것을 방지할 수 있다.
- [0103] 일 실시예에 따른 코팅층(80)은 잉크(S)의 용매와 반대의 극성을 갖는 재료를 포함하여, 코팅층(80)과 잉크(S) 사이의 제1 표면에너지(γSL)와 접촉각(θd)은 큰 값을 가질 수 있다. 코팅층(80)은 정렬 영역(AA) 상에 분사된 잉크(S)가 비정렬 영역(NAA)으로 퍼지는 것을 방지할 수 있다.
- [0104] 예시적인 실시예에서, 잉크(S)의 용매는 친수성이고, 코팅층(80)은 적어도 일부 영역이 소수성 물질을 포함할 수 있다. 이에 따라 코팅층(80)과 잉크(S) 사이의 접촉각(θd)은 30° 이상의 값을 가질 수 있다. 코팅층(80)이 소수성 물질을 포함하는 경우, 상기 소수성 물질은 불소(F)를 포함하는 고분자일 수 있다. 일 예로, 코팅층(80)은 1H, 1H, 2H, 2H-과불화데실트리클로로실란(1H, 1H, 2H, 2H-Perfluorodecyltrichlorosilane)을 포함할 수 있다.
- [0105] 다만, 코팅층(80)에 포함되는 재료가 이에 한정되지는 않는다. 예컨대 잉크(S)가 소수성 용매를 포함하는 경우, 코팅층(80)은 친수성 재료를 포함할 수도 있다. 또한, 코팅층(80)은 일부 영역은 잉크(S)와 동일한 극성을 갖고, 나머지 다른 영역은 잉크(S)와 반대의 극성을 가질 수도 있다. 코팅층(80)은 적어도 일부 영역이 일 극성을 갖는 재료를 포함함으로써, 정렬 영역(AA)에 분사된 잉크(S)가 비정렬 영역(NAA)으로 퍼지는 것을 방지할 수 있다면 그 구조 및 재료는 제한되지 않는다.
- [0106] 예를 들어, 코팅층(80)이 서로 다른 극성을 갖는 제1 영역과 제2 영역을 포함하여 잉크(S)가 상기 제1 및 제2 영역 사이에 분사될 수 있다. 이 경우, 잉크(S)와 코팅층(80)이 이루는 계면이 제1 영역에서 제2 영역으로 변환에 따라 잉크(S)의 표면에너지가 증가한다면, 코팅층(80)은 잉크(S)가 제2 영역으로 이동하는 것을 방지할 수 있다. 즉 잉크(S)가 코팅층(80) 상의 제1 영역으로부터 제2 영역으로 퍼지는 것을 방지할 수 있다. 이에 대한 설명은 다른 도면을 참조하여 후술하기로 한다.
- [0107] 한편, 상술한 바와 같이, 표시 장치(1)는 발광 소자(30)와 전극(21, 22)에 접촉하는 접촉 전극(26)을 더 포함할 수 있다. 접촉 전극(26)은 발광 소자(30)의 적어도 일 단부와 접촉하고, 전극(21, 22)의 코팅층(80)이 부분적으로 제거되어 노출된 영역과 접촉할 수 있다.
- [0108] 도 8 및 도 9는 다른 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0109] 먼저 도 8을 참조하면, 일 실시예에 따른 코팅층(80)은 전극(21, 22)의 적어도 일부 영역을 노출시키는 개구부(80P)를 포함하고, 개구부(80P)를 통해 노출된 전극(21, 22)과 접촉하는 접촉 전극(26)을 더 포함할 수 있다. 코팅층(80)은 전극(21, 22)을 덮도록 배치되고, 개구부(80P)는 전극(21, 22)과 중첩되어 전극(21, 22)의 일부 영역을 노출시킬 수 있다. 개구부(80P)가 배치된 영역은 도 1에서 코팅층(80)이 전극(21, 22)의 상면을 부분적으로 노출하는 영역일 수 있다. 도면에 도시된 바와 같이, 개구부(80P)는 전극(21, 22)의 상면을 부분적으로 노

출시될 수 있으나, 이에 제한되는 것은 아니다. 도 9를 참조하여 후술할 바와 같이 개구부(80P)는 전극(21, 22)의 평탄한 상면 전체를 노출시키고, 전극(21, 22)의 경사진 측면을 부분적으로 노출시킬 수도 있다.

- [0110] 접촉 전극(26)은 전극(21, 22) 상에 배치된다. 접촉 전극(26)은 전극(21, 22)의 개구부(80P)를 통해 노출된 영역 및 발광 소자(30)와 접촉할 수 있다. 접촉 전극(26)은 제1 전극(21) 상에 배치되는 제1 접촉 전극(26a) 및 제2 전극(22) 상에 배치되는 제2 접촉 전극(26b)을 포함한다. 제1 접촉 전극(26a)은 제1 전극(21)의 노출된 영역과 발광 소자(30)의 일 단부에 접촉하고, 제2 접촉 전극(26b)은 제2 전극(22)의 노출된 영역과 발광 소자(30)의 타 단부에 접촉할 수 있다.
- [0111] 표시 장치(1)의 제조 공정에서 대상 기관(SUB)과 전극(21, 22)을 전면적으로 덮는 코팅층(80)을 형성하여 발광 소자(30)는 정렬 영역(AA) 내에 배치시키고, 전극(21, 22)의 일부를 노출시키는 개구부(80P)를 형성할 수 있다. 표시 장치(1)는 코팅층(80)이 전극(21, 22)을 전면적으로 덮더라도, 개구부(80P)를 통해 노출된 전극(21, 22)과 발광 소자(30)에 접촉하는 접촉 전극(26)을 더 포함하여 전극(21, 22)으로부터 전달되는 전기신호를 접촉 전극(26)을 통해 발광 소자(30)에 전달할 수 있다.
- [0112] 도 9를 참조하면, 코팅층(80)의 개구부(80P)는 전극(21, 22)의 상면을 포함하여 측면의 적어도 일부를 노출시킬 수 있다. 개구부(80P)에 의해 노출되는 전극(21, 22)의 면적이 더 커지게 되고, 접촉 전극(26)은 전극(21, 22)과 더 많은 영역에서 접촉할 수 있다. 이에 따라, 접촉 전극(26)과 전극(21, 22) 사이의 컨택 저항을 줄일 수 있다. 다만, 표시 장치(1)의 구조가 이에 제한되는 것은 아니며, 이와 다른 구조를 갖거나 대상 기관(SUB) 상에 더 많은 수의 부재들이 배치될 수 있다. 이에 대한 설명은 다른 도면이 참조되어 후술된다.
- [0113] 이하에서는 다른 도면을 참조하여 표시 장치(1)에 대하여 구체적으로 설명하기로 한다.
- [0114] 도 10은 도 1의 I-I' 선을 따라 자른 표시 장치의 부분 단면도이다.
- [0115] 도 10은 제1 서브 화소(PX1)의 단면도를 도시하고 있으나, 다른 화소(PX) 또는 서브 화소(PXn)의 경우에도 동일하게 적용될 수 있다. 도 6은 임의의 발광 소자(30)의 일 단부와 타 단부를 가로지르는 단면을 도시한다.
- [0116] 한편, 도 10에서는 도시하지 않았으나, 표시 장치(1)는 각 전극(21, 22)의 하부에 위치하는 회로소자층을 더 포함할 수 있다. 회로소자층은 복수의 반도체층 및 복수의 도전패턴을 포함하여, 적어도 하나의 트랜지스터와 전원 배선을 포함할 수 있다. 다만, 이하에서는 이에 대한 자세한 설명은 생략하기로 한다.
- [0117] 도 10을 참조하여 표시 장치(1)에 대하여 구체적으로 설명하면, 표시 장치(1)는 비아층(20)과 비아층(20) 상에 배치되는 전극(21, 22), 발광 소자(30)등을 포함할 수 있다. 비아층(20)의 하부에는 회로소자층(미도시)이 더 배치될 수 있다. 비아층(20)은 유기 절연 물질을 포함하여 표면 평탄화 기능을 수행할 수 있다.
- [0118] 비아층(20) 상에는 복수의 격벽(41, 42, 43)이 배치된다. 복수의 격벽(41, 42, 43)은 각 서브 화소(PXn) 내에서 서로 이격되어 배치될 수 있다. 복수의 격벽(41, 42, 43)은 서브 화소(PXn)의 중심부에 인접하여 배치된 제1 격벽(41) 및 제2 격벽(42), 서브 화소(PXn)간의 경계에 배치된 제3 격벽(43)을 포함할 수 있다.
- [0119] 제3 격벽(43)은 표시 장치(1)의 제조 시, 잉크젯 프린팅 장치를 이용하여 잉크(I)를 분사할 때, 잉크(I)가 서브 화소(PXn)의 경계를 넘지 않도록 차단하는 기능을 수행할 수 있다. 또는, 표시 장치(1)가 다른 부재를 더 포함하는 경우, 제3 격벽(43) 상에 상기 부재가 배치되어 제3 격벽(43)이 이를 지지하는 기능을 수행할 수도 있다. 다만, 이에 제한되는 것은 아니다.
- [0120] 제1 격벽(41)과 제2 격벽(42)은 서로 이격되어 대향하도록 배치된다. 제1 격벽(41) 상에는 제1 전극(21)이, 제2 격벽(42) 상에는 제2 전극(22)이 배치될 수 있다. 도 2 및 도 6에서는 제1 격벽(41) 상에는 제1 전극 가지부(21B)가, 제2 격벽(42) 상에는 제2 격벽(42)이 배치된 것으로 이해될 수 있다.
- [0121] 상술한 바와 같이, 제1 격벽(41), 제2 격벽(42) 및 제3 격벽(43)은 실질적으로 동일한 공정에서 형성될 수 있다. 이에 따라, 격벽(41, 42, 43)은 하나의 격자형 패턴을 이룰 수도 있다. 복수의 격벽(41, 42, 43)은 폴리이미드(Polyimide, PI)를 포함할 수 있다.
- [0122] 복수의 격벽(41, 42, 43)은 비아층(20)을 기준으로 적어도 일부가 돌출된 구조를 가질 수 있다. 격벽(41, 42, 43)은 발광 소자(30)가 배치된 평면을 기준으로 상부로 돌출될 수 있고, 상기 돌출된 부분은 적어도 일부가 경사를 가질 수 있다. 돌출된 구조의 격벽(41, 42, 43)의 형상은 특별히 제한되지 않는다. 도면에 도시된 바와 같이, 제1 격벽(41)과 제2 격벽(42)은 동일한 높이로 돌출되되, 제3 격벽(43)은 더 높은 위치까지 돌출된 형상을 가질 수 있다.

- [0123] 제1 격벽(41)과 제2 격벽(42) 상에는 반사층(21a, 22a)이 배치되고, 반사층(21a, 22a) 상에는 전극층(21b, 22b)이 배치될 수 있다. 반사층(21a, 22a)과 전극층(21b, 22b)은 각각 전극(21, 22)을 구성할 수 있다.
- [0124] 반사층(21a, 22a)은 제1 반사층(21a)과 제2 반사층(22a)을 포함한다. 제1 반사층(21a)은 제1 격벽(41)을 덮고, 제2 반사층(22a)은 제2 격벽(42)을 덮을 수 있다. 반사층(21a, 22a)의 일부는 비아층(20)을 관통하는 컨택홀을 통해 회로소자층과 전기적으로 된다.
- [0125] 반사층(21a, 22a)은 반사율이 높은 물질을 포함하여 발광 소자(30)에서 방출되는 광을 반사시킬 수 있다. 일 예로, 반사층(21a, 22a)은 은(Ag), 구리(Cu), ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin-Zinc Oxide) 등과 같은 물질을 포함할 수 있으나, 이에 제한되는 것은 아니다.
- [0126] 전극층(21b, 22b)은 제1 전극층(21b)과 제2 전극층(22b)을 포함한다. 전극층(21b, 22b)은 실질적으로 반사층(21a, 22a)과 동일한 패턴을 가질 수 있다. 제1 반사층(21a) 및 제1 전극층(21b)은 제2 반사층(22a) 및 제2 전극층(22b)과 서로 이격되도록 배치된다.
- [0127] 전극층(21b, 22b)은 투명성 전도성 물질을 포함하여 발광 소자(30)에서 방출되는 광이 반사층(21a, 22a)으로 입사될 수 있다. 일 예로, 전극층(21b, 22b)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin-Zinc Oxide) 등과 같은 물질을 포함할 수 있으나, 이에 제한되는 것은 아니다.
- [0128] 몇몇 실시예에서, 반사층(21a, 22a)과 전극층(21b, 22b)은 ITO, IZO, ITZO 등과 같은 투명도전층과 은, 구리와 같은 금속층이 각각 한층 이상 적층된 구조를 이룰 수 있다. 일 예로, 반사층(21a, 22a)과 전극층(21b, 22b)은 ITO/은(Ag)/ITO/IZO의 적층구조를 형성할 수도 있다.
- [0129] 한편, 몇몇 실시예에서, 제1 전극(21)과 제2 전극(22)은 하나의 층으로 형성될 수 있다. 즉, 반사층(21a, 22a)과 전극층(21b, 22b)이 하나의 단일층으로 형성되어 발광 소자(30)에 전기 신호를 전달함과 동시에 광을 반사할 수 있다. 일 예로, 제1 전극(21) 및 제2 전극(22)은 반사율이 높은 전도성 물질로 알루미늄(Al), 니켈(Ni), 란타늄(La) 등을 포함하는 합금일 수 있다. 다만 이에 제한되는 것은 아니다.
- [0130] 제1 절연층(51)은 제1 전극(21)과 제2 전극(22)을 부분적으로 덮도록 배치된다. 제1 절연층(51)은 제1 전극(21)과 제2 전극(22)의 상면을 대부분 덮도록 배치되며, 제1 전극(21)과 제2 전극(22)의 일부를 노출시킬 수 있다. 제1 절연층(51)은 제1 전극(21)과 제2 전극(22)이 이격된 영역과, 제1 전극(21) 및 제2 전극(22)의 상기 영역의 반대편도 부분적으로 덮도록 배치될 수 있다.
- [0131] 제1 절연층(51)은 제1 전극(21)과 제2 전극(22)의 비교적 평탄한 상면이 노출되도록 배치되며, 각 전극(21, 22)이 제1 격벽(41)과 제2 격벽(42)의 경사진 측면과 중첩하도록 배치된다. 제1 절연층(51)은 발광 소자(30)가 배치되도록 평탄한 상면을 형성하고, 상기 상면이 제1 전극(21)과 제2 전극(22)을 향해 일 방향으로 연장된다. 제1 절연층(51)의 상기 연장된 부분은 제1 전극(21)과 제2 전극(22)의 경사진 측면에서 중지한다. 이에 따라, 접촉 전극(26)은 상기 노출된 제1 전극(21) 및 제2 전극(22)과 접촉하고, 제1 절연층(51)의 평탄한 상면에서 발광 소자(30)와 원활하게 접촉할 수 있다.
- [0132] 제1 절연층(51)은 제1 전극(21)과 제2 전극(22)을 보호함과 동시에 이들을 상호 절연시킬 수 있다. 또한, 제1 절연층(51) 상에 배치되는 발광 소자(30)가 다른 부재들과 직접 접촉하여 손상되는 것을 방지할 수도 있다.
- [0133] 코팅층(80)은 제1 절연층(51) 상에 배치될 수 있다. 코팅층(80)은 단면상 실질적으로 제1 절연층(51)과 동일한 형상을 가질 수 있다. 이는 표시 장치(1)의 제조 공정에서, 전극(21, 22) 상에 제1 절연층(51)을 이루는 물질과 코팅층(80)을 이루는 물질이 순차적으로 배치되었다가, 동일한 공정에서 식각됨으로써 형성된 것일 수 있다. 제1 절연층(51)과 코팅층(80)이 식각된 영역에는 코팅층(80)의 개구부(80P)가 형성되고, 전극(21, 22)의 일부 영역을 노출시킬 수 있다. 개구부(80P)를 통해 노출된 전극(21, 22)의 일부 영역은 후술하는 접촉 전극(26)과 접촉할 수 있다. 다만, 이에 제한되지 않으며, 코팅층(80)은 제1 절연층(51) 상에 일부 영역에만 배치됨으로써, 서로 다른 형상을 가질 수 있다. 코팅층(80)에 대한 설명은 상술한 바와 동일하므로 자세한 설명은 생략하기로 한다. 또한, 코팅층(80)에 대한 다양한 실시예는 다른 도면을 참조하여 후술된다.
- [0134] 발광 소자(30)는 코팅층(80) 또는 제1 절연층(51) 상에 배치될 수 있다. 도면에서는 발광 소자(30)가 제1 절연층(51) 상에 배치된 코팅층(80) 상에 배치된 것으로 도시되어 있다. 발광 소자(30)는 제1 전극(21)과 제2 전극(22) 사이의 코팅층(80) 상에 적어도 하나 배치될 수 있다. 발광 소자(30)는 비아층(20)에 수평한 방향으로 복수의 층들이 배치될 수 있다.
- [0135] 일 실시예에 따른 표시 장치(1)의 발광 소자(30)는 상술한 도전형 반도체와 활성층을 포함하고, 이들은 비아층

(20)에 수평한 방향으로 순차적으로 배치될 수 있다. 도면에 도시된 바와 같이, 발광 소자(30)는 제1 도전형 반도체(31), 활성층(33), 제2 도전형 반도체(32) 및 도전성 전극층(37)이 비아층(20)에 수평한 방향으로 순차적으로 배치될 수 있다. 다만, 이에 제한되지 않는다. 발광 소자(30)의 복수의 층들이 배치된 순서는 반대방향일 수도 있으며, 경우에 따라서는 발광 소자(30)가 다른 구조를 갖는 경우, 복수의 층들은 비아층(20)에 수직인 방향으로 배치될 수도 있다.

- [0136] 제2 절연층(52)은 발광 소자(30) 상에 부분적으로 배치될 수 있다. 제2 절연층(52)은 발광 소자(30)를 보호함과 동시에 표시 장치(1)의 제조 공정에서 발광 소자(30)를 고정시키는 기능을 수행할 수도 있다. 제2 절연층(52)은 발광 소자(30)의 외면을 감싸도록 배치될 수 있다. 즉, 제2 절연층(52)의 재료 중 일부는 발광 소자(30)의 하면과 제1 절연층(51) 사이에 배치될 수도 있다. 제2 절연층(52)은 평면상 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에서 제2 방향(D2)으로 연장되어 섬형 또는 선형의 형상을 가질 수 있다.
- [0137] 접촉 전극(26)은 각 전극(21, 22) 및 제2 절연층(52) 상에 배치된다. 제1 접촉 전극(26a)과 제2 접촉 전극(26b)은 제2 절연층(52) 상에서 서로 이격되어 배치된다. 이에 따라, 제2 절연층(52)은 제1 접촉 전극(26a)과 제2 접촉 전극(26b)을 상호 절연시킬 수 있다.
- [0138] 제1 접촉 전극(26a)은 적어도 제1 절연층(51)과 코팅층(80)이 패터닝되어 노출된 제1 전극(21) 및 발광 소자(30)의 일 단부와 접촉할 수 있다. 제2 접촉 전극(26b)은 적어도 제1 절연층(51)과 코팅층(80)이 패터닝되어 노출된 제2 전극(22) 및 발광 소자(30)의 타 단부와 접촉할 수 있다. 제1 및 제2 접촉 전극(26a, 26b)은 발광 소자(30)의 양 단부 측면, 예컨대 제1 도전형 반도체(31), 제2 도전형 반도체(32) 또는 도전성 전극층(37)에 각각 접촉할 수 있다. 상술한 바와 같이, 제1 절연층(51)은 평탄한 상면을 형성함으로써, 접촉 전극(26)이 발광 소자(30)의 측면에 원활하게 접촉할 수 있다.
- [0139] 접촉 전극(26)은 전도성 물질을 포함할 수 있다. 예를 들어, ITO, IZO, ITZO, 알루미늄(Al) 등을 포함할 수 있다. 다만, 이에 제한되는 것은 아니다.
- [0140] 패시베이션층(55)은 제2 절연층(52) 및 접촉 전극(26)의 상부에 배치된다. 패시베이션층(55)은 비아층(20) 상에 배치되는 부재들을 외부 환경에 대하여 보호하는 기능을 할 수 있다.
- [0141] 상술한 제1 절연층(51), 제2 절연층(52) 및 패시베이션층(55) 각각은 무기물 절연성 물질 또는 유기물 절연성 물질을 포함할 수 있다. 예시적인 실시예에서, 제1 절연층(51) 및 패시베이션층(55)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x), 실리콘 산질화물(SiO_xN_y), 산화 알루미늄(Al₂O₃), 질화 알루미늄(AlN)등과 같은 물질을 포함할 수 있다. 제2 절연층(52)은 유기물 절연성 물질로 포토레지스트 등을 포함할 수 있다. 다만, 이에 제한되는 것은 아니다.
- [0143] 이하에서는 일 실시예에 따른 표시 장치(1)의 제조 방법에 대하여 설명하도록 한다.
- [0144] 도 11은 일 실시예에 따른 표시 장치의 제조 방법을 나타내는 순서도이다.
- [0145] 도 11을 참조하면, 표시 장치(1)의 제조 방법은 대상 기판(SUB) 및 대상 기판(SUB) 상에 배치된 제1 전극(21) 및 제2 전극(22)을 준비하는 단계(S100), 대상 기판(SUB) 상의 적어도 일부 영역에 배치되고 제1 전극(21) 및 제2 전극(22)의 적어도 일부를 덮는 코팅층(80)을 형성하는 단계(S200) 및 제1 전극(21) 및 제2 전극(22)을 덮는 코팅층(80) 상에 발광 소자(30)를 포함하는 잉크(S)를 분사하고, 발광 소자(30)를 제1 전극(21)과 제2 전극(22) 사이에 랜딩하는 단계(S300)를 포함한다.
- [0146] 일 실시예에 따른 표시 장치(1)의 제조 방법은, 대상 기판(SUB) 상에 배치된 제1 전극(21) 및 제2 전극(22)을 준비하고, 대상 기판(SUB) 상의 적어도 일부 영역에 배치되는 코팅층(80)을 형성한 뒤, 발광 소자(30)를 제1 전극(21)과 제2 전극(22) 사이에 랜딩하는 단계를 포함할 수 있다. 코팅층(80)은 대상 기판(SUB) 상에서 전극(21, 22)과 부분적으로 중첩하도록 배치될 수 있으나, 이에 제한되지 않고 경우에 따라서는 코팅층(80)은 제1 전극(21) 및 제2 전극(22) 이외의 영역에만 배치될 수도 있다. 이하에서는 코팅층(80)이 제1 전극(21)과 제2 전극(22)을 포함하여 대상 기판(SUB)을 전면적으로 덮는 경우를 예시하여 설명하기로 한다.
- [0147] 도 12 내지 도 16은 일 실시예에 따른 표시 장치의 제조 방법의 공정 단계별 단면도들이다.
- [0148] 먼저, 도 12에 도시된 바와 같이 제1 전극(21) 및 제2 전극(22)이 형성된 대상 기판(SUB)을 준비(S100)한다. 이하의 도면에서는 설명의 편의를 위해 대상 기판(SUB) 상에 배치되는 전극(21, 22), 코팅층(80) 및 발광 소자(30)만을 도시하기로 한다. 다만, 표시 장치(1)가 이에 제한되는 것은 아니며 상술한 바와 같이 표시 장치(1)는

격벽(40), 접촉 전극(26) 등 더 많은 부재들을 포함할 수 있다.

- [0149] 다음으로, 도 13에 도시된 바와 같이, 대상 기판(SUB) 및 전극(21, 22) 상에 배치되는 코팅층(80)을 형성(S20)한다. 코팅층(80)을 형성하는 방법은 특별히 제한되지 않으나, 일 실시예에서 코팅층(80)은 자가조립단분자막(Self-assembly monolayer)을 포함하여, 전극(21, 22) 상에 형성될 수 있다. 다만, 이에 제한되는 것은 아니다.
- [0150] 다음으로, 도 14에 도시된 바와 같이, 제1 전극(21)과 제2 전극(22) 상에 발광 소자(30)를 포함하는 잉크(S)를 분사한다. 잉크(S)는 제1 전극(21)과 제2 전극(22)을 덮도록 배치된 코팅층(80) 상에 배치될 수 있다.
- [0151] 잉크(S)는 잉크(I)는 용매와 용매 내에 포함된 복수의 발광 소자(30)를 포함할 수 있다. 예시적인 실시예에서, 잉크(S)는 용액 또는 콜로이드(colloide) 상태로 제공될 수 있다. 예컨대, 용매는 아세톤, 물, 알코올, 톨루엔, 프로필렌글리콜(Propylene glycol, PG) 또는 프로필렌글리콜메틸아세테이트(Propylene glycol methyl acetate, PGMA) 등일 수 있으나 이에 제한되지 않는다. 일 예로, 잉크(S)는 용매로 친수성의 프로필렌 글리콜을 포함할 수 있고, 코팅층(80)은 소수성의 불소계 고분자를 포함할 수 있다. 즉, 잉크(S)와 코팅층(80)은 서로 반대의 극성을 갖는 재료를 포함할 수 있다.
- [0152] 이에 따라, 코팅층(80)과 잉크(S) 사이의 계면에서 형성되는 제1 표면에너지(미도시, γ_{SL})는 큰 값을 갖게 되고 잉크(S)가 코팅층(80)과 이루는 접촉각(θ_d)은 큰 값을 가진다. 코팅층(80) 상에 분사된 잉크(S)는 일 방향으로 퍼지지 않고 최초의 분사된 위치를 유지할 수 있다. 특히, 잉크(S)는 제1 전극(21)과 제2 전극(22) 상에 정의된 정렬 영역(AA)에 분사되어 많은 수의 발광 소자(30)들이 정렬 영역(AA) 내에 위치할 수 있다.
- [0153] 다음으로 도 15 및 도 16에 도시된 바와 같이, 발광 소자(30)는 제1 전극(21)과 제2 전극(22) 사이에 랜딩(S300)한다. 발광 소자(30)를 랜딩하는 단계(S300)는 제1 전극(21)과 제2 전극(22)에 전기신호를 인가하여 잉크(S)에 전계를 형성하는 단계, 상기 전계에 의해 발광 소자(30)가 유전영동힘(Dielectrophoretic force)을 전달 받아 전극(21, 22) 상에 랜딩하는 단계 및 잉크(S)의 용매를 제거하는 단계를 포함할 수 있다.
- [0154] 발광 소자(30)는 유전영동법(Dielectrophoresis, DEP)을 이용하여 전극(21, 22) 상에 배치될 수 있다. 발광 소자(30)가 분산된 용액을 전극(21, 22) 상에 분사하고, 전극(21, 22)에 교류 전원을 인가한다. 제1 전극(21)과 제2 전극(22)에 교류 전원이 인가되면 그 사이에 전기장이 생성되고, 상기 전기장에 의해 유전영동힘을 받은 발광 소자(30)는 전극(21, 22) 상에 배치될 수 있다.
- [0155] 도면에 도시된 바와 같이, 전극(21, 22)에 교류 전원을 인가하면, 전극(21, 22) 상에 분사된 잉크(S)에 전계(E)가 형성될 수 있다. 전계(E)는 발광 소자(30)에 유전영동힘을 인가할 수 있고, 상기 유전영동힘을 인가받은 발광 소자(30)는 제1 전극(21)과 제2 전극(22) 상에 랜딩될 수 있다.
- [0156] 다음으로, 전극(21, 22) 상에 발광 소자(30)가 랜딩되면, 잉크(S)의 용매를 제거한다. 용매를 제거하는 단계를 통상적인 방법이 채용될 수 있다. 예컨대, 용매는 열처리, 적외선 조사 등의 방법을 통해 제거될 수 있다. 이상의 공정을 통해 코팅층(80)을 포함하는 표시 장치(1)를 제조할 수 있다. 다만, 표시 장치(1)의 제조 방법이 이에 제한되는 것은 아니며, 상술한 바와 같이 표시 장치(1)는 더 많은 수의 부재들을 포함하여 더 많은 공정이 수행될 수 있다. 자세한 설명은 생략하기로 한다.
- [0157] 이하에서는 다른 도면을 참조하여 표시 장치(1)의 다른 실시예에 대하여 설명하기로 한다.
- [0158] 도 17 내지 도 20은 다른 실시예에 따른 표시 장치의 평면도이다.
- [0159] 도 17을 참조하면, 일 실시예에 따른 표시 장치(1_1)는 코팅층(80_1)이 정렬 영역(AA)과 실질적으로 중첩되도록 배치될 수 있다. 도 17의 표시 장치(1_1)는 도 1의 표시 장치(1)에 비해 코팅층(80_1)이 비교적 좁은 영역에 형성될 수 있다. 이하에서는 중복되는 서술은 생략하고 차이점을 중심으로 설명하기로 한다.
- [0160] 표시 장치(1_1)의 코팅층(80_1)은 발광 소자(30)가 정렬되는 정렬 영역(AA)에만 중첩되도록 배치될 수 있다. 도면에서는 정렬 영역(AA)과 코팅층(80_1)을 구분하기 위해 이들의 경계가 서로 이격되도록 도시하고 있으나, 코팅층(80_1)은 정렬 영역(AA)과 중첩될 수 있다. 정렬 영역(AA)에는 제1 전극 가지부(21B)와 제2 전극 가지부(22B)가 배치되고, 코팅층(80_1)은 제1 전극 가지부(21B)와 제2 전극 가지부(22B)를 부분적으로 덮도록 배치될 수 있다.
- [0161] 표시 장치(1_1)의 제조 공정에서 발광 소자(30)를 포함하는 잉크(S)를 정렬 영역(AA)에만 분사하는 경우, 코팅층(80_1)은 정렬 영역(AA)과 중첩되는 전극(21, 22) 상에 배치되어 잉크(S)가 퍼지는 것을 방지할 수 있다. 정

렬 영역(AA)에 배치된 코팅층(80_1) 상에 배치된 잉크(S)는 코팅층(80_1)과의 계면에서 큰 값을 갖는 제1 표면 에너지(γ_{SL})와 접촉각(θ_d)을 형성하고, 비정렬 영역(NAA)으로 퍼지는 것이 방지될 수 있다. 이에 따라, 잉크(S) 내에서 정렬 영역(AA)에 많은 수의 발광 소자(30)가 위치하고, 발광 소자(30)는 정렬 영역(AA) 내의 전극(21, 22) 사이, 즉 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 배치될 수 있다.

[0162] 한편, 발광 소자(30)는 정렬 영역(AA) 내에서 서로 대향하는 전극(21, 22) 사이에 배치된다. 제1 전극(21)과 제2 전극(22)은 양 측면을 포함하고, 제1 전극(21)과 제2 전극(22)이 대향하는 각 측면 사이에 발광 소자(30)가 배치된다. 즉, 발광 소자(30)를 포함하는 잉크(S)는 상기 전극(21, 22)의 대향하는 각 측면 사이에 분사될 수 있다. 일 실시예에 따른 코팅층(80)은 전극(21, 22)과 중첩하도록 배치되며, 적어도 각 전극(21, 22)이 대향하는 일 측면과 중첩하되 타 측면은 중첩하지 않도록 배치될 수 있다.

[0163] 도 18을 참조하면, 표시 장치(1_2)의 코팅층(80_2)은 정렬 영역(AA) 내에 배치되고, 제1 전극 가지부(21B)와 제2 전극 가지부(22B)와 부분적으로 중첩하도록 배치된다. 제2 전극 가지부(22B)는 양 측면이 각각 서로 다른 제1 전극 가지부(21B)와 대향하여 코팅층(80_2)은 제2 전극 가지부(22B)의 양 측면과 중첩한다. 반면에, 제1 전극 가지부(21B)는 일 측면, 도면상 서브 화소(PXn)의 중심을 기준으로 외측에 위치하는 일 측면은 제2 전극 가지부(22B)와 대향하지 않는다.

[0164] 일 실시예에 따르면, 전극(21, 22)는 일 측면 및 타 측면을 포함하고, 코팅층(80_2)은 전극(21, 22)의 상기 일 측면과 중첩하되 상기 타 측면은 중첩하지 않도록 배치될 수 있다. 도면에 도시된 바와 같이, 코팅층(80_2)은 제1 전극 가지부(21B)의 제2 전극 가지부(22B)와 대향하는 일 측면은 중첩하되, 타 측면은 중첩하지 않도록 배치된다. 잉크(S)는 서로 대향하는 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에서 코팅층(80_2) 상에 분사될 수 있고, 코팅층(80_2)은 잉크(S)가 제1 전극 가지부(21B)의 타 측면으로 퍼지는 것을 방지할 수 있다. 이에 따라 잉크(S) 내의 대부분의 발광 소자(30)는 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 위치할 수 있다.

[0165] 한편, 코팅층(80)은 발광 소자(30)가 배치되는 영역인 전극(21, 22)의 각 측면이 대향하는 영역에 배치될 수 있으며, 코팅층(80)은 복수의 코팅패턴(80a)을 형성하여 상기 전극(21, 22)의 대향 영역에 각각 배치될 수 있다.

[0166] 도 19 및 도 20을 참조하면, 일 실시예에 따른 표시 장치(1_3, 1_4)의 코팅층(80_3, 80_4)은 적어도 하나의 코팅패턴(80a_3, 80a_4)을 포함하고, 코팅패턴(80a_3, 80a_4)은 제1 전극(21)과 제2 전극(22) 사이에 배치될 수 있다. 도 19의 표시 장치(1_3)는 코팅층(80_3)이 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 하나의 코팅패턴(80a_3)이 배치되고, 도 20의 표시 장치(1_4)는 코팅층(80_4)이 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 두개의 코팅패턴(80a_4)이 이격되어 배치될 수 있다.

[0167] 코팅패턴(80a_3, 80a_4)은 각각 제2 방향(D2)으로 연장되고, 제1 방향(D1)으로 이격되어 배치될 수 있다. 코팅패턴(80a_3, 80a_4)은 제1 전극 가지부(21B) 및 제2 전극 가지부(22B)의 서로 대향하는 각 측면과 부분적으로 중첩하고, 이들이 이격된 사이 영역에도 부분적으로 중첩할 수 있다. 발광 소자(30)를 포함하는 잉크(S)는 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에서 도 19의 코팅패턴(80a_3) 상에 분사되거나, 도 20의 코팅패턴(80a_4) 사이에 분사될 수 있다. 코팅패턴(80a_3, 80a_4)은 잉크(S)가 제1 전극 가지부(21B)와 제2 전극 가지부(22B)가 이격된 영역에서 퍼지는 것을 방지할 수 있다.

[0168] 도 21은 도 20의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.

[0169] 구체적으로 도 21을 참조하여 설명하면, 코팅패턴(80a_4)은 제1 전극(21)과 제2 전극(22)이 대향하는 각 측면과, 이들 사이의 영역을 덮도록 배치된다. 잉크(S)는 제1 전극(21)과 제2 전극(22) 사이에서 도 20의 코팅패턴(80a_4) 사이에 분사된다. 코팅패턴(80a_4) 사이에 분사된 잉크(S)의 표면은 코팅패턴(80a_4)과의 계면에서 큰 값의 접촉각(θ_d)을 형성하고, 코팅패턴(80a_4)의 외부로 퍼지는 것이 방지될 수 있다. 이에 따라, 발광 소자(30)들은 대부분이 제1 전극(21)과 제2 전극(22) 사이에 위치할 수 있다.

[0170] 한편, 잉크(S)가 정렬 영역(AA)에 분사되는 경우, 코팅층(80)은 반드시 정렬 영역(AA)에 배치되지 않고 비정렬 영역(NAA)에만 배치될 수도 있다. 비정렬 영역(NAA)에 배치된 코팅층(80)은 정렬 영역(AA)에 분사된 잉크(S)가 비정렬 영역(NAA)으로 퍼지는 것을 방지할 수 있다.

[0171] 도 22는 다른 실시예에 따른 표시 장치의 평면도이다. 도 23은 도 22의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.

[0172] 도 22 및 도 23을 참조하면, 일 실시예에 따른 표시 장치(1_5)의 코팅층(80_5)은 정렬 영역(AA)과 중첩하지 않

고 비중첩 영역(NAA)에만 중첩하도록 배치될 수 있다. 잉크(S)가 정렬 영역(AA)에 중첩되는 경우, 잉크(S)는 코팅층(80_5)이 배치되지 않은 전극(21, 22) 상에 분사되고, 코팅층(80_5)이 배치된 영역의 경계까지 퍼질 수 있다. 다만, 코팅층(80_5)은 잉크(S)가 상기 경계, 즉 정렬 영역(AA)과 비정렬 영역(NAA)의 경계에서 코팅층(80_5) 상으로 퍼지는 것을 방지할 수 있다.

[0173] 구체적으로 설명하면, 도 23에 도시된 바와 같이, 코팅층(80_5)은 비정렬 영역(NAA)에만 배치되고, 잉크(S)는 정렬 영역(AA) 내에서 제1 전극(21)과 제2 전극(22) 상에 배치된다. 정렬 영역(AA) 내에 배치된 잉크(S)는 코팅층(80_5)과 계면을 형성하지 않고 적어도 일 방향으로 퍼질 수 있다.

[0174] 잉크(S)가 정렬 영역(AA)과 비정렬 영역(NAA)의 경계까지 퍼지게 되면 코팅층(80_5)과 부분적으로 접촉하게 된다. 여기서 잉크(S)가 제1 극성의 용매를 포함하고, 코팅층(80_5)이 제1 극성에 반대인 제2 극성의 재료를 포함하는 경우, 잉크(S)와 코팅층(80_5)이 접촉한 계면에서는 표면에너지가 큰 값을 가질 수 있다. 잉크(S)는 표면의 표면에너지를 최소화하기 위해, 표면에너지가 큰 값을 형성하는 코팅층(80_5)과 접촉하는 면적이 작아지도록 이동할 수 있다. 즉, 잉크(S)가 코팅층(80_5)과 접촉하면 잉크(S)가 정렬 영역(AA) 내에서 퍼지는 상기 일 방향에 반대 방향으로 힘이 가해진다. 즉, 잉크(S)는 코팅층(80_5) 상으로 이동하지 않고 코팅층(80_5)과의 경계인 정렬 영역(AA)과 비정렬 영역(NAA)의 경계에서 퍼지는 것이 방지된다. 이에 따라, 코팅층(80_5)은 발광 소자(30)가 비정렬 영역(NAA)으로 이동하는 것을 방지할 수 있다.

[0175] 즉, 코팅층(80)은 잉크(S)와 반대의 극성을 갖는 재료를 포함하여 잉크(S)가 비정렬 영역(NAA)으로 퍼지는 것을 방지한다. 이는 정렬 영역(AA)에 분사된 잉크(S)는 정렬 영역(AA) 내에서는 퍼질 수 있는 것임을 의미한다. 일 실시예에 따른 코팅층(80)은 서로 다른 극성을 갖는 제1 코팅층(81) 및 제2 코팅층(82)을 포함할 수 있다. 제1 코팅층(81)과 제2 코팅층(82) 중 어느 하나는 잉크(S)와 같은 극성을 갖고, 다른 하나는 반대의 극성을 가질 수 있다.

[0176] 도 24는 다른 실시예에 따른 표시 장치의 평면도이다.

[0177] 도 24를 참조하면, 일 실시예에 따른 표시 장치(1_6)의 코팅층(80_6)은 제1 코팅층(81_6) 및 제2 코팅층(82_6)을 포함할 수 있다. 제1 코팅층(81_6)은 제1 극성을 갖는 재료를 포함하고, 제2 코팅층(82_6)은 상기 제1 극성과 다른 제2 극성을 포함하는 재료를 포함할 수 있다. 일 예로, 제1 코팅층(81_6)은 소수성 재료를 포함하고 제2 코팅층(82_6)은 친수성 재료를 포함할 수 있다. 다만, 이에 제한되지 않으며 상기 제1 극성과 상기 제2 극성은 서로 반대의 경우일 수도 있다.

[0178] 예시적인 실시예에서, 표시 장치(1_6)의 제조 공정에서 발광 소자(30)를 포함하는 잉크(S)는 제2 극성, 예컨대 친수성 용매를 포함하고, 표시 장치(1_6)는 정렬 영역(AA)과 중첩하는 제2 코팅층(82_6) 및 비정렬 영역(NAA)과 중첩하는 제1 코팅층(81_6)을 포함할 수 있다. 제1 코팅층(81_6)은 실질적으로 제2 코팅층(82_6)을 둘러싸도록 배치되며, 제2 코팅층(82_6)은 정렬 영역(AA)에서 제1 전극(21) 및 제2 전극(22)과 부분적으로 중첩하도록 배치된다. 도면으로 도시하지 않았으나, 제2 코팅층(82_6)은 전극(21, 22)의 적어도 일부를 노출시키는 개구부(80P)를 포함하고, 개구부(80P)를 통해 접촉 전극(26)이 전극(21, 22)과 접촉할 수 있다. 이에 대한 설명은 상술한 바와 동일하다.

[0179] 발광 소자(30)를 포함하는 잉크(S)는 정렬 영역(AA)에서 제2 코팅층(82_6) 상에 분사된다. 제2 코팅층(82_6)과 잉크(S)는 동일한 제2 극성을 갖는 재료, 또는 용매를 포함할 수 있다. 잉크(S)는 제2 코팅층(82_6)과의 계면에서 낮은 값의 표면에너지를 형성하여 정렬 영역(AA) 상에서 적어도 일 방향으로 퍼질 수 있다.

[0180] 정렬 영역(AA)과 비정렬 영역(NAA)의 경계에는 제1 코팅층(81_6)과 제2 코팅층(82_6)의 경계가 형성된다. 잉크(S)는 정렬 영역(AA)에서 일 방향으로 퍼지게 되고, 제1 코팅층(81_6)과 제2 코팅층(82_6)의 경계에서 제1 코팅층(81_6)과 부분적으로 접촉할 수 있다.

[0181] 도 25는 도 24의 표시 장치 상에 잉크가 분사된 것을 나타내는 개략적인 단면도이다.

[0182] 도 25를 참조하면, 잉크(S)는 제2 코팅층(82_6) 상에서 이동하여 제1 코팅층(81_6)과의 경계에서 제1 코팅층(81_6)과 접촉할 수 있다. 잉크(S)는 제1 코팅층(81_6)과 반대의 극성을 갖는 용매를 포함하므로, 제1 코팅층(81_6)과 접촉한 면에서는 큰 값을 갖는 표면에너지가 형성된다. 잉크(S)의 표면은 표면에너지를 최소화하기 위해, 큰 값의 표면에너지가 형성된 제1 코팅층(81_6)과 접촉한 면의 면적을 최소화하는 방향으로 힘이 전달된다. 즉, 잉크(S)의 표면은 제1 코팅층(81_6)과 제2 코팅층(82_6)의 경계에서 서로 반대방향을 향하는 힘에 의해 평형을 이루게 되고, 잉크(S)가 제1 코팅층(81_6) 상으로 퍼지는 것이 방지된다. 이에 따라, 발광 소자(30)는 제2

코팅층(82_6) 상에서 정렬 영역(AA)에 위치하게 된다.

- [0183] 도 26 및 도 27은 다른 실시예에 따른 표시 장치의 평면도이다.
- [0184] 제2 코팅층(82)은 잉크(S)의 용매와 동일한 극성을 갖는 재료를 포함할 수 있다. 이 경우, 잉크(S)가 코팅층(80)이 형성되지 않은 대상 기판(SUB) 또는 전극(21, 22)과 형성하는 계면보다 제2 코팅층(82)과 형성하는 계면에서 표면에너지가 더 작을 수 있다. 잉크(S)는 더 낮은 표면에너지 값을 갖기 위해 제2 코팅층(82)과 접촉하는 면이 증가하는 방향으로 이동할 수 있다. 즉, 잉크(S)는 제2 코팅층(82)에 의해 인력이 전달될 수 있다. 일 실시예에 따르면, 제2 코팅층(82)은 정렬 영역(AA)내에 배치되며, 적어도 하나의 코팅패턴(82a)을 포함하고, 코팅패턴(82a)은 적어도 각 전극(21, 22)이 대향하는 영역 사이에 배치될 수 있다.
- [0185] 먼저, 도 26을 참조하면, 표시 장치(1_7)의 코팅층(80_7)은 비정렬 영역(NAA)에 배치된 제1 코팅층(81_7) 및 정렬 영역(AA)에 배치된 제2 코팅층(82_7)을 포함하고, 제2 코팅층(82_7)은 적어도 하나의 코팅패턴(82a_7)을 포함하여 제1 전극(21)과 제2 전극(22)이 대향하는 영역 사이에 배치될 수 있다.
- [0186] 도 26에서는 제2 코팅층(82_7)이 두개의 코팅패턴(82a_7)을 포함하고, 각 코팅패턴(82a_7)은 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 배치될 수 있다. 코팅패턴(82a_7)은 제2 방향(D2)으로 연장된 형상을 갖고 제1 방향(D1)으로 이격되어 배치된다. 제2 코팅층(82_7)의 코팅패턴(82a_7)은 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 배치되어 잉크(S)가 낮은 표면에너지를 갖도록 인력을 인가할 수 있다. 즉, 잉크(S)는 대상 기판(SUB) 상에서 제2 코팅층(82_7)과 형성하는 계면의 면적이 커지도록 퍼질 수 있고, 잉크(S)에 포함된 발광 소자(30)는 제2 코팅층(82_7) 상에 위치할 수 있다. 잉크(S) 내에서 대부분의 발광 소자(30)는 제1 전극 가지부(21B)와 제2 전극 가지부(22B) 사이에 위치하여 각 전극(21, 22) 사이에 배치될 수 있다.
- [0187] 도 27을 참조하면, 제2 코팅층(82_8)의 코팅패턴(82a_7)은 도 26에 비해 비교적 넓은 폭을 갖고, 제1 전극 가지부(21B) 및 제2 전극 가지부(22B)의 서로 대향하는 일 측면과 부분적으로 중첩할 수 있다. 코팅패턴(82a_8)에 대한 자세한 설명은 상술한 바와 동일하므로 생략하기로 한다.
- [0188] 한편, 표시 장치(1)는 도 2의 발광 소자(30)와 다른 구조를 갖는 발광 소자(30)를 더 포함할 수도 있다.
- [0189] 도 28은 다른 실시예에 따른 발광 소자의 개략도이다.
- [0190] 도 28을 참조하면, 발광 소자(30')는 복수의 층들이 일 방향으로 적층되지 않고, 각 층들이 어느 다른 층의 외면을 둘러싸도록 형성될 수 있다. 도 28의 발광 소자(30')는 각 층들의 형상이 일부 상이한 것을 제외하고는 도 2의 발광 소자(30)와 동일하다. 이하에서는 동일한 내용은 생략하고 차이점에 대하여 서술한다.
- [0191] 일 실시예에 따르면, 제1 도전형 반도체(31')는 일 방향으로 연장되고 양 단부가 중심부를 향해 경사지게 형성될 수 있다. 도 28의 제1 도전형 반도체(31')는 로드형 또는 원통형의 본체부와, 상기 본체부의 상부 및 하부에 각각 원뿔형의 단부가 형성된 형상일 수 있다. 상기 본체부의 상단부는 하단부에 비해 더 가파른 경사를 가질 수 있다.
- [0192] 활성층(33')은 제1 도전형 반도체(31')의 상기 본체부의 외면을 둘러싸도록 배치된다. 활성층(33')은 일 방향으로 연장된 고리형의 형상을 가질 수 있다. 활성층(33')은 제1 도전형 반도체(31')의 상단부 및 하단부 상에는 형성되지 않는다. 즉, 활성층(33')은 제1 도전형 반도체(31')의 평행한 측면에만 접촉할 수 있다.
- [0193] 제2 도전형 반도체(32')는 활성층(33')의 외면과 제1 도전형 반도체(31')의 상단부를 둘러싸도록 배치된다. 제2 도전형 반도체(32')는 일 방향으로 연장된 고리형의 본체부와 측면이 경사지도록 형성된 상단부를 포함할 수 있다. 즉, 제2 도전형 반도체(32')는 활성층(33')의 평행한 측면과 제1 도전형 반도체(31')의 경사진 상단부에 직접 접촉할 수 있다. 다만, 제2 도전형 반도체(32')는 제1 도전형 반도체(31')의 하단부에는 형성되지 않는다.
- [0194] 전극 물질층(37')은 제2 도전형 반도체(32')의 외면을 둘러싸도록 배치된다. 즉, 전극 물질층(37')의 형상은 실질적으로 제2 도전형 반도체(32')와 동일할 수 있다. 즉, 전극 물질층(37')은 제2 도전형 반도체(32')의 외면에 전면적으로 접촉할 수 있다.
- [0195] 절연막(38')은 전극 물질층(37') 및 제1 도전형 반도체(31')의 외면을 둘러싸도록 배치될 수 있다. 절연막(38')은 전극 물질층(37')을 포함하여, 제1 도전형 반도체(31')의 하단부 및 활성층(33')과 제2 도전형 반도체(32')의 노출된 하단부와 직접 접촉할 수 있다.
- [0196] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수

있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

[0197]

1: 표시 장치

21: 제1 진극

22: 제2 진극

30: 발광 소자

40: 격벽

51: 제1 절연층

52: 제2 절연층

80: 코팅층

80P: 개구부

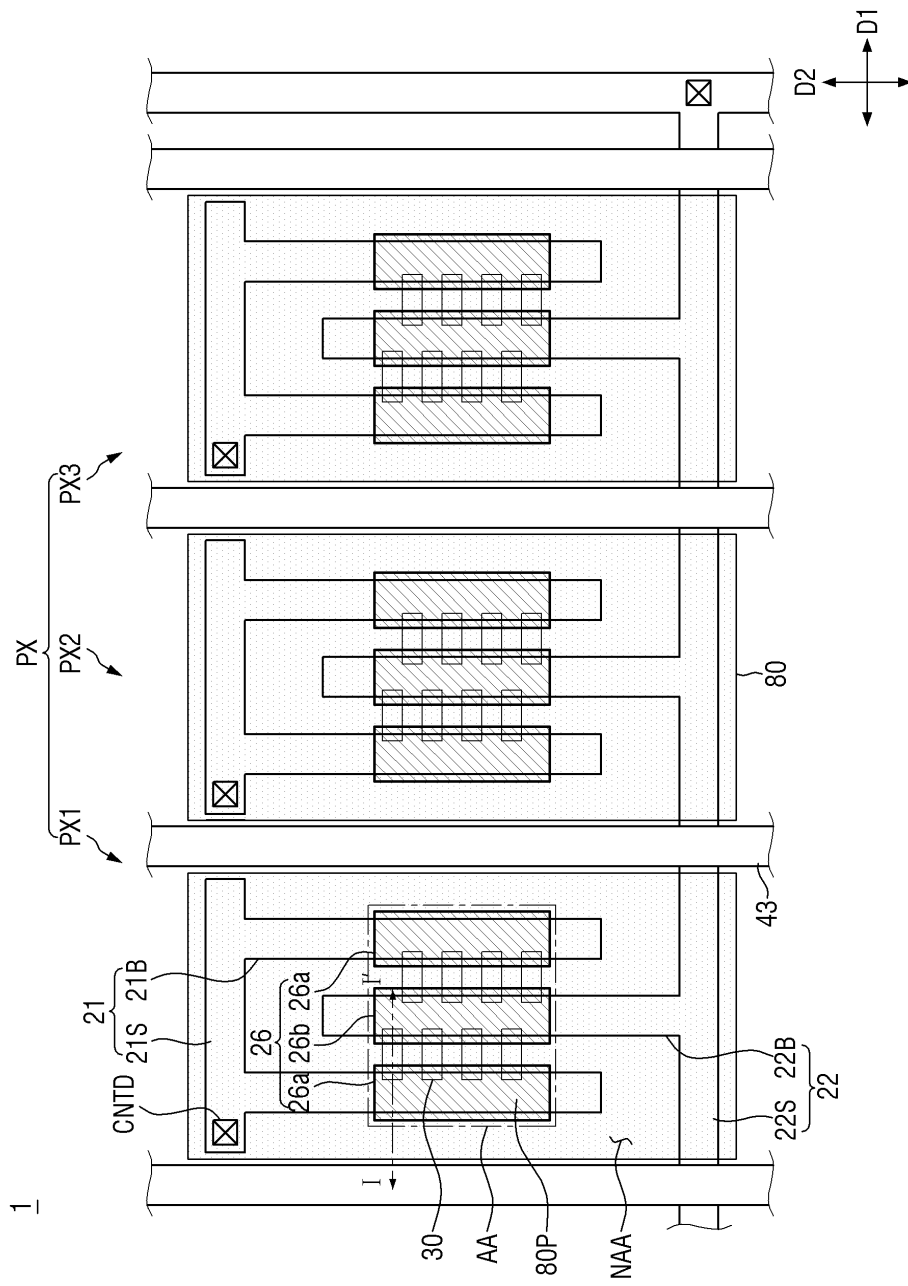
80a: 코팅패턴

81: 제1 코팅층

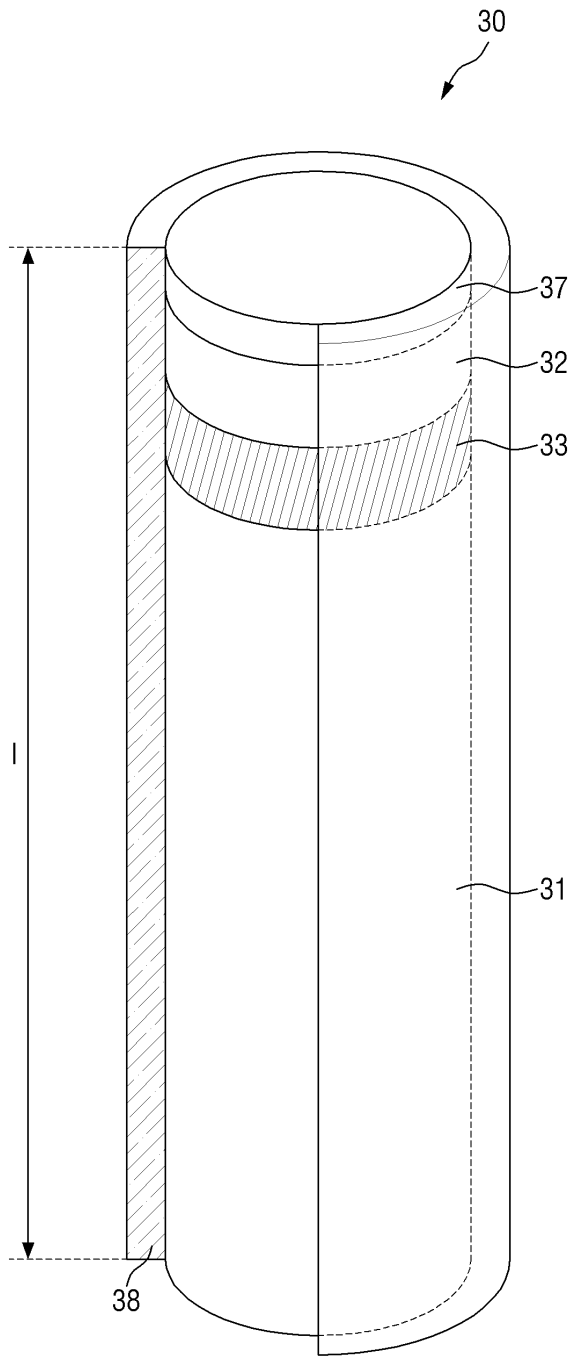
82: 제2 코팅층

도면

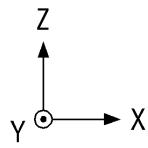
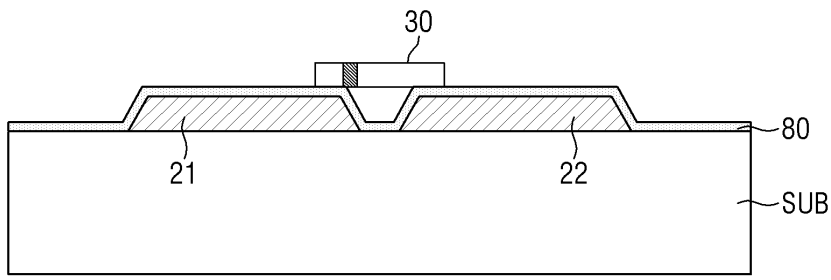
도면1



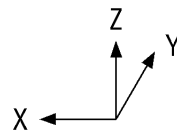
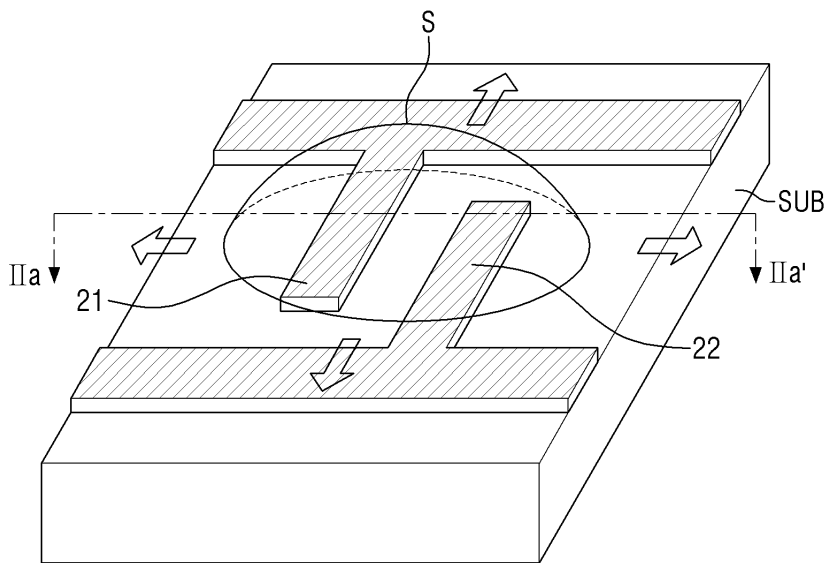
도면2



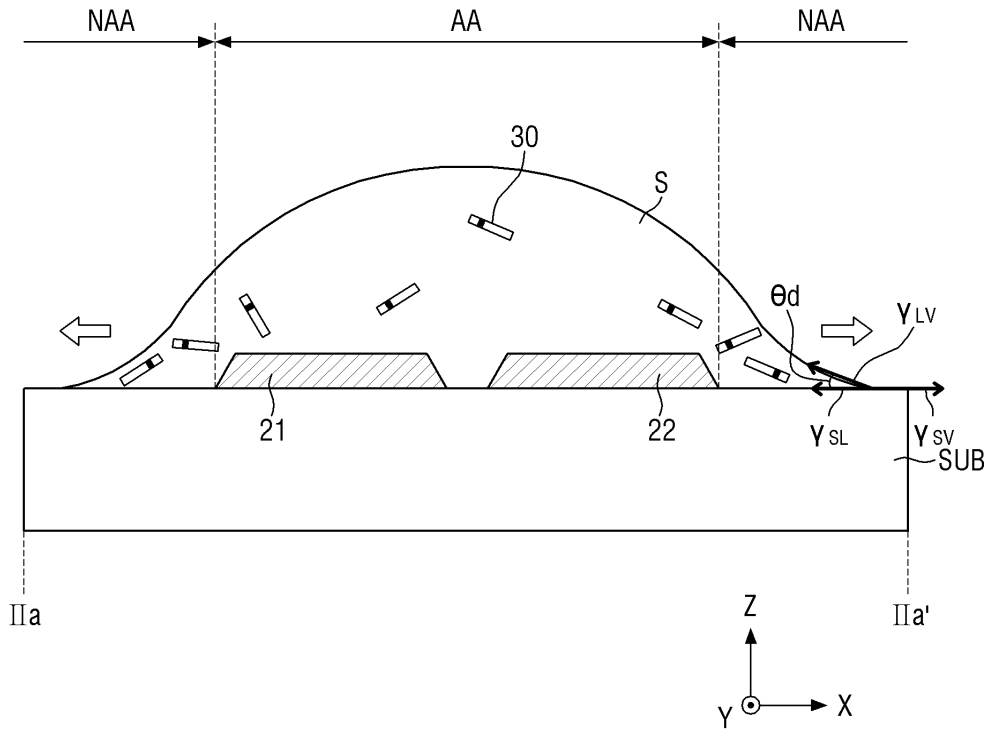
도면3



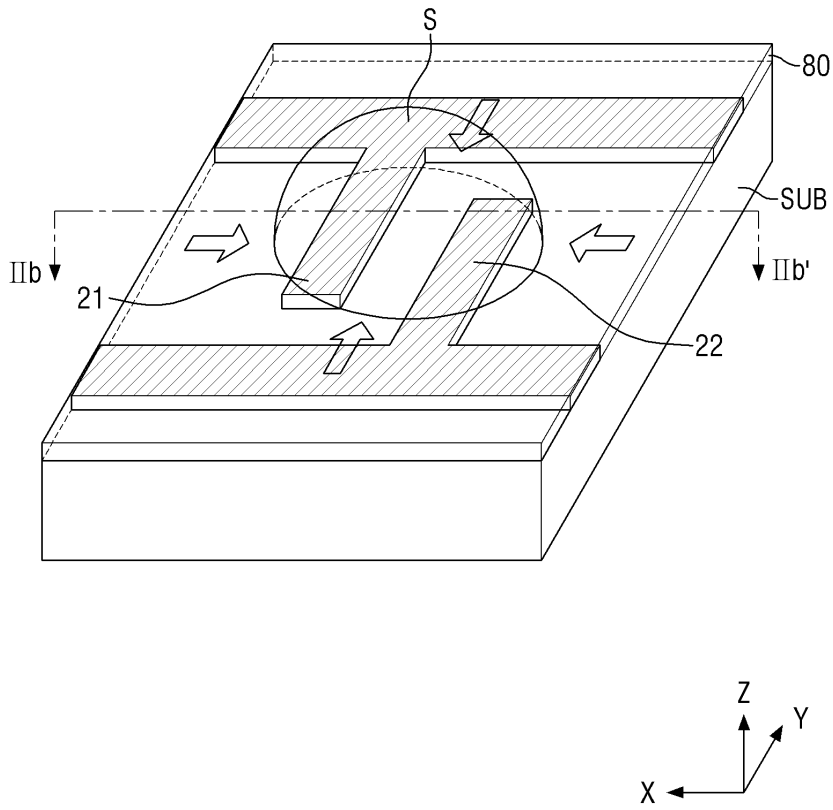
도면4



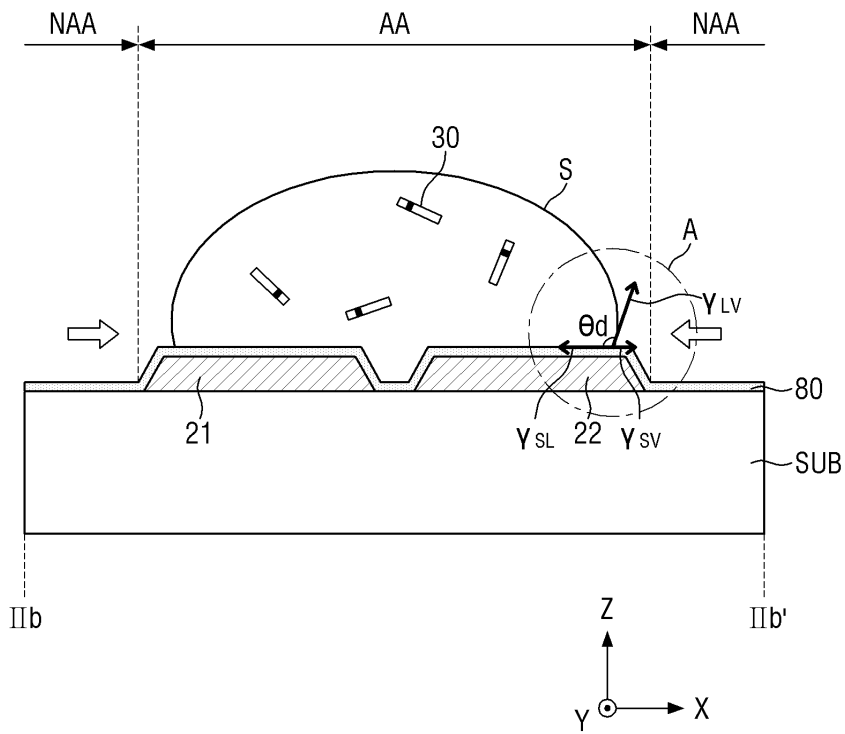
도면5



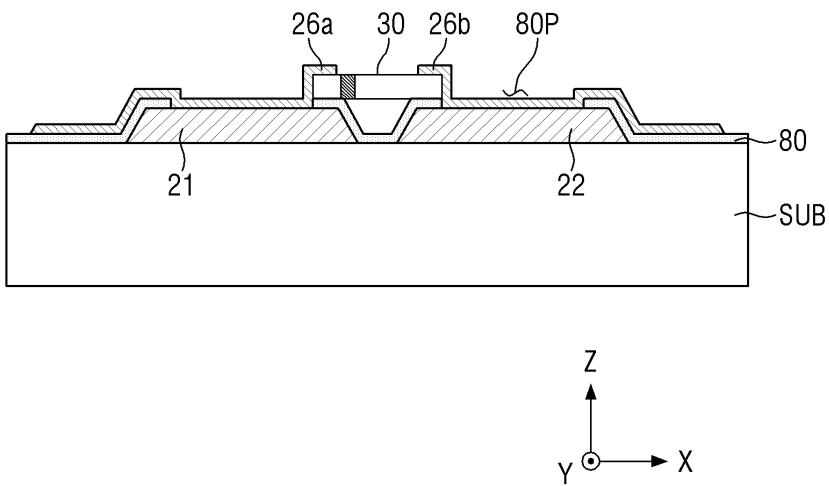
도면6



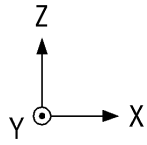
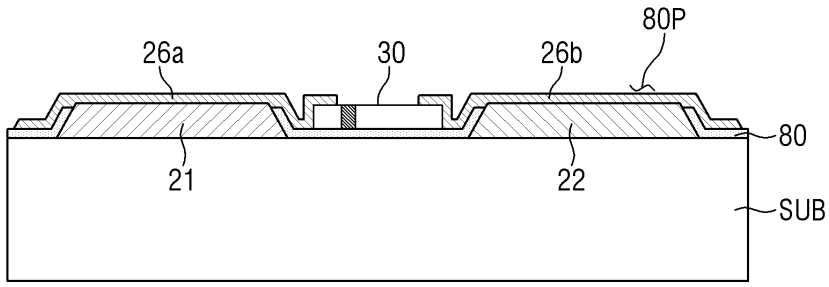
도면7



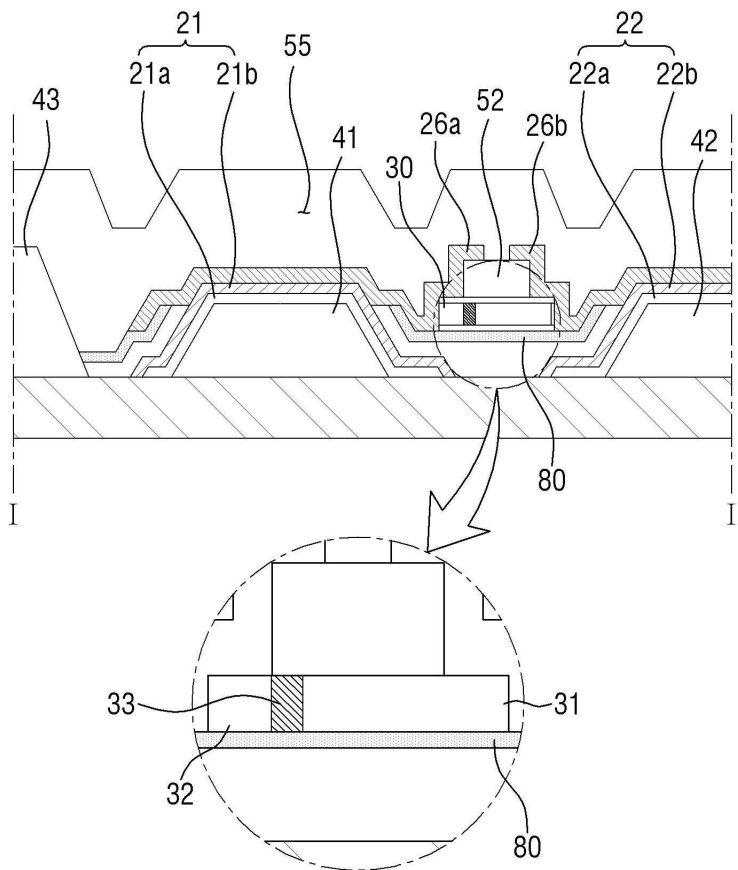
도면8



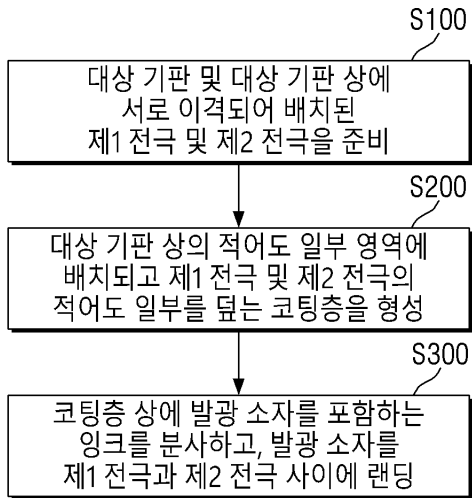
도면9



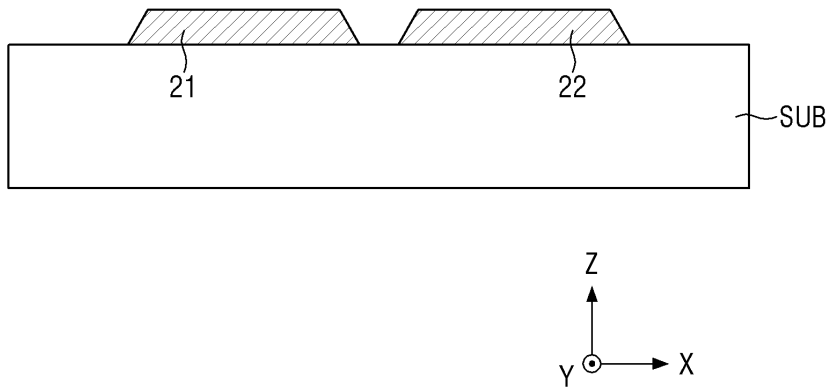
도면10



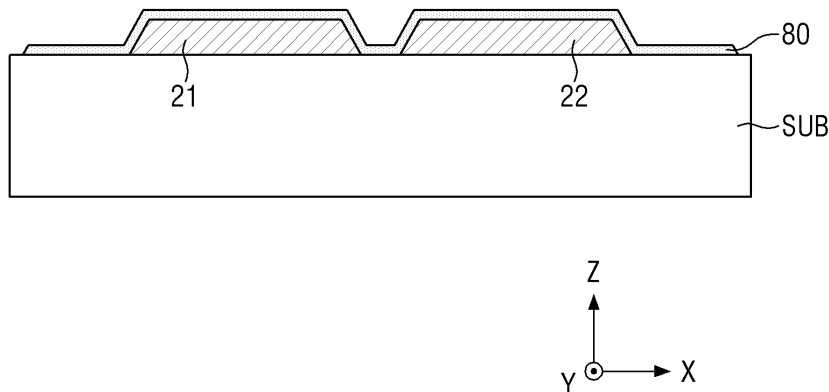
도면11



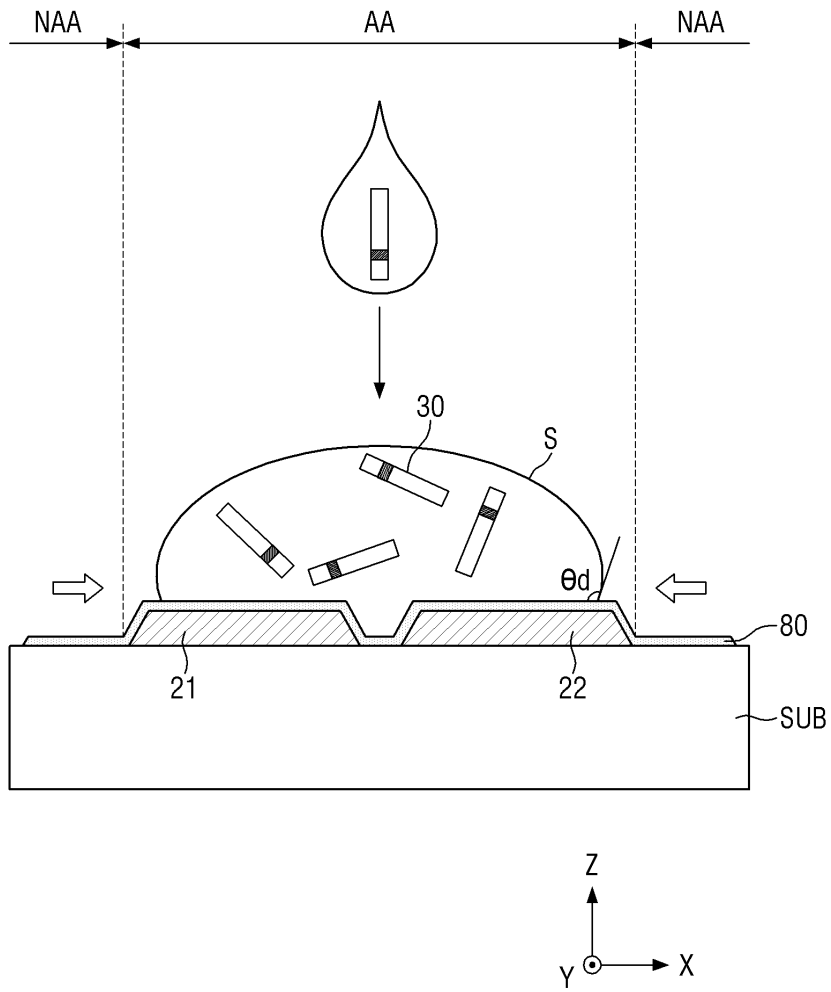
도면12



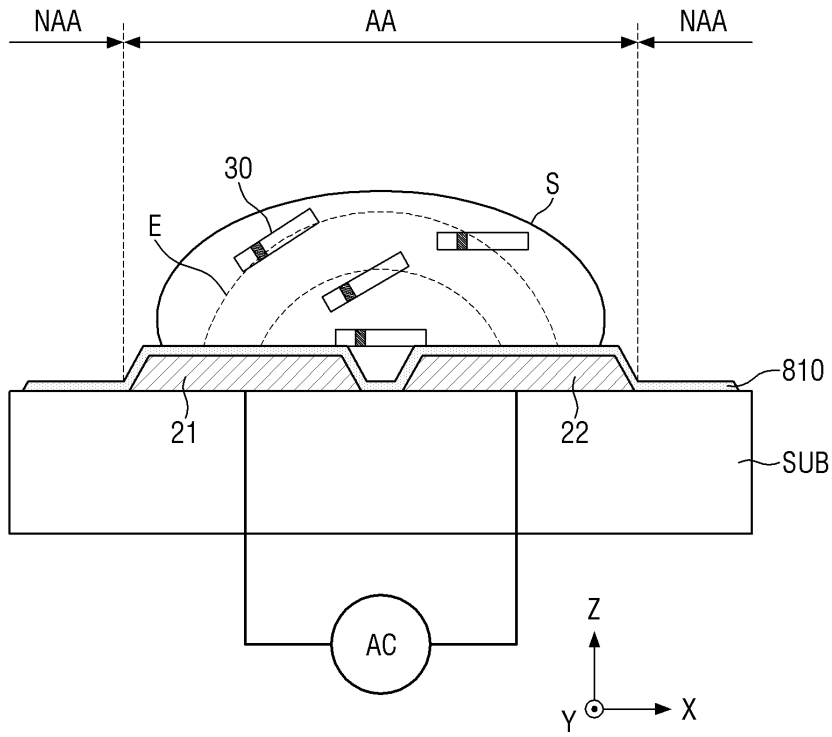
도면13



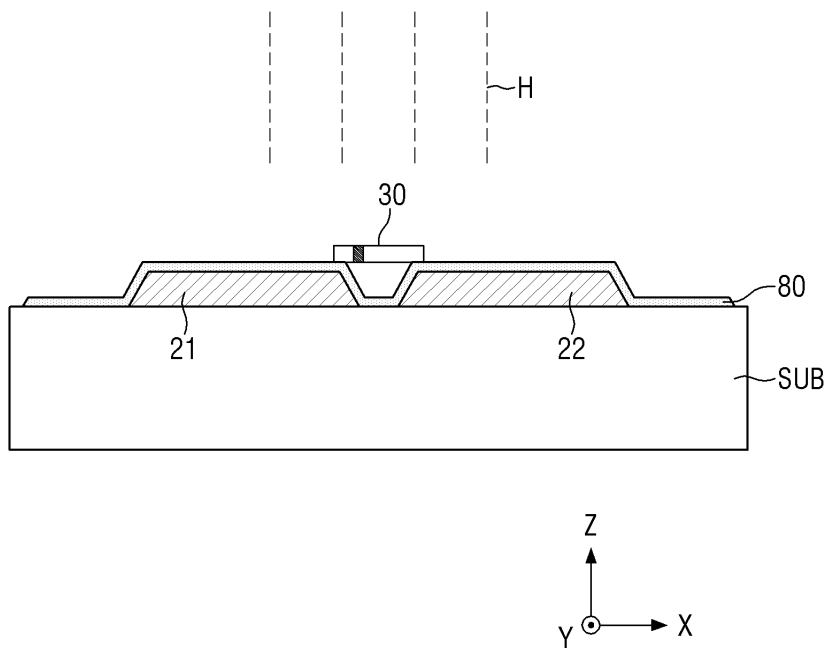
도면14



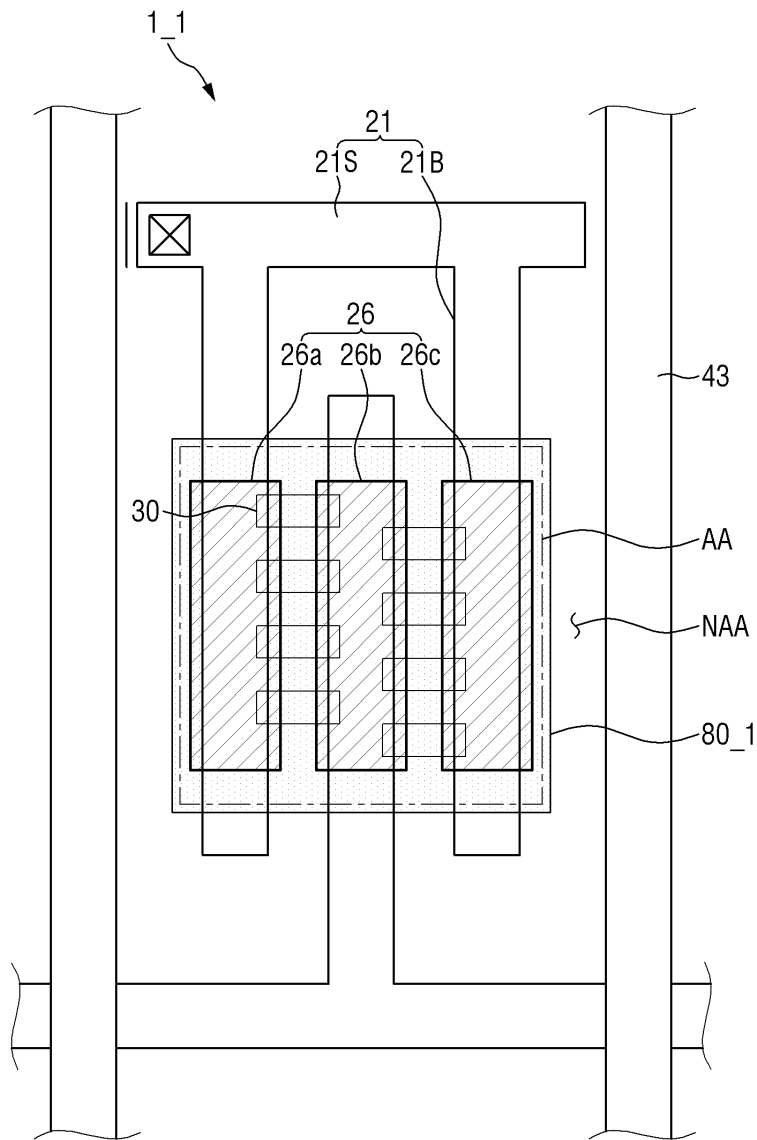
도면15



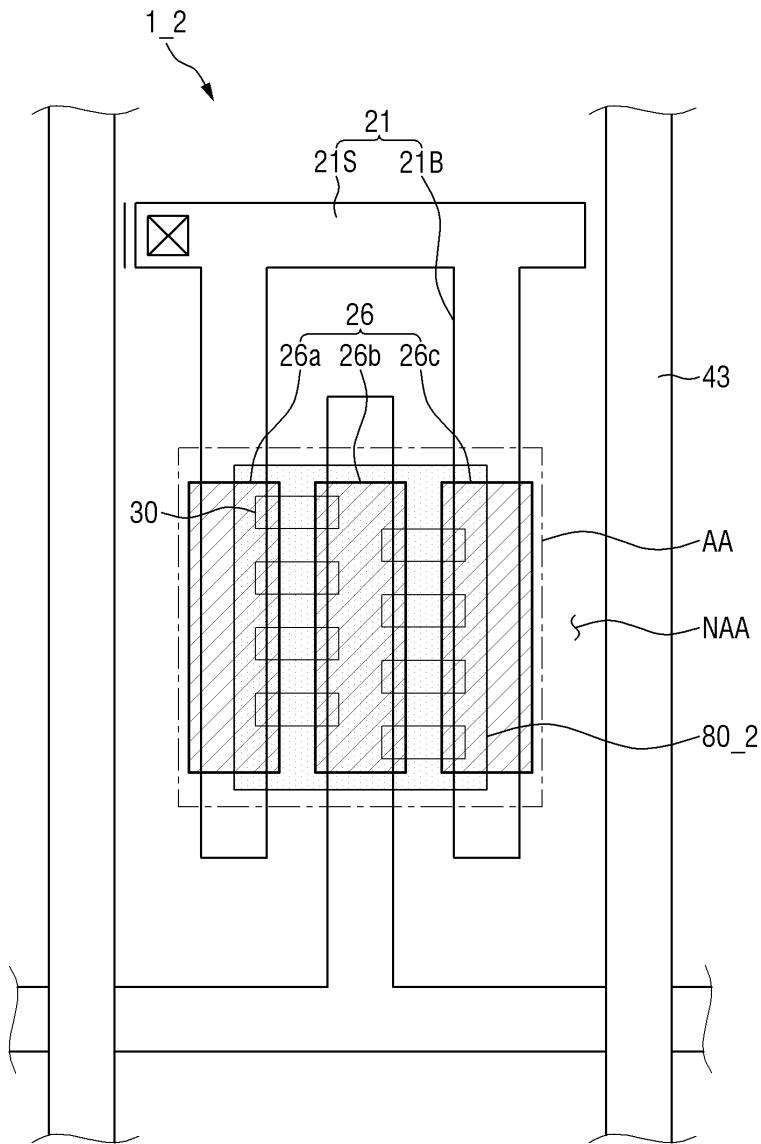
도면16



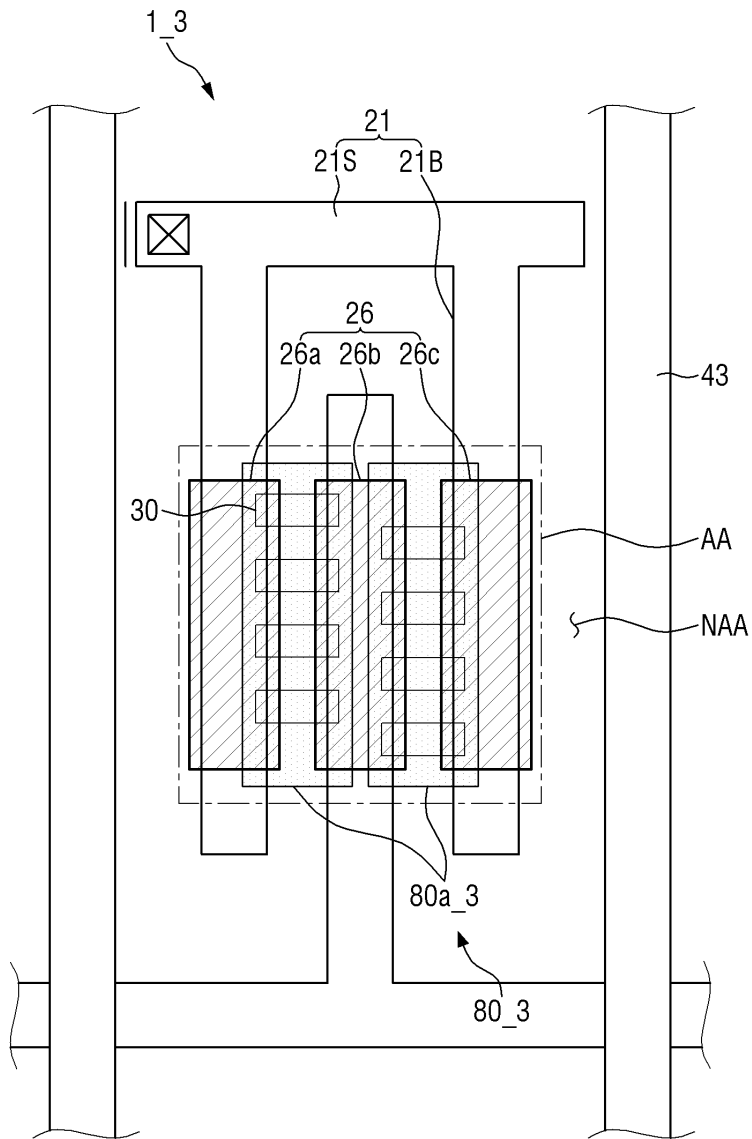
도면17



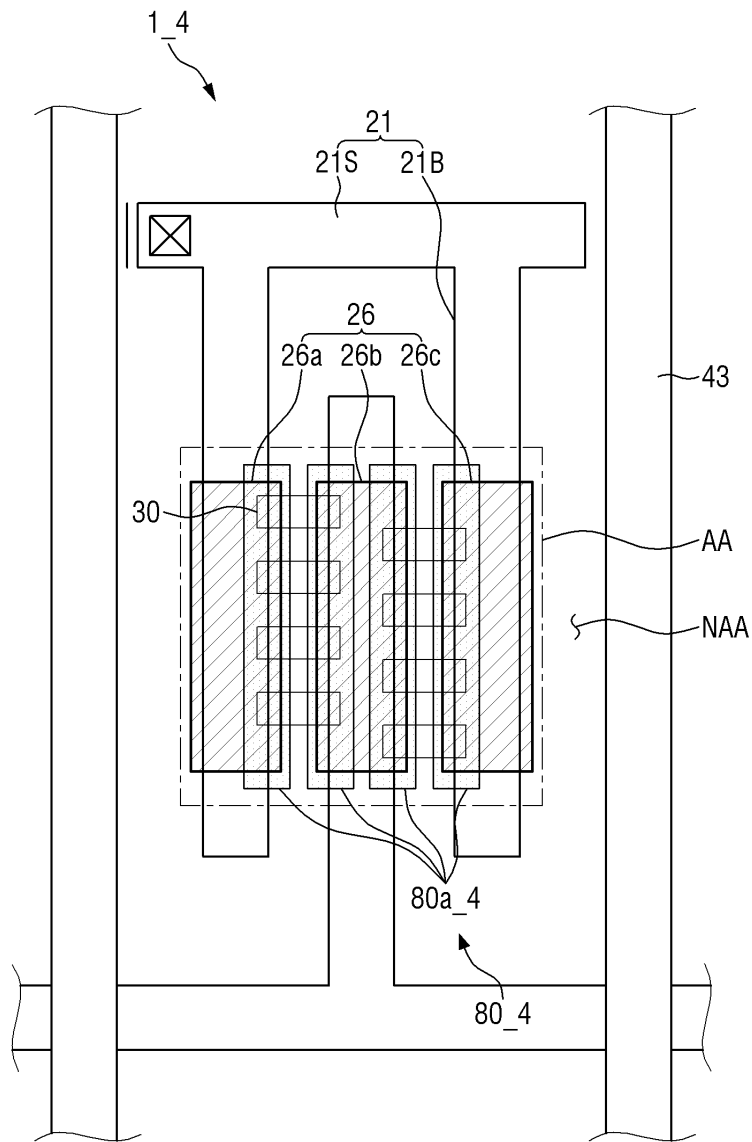
도면18



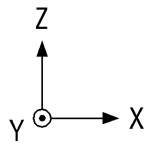
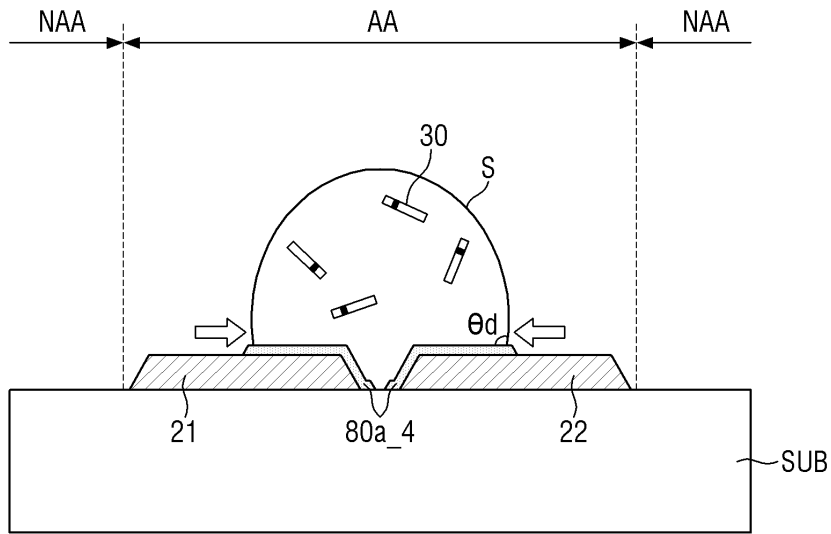
도면19



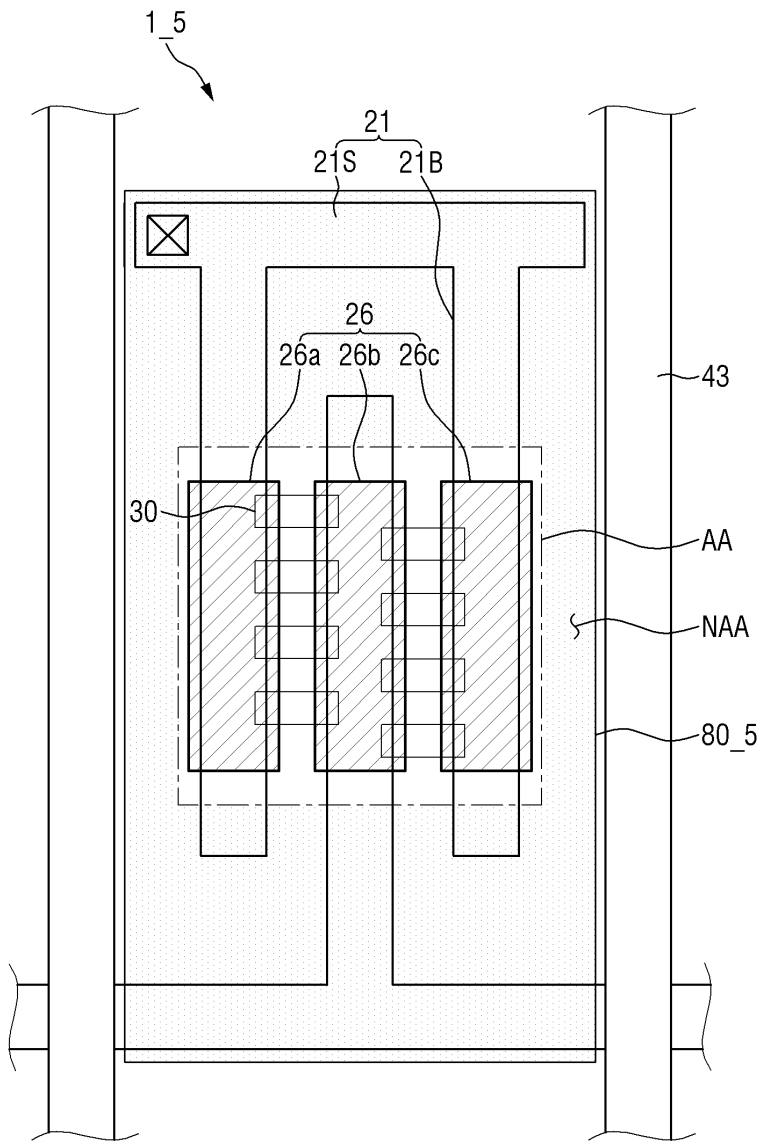
도면20



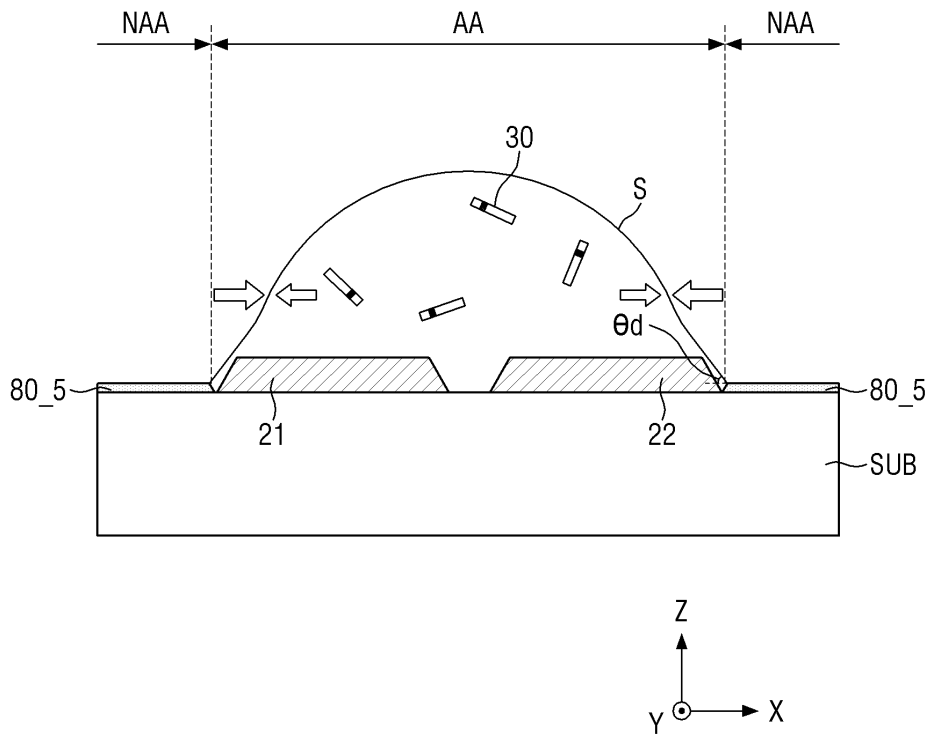
도면21



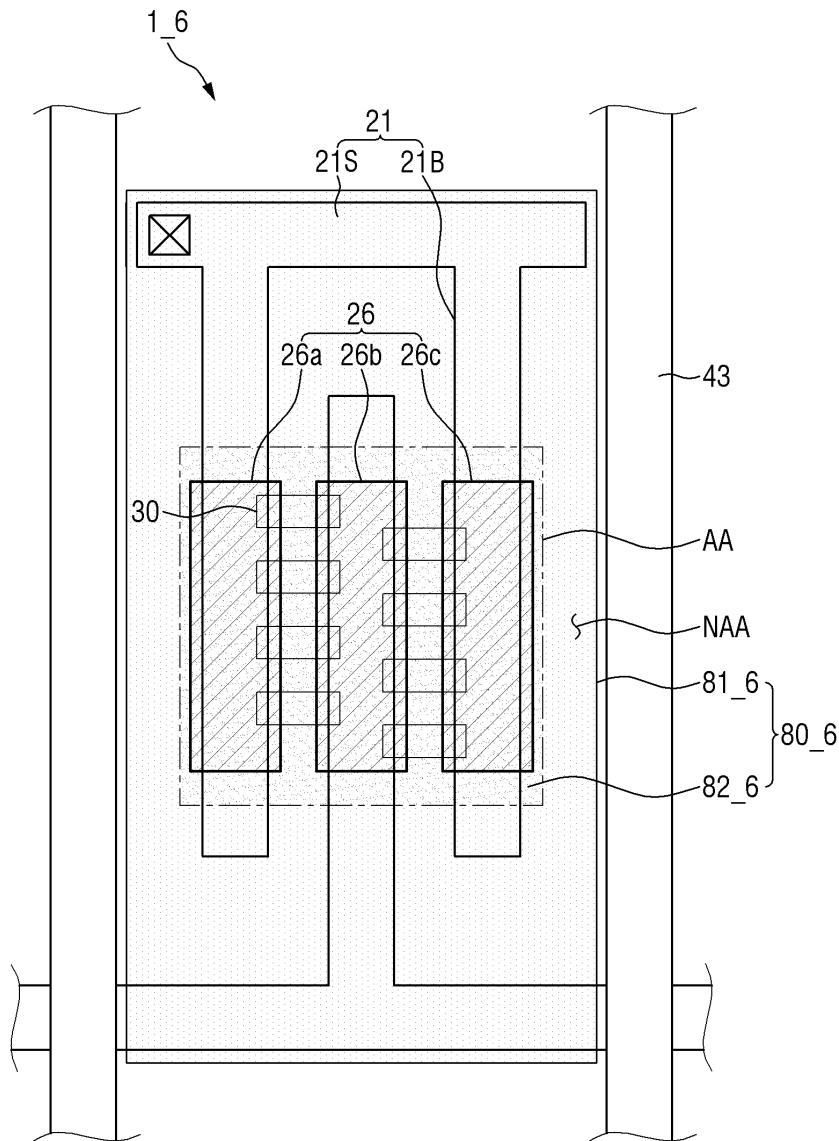
도면22



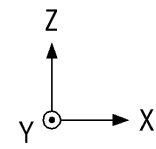
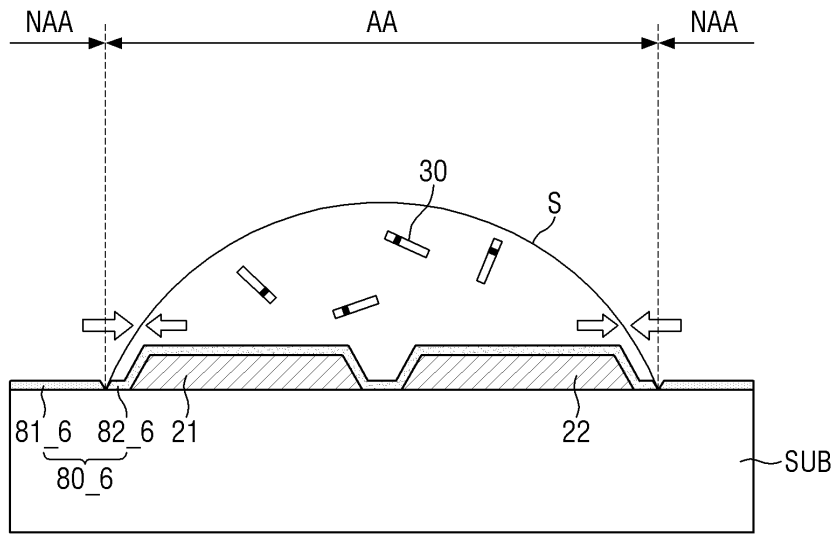
도면23



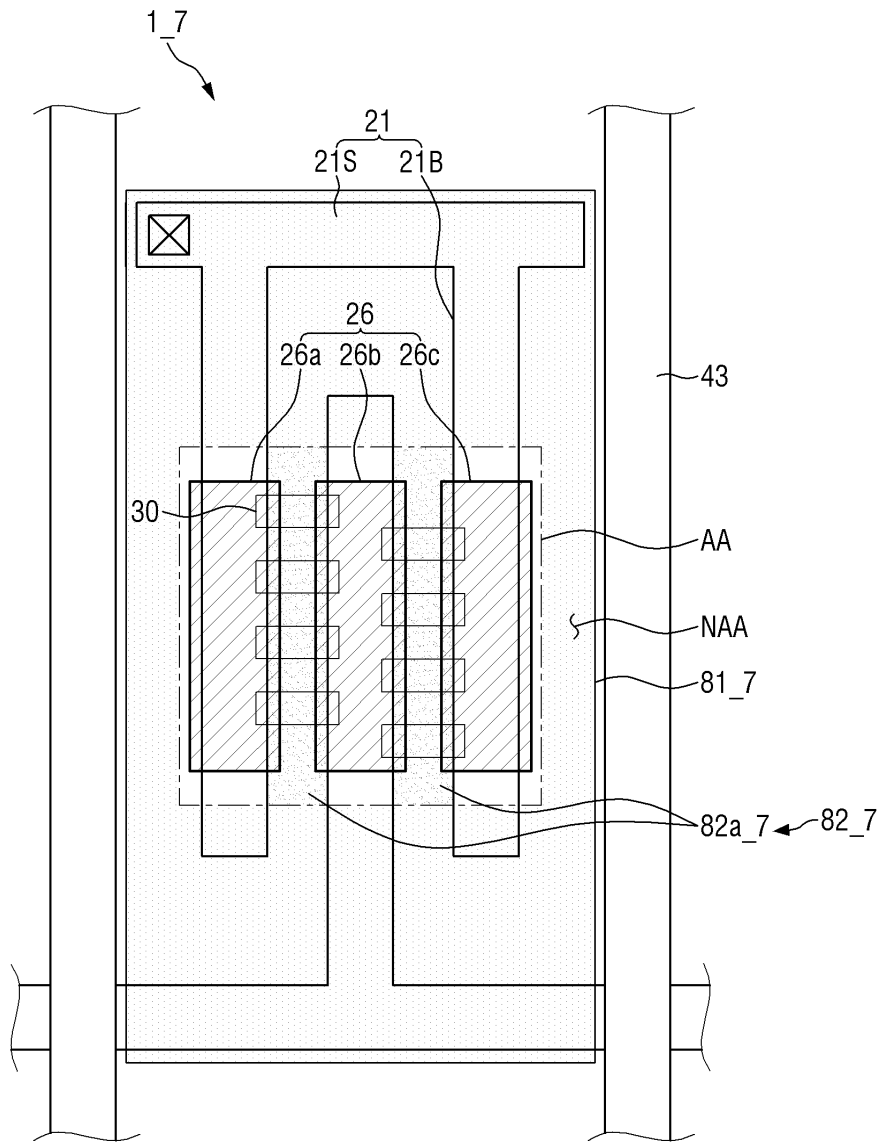
도면24



도면25

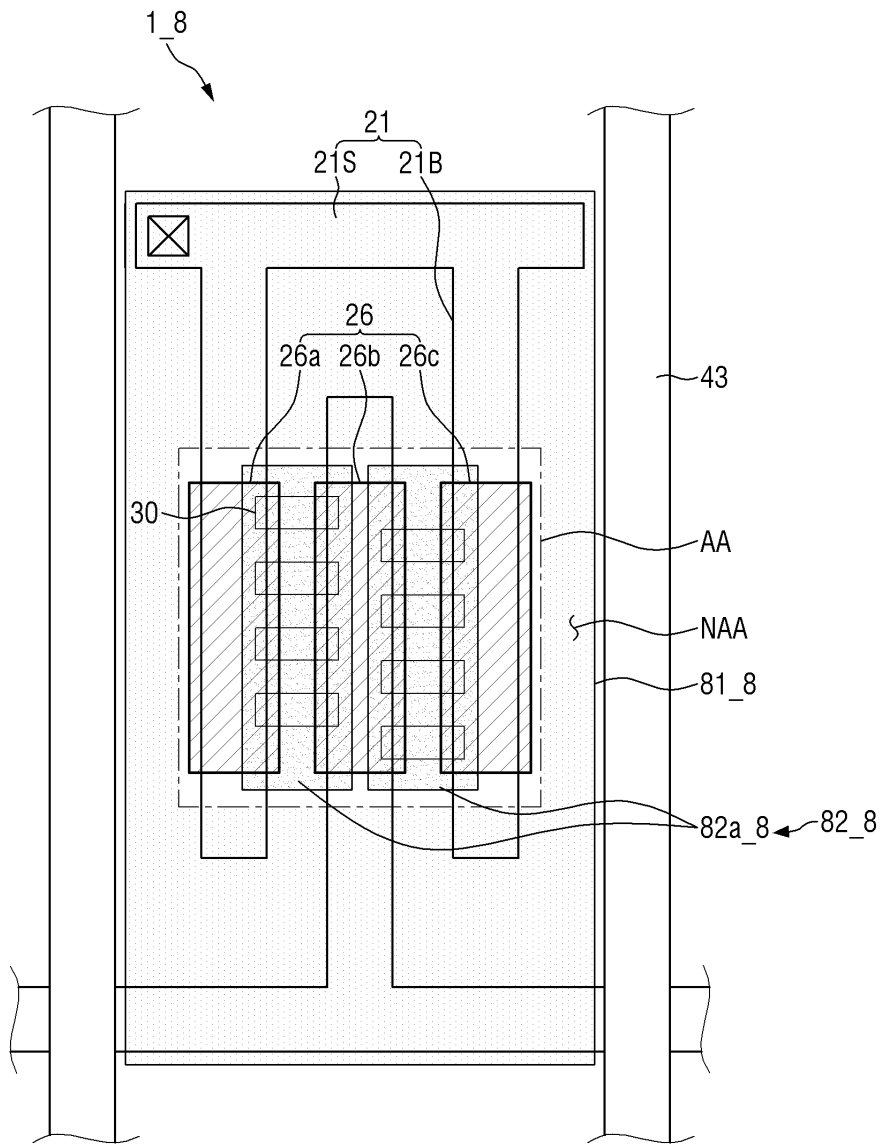


도면26



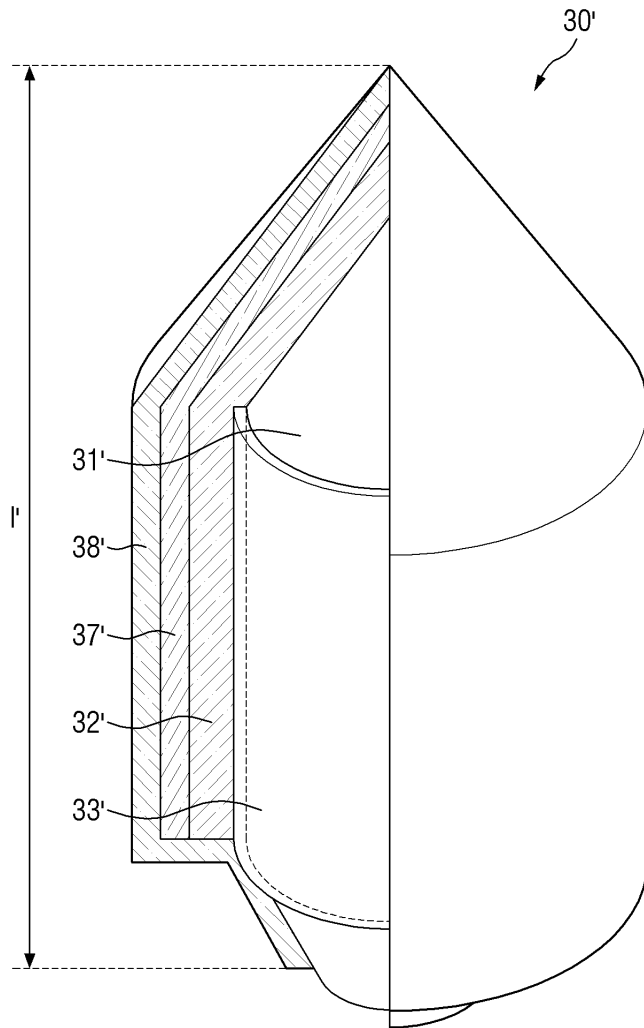
80_7: 81_7, 82_7

도면27



80_8: 81_8, 82_8

도면28



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 16

【변경전】

제15 항에 있어서,

상기 제1 극성은 소수성이고 상기 제2 극성은 친수성이며, 상기 코팅층은 불소계 고분자를 포함하는 표시 장치의 제조 방법.

【변경후】

제14 항에 있어서,

상기 제1 극성은 소수성이고 상기 제2 극성은 친수성이며, 상기 코팅층은 불소계 고분자를 포함하는 표시 장치의 제조 방법.

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 17

【변경전】

제15 항에 있어서,

상기 잉크는 상기 코팅층 상에서 상기 제1 전극과 상기 제2 전극 상에 분사되고,

상기 코팅층 상에 분사된 잉크는 상기 코팅층과 이루는 접촉각이 30 이상인 표시 장치의 제조 방법.

【변경후】

제14 항에 있어서,

상기 잉크는 상기 코팅층 상에서 상기 제1 전극과 상기 제2 전극 상에 분사되고,

상기 코팅층 상에 분사된 잉크는 상기 코팅층과 이루는 접촉각이 30 이상인 표시 장치의 제조 방법.