

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 21/301

H01L 21/46 H01L 21/70



# [12] 发明专利说明书

[21] ZL 专利号 98801006.2

[43] 授权公告日 2003 年 8 月 13 日

[11] 授权公告号 CN 1118089C

[22] 申请日 1998.7.6 [21] 申请号 98801006.2

[30] 优先权

[32] 1997. 7. 17 [33] JP [31] 192203/1997

[86] 国际申请 PCT/JP98/03048 1998.7.6

[87] 国际公布 WO99/04419 日 1999.1.28

[85] 进入国家阶段日期 1999.3.17

[71] 专利权人 罗姆股份有限公司

地址 日本京都府京都市

[72] 发明人 平井稔 上田茂幸 宫田修

堀尾友春

审查员 朱芳芳

[74] 专利代理机构 上海专利商标事务所

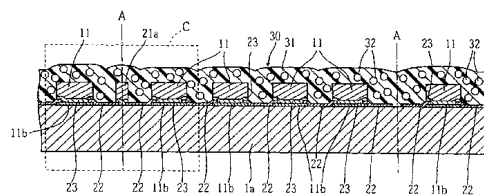
代理人 孙敬国

权利要求书 3 页 说明书 8 页 附图 6 页

[54] 发明名称 半导体晶片和半导体芯片及其制造方法以及 IC 卡

[57] 摘要

本发明的半导体晶片制造方法包括将多个电路元件(41)与基板(1a)做成一体的工序、在与电路元件(41)导通的电极区(11b)上形成电极凸点(11)的工序、在基板(1a)规定位置形成划线或划线标记(21a)的工序、以及粘贴各向异性导电膜(30)以覆盖各电极凸点(11)及划线或划线标记(21a)的工序。形成各电极凸点(11)的工序与形成划线或划线标记(21a)的工序同时地进行。电极凸点(11)及划线或划线标记(21a)最好由金形成。根据这样的制造方法,即使是将各向异性电膜粘贴在形成多个电路元件的半导体晶片上的情况,也能够按照所希望的那样分割电路元件。



1. 一种半导体晶片的制造方法，其特征在于，包括  
将多个电路元件与基板做成一体的工序，  
在与各所述电路元件导通的电极区上形成电极凸点的工序，  
在所述基板规定位置上形成划线或划线标记的工序，以及  
粘贴各向异性导电膜以覆盖所述各电极凸点及所述划线或划线标记的工  
序，  
将形成各所述电极凸点的所述工序与形成划线或划线标记的所述工序同时  
地进行。

2. 如权利要求 1 所述的半导体晶片的制造方法，其特征在于，  
形成各所述电极凸点及所述划线或划线标记的所述工序包括  
使得各所述电极区上表面露出、形成保护各所述电路元件的绝缘层的工序，  
在所述基板上的整个电路元件形成区域上形成阻挡金属层的工序，  
形成使各所述电极区的形成区域相对应的部位及应该形成所述划线或划线  
标记的部位露出的光刻层的工序，  
在未形成光刻层的部位形成金属层的工序，以及  
将光刻层及阻挡金属层进行剥离处理的工序。

3. 如权利要求 1 所述的半导体晶片的制造方法，其特征在于，各所述电极  
凸点及所述划线或划线标记由金形成。

4. 一种半导体晶片，其特征在于，包括  
在规定位置上形成划线或划线标记并将多个电路元件做成一体的基板，  
在与各所述电路元件导通的电极区上与所述划线或划线标记同时形成的电  
极凸点，以及  
粘贴在所述基板上以覆盖各所述电极凸点及所述划线或划线标记的各向异  
性导电膜。

5. 如权利要求 4 所述的半导体晶片，其特征在于，各所述电极凸点及所述划线或划线标记由金形成。

6. 一种半导体芯片的制造方法，其特征在于，包括  
将多个电路元件与基板做成一体的工序，  
在与各所述电路元件导通的电极区上形成电极凸点的工序，  
在所述基板规定位置上形成划线或划线标记的工序，  
粘贴各向异性导电膜以覆盖所述各电极凸点及所述划线或划线标记的工序，以及  
将利用以上工序形成的半导体晶片以所述划线或划线标记作为基准分割成一个个所述电路元件的工序，  
将形成各所述电极凸点的所述工序与形成划线或划线标记的所述工序同时地进行。

7. 如权利要求 6 所述的半导体芯片的制造方法，其特征在于，  
形成各所述电极凸点及所述划线或划线标记的所述工序包含  
使得各所述电极区上表面露出、形成保护各所述电路元件的绝缘层的工序，  
在所述基板上的整个电路元件形成区域上形成阻挡金属层的工序，  
形成使各所述电极区的形成区域相对应的部位及应该形成所述划线或划线标记的部位露出的光刻层的工序，  
在未形成光刻层的部位形成金属层的工序，以及  
将光刻层及阻挡金属进行剥离处理的工序。

8. 如权利要求 6 所述的半导体芯片的制造方法，其特征在于，各所述电极凸点及所述划线或划线标记由金形成。

9. 一种半导体芯片，其特征在于，是通过将半导体晶片以所述划线或所述划线标记为基准分割成一个个所述电路元件而得，而所述半导体晶片包括：  
在规定的规定位置形成划线或划线标记并将多个电路元件做成一体的基板，

在与各所述电路元件导通的电极区上与所述划线或划线标记同时形成的电极凸点，以及

粘贴在所述基板上以覆盖各所述电极凸点及所述划线或划线标记的各向异性导电膜。

10. 如权利要求 9 所述的半导体芯片，其特征在于，各所述电极凸点及所述划线或划线标记由金形成。

11. 一种 IC 卡，其中将半导体芯片、安装该半导体芯片的绝缘基板、以及与所述半导体芯片连接的天线线圈埋入树脂制卡内，其特征在于，

所述半导体芯片是通过以所述划线或划线标记为基准将半导体晶片分割成一个个所述电路元件得到的，而所述半导体晶片包括：

在规定位置形成划线或划线标记并将多个电路元件做成一体的基板，

在与各所述电路元件导通的电极区上与所述划线或划线标记同时形成的电极凸点，以及

粘贴在所述基板上以覆盖各所述电极凸点及所述划线或划线标记的各向异性导电膜。

12 如权利要求 11 所述的 IC 卡，其特征在于，各所述电极凸点及所述划线或划线标记由金形成。

## 半导体晶片和半导体芯片 及其制造方法以及 IC 卡

### 技术领域

本发明涉及将电路元件与基板作成一体的半导体晶片的制造方法、利用该方法制造的半导体晶片、由该半导体晶片制造半导体芯片的方法、利用该方法制造的半导体芯片、以及具有该半导体芯片的 IC 卡。

### 背景技术

图 7 表示以所谓片载板 (Chip on board) 方式在形成规定布线图形的绝缘基板 20 上安装半导体芯片 10 的状态的放大图。作为该片载板方式的一个例子, 是在形成向上方突出的导体凸点 21 的绝缘基板 20 与形成从其主面 10a 突出的电极凸点 11 的半导体芯片 10 之间夹入各向异性导电膜 30, 然后将其加热压接, 使导体凸点 21 与电极凸点 11 之间导通连接。

如图 7 所示, 非常清楚, 各向异性导电膜 30 具有在粘接性的树脂膜 31 内分散有导电粒子 32 的结构, 导体凸点 21 与电极凸点 11 之间通过导电粒子 32 导电连接。另外, 半导体芯片 10 的主面 10a 中未形成电极凸点 11 的区域与绝缘基板 20 之间, 当各向异性导电膜 30 被加热、一旦熔融而固化时, 就利用树脂膜 31 具有的粘接性而互相粘接。这时, 由于导电粒子 32 分散于树脂膜 31 内处于互相分离的状态, 因此该区域保持绝缘性能。这样在前述安装方法中, 只要在夹有各向异性导电膜 30 的状态下按压半导体芯片 10 与绝缘基板 20 这样的简单操作, 就能仅仅在必要部位实现电气导通, 同时将半导体芯片 10 安装在绝缘基板 20 上。因而, 与利用所谓芯片焊接及引线键合将半导体芯片 10 安装在绝缘基板 20 上的情况相比, 可以说是非常简便的方法。

然而, 在利用各向异性导电膜 30 将半导体芯片 10 安装在绝缘基板 20 上的情况下, 必须准备与要安装的半导体芯片 10 的大小相应的、例如四边分别为几毫米左右的极小的各向异性导电膜 30, 数量是要安装的半导体芯片 10 的个数。而且, 在半导体芯片 10 安装前, 必须将各向异性导电膜 30 一片一片放在绝缘基

板 20 的导体凸点 21 上或粘贴在半导体芯片 10 的主面 10a。这样，采用以往的各项异性导电膜 30 的安装方法，在安装半导体芯片 10 之前要准备的方面，其作业性很差。

因此提出了下面的方案，在半导体晶片上形成若干个要构成半导体芯片 10 的电路元件，在这样的半导体晶片状态下，将各向异性导电膜 30 粘粘在整个电路元件形成区域，当分割各电路元件时，各向异性导电膜 30 也同时被分割。具体来说，上述方法其优点在于，各电路元件被分割成一个个半导体芯片 10 的状态下，其主面 10a 粘粘着各向异性导电膜 30，安装半导体芯片 10 之前不需要要作特别的准备。

一般来说，在半导体晶片上适当的地方形成所谓划线，以该划线作为基准利用金刚石划刀等分割成一个个电路元件。划线在例如图形形成钝化膜等工序中同时形成。但是如上所述，各向异性导电膜 30 的结构是将大量导电粒子 32 分散在树脂膜 31 内，因此各向异性导电膜 30 具有乳白色的色彩。因而，对于半导体晶片上粘粘各向异性导电膜 30 的情况，必须透过乳白色的各向异性导电膜识别由 SiN 等形成的银色划线。为此，划线难以进行视觉识别，难以分割电路元件得到所希望的半导体芯片 10。

## 发明概述

本发明的目的在于解决上述以往的问题，即使将各向异性导电膜粘粘在形成多个电路元件的半导体晶片上，也能够按照所希望的那样分割电路元件。

为达到前述目的，在本发明中采取下述的技术手段。

具体来说，本发明第一方案的半导体晶片制造方法，其特征在于，包括将多个电路元件与基板作成一体的工序、在与各电路元件导通的电极区上形成电极凸点的工序、在基板规定位置上形成划线或划线标记的工序、以及粘粘各向异性导电膜以覆盖各电极凸点及划线或划线标记的工序，将形成各电极凸点的工序与形成划线或划线标记的工序同时地进行。

在用各向异性导电膜将半导体芯片安装在基板上，必须在与电路元件导通的电极区上形成从半导体芯片主面突出的电极凸点。该电极凸点是在形成包含电极区的规定布线图形后在电极区域上形成。在上述制造方法中，将形成各电极凸点的工序与形成划线或划线标记的工序同时地进行。具体来说，不需要形成划线或

划线标记的新工序，可在制造半导体晶片所必须的工序中在规定部位形成划线或划线标记。

较佳实施例中包括：形成各电极凸点及划线或划线标记的工序；使得电极区上表面露出、形成保护电路元件的绝缘层的工序；在基板上整个电路元件形成区域上形成阻挡金属层的工序；使各电极区的形成区域相对应的部位及应该形成划线或划线标记的部位暴露在外面形成光刻层的工序；在未形成光刻层的部位形成金属层的工序；以及将光刻层及阻挡金属层进行剥离处理的工序。

上述制造方法中，例如将形成光刻层的基板浸渍在含有金属离子的区域内，将阻挡金属层作为负电极加以通电，通过这样使未形成光刻层的区域生长金属层，同时形成各电极凸点及划线或划线标记。即形成光刻层时，只是在应该形成划线或划线标记的部位不形成光刻层，就使得与形成电极凸点同时也形成划线或划线标记。

较佳实施例中还用金形成各电极凸点及划线或划线标记。

如上所述，一般以往的划线是与钝化同时形成，那种情况的划线是利用与钝化相同的材料例如 SiN 形成。因此，在粘贴各向异性导电膜的情况下，必须透过乳白色的各向异性导电膜识别银色的划线，划线难以进行视觉识别。与此不同，如上述较佳实施例那样，通过利用金形成划线或划线标记，即使透明各向异性导电膜，也很容易对划线或划线标记进行视觉识别，也容易将半导体晶片按照所希望的那样分割成一个个电路元件。

按照本发明上述第一方案半导体晶片制造方法制造的半导体晶片包括：在规定位置形成划线或划线标记并将若干个电路元件做成一体的基板；与各电路元件导通的电极区上与划线或划线标记同时形成的电极凸点；以及粘贴在基板上以覆盖各电极凸点和划线或划线标记的各向异性导电膜。

按照这种结构的半导体晶片，可通过上述第一方案制造方法很容易形成该划线或划线标记。另外，当利用金形成划线或划线标记时，特别是透过粘贴的各向异性导电膜也能够容易对划线或划线标记进行视觉识别，当将半导体晶片分割成一个个电路元件时能够很好地作为基准使用。

本发明第二方案半导体芯片制造方法，其特征在于，包括以划线或划线标记作为基准将上述第一方案制造方法形成的半导体晶片分割成一个个电路元件的工序。

如上所述，由于在半导体晶片上形成的划线或划线标记是容易进行视觉识别的，因此不用说，能够容易进行分割成一个个电路元件的工序，而且能够按照所希望的那样进行。

另外，在利用该制造方法制造的半导体芯片，在将半导体晶片分割成一个个电路元件时，已经在其主面上粘贴了各向异性导电膜。因此在将半导体芯片安装在绝缘基板上时，没有必要重新准备数量为要安装的半导体芯片的数量、与要安装的半导体芯片的大小相应的例如四边为几毫米左右的极小的各向异性导电膜。而且没有必要在半导体芯片安装前将各向异性导电膜一片一片放置在绝缘基板的导体凸点上或粘贴在半导体芯片的主面上。这样的优点是，对于半导体芯片，在该半导体芯片安装前没有必要进行特别的准备。

本发明第三方案的 IC 卡，其特征在于，将利用上述第二方案制造方法形成的半导体芯片安装在绝缘基板上，在树脂制的卡内埋入装有半导体芯片的绝缘基板及与该半导体芯片连通的天线线圈。

### 附图简要说明

图 1 表示与本发明有关的半导体晶片的一例的整体平面图。

图 2 是沿图 1 的 II—II 线的剖视图。

图 3A~3F 表示半导体芯片制造工序的一例的主要部分剖视图。

图 4 表示与本发明有关的半导体芯片的一例的整体立体图。

图 5 表示将半导体芯片安装在绝缘基板上的状态的剖视图。

图 6 表示将半导体芯片与绝缘基板相互按压的状态的图。

图 7 表示在半导体芯片上形成的电极凸点与在绝缘基板上形成的导体凸点的导通连接状态的主要部分剖视图。

图 8 表示与本发明有关的 IC 卡的一例的分解侧视图。

### 实施发明的最佳方式

下面参照附图具体说明本发明较佳实施例。

如图 1 及图 2 所示，半导体晶片 1 形成缺口圆片状，电路元件 41 与例如由硅等形成的基板 1a 形成一体。在基板 1a 的表面，在规定位置形成划线标记 21a，同时形成与电路元件 41 导通的电极区 11b。在该电极区 11b 上利用电镀等形成电



极凸点 11。另外，在形成该电极凸点 11 及划线标记 21a 的基板 1a 上粘贴各向异性导电膜 30 将其覆盖。

如图 1 虚线围住的部分所示，划线标记 21a 能够在例如形成电极区 11 时同时形成，例如将 4 个电路元件 41 作为一个单元，在各直角部分附近位置形成该电路元件组 41a。另外，划线标记 21a 不限于图 1 所示的十字形，也可以形成直线形的划线。

下面参照图 3A~3F 简单说明半导体晶片 1 的制造方法。另外，图 3A~3F 各所示的剖面与图 2 中虚线 c 包围的部分对应。

首先，如图 3A 所示，将电路元件 41 与形成缺口圆片状的例如硅等制成的基板 1a 作成一体，将与该电路元件 41 导通的电极区 11b 与规定的布线图形同时形成。该电极区 11b 是通过例如溅射法或真空蒸镀等手段形成铝等金属薄膜层后再对该金属薄膜层施行刻蚀处理等形成。

接着如图 3B 所示，使得电极区 11b 上表面露出并覆盖电极区 11b 边缘部分，来利用例如 CVD 法形成保护电路元件 41 及布线图形等的绝缘膜 22，即钝化膜。

接着如图 3C 所示，形成阻挡金属层 23 以覆盖基板 1a 的整个电路元件 41 形成区域。该阻挡金属层 23 由例如将白金层层叠钛层而构成。这样的钛层形成 2000 埃左右，白金层形成 1000 埃左右。另外，该阻挡金属层 23 也还可以利用例如溅射法或真空蒸镀等手段形成。

接着如图 3D 所示，除了电极区 11b 上应该形成电极凸点 11 的区域及应该形成划线标记 21a 的区域以外，形成光刻层 24。该光刻层 24 是通过例如在阻挡金属层 23 上层叠感光树脂层后再用规定的掩模板进行曝光、对感光树脂层进行显影处理而形成。

接着如图 3E 所示，在未形成光刻层 24 的区域即应该形成电极凸点 11 及划线标记 21a 的区域形成例如由金等构成金属层 24A。该金属层 24A 由例如电镀等形成。即在利用电镀形成金的金属层 24A 时，是通过将形成光刻层 24 的基板 1a 浸渍在含有金离子的溶液内、再接通阻挡金属层 23 作为负电极来进行。这种情况下，未形成光刻层 24 区域的阻挡金属层 23 上生成由金构成的金属层 24A，形成作为电极凸点 11 及划线标记 21a 的金属镀层 24a。

接着如图 3F 所示，将光刻层 24 进行剥离处理，使阻挡金属层 23 露出，再通过对该阻挡金属层 23 进行试剂处理，使绝缘膜 22 露出。这样，金属层 24A 就

形成为电极凸点 11 及划线标记 21a。即上述制造方法在形成光刻层 24 时，仅仅在应该形成划线标记 21a 的部位不形成光刻层 24，就能够也使划线标记 21a 与电极凸点 11 同时形成，因而，不需要划线标记 21a 形成用的新的工序，在制造半导体晶片 1 必须的工序中，能够在规定部位进行划线标记 21a。

最后，将各向异性导电膜 30 粘贴在半导体晶片 1 的电路元件 41 形成面上，通过这样形成如图 1 及图 2 所示的半导体晶片 1。另外，各向异性导电膜 30 的粘贴，可以用树脂制的粘接剂等，另外也可以对各向异性导电膜 30 加热，利用各向异性导电膜 30 的粘接性来进行。

利用上述制造方法制造的半导体晶片 1，沿图 2 点划线所示划线进行切割，分割成一个个电路元件 41，形成如图 4 所示的一个个半导体芯片 10。半导体晶片 1 的分割是用例如金刚石划刀等以划线标记 21a 作为基准来进行。该操作，由于划线标记 21a 是由金形成，因此能够容易进行。即如后所述，各向异性导电膜 30 的结构是将导电粒子 32 分散在树脂膜 31 内，具有乳白色的色彩，而如果如上所述，利用金形成划线标记，则与利用 SiN 等形成的情况相比，是很容易进行视觉识别，容易以该划线标记 21a 为基准按照所希望的那样将半导体晶片 1 分割成一个个电路元件 41。

如上所述制造的粘贴有各向异性导电膜 30 的半导体芯片 10，安装在绝缘基板上可用于各种用途。下面参照图 5 至图 7 对半导体芯片 10 安装至绝缘基板 20 上的安装工序简单地进行说明。图 5 表示将具有各向异性导电膜 30 的半导体芯片 10 放置在绝缘基板 20 上的状态的示意图，图 6 表示将半导体芯片 10 与绝缘基板相互按压的状态的示意图，图 7 是图 6 的主要部分放大图。另外，本实施例中的半导体芯片 10 是将例如半导体存储器或电容器等作成一体，这里说明的是如后所述的与天线线圈等一起埋入树脂制的卡内、即用于所谓 IC 卡的半导体芯片。

在说明半导体芯片 10 的安装工序前，首先简单说明各向异性导电膜 30 及安装半导体芯片 10 的绝缘基板 20。

如图 5 所示非常清楚，各向异性导电膜 30 具有在绝缘性的树脂膜 31 内分散有导电粒子 32 的结构。作为导电粒子 32，除了使用金属粒子之外，还可以使用例如树脂制粒子表面镀镍的粒子或镀镍以外再镀金的粒子。各向异性导电膜 30 在自然状态下的厚度设定为例如  $30\sim 50\mu\text{m}$ ，导电粒子 32 的粒径设定为例如  $5\mu\text{m}$ 。

应该安装半导体芯片 10 的绝缘基板 20 是利用具有绝缘性能的聚酰亚胺树脂等形成,其表面形成铜薄膜后,利用规定的图形刻蚀处理等形成包含天线线圈 20a 的布线图形(参照图 8)。如图 8 所示,在绝缘基板 20 的表面还形成导体区使布线图形导通,该导体区外表进行镀镍及镀金,露出形成导体凸点 21。在这样露出形成导体凸点 21 以外的绝缘基板 20 上的区域通常用聚酰亚胺树脂等绝缘膜覆盖。如图 5 所示非常清楚,由于导体凸点 21 具有铜布线图形部分的厚度,因此相对于绝缘基板 20 的表面呈略微突出形状。

如图 5 及图 6 所示,如上所述制造的具有各向异性导电膜 30 的半导体芯片 10 将各向异性导电膜 30 朝下,并进行定位使电极凸点 11 与绝缘基板 20 的导体凸点 21 相对,同时以规定压力按压。这时,放置绝缘基板 20 的支持台 40 利用其内部安装的加热器(未图示)加热至例如 180℃左右。

如图 6 所示,半导体芯片 10 在绝缘基板 20 上的按压可以利用例如按压装置 50 进行。

各向异性导电膜 30 若在其所选择的区域沿厚度方向加热加压,则树脂成分软化并被压碎。在上述例子中,由于半导体芯片 10 的电极凸点 11 及绝缘基板 20 的导体凸点 21 都呈突出状,因此各向异性导电膜 30 中在相互相对的电极凸点 11 与导体凸点 21 之间所夹的区域有选择地被压碎,其结果如图 7 所示,树脂中分散的导电粒子 32 与电极凸点 11 及导体凸点 21 接触。各向异性导电膜 30 中的未被电极凸点 11 与导体凸点 21 所夹的区域,由于未被压碎或被压缩的程度较低,因此内部的导电粒子依然处于沿各向异性导电膜 30 的厚度方向分散的状态。因而半导体芯片 10 与绝缘基板 20 的两表面中的电极凸点 11 及导体凸点 21 以外的区域之间仍然维持绝缘性能。

本实施例中,由于是在半导体晶片 1 的状态下粘贴各向异性导电膜并将其分割从而得到的半导体芯片安装在绝缘基板 20 上,因此在安装半导体芯片 10 时,没有必要再准备数量为应该安装的半导体芯片 10 的数量、与应该安装的半导体芯片 10 的大小相应的极小的各向异性导电膜 30。而且,安装半导体芯片 10 之前不需要将各向异性导电膜 30 一片一片地放在绝缘基板 20 的导体凸点 21 上或粘贴在半导体芯片 10 的主面 10a 上。这样的优点是,对于如上所述那样制造的半导体芯片 10,没有必要在该半导体芯片 10 安装前进行特别的准备。

如图 8 所示非常清楚,如上所述安装半导体芯片 10 的绝缘基板 20 最好是采

用环氧树脂等热硬化树脂的连续自动成形通过利用热可塑性树脂的喷射成形构成树脂封装而形成的模块。

如上所述那样形成树脂封装 4 构成模块化的 IC 模块 5 嵌入利用例如聚对苯二甲酸乙二醇酯树脂(下面叫做“PET”)或聚氯乙烯(下面叫做“PVC”)等相应于 IC 模块 5 的形状形成贯通孔 71 的树脂制的卡 70A 内。另外, 在将 IC 模块 5 嵌入树脂制的卡 70A 内时, 可以使用例如环氧树脂系的粘接剂等。这样的嵌入了 IC 模块 5 的树脂制的卡 70A, 在其上下面粘贴由例如 PET 或 PVC 形成的其厚度为 0.05mm 左右的覆盖片 70, 通过这样对 IC 卡 7 特别是对 IC 模块 5 加以保护。

另外, 上述实施例中, 安装半导体芯片的绝缘基板 20 是形成树脂封装的, 但不限于此, 也可以不形成树脂封装, 而是将安装了半导体芯片 10 的绝缘基板 20 嵌入树脂制的卡 70A 内构成。

另外, 在 IC 卡 7 中, 天线线圈 20a 是在绝缘基板 20 上形成图形, 但作为天线线圈 20a, 也可以利用金属线材圈绕形成单独构成的线绕线圈。

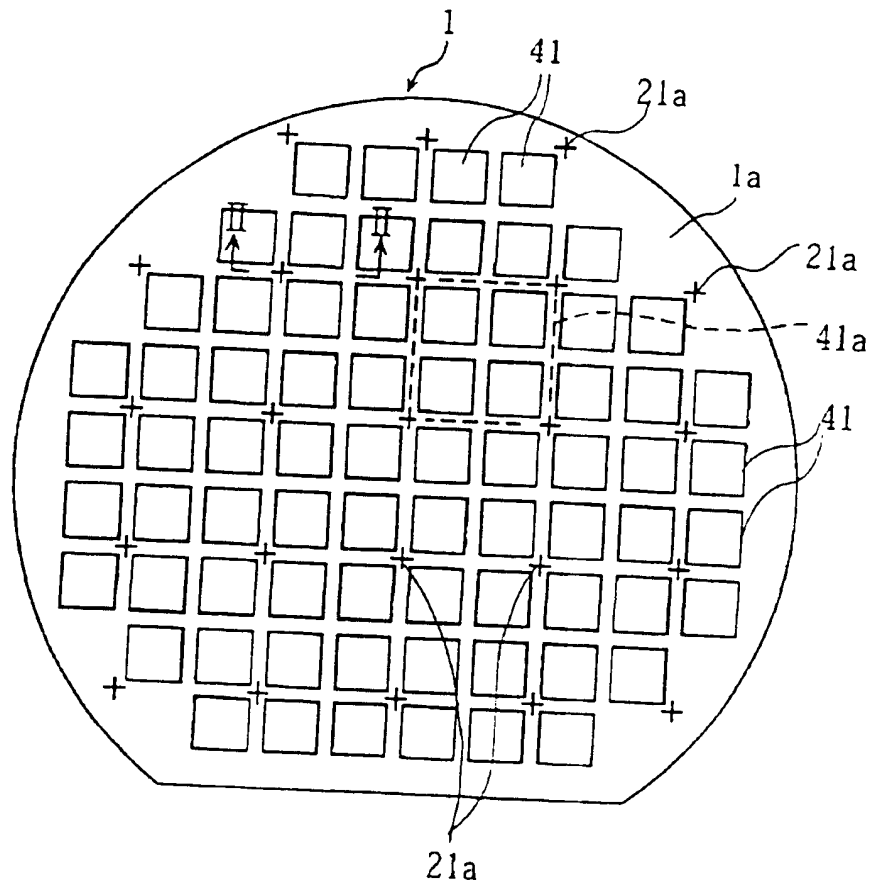


图 1

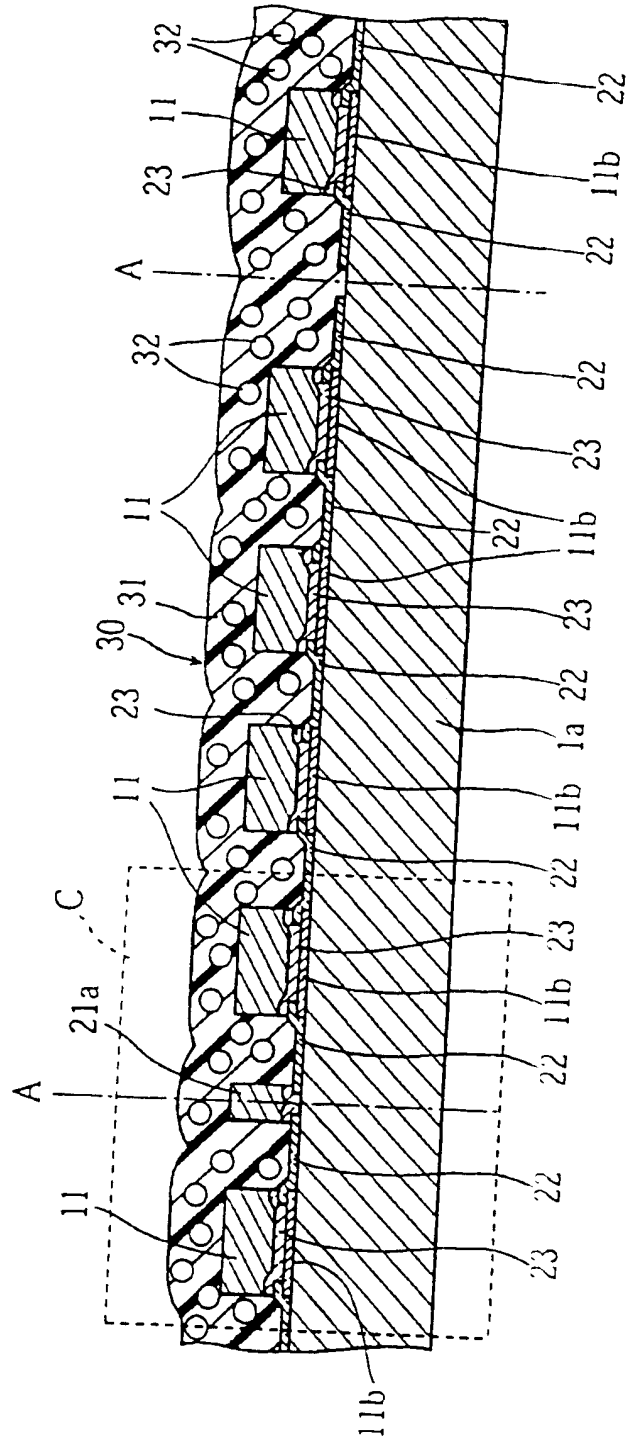
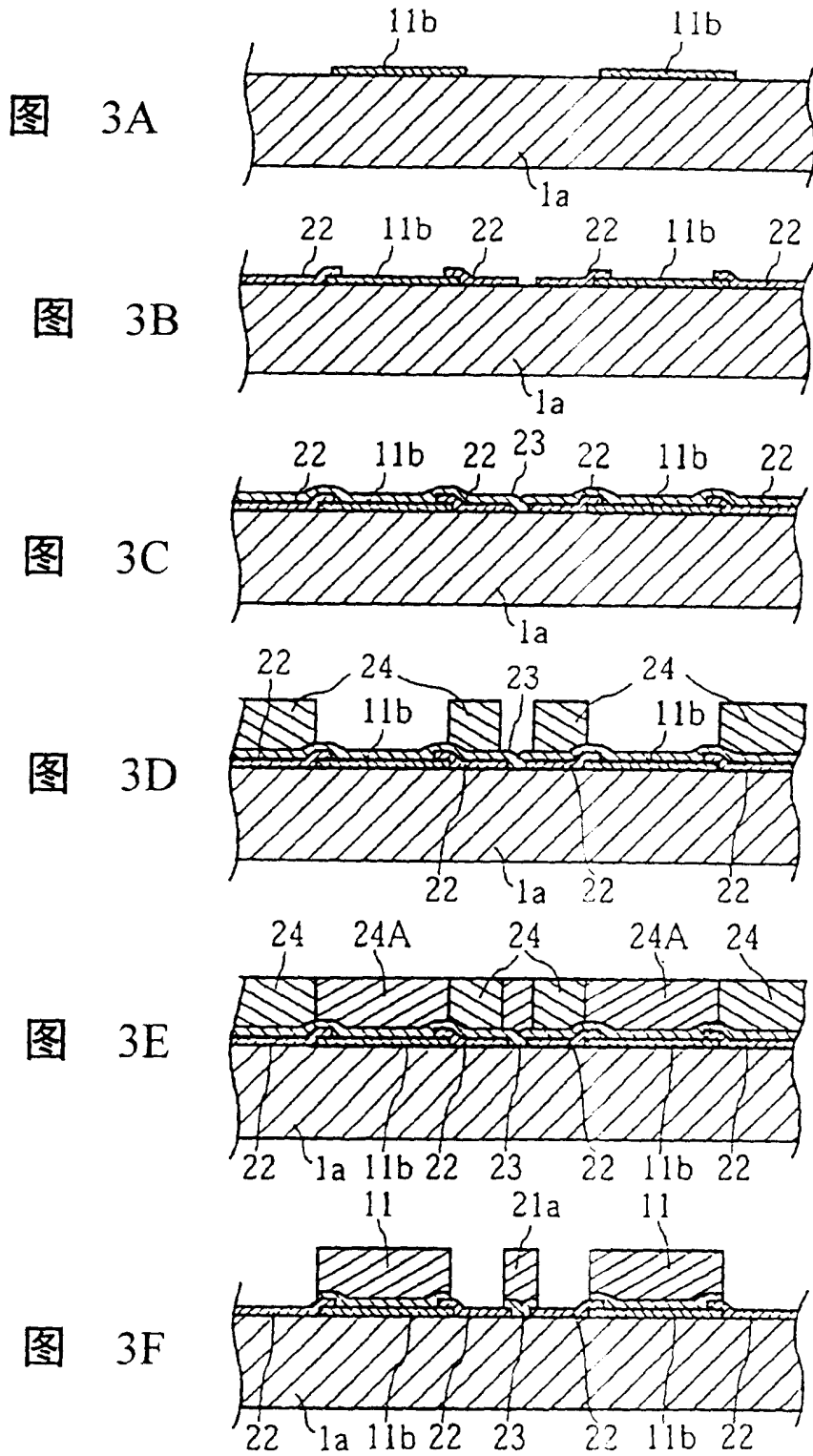


图 2



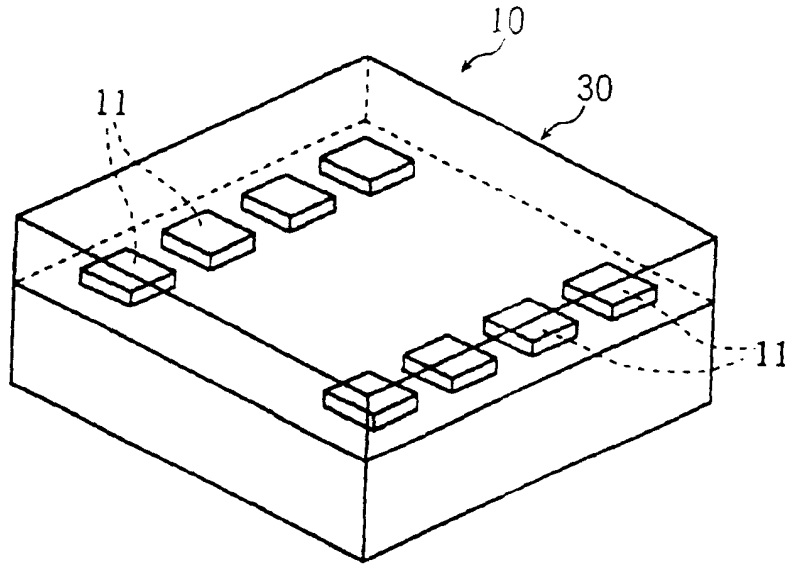


图 4

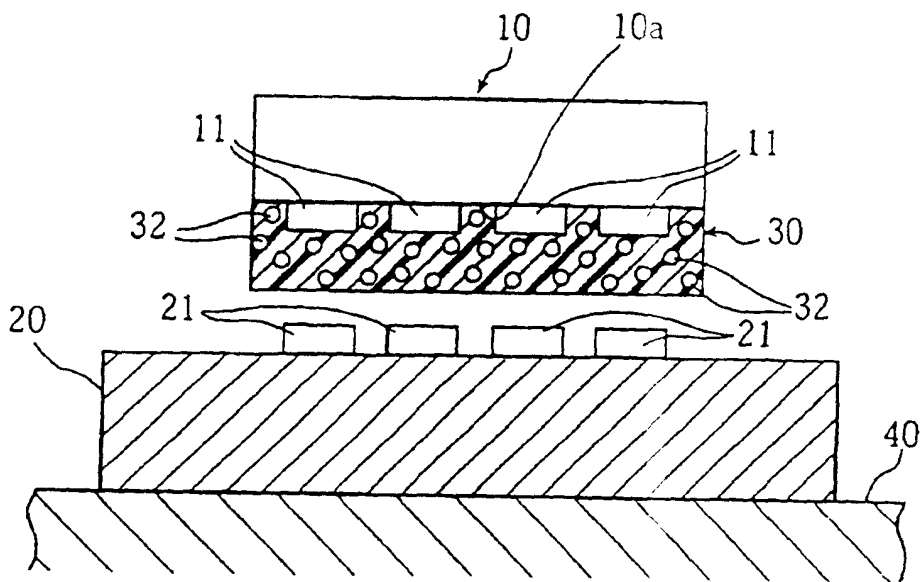


图 5



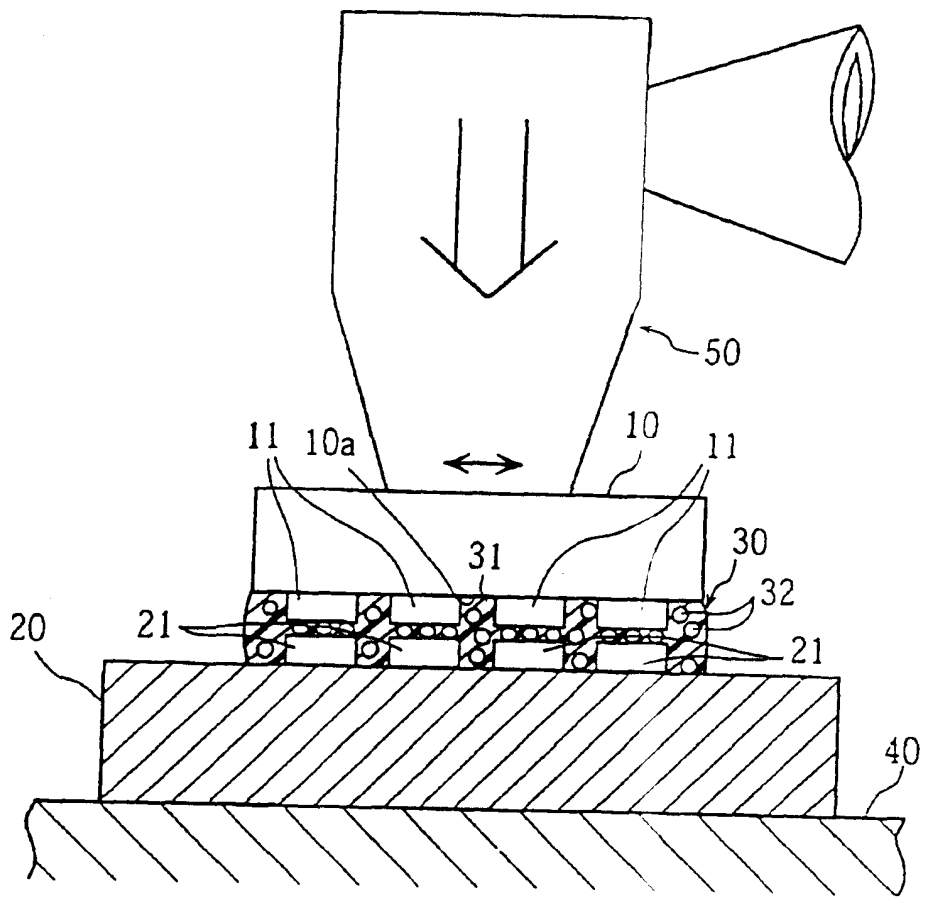


图 6

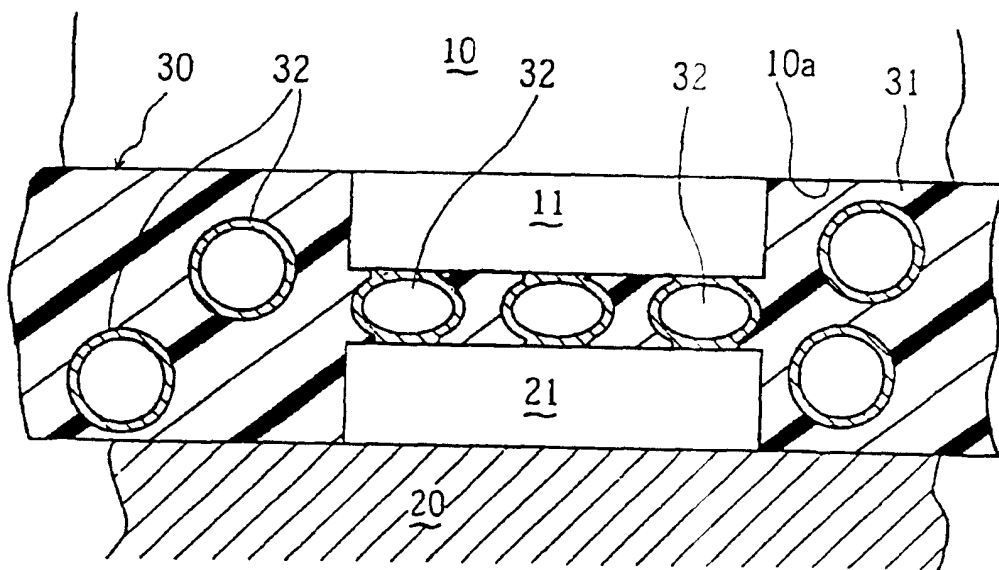


图 7

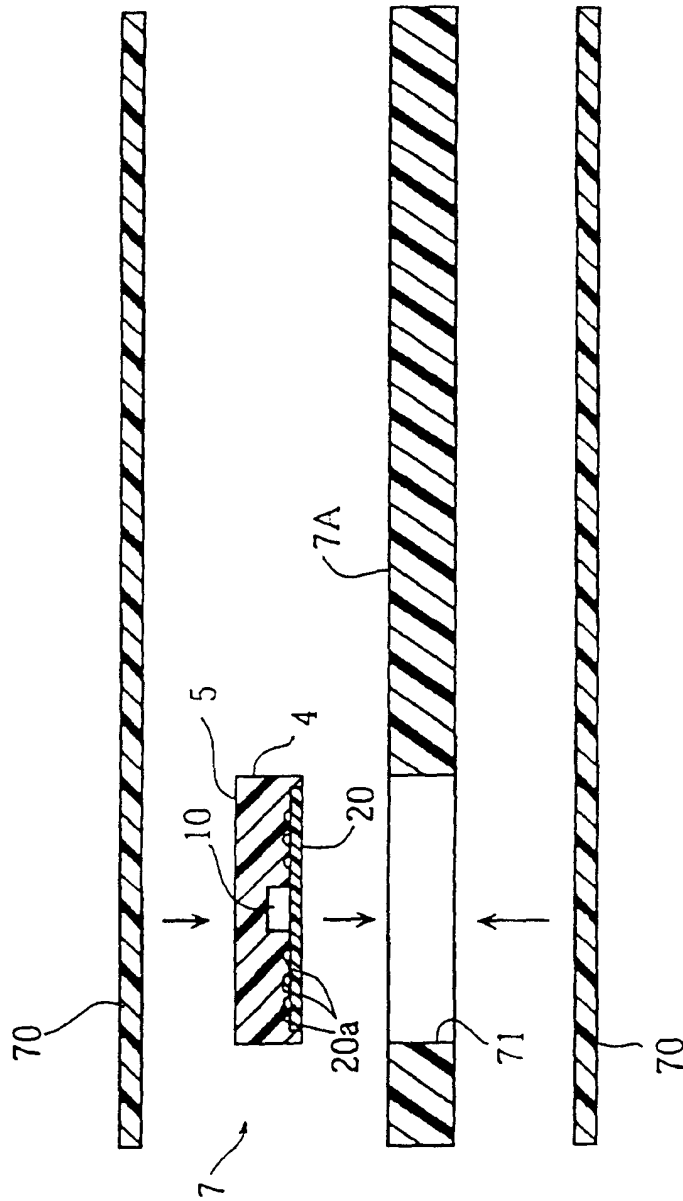


图 8