

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY

64486

Patent dodatkowy
do patentu

Kl. 21 g, 11/02

Zgłoszono: 27.I.1969 (P 131 418)

Pierwszeństwo: 05.II.1968 Stany
Zjednoczone
Ameryki

MKP H 01 I, 19/00

Opublikowano: 29.II.1972



Właściciel patentu: Western Electric Company, Incorporated, Nowy Jork (Stany
Zjednoczone Ameryki)

Sposób wytwarzania półprzewodnikowych obwodów scalonych

1

Przedmiotem wynalazku jest sposób wytwarzania półprzewodnikowych obwodów scalonych polegający na tworzeniu w co najmniej jednej wybranej części powierzchni półprzewodnikowego podłoża o przewodnictwie pierwszego rodzaju, pierwszego wzoru, zawierającego co najmniej jeden obszar o przewodnictwie drugiego rodzaju.

W półprzewodnikowych obwodach scalonych funkcje wielu czynnych i/lub biernych elementów elektronicznych takich jak tranzystory, diody, oporniki i kondensatory są spełniane przez elementy wytworzone na powierzchni lub wewnątrz jednolitego korpusu z materiału półprzewodnikowego.

Podstawowym zagadnieniem w technice obwodów scalonych jest konieczność zapewnienia pewnego rodzaju elektrycznej izolacji między pewnymi funkcjonalnymi elementami elektronicznymi.

Pośród wielu rozwiązań tego zagadnienia najszersze zastosowanie znajduje technika polegająca na stosowaniu między izolowanymi elementami funkcjonalnymi obwodu pary diod złączowych połączonych ze sobą przeciwsobnie. Taka para diod jest tak umieszczona, że co najmniej jedno ze złączy jest spolaryzowane w danej chwili zaporowo, tworząc dużą impedancję między elementami.

Układy takie zawierają podłoże typu p, która może zawierać przykryte obszary typu n, wdyfundowane w powierzchnię podłoża.

Na całej powierzchni podłoża utworzona jest warstwa epitaksjalna typu n, w którą wdyfundowane są obszary

2

izolacyjne typu p przechodzące poprzez warstwę epitaksjalną sięgając aż do podłoża typu p. Takie obszary izolacyjne w połączeniu z podłożem tworzą wyspy materiału typu n całkowicie otoczone materiałem typu p.

5 Wyspy typu n są zatem, w znacznym stopniu izolowane elektrycznie od siebie po przyłożeniu napięcia robocznego, przez to, że ładunki elektryczne o dowolnym znaku, by przejść z jednej wyspy typu n do drugiej, muszą przejść przez co najmniej jedno spolaryzowane zaporowo złącze p-n.

10 W zastosowaniach, w których niezbędne jest stworzenie w wyspie typu n tranzystora mającego minimalną szeregową oporność kolektora, następnym etapem jest utworzenie w tej wyspie wąskiego obszaru typu n o dużej zawartości domieszek który przenika całkowicie warstwę epitaksjalną od jej powierzchni do przykrytego obszaru typu n znajdującego się poniżej. Takie obszary

15 typu n o dużej ilości domieszek zwane w niniejszym opisie „obszarami głębokiego styku”, zmniejszają oporność jaką napotykają nośniki ładunku na drodze między pokrytym obszarem typu n i stykiem elektrycznym na powierzchni warstwy epitaksjalnej.

Następnie tworzone są selektywnie, na drodze dyfuzji, z zastosowaniem techniki fotolitografii i maskowania tlenkami dodatkowe obszary funkcjonalne jak obszary

20 baz, obszary emiterów i obszary oporników. Styki elektryczne i połączenia wewnętrzne są tworzone zgodnie z wymaganiami.

Ponieważ w technice obwodów scalonych istnieje tendencja stale zmierzająca do zwiększania liczby elemen-

tów funkcjonalnych układu, należy jednocześnie prowadzić badania na polu wydajności produkcyjnej, aby spełnić ekonomiczne wymagania wykonalności takich obwodów. Jest powszechnie wiadome, że wydajność jest bardzo zależna od powierzchni elementów przy czym przy jednakowych pozostałych czynnikach, wydajność dla mniejszych obwodów jest większa niż dla obwodów większych.

Celem wynalazku jest opracowanie takiego sposobu tworzenia półprzewodnikowego obwodu scalonego, który zapewni zwiększenie wydajności produkcyjnej.

Zadanie to zostało rozwiązane zgodnie z wynalazkiem w ten sposób, że na co najmniej części powierzchni podłoża osadza się warstwę epitaksjalną materiału półprzewodnikowego o przewodnictwie pierwszego rodzaju a następnie w warstwie epitaksjalnej formuje się drugi wzór zawierający co najmniej jeden obszar głębokiego styku o przewodnictwie drugiego rodzaju, przy czym przynajmniej jeden obszar głębokiego styku obejmuje całe obrzeże co najmniej jednego obszaru pierwszego wzoru utworzonego uprzednio w półprzewodnikowym podłożu.

Zaletami powyższego rozwiązania są, eliminacja pewnej liczby operacji technologicznych niezbędnych do wykonania obwodu o izolacji złączowej, znaczne zmniejszenie powierzchni zajmowanej w obwodzie scalonym przez pojedynczy element funkcjonalny oraz umożliwienie wykonania tranzystorów o większej wartości wzmocnienia prądowego niż to jest zazwyczaj osiągalne stosowaniem znanych sposobów.

Wynalazek jest dokładniej wyjaśniony w przykładzie na rysunku na którym fig. 1 przedstawia część płytki półprzewodnikowego obwodu scalonego zawierającego opornik i tranzystor w widoku z góry, fig. 2 — 7 przedstawiają wymienioną część płytki obwodu scalonego po kolejnych operacjach technologicznych tworzenia obwodu scalonego, w przekroju poprzecznym wzdłuż linii 7 — 7 z fig. 1.

Wykonany sposobem według wynalazku złączowo izolowany półprzewodnikowy obwód scalony zawiera podłoże o przewodnictwie pierwszego rodzaju, w którego pierwszej głównej powierzchni utworzony jest pierwszy wzór złożony z obszarów o przewodnictwie drugiego rodzaju. Warstwa epitaksjalna o przewodnictwie pierwszego rodzaju pokrywa pierwszą główną powierzchnię i w ten sposób przykrywa pierwszy wzór obszarów.

Obszary drugiego wzoru obszarów o przewodnictwie drugiego rodzaju, wytworzone w obrębie warstwy epitaksjalnej i przechodzące przez nią połączone są elektrycznie z całą powierzchnią każdego z przykrytych obszarów. Obszary tego drugiego wzoru są w niniejszym opisie nazywane „obszarami głębokiego styku”.

Można więc stwierdzić, że opisana tu struktura zawiera izolowane wyspy materiału epitaksjalnego o przewodnictwie pierwszego rodzaju wewnątrz których mogą być później formowane odizolowane elektrycznie elementy funkcjonalne. Przykryte obszary mogą stanowić kolektory tranzystorów jednocześnie stanowiąc część struktury izolacyjnej tego samego tranzystora.

Prowadząc dalej tworzenie obwodu scalonego tworzy się na drodze dyfuzji nieselektywnej w całą powierzchnię warstwy epitaksjalnej warstwę o przewodnictwie pierwszego rodzaju, przez co uzyskuje się stopniowy rozkład koncentracji domieszek w warstwie epitaksjalnej. W niektórych izolowanych wyspach ta warstwa dy-

fuzyjna może stanowić część obszaru bazy tranzystora. W innych izolowanych wyspach, ta warstwa dyfuzyjna może stanowić obszar opornika.

W końcowej operacji dyfuzji wewnątrz izolowanych wysp tworzone są selektywnie, za pomocą techniki fotolitografii i maskowania tlenkami, obszary o przewodnictwie drugiego rodzaju. Obszary te mogą stanowić emiterzy tranzystorów, lub też mogą stanowić oporniki wyrównawcze.

Ważną cechą omawianego przykładu rozwiązania wynalazku jest fakt, że cienka warstwa epitaksjalna ma przewodnictwo tego samego rodzaju co podłoże, przez co unika się konieczności stosowania odrębnej operacji izolowania dyfuzyjnego. Wytworzone na drodze dyfuzji obszary głębokiego styku przechodzą całkowicie przez warstwę epitaksjalną i obejmują całe obrzeże pokrytych warstwowymi kolektorów. Obszary głębokiego styku stanowią połączenia o małej oporności między pokrytymi obszarami i powierzchnią obwodu, a ponadto stanowią również część izolacji złączowej między elementami funkcjonalnymi.

Ponadto, obszary głębokiego styku służą także jako boczne ograniczenia obszarów baz i obszarów oporników, przez co uniknięto konieczności stosowania dyfuzji selektywnej i związanej z tym fotolitograficznej operacji maskowania.

Fig. 1 przedstawia w widoku z góry część 11 półprzewodnikowej płytki wykonanej sposobem według wynalazku, wewnątrz której wykonany jest typowy opornik 21 i typowy tranzystor 31. Pola obwiedzione grubą linią ciągłą przedstawiają okienka stykowe utworzone w warstwie tlenku przy zastosowaniu standartowej techniki fotolitografii i maskowania tlenkami.

Oporowy obszar 27 jest określony przerywaną linią 24. Obszar 25 leżący na zewnątrz obszaru ograniczonego linią 24 i wewnątrz prostokąta ograniczonego przerywaną linią 26, przedstawiają obszar izolacyjny otaczający oporowy obszar 27. Tranzystor 31 zawiera prostokątny obszar 36 emitera, ograniczony linią przerywaną, prostokątny obszar 39 bazy, ograniczony linią przerywaną oraz obszar 40 kolektora ograniczony od zewnątrz przerywaną linią 39 i od wewnątrz przerywaną linią stanowiącą ograniczenie obszaru 38. Pole 32 jest stykiem emitera, pola 33 i 34 są stykami bazy, a pole 35 stykiem kolektora.

Proces wytwarzania obwodu scalonego rozpoczyna się od przygotowania monokrystalicznej krzemowej płytki 41, która może być częścią płytki o przewodnictwie typu p, wykonanej przez domieszkowanie borem, w celu uzyskania zasadniczo jednorodnej oporności właściwej materiału wynoszącej około 5 Ω cm. Płytki 41 może mieć grubość około 0,01 do 0,025 cm i może być przygotowana do dalszych operacji znanymi sposobami przez docieranie i polerowanie lub przez trawienie chemiczne.

Następny etap wykonywania izolowanego złączowo obwodu scalonego pokazany jest na fig. 3, gdzie w płycie podłoża typu p ukształtowane są obszary 42 i 43 o stosunkowo małej oporności i o przewodnictwie typu n. Obszary 42 i 43 są uformowane na drodze dyfuzji w stanie stałym i są ograniczone zasadniczo do obszarów o kształcie prostokątnym przez stosowanie znanej techniki fotolitografii i maskowania tlenkami. W celu utworzenia tych obszarów mogą być zastosowane wolno dyfundujące domieszki takie jak antymon lub arsen lub stosunkowo szybciej dyfundujący fosfor. Wybór zasto-

sowanej domieszki zależy od warunków dyfuzji zwrotnej i żądanego rozkładu domieszek, co zostało szczegółowo omówione w dalszej części opisu. Dyfuzję tych obszarów typu n zwykle prowadzi się aż do uzyskania koncentracji powierzchniowej około 10^{20} atomów na centymetr kwadratowy lub większej i na głębokość około jednego do dwóch mikronów.

Jak pokazano na fig. 4 na podłożu typu p zostaje uformowana epitaksjalna warstwa 44 typu p. Jeśli wykonywany obwód scalony ma pracować w zakresie wielkich częstotliwości, grubość epitaksjalnej warstwy 44 powinna być mniejsza niż $2\text{ }\mu\text{m}$. W omawianym przykładzie grubość ta wynosi około jednego mikrona, przy czym warstwa jest domieszkowana borem, w celu uzyskania zasadniczo jednorodnej oporności właściwej materiału warstwy około $0,3\text{ }\Omega\text{cm}$. Należy zauważyć, że warstwa o oporności właściwej $0,3\text{ }\Omega\text{cm}$, której grubość wynosi jeden mikron ma warstwową oporność około 3000 omów na kwadrat powierzchni o boku $1\text{ }\mu\text{m}$.

Ponieważ epitaksjalny proces narastania jest związany z niezbędnym ogrzewaniem, występuje zjawisko dyfuzji zwrotnej z obszarów 42 i 43 do epitaksjalnej warstwy 44. W przeciwieństwie do poprzednio znanych technologii w przypadku obwodów scalonych wykonywanych sposobem według wynalazku dyfuzja zwrotna jest zjawiskiem pożądanym, ponieważ powoduje, że złącze kolektor — baza, utworzone między warstwą 44 a obszarem 43, zostaje przemieszczone w kierunku na zewnątrz od powierzchni 45 podłoża przy czym powstają nieuniknione niedokładności w budowie siatki krystalicznej. Ponadto dyfuzja zwrotna dąży do wytworzenia obszaru kolektora, w którym koncentracja zjonizowanych atomów domieszki wzrasta zdala od złącza kolektor baza. Zjawisko to jest zwykle pożądanym, gdyż łagodzi sprzeczność wymagania maksymalnego napięcia przebicia złącza i minimalnej pojemności złącza z wyeliminowaniem minimalnej oporności szeregowego kolektora.

Zasięg dyfuzji zwrotnej może być kontrolowany przez wybór dla obszarów 42 i 43 wolno lub szybko dyfundujących domieszek. W omawianym przykładzie użyto antymonu i stwierdzono że dyfuzja zwrotna sięgnęła na głębokość około $0,25\text{ }\mu\text{m}$ w warstwę epitaksjalną o grubości jednego mikrona.

Jak pokazano na fig. 5 obszar głębokiego styku 46 (przekrój poprzeczny przez obszar 25 z fig. 1) i obszar 48 (przekrój poprzeczny przez obszar 40 z fig. 1) całkowicie przechodzą przez epitaksjalną warstwę 44 otaczając całkowicie obrzeże pokrytych obszarów 42 i 43. Zazwyczaj oporność właściwą obszarów głębokiego styku typu n jest stosunkowo mała, przy czym uzyskuje się koncentrację powierzchniową około 10^{20} atomów na centymetr kwadratowy lub większą.

Należy zauważyć, że obszary głębokiego styku w połączeniu z obszarami pokrytymi całkowicie otaczają i w ten sposób izolują elektrycznie wyspy 51 i 52 epitaksjalnego materiału typu p.

Należy zauważyć, że przy operacjach fotolitograficznych związanych z dyfuzją głębokich styków, dokładne wyznaczenie wzoru obszarów głębokiego styku, w stosunku do poprzednio wykonanych wzorów, nie jest niezbędne. Z uwagi na wydajność produkcyjną złagodzenie to jest oczywiście bardzo korzystne.

Jak pokazano na fig. 6 następna operacja wymaga nie-selektywnego dyfundowania domieszki typu p w całą powierzchnię epitaksjalnej warstwy 44. Koncentracja do-

mieszki jest korzystnie regulowana tak, by jej wartość była dostatecznie mała, przez co obszary głębokiego styku typu n nie zmieniają rodzaju przewodnictwa lecz wystarczająco duża by we wszystkich pozostałych częściach warstwy 44 powstały obszary typu p, w których atomy domieszek są tak rozłożone, że koncentracja zjonizowanych atomów domieszki maleje z odległością od powierzchni warstwy.

W omawianym przykładzie, początkowa wartość koncentracji domieszki w epitaksjalnej warstwie 44, o oporności właściwej $0,3\text{ }\Omega\text{-cm}$ i grubości jednego mikrona, wynosi około 10^{17} atomów na centymetr sześcienny. Koncentracja powierzchniowa obszarów 61, 62 i 63 typu p wdyfundowanych do głębokości końcowej około $0,5$ mikrona wynosi około 10^{19} atomów na centymetr kwadratowy.

Przytoczone powyżej koncentracje domieszek w obszarach 61, 62 i 63 powodują że efektywna powierzchniowa oporność tych obszarów wynosi około $500\text{ }\Omega$ na kwadrat o boku $1\text{ }\mu\text{m}$. Należy zauważyć, że jest to znacznie mniej aniżeli wynosi początkowa oporność warstwowowa ($3000\text{ }\Omega/\mu\text{m}^2$) warstwy epitaksjalnej. Z tego względu może być pożądanym przeprowadzenie selektywnej dyfuzji bazy typu p z pominięciem obszarów takich jak obszar 61, które są przewidziane na oporniki. Ten proces opisany jest bardziej szczegółowo poniżej.

Jak pokazano na fig. 1 w końcowej operacji dyfuzji formuje się emiterowy obszar 36 typu n o stosunkowo małej oporności. Tę stosunkowo płytką dyfuzję emitera typu n przeprowadza się w tej samej temperaturze w jakiej przeprowadzono dyfuzję obszarów głębokiego styku typu n, lecz w krótszym czasie.

W omawianym przykładzie, obszary emiterowane były dyfundowane do głębokości około $0,5$ mikrona z koncentracją powierzchniową przynajmniej 10^{20} atomów na centymetr kwadratowy.

Ponieważ taka dyfuzja emitera jest procesem selektywnym można, licząc się jednak z nieznacznym skomplikowaniem, ponownie dyfundować domieszki typu n w obszary głębokiego styku, w celu skompensowania efektu wywołanego nieselektywną dyfuzją typu p w te obszary. Wykonanie tej operacji jest korzystne wtedy, gdy celem jest uzyskanie minimalnego oporu szeregowego kolektora, jak również wtedy, gdy w grę wchodzi nienasycone obwody logiczne o małej mocy strat oraz wtedy, gdy pożądana jest minimalna pojemność złącza kolektor-baza i maksymalne napięcie przebicia złącza kolektor-baza.

Na fig. 7 pokazane jest również tlenkowe pokrycie 65 nałożone na półprzewodnikową płytkę. Jak przedstawiono na fig. 1 i 7 pola 22 i 23 są stykami opornika 21. Pole 32 jest stykiem emitera pola 33 i 34 są stykami bazy, natomiast pola 35, 35A i 35B stanowią pierścieniowy styk kolektora tranzystora 31.

Należy zauważyć, że opornik 21 składa się z warstwy 61 epitaksjalnego materiału typu p, otoczonego i ograniczonego pokrytym obszarem 42 i obszarem 25 głębokiego styku, natomiast stykowe pola 22 i 23 stanowią zaciski elektryczne opornika. Na fig. 1 przedstawiony jest również tranzystor 31 mający pole 32 styku z emiterem, dwa pola 33 i 34 styku z bazą i pole 35 pierścieniowego styku z kolektorem.

Połączenia elektryczne z polami stykowymi, jak również połączenia między obszarami poszczególnych ele-

mentów funkcjonalnych można wykonać wieloma sposobami, na przykład przez wtapianie wyprowadzeń.

Na podstawie rysunku można również omówić drugi przykład rozwiązania. Rozwiązanie to jest w zasadzie takie samo jak w wyżej opisanym przykładzie pierwszym z wyjątkiem tego, że zanieczyszczenia typu p są dyfundowane w epitaksjalną warstwę 44 typu p selektywnie. W ten sposób przez zastosowanie operacji fotolitograficznej unika się dyfuzji typu p w obszary, które w końcu stają się opornikami, zachowując dzięki temu dużą początkową oporność właściwą epitaksjalnej warstwy 44 co pozwala na produkcję mniejszych oporników. Należy jednak pamiętać o zasadzie, że ze względu na współczynnik temperaturowych zmian oporności, oporniki uformowane w materiale o większej oporności właściwej mogą być jakościowo gorsze od oporników uformowanych w warstwach dyfuzyjnych o niższej oporności właściwej.

Na podstawie rysunku można omówić również trzeci przykład rozwiązania wynalazku. Rozwiązanie to różni się od pierwszego jedynie tym, że nie wykonuje się dyfuzji typu p w warstwę epitaksjalną. Eliminuje to jedną operację dyfuzji kosztem pewnego szkodliwego wpływu na niektóre parametry tranzystora zwłaszcza wzmocnienie i charakterystykę częstotliwościową.

Przy decydowaniu czy stosować dyfuzję typu p w warstwę epitaksjalną typu p należy wziąć pod uwagę szereg czynników. Po pierwsze dyfuzja typu p stwarza większą koncentrację atomów domieszki typu p w miejscach przyległych do bocznych ścian emitera niż w miejscach przyległych do dna emitera. Powoduje to zmniejszenie przenikania nośników mniejszościowych przez boczne ściany emitera. Ponieważ nośniki mniejszościowe przenikające przez boczne ścianki emitera mają niewielką szansę być zebrane przez kolektor więc zmniejszenie to powinno zwiększyć sprawność emitera i w ten sposób zwiększyć wzmocnienie tranzystora.

Po drugie, rozkład domieszki dyfuzyjnej stwarza w strefie bazy wewnętrzne pole elektryczne skierowane tak, że przeciwdziała ono ruchowi nośników mniejszościowych w kierunku powierzchni. Zjawisko to powoduje znaczne zmniejszenie rekombinacji nośników mniejszościowych na powierzchni, jak również zmniejszenie efektywnej objętości, w której gromadzą się nośniki mniejszościowe wewnątrz obszaru bazy. A zatem dla tranzystora pracującego w układzie odwrotnym, wpływ pól wewnętrznych wywołuje gromadzenie się nośników mniejszościowych w tych częściach obszaru bazy, które są oddalone od obszaru emitera. Zjawisko to powoduje zmniejszenie przenikania nośników mniejszościowych ze wszystkich części z wyjątkiem tej części złącza kolektor-baza, która leży bezpośrednio naprzeciw złącza baza-emiter, ponieważ złącze emiter-baza działa jako upust dla przenikających nośników mniejszościowych. Powoduje to wzrost wzmocnienia prądowego tranzystorów wykonanych tym sposobem.

Metody formowania diod, kondensatorów i tranzystorów sterowanych polem nie zostały omówione ponieważ metody formowania tych i innych elementów czynnych są oczywiste na podstawie powyższego opisu.

Podobnie oczywistym jest użycie materiału typu n na podłożu oraz na warstwę epitaksjalną z odpowiednim zastosowaniem materiału typu p na części przewodniko-

we drugiego rodzaju, w celu uformowania dwubiegowych tranzystorów typu p — n — p jak również struktur uzupełniających.

Zastrzeżenia patentowe

1. Sposób wytwarzania półprzewodnikowych obwodów scalonych, polegający na tworzeniu w co najmniej jednej wybranej części powierzchni półprzewodnikowego podłoża o przewodnictwie pierwszego rodzaju, pierwszego wzoru, zawierającego co najmniej jeden obszar o przewodnictwie drugiego rodzaju, **znamienny tym**, że osadza się epitaksjalną warstwę (44) półprzewodnikowego materiału o przewodnictwie pierwszego rodzaju na co najmniej części powierzchni podłoża, formuje się w epitaksjalnej warstwie (44) drugi wzór, zawierający co najmniej jeden obszar (46) lub (48) głębokiego styku o przewodnictwie drugiego rodzaju, przy czym przynajmniej jeden obszar głębokiego styku obejmuje całe obrzeże co najmniej jednego obszaru (42) lub (43) pierwszego wzoru.

2. Sposób według zastrz. 1, **znamienny tym**, że w przynajmniej części powierzchni epitaksjalnej warstwy (44) formuje się co najmniej jeden obszar (62) materiału półprzewodnikowego o przewodnictwie pierwszego rodzaju w którym koncentracja domieszki maleje ze wzrostem odległości od powierzchni.

3. Sposób według zastrz. 1 lub 2 **znamienny tym**, że w powierzchni epitaksjalnej warstwy (44) formuje się trzeci wzór, zawierający przynajmniej jeden obszar (36) o przewodnictwie drugiego rodzaju usytuowany naprzeciw przynajmniej jednego obszaru (43) pierwszego wzoru.

4. Sposób według zastrz. 1—3 **znamienny tym**, że epitaksjalna warstwa (44) ma przewodnictwo typu p.

5. Sposób według zastrz. 1—4 **znamienny tym**, że epitaksjalna warstwa (44) ma grubość mniejszą niż dwa mikrony.

6. Sposób według zastrz. 1—5 **znamienny tym**, że przynajmniej jeden obszar (43) pierwszego wzoru obszarów stanowi kolektor i przynajmniej część elektrycznej izolacji dla co najmniej jednego tranzystora (31) przy czym co najmniej jeden obszar (48) głębokiego styku określa boczne ograniczenie obszaru bazy co najmniej jednego tranzystora i stanowi styk elektryczny o małej oporności oraz co najmniej część izolacji dla co najmniej jednego tranzystora.

7. Sposób według zastrz. 1—5 **znamienny tym**, że co najmniej jeden obszar (42) pierwszego wzoru obszarów stanowi część izolacji co najmniej jednego opornika (21), przy czym co najmniej jeden obszar (46) głębokiego styku określa boczne ograniczenie oraz stanowi co najmniej część elektrycznej izolacji co najmniej jednego opornika.

8. Sposób według zastrz. 2, **znamienny tym**, że co najmniej jeden obszar (43) pierwszego wzoru obszarów stanowi kolektor oraz co najmniej część elektrycznej izolacji tranzystora (31), a drugi obszar (42) pierwszego wzoru stanowi co najmniej część izolacji elektrycznej co najmniej jednego opornika (21), przy czym co najmniej w jednym obszarze (62) koncentracja domieszek maleje w kierunku od powierzchni do wnętrza a obszar ten jest utworzony nad obszarem (43) pierwszego wzoru obszarów stanowiącym kolektor tranzystora.

FIG. 1

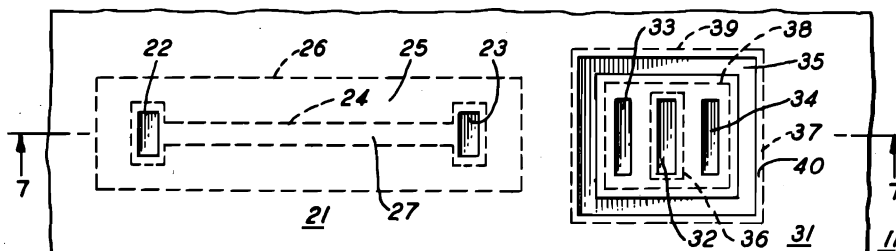


FIG. 2

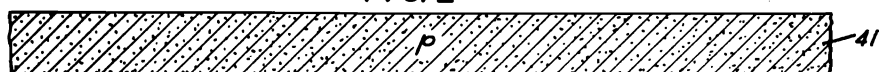


FIG. 3

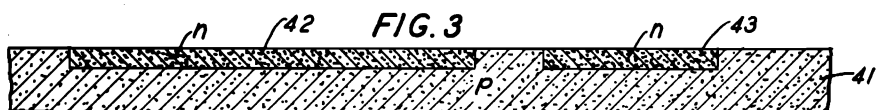


FIG. 4

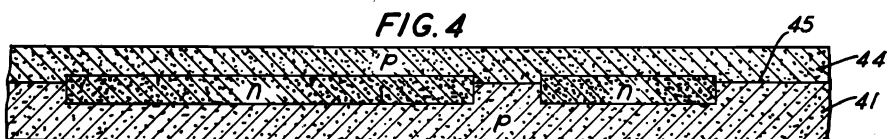


FIG. 5

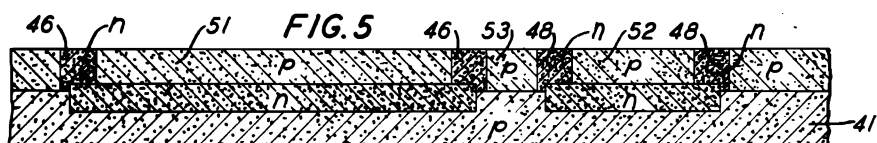


FIG. 6

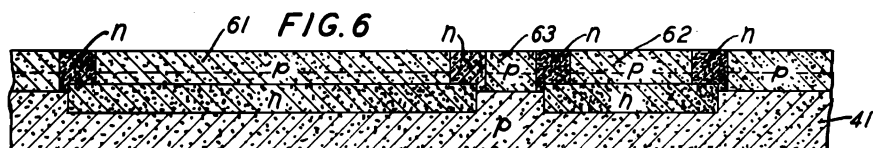


FIG. 7

