

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種低壓降穩壓器(LDO)，特別是一種適當調整極點(pole)、零點(zero)、極點(pole)與零點(zero)相消(cancellation)控制之低壓降穩壓器(LDO)。

【先前技術】

習知關於低壓降穩壓器(LDO)的控制技術如揭露於美國專利號碼為 US6,603,292，專利名稱為『LDO regulator having an adaptive zero frequency circuit』，一般而言，回授信號在回授迴路中傳輸時會產生相移，相移可被定義為當該回授信號在回授迴路中傳輸時所導致的相位變化總量，理想負回授與源信號的相位差是 180 度，因此，實際的相位差與該理想相位差之間的差異將影響低壓降穩壓器的穩定性，端視該相位差的大小而定，如果該實際相位差與理想相位差之間的差異達到了 180 度(正或負)，那麼該回授信號與源信號相同，從而導致低壓降穩壓器不穩定，為了確保低壓降穩壓器的穩定性，相位邊限(phase margin)應高於一最小位準，相位邊限(phase margin)定義為同一個增益頻率下回授信號總相位移與來自源信號之理想 180 度之間的度數差。習知作法如第 1A 圖所示，產生一個可隨負載改變的零點(zero)，來改善穩定度。而其原理是將 gm3 操作於三極體區(triode region)，利用 gm1 來偵測 power MOS 的電流，當負載電流大的時候，power MOS 的電流就大，映射(mirror)過來 gm2 path 的電流也就大，此時 gm2 值也變大，使得 gm2 gate 端的電壓上升，使得 gm3 值也跟著變大，

(non-dominant pole)去做補償，而以主極點(dominant pole)在輸出端為例，當負載電流大的時候，由於等效的輸出阻抗變小，因此低壓降穩壓器的迴路增益也就變小，而此時的主極點也會往高頻來移動，造成迴路的頻寬變大。相反的，當負載電流小的時候，由於等效的輸出阻抗變大，因此低壓降穩壓器的迴路增益也就變大，此時的主極點也會往低頻來移動，造成迴路的頻寬變小，因此，本發明的設計方式是不同於一般固定的零點補償，而是設計一個零點和極點會隨著負載電流改變的電路，當負載電流大，此時的頻寬也大，零點的位置就在高頻的地方，主極點(dominant pole)推向更低頻，不希望看到的極點推到迴路的頻寬外，當負載電流小，此時的頻寬也小，零點就會往低頻的方向移動，非主極點(non-dominant pole)落在高頻。如此的設計，能夠使的低壓降穩壓器不管在負載電流大或負載電流小時，能夠得到充分的補償，產生相當好的相位邊限(phase margin)。而當相位邊限(phase margin)越好的時候，低壓降穩壓器在作 Load Transient 的時候(即負載電流突然由小變大或是由大變小時)，動態波型的抖動也就越小，甚至當相位邊限(phase margin)好到一定程度的時候，動態波型就幾乎沒有抖動，這對一些應用在對電壓抖動敏感的電路是很有用的(如 RF Circuit, ADC...等等)，這樣的低壓降穩壓器不僅能夠提供穩定的輸出電壓，優良的抵抗電源供應雜訊(power supply noise)的能力，更能夠對整體電路的效能作某種程度的改善。

以上之關於本發明內容之說明及以下之實施方式之說明係用以示範與解釋本發明之原理，並且提供本發明之專利申請範圍

更進一步之解釋。

【實施方式】

第 5A 圖為本發明所採用的低壓降穩壓器(LDO)之方塊圖，該低壓降穩壓器係為一種適當調整極點、零點、極點與零點相消控制之低壓降穩壓器，該低壓降穩壓器包括：一調節單元 500、一誤差放大器 510、一米勒效應極點控制單元 520、一極點與零點相消延遲單元 530 及一回授網路 540，本發明所提之低壓降穩壓器之極點和零點能隨負載改變的機制適應性調整，在所有的負載情況之下，能將低壓降穩壓器的穩定度維持在相當理想的相位邊限(phase margin)。

第 5B 圖為本發明所採用的低壓降穩壓器(LDO)之電路圖，該低壓降穩壓器包括一調節單元 500，所述調節單元 500 係為一 P 型金氧半電晶體或一 N 型金氧半電晶體，以 P 型金氧半電晶體為較佳者，包括一輸入端 V_{in} 、一輸出端 V_{out} 與一控制端，在該輸入端接收一輸入信號，並回應該控制端收到的一控制信號在該輸出端提供一輸出信號；一誤差放大器 510，其中一反相輸入端連接至一參考電壓 V_{ref} ，一輸出端連接至一第一端點 $V1$ ；一米勒效應極點控制單元 520，包括一 P 型金氧半電晶體與一 N 型金氧半電晶體串接，該 P 型金氧半電晶體之一源極連接至該輸入端，一閘極連接至該第一端點 $V1$ 與該控制端，一汲極透過一第二端點 $V2$ 與該 N 型金氧半電晶體之汲極與閘極串接，該 N 型金氧半電晶體之源極接地；一極點與零點相消延遲單元 530，連接該第一端點 $V1$ 、該第二端點 $V2$ 與該控制端，極點與零點相消延遲單元

五、中文發明摘要：

一種適當調整極點、零點、極點與零點相消控制之低壓降穩壓器，包括：一調節單元、一誤差放大器、一米勒效應極點控制單元、一極點與零點相消延遲單元及一回授網路，極點和零點能隨負載改變的機制適應性調整，在所有的負載情況之下，能將低壓降穩壓器的穩定度維持在相當理想的相位邊限 (phase margin)。

六、英文發明摘要：

Adaptive Pole and Zero & Pole Zero Cancellation Control Low Drop-Out (LDO) voltage regulator, comprising a regulated unit, an error amplifier, a Miller Effect Pole control unit, a Pole Zero Cancellation delay unit, and a feedback network. Pole and Zero could be adaptive regulated depend on various load and maintain stably in perfect phase margin.

入端。

4. 如申請專利範圍第 3 項所述之低壓降穩壓器，其中該第一端點更並接一電阻-電容並聯電路。

5. 如申請專利範圍第 4 項所述之低壓降穩壓器，其中極點(P1)定義如下：

$$P1 = \frac{1}{2\pi C1(1 + gm1/gm2)R2}$$

其中，C1 為該電阻-電容串聯電路之該電容之電容值，gm1 為該 P 型金氧半電晶體之第一互導，gm2 為該 N 型金氧半電晶體之第二互導，R2 為該誤差放大器輸出的等效電阻值。

6. 如申請專利範圍第 4 項所述之低壓降穩壓器，其中極點(P2)點定義如下：

$$P2 = \frac{1}{2\pi C2 \frac{R1}{(1 + gm1/gm2)}}$$

其中，C2 為該誤差放大器輸出的等效電容值，gm1 為該 P 型金氧半電晶體之第一互導，gm2 為該 N 型金氧半電晶體之第二互導，R1 為該電阻-電容串聯電路之該電阻之電阻值。

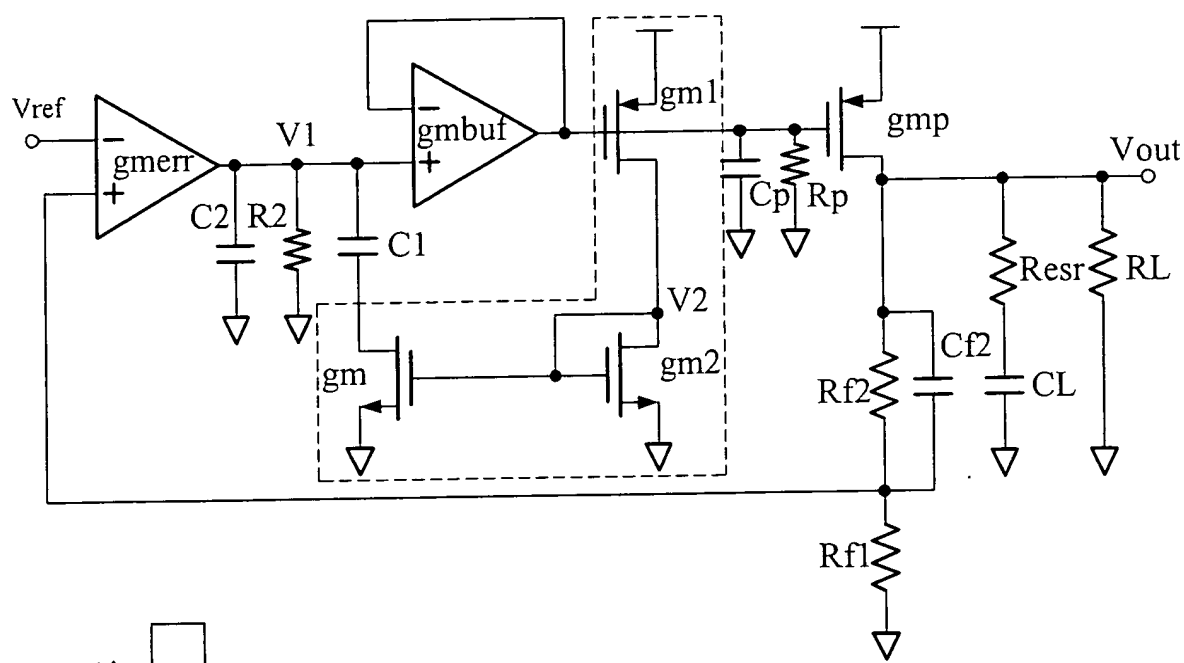
7. 如申請專利範圍第 4 項所述之低壓降穩壓器，其中該零點(Z1)定義如下：

$$Z1 = \frac{1}{2\pi C1(R1 + \frac{1}{gm2})}$$

其中，C1 為該電阻-電容串聯電路之該電容之電容值，gm2 為該 N 型金氧半電晶體之第二互導，R1 為該電阻-電容

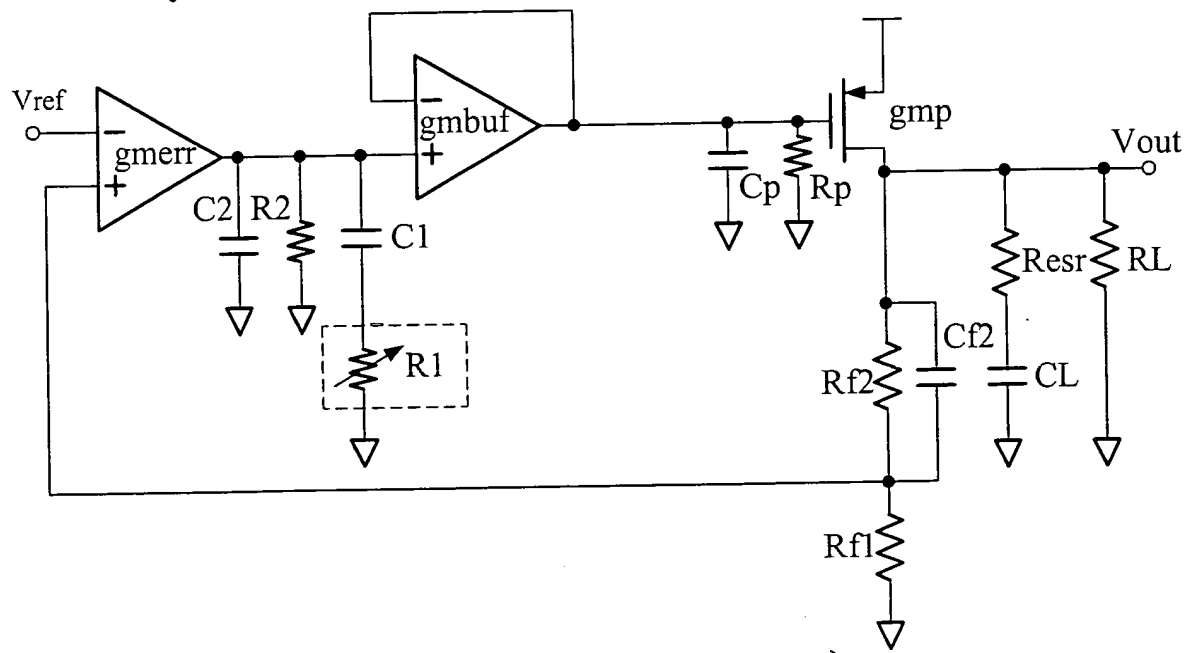
串聯電路之該電阻之電阻值。

8. 如申請專利範圍第 1 項所述之低壓降穩壓器，其中該回授網路係為一分壓器，該分壓器之一分壓點係連接至該誤差放大器之該非反相輸入端。

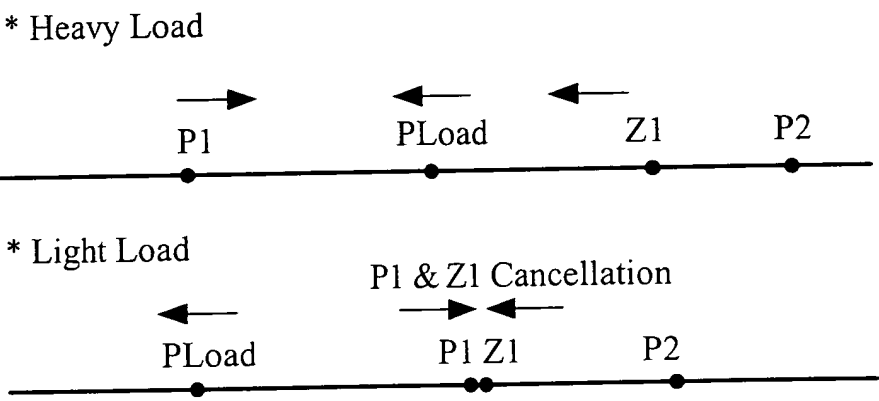


等效電路

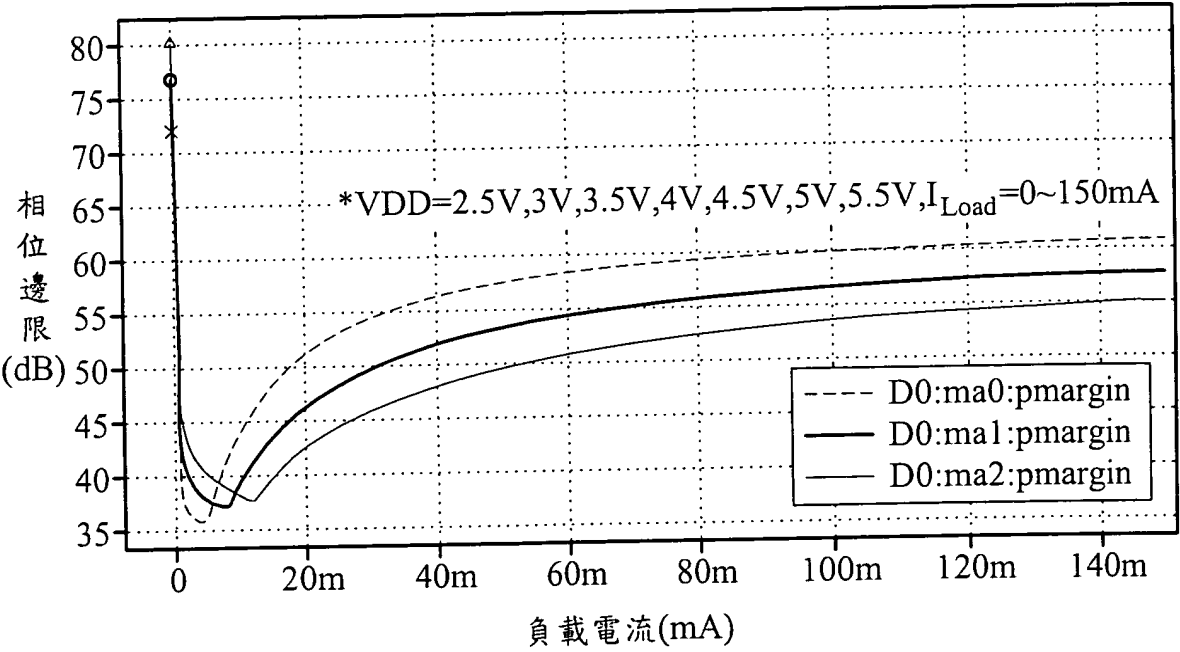
第1A圖(習知技術)



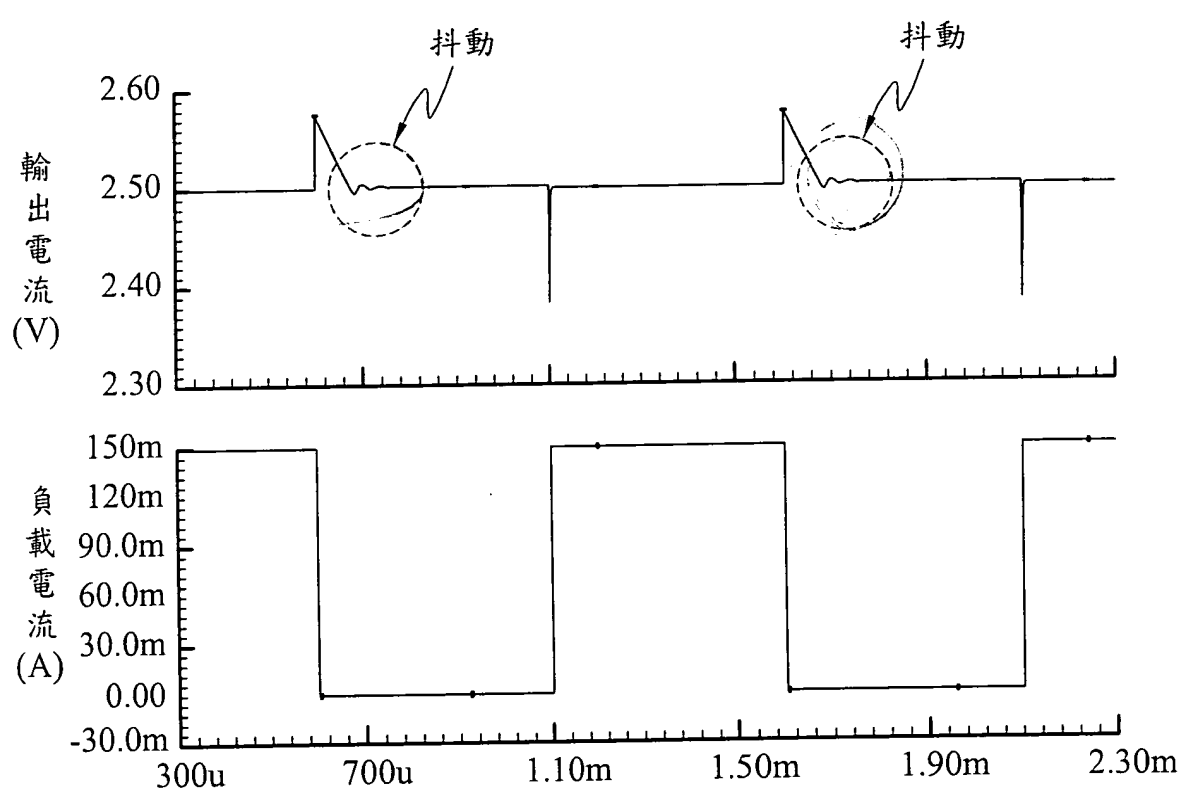
第1B圖(習知技術)



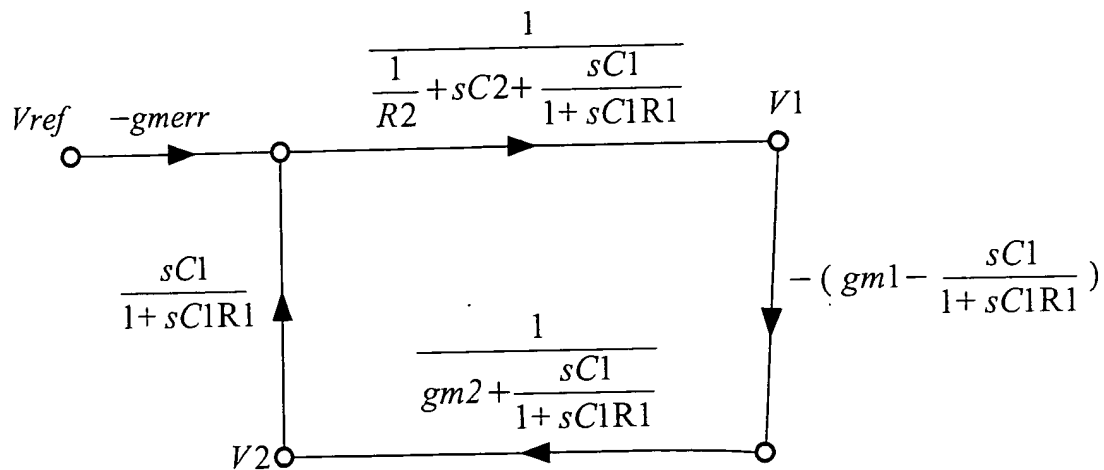
第2圖(習知技術)



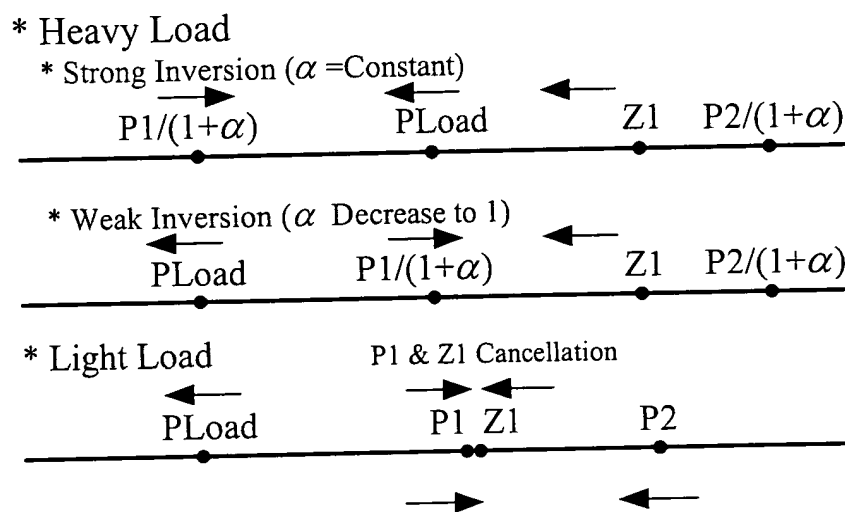
第3圖(習知技術)



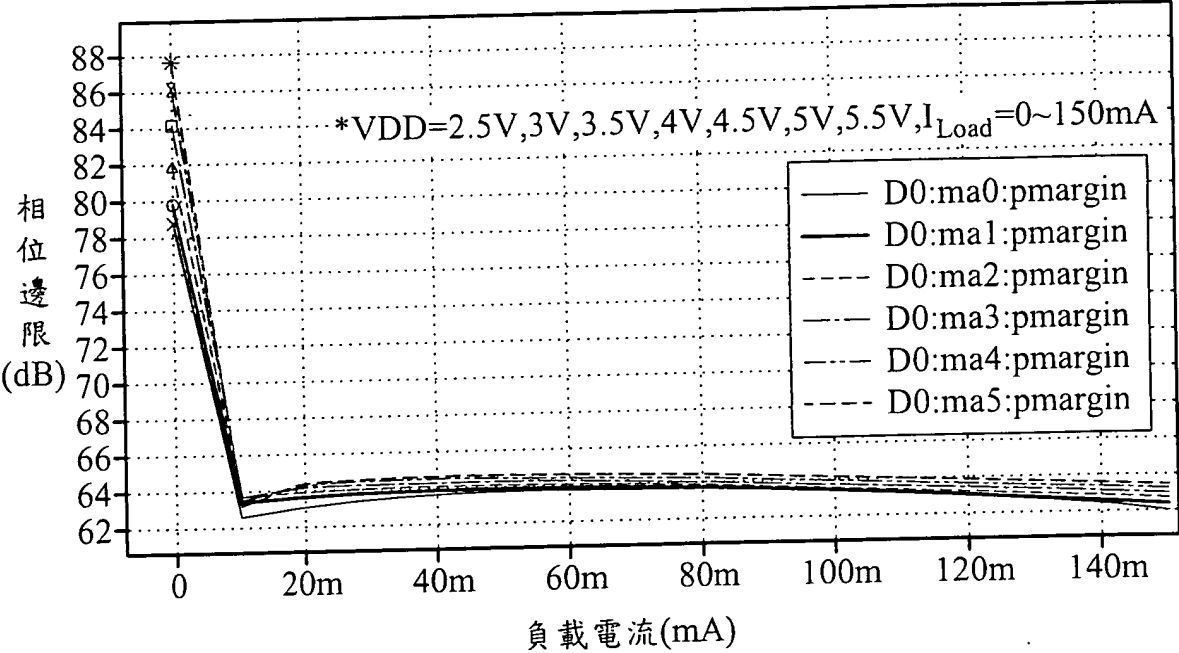
第4圖(習知技術)



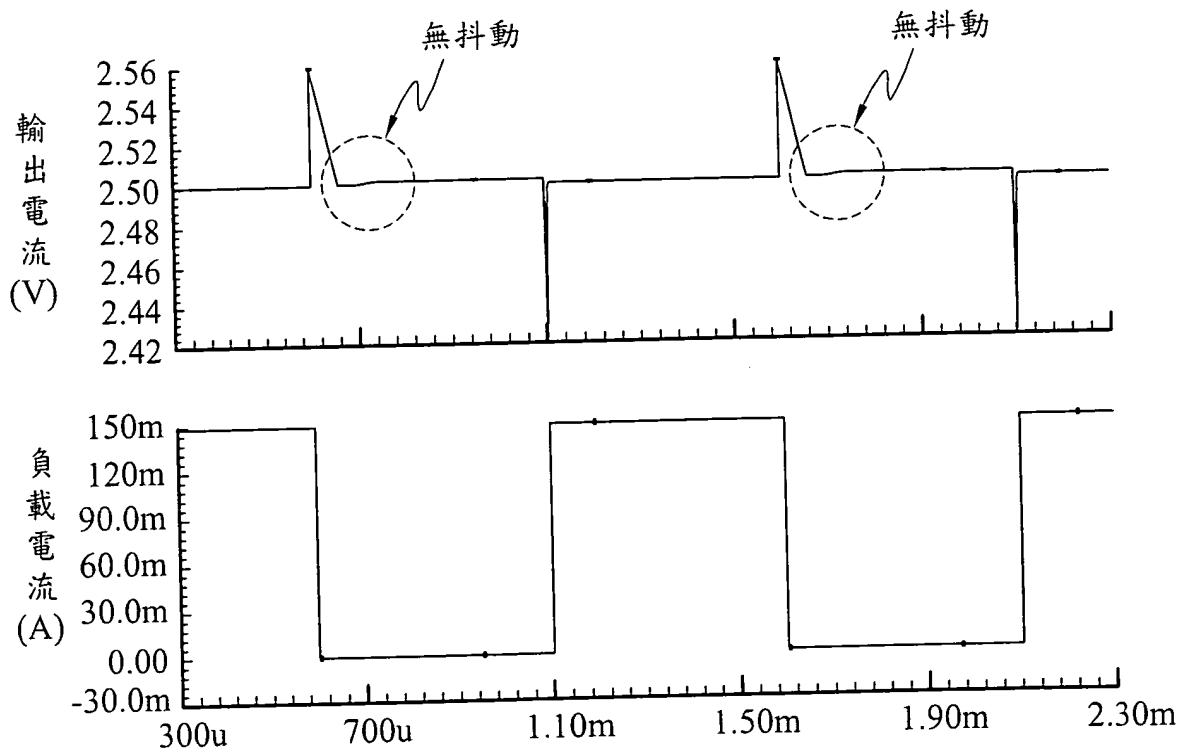
第5C圖



第5D圖



第6圖



第7圖

七、指定代表圖：

(一)本案指定代表圖為：第 5A 圖。

(二)本代表圖之元件符號簡單說明：

- 500 調節單元
- 510 誤差放大器
- 520 米勒效應極點控制單元
- 530 極點與零點相消延遲單元
- 540 回授網路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

發明專利說明書

公告本

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95149579

※申請日期：951228

※IPC分類：G05F1/10 (25)

一、發明名稱：(中文/英文)

適當調整極點、零點、極點與零點相消控制之低壓降穩壓器
Adaptive Pole and Zero & Pole Zero Cancellation Control Low Drop-Out
voltage regulator

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

財團法人工業技術研究院

INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE

代表人：(中文/英文)

蔡清彥 / TSAY, CHING YEN

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段195號

No. 195, Sec. 4, Chung-Hsing Rd., Chu-Tung, Hsinchu, Taiwan, R. O. C.

國籍：(中文/英文)

中華民國 / Taiwan, R.O.C.

三、發明人 (共 3 人)

姓名：(中文/英文)

劉晏任 / LIU, YEN JEN

李永斌 / LEE, YUNG PIN

林崇偉 / LIN, CHUNG WEI

國籍：(中文/英文)

中華民國 / Taiwan, R.O.C.

中華民國 / Taiwan, R.O.C.

中華民國 / Taiwan, R.O.C.

如第 1B 圖所示，因此等效阻抗 $R1$ (跟 $gm3$ 成反比)也跟著下降，造成 Zero($Z1$)會落在高頻的地方。反之，當負載電流小的時候，power MOS 的電流就小，映射(mirror)過來 $gm2$ path 的電流也就小，此時 $gm2$ 值也變小，使得 $gm2$ gate 端的電壓下降，使得 $gm3$ 值也跟著變小，因此等效阻抗 $R1$ (跟 $gm3$ 成反比)也跟著上升，造成 Zero($Z1$)會落在低頻的地方，請參考第 2 圖所示。

在前案當中，雖然零點(zero)能夠隨著負載電流移動，但是卻沒有做一些控制，因此會造成極點(pole)&零點(zero)會有相消(cancellation)的現象，極點(pole)&零點(zero)的相消係數 $\beta = R2/R1$ ，因此在負載電流小的時候，此時極點(pole)&零點(zero)已經幾乎相消掉了，因此，此時零點(zero)對迴路穩定度的幫助就很小，造成相位邊限(phase margin)的降低，使得低壓降穩壓器在負載電流小時，動態反應的表現，會比負載電流大時來得差，第 3 圖係為習知低壓降穩壓器(LDO)之相位邊限(phase margin)與負載電流示意圖，由於零點(zero)的效應，使得低電流的相位邊限(phase margin)掉 60 幾度掉至 40 度左右，第 4 圖係為習知低壓降穩壓器(LDO)之負載電流 0~150 毫安培(mA)之抖動測試示意圖，由圖中得知仍然有些許的抖動現象。

因此如何針對上述這些缺點去做改進，使得低壓降穩壓器在負載電流小時，動態反應的表現亦不會受相消影響，遂成為一被關注的議題。

【發明內容】

一般在補償低壓降穩壓器的時候，會針對非主極點

530 更包括一緩衝器，其中該緩衝器之一反相輸入端連接該控制端，一電阻(R1)-電容(C1)串聯電路連接該第一端點與該第二端點，並以該第一端點作為該緩衝器之一非反相輸入端；其中該第一端點更並接一電阻(R2)-電容(C2)並聯電路；及一回授網路 540，連接該輸出端 Vout 與該誤差放大器之一非反相輸入端。

第 5C 圖為本發明所採用的低壓降穩壓器(LDO)架構之信號流程圖(Signal Flow graph)，其操作主要分成三個區域：

A. Strong Inversion ($\alpha = \frac{gm1}{gm2} = \text{Constant}$)

$$Z1 = \frac{1}{2\pi C1(R1 + \frac{1}{gm2})} \quad P1 = \frac{1}{2\pi C1(1 + gm1/gm2)R2} \quad P2 = \frac{1}{2\pi C2 \frac{R1}{(1 + gm1/gm2)}}$$

其中上述，R1 為該電阻-電容串聯電路之該電阻之電阻值，C1 為該電阻-電容串聯電路之該電容之電容值，gm1 為該 P 型金氧半電晶體之第一互導，gm2 為該 N 型金氧半電晶體之第二互導，R2 為誤差放大器輸出的等效電阻值，C2 為誤差放大器輸出的等效電容值。

該區域是發生在電流較大的時候，差不多是數十毫安培(mA)到數百毫安培(mA)，由於這個時候的輸出電流很大，所以輸出的等效阻抗也就很小，因此如第 5D 圖所示，為了迴路的穩定，PLoad 通常為非主極點(non-dominant pole)，此時 V1 就為主極點(dominant pole)，而這個電路的自動調整極點(adaptive pole)是因為 C1 有米勒效應(miller effect)的關係，其中，米勒係數 $\alpha = gm1/gm2$ ，能將主極點(dominant pole; P1)能更往裡推($1+gm1/gm2$)

倍，又可使 P2(我們不想要的非主極點)能夠更向外推($1+gm1/gm2$)倍，使的整個迴路的相位邊限(phase margin)能夠更好，更能夠維持迴路的穩定性，而此時的自動調整零點(adaptive zero)是由 C1，R1 所決定(R1 的比重遠大於 $1/gm2$)，其用來補償 PLoad，能將整個迴路的穩定性做最佳化補償。

B. Weak Inversion ($\alpha = \frac{gm1}{gm2} \cong 1$)

$$Z1 = \frac{1}{2\pi C1(R1 + \frac{1}{gm2})} \quad P1 = \frac{1}{2\pi C1(2)R2} \quad P2 = \frac{1}{2\pi C2 \frac{R1}{(2)}}$$

其中上述，R1 為該電阻-電容串聯電路之該電阻之電阻值，C1 為該電阻-電容串聯電路之該電容之電容值，gm2 為該 N 型金氧半電晶體之第二互導，R2 為誤差放大器輸出的等效電阻值，C2 為誤差放大器輸出的等效電容值。

當負載電流慢慢減小，差不多是數毫安培(mA)到數十毫安培(mA)時，輸出的電阻也就慢慢的增加，因此 PLoad 也漸漸的向低頻來移動，所以，這時的主極點(dominant pole)為 PLoad，當電流小到一個程度時，gm1&gm2 會漸漸進入 weak inversion 的狀態，此時的 gm 就幾乎只跟電流有關(α 減小至 1)，因此此時 P1 的米勒效應(miller effect)效果變弱，趨近於一倍，使的 P1(non-dominant pole)能落在較高頻的地方，來改善穩定度，而此時的 Z1，因為 gm2 的電流也跟著變小，所以 gm2 也就跟著變小，所以 $1/gm2$ 的比重也就跟著增加，因此，Z1 會隨著輸出電流得變小往低頻的方向移動。因此從整個迴路上來看，負載電流減小，迴路的頻寬也變小，

此時 zero 點能夠移動到較低頻的地方，能對非主極點 (non-dominant pole ; P1) 做有效的補償，可以維持迴路良好的相位邊限 (phase margin) 跟穩定度。

C. Light Load

$$Z1 = \frac{1}{2\pi C1(\frac{1}{gm2})} \quad P1 = \frac{1}{2\pi C1(\frac{1}{gm2})} \quad P2 = \frac{1}{2\pi C2R2}$$

其中上述，C1 為該電阻-電容串聯電路之該電容之電容值，gm2 為該 N 型金氧半電晶體之第二互導，R2 為誤差放大器輸出的等效電阻值，C2 為誤差放大器輸出的等效電容值。

當電流變的更小，小到數毫安培(mA)甚至更小的時候，此時 PLoad 更往低頻的方向走，而 P1 跟 Z1 會更加靠近，最後會有 cancellation 的效果，極點 (pole) & 零點 (zero) 的相消係數 $\beta = R2 / (\frac{1}{gm2})$ ，但因為我們有做 pole & Zero cancellation 的控制，就是利用創造一個 Weak Inversion 的區域，來減緩 pole & zero cancellation 的發生，因此當 pole & zero cancellation 發生的時候，此時的 PLoad 已經在非常低頻的地方，而且迴路的頻寬也比主極點 (non-dominant pole ; P2) 還要在更低頻的位置，因此受到 P2 的影響就會很小，所以迴路依然可以維持很好的相位邊限 (phase margin) 跟穩定度。

根據以上的分析，為了維持迴路的穩定度，我們產生三個操作區域來控制低壓降穩壓器 (LDO) 的穩定度，(1) 在 heavy load (strong inversion) 的時候，我們利用 R1 來減慢極點 (pole) and 零點 (zero) 相消 (cancellation) 的速度，並且利用米勒效應的效果，將

主極點(dominant pole)往低頻推，不希望的極點(pole)更往高頻推，推到遠離迴路頻寬之外，來改善相位邊限(phase margin)跟穩定度。(2)在 heavy load (weak inversion) 的時候，根據負載的電流來改變零點(zero)值，使其往低頻移動做更有效率的補償，此時的零點(zero)是具有有自動調整(adaptive)的，而米勒效應也不再那麼明顯，使的非主極點(non-dominant pole)能在較高頻的位置，此時的極點(pole)也是具有自動調整(adaptive)的效果，又因為主極點(dominant pole)為 PLoad，非主極點(non-dominant pole)為 v1，因此迴路的相位邊限(phase margin)跟穩定度不會受到影響，依然能夠維持良好的狀況。(3)在 light load，非常低電流的時候，雖然極點(pole) and 零點(zero)相消(cancellation)的效果產生，零點(zero)的效果幾乎沒有，但是我們因為有利用 R1 來做極點(pole) and 零點(zero)相消的控制，因此可以控制當主極點(dominant pole)已經移動到夠低頻，此時的頻寬已經比非主極點(non-dominant pole)還更低頻的時候，極點(pole) and 零點(zero)相消(cancellation)才會發生，因此能夠維持低壓降穩壓器相當好的相位邊限(phase margin)跟穩定度。因此，本發明所採用的自動調整極點(adaptive pole)、自動調整零點(adaptive zero)、極點(pole)與零點(zero)相消(cancellation)控制之低壓降穩壓器(LDO)，可以在所有負載電流的狀況之下，都能夠自動調整極點或零點來維持良好的穩定度，這對一些對電路抖動敏感的電路應用來說，是相當重要的一項考量，並且能克服 LDO 補償不易的問題，在很大的負載電流跟電壓的操作範圍下，能夠維持相當好的相位邊限(phase margin)跟穩定度。

第 6 圖係為本發明所採用的低壓降穩壓器(LDO)之相位邊限(phase margin)與負載電流示意圖，由於極點(pole)與零點(zero)相消(cancellation)控制的效應，使得低電流的相位邊限(phase margin)能維持 64 度左右，不會因為負載電流的變化而變差，第 7 圖係為本發明所採用的低壓降穩壓器(LDO)之負載電流 0~150 毫安培(mA)之抖動測試示意圖，由圖中得知抖動現象已大幅改善。

雖然本發明以前述之較佳實施例揭露如上，然其並非用以限定本發明。在不脫離本發明之精神和範圍內，所為之更動與潤飾，均屬本發明之專利保護範圍。關於本發明所界定之保護範圍請參考所附之申請專利範圍。

【圖式簡單說明】

第 1A 圖係為習知低壓降穩壓器(LDO)的之電路圖；

第 1B 圖係為習知如第 1 圖之等效電路圖；

第 2 圖係為習知低壓降穩壓器(LDO)在不同負載的情況下之極點(pole)&零點(zero)的相位移動示意圖；

第 3 圖係為習知低壓降穩壓器(LDO)之相位邊限(phase margin)與負載電流示意圖；

第 4 圖係為習知低壓降穩壓器(LDO)之負載電流 0~150 毫安培(mA)之抖動測試示意圖；

第 5A 圖為本發明所採用的低壓降穩壓器(LDO)之方塊圖；

第 5B 圖為本發明所採用的低壓降穩壓器(LDO)之電路圖；

第 5C 圖為本發明所採用的低壓降穩壓器(LDO)架構之信號流程圖(Signal Flow Graph)；

第 5D 圖係為本發明所採用的低壓降穩壓器(LDO)在不同負載的情況下之極點(pole)&零點(zero)的相位移動示意圖；

第 6 圖係為本發明所採用的低壓降穩壓器(LDO)之相位邊限(phase margin)與負載電流示意圖；及

第 7 圖係為本發明所採用的低壓降穩壓器(LDO)之負載電流 0~150 毫安培(mA)之抖動測試示意圖。

【主要元件符號說明】

- 500 調節單元
- 510 誤差放大器
- 520 米勒效應極點控制單元
- 530 極點與零點相消延遲單元
- 540 回授網路

十、申請專利範圍：

1. 一種適當調整極點、零點、極點與零點相消控制之低壓降穩壓器，該低壓降穩壓器包括：

一調節單元，包括一輸入端、一輸出端與一控制端，在該輸入端接收一輸入信號，並回應該控制端收到的一控制信號在該輸出端提供一輸出信號；

一誤差放大器，其中一反相輸入端連接至一參考電壓，一輸出端連接至一第一端點；

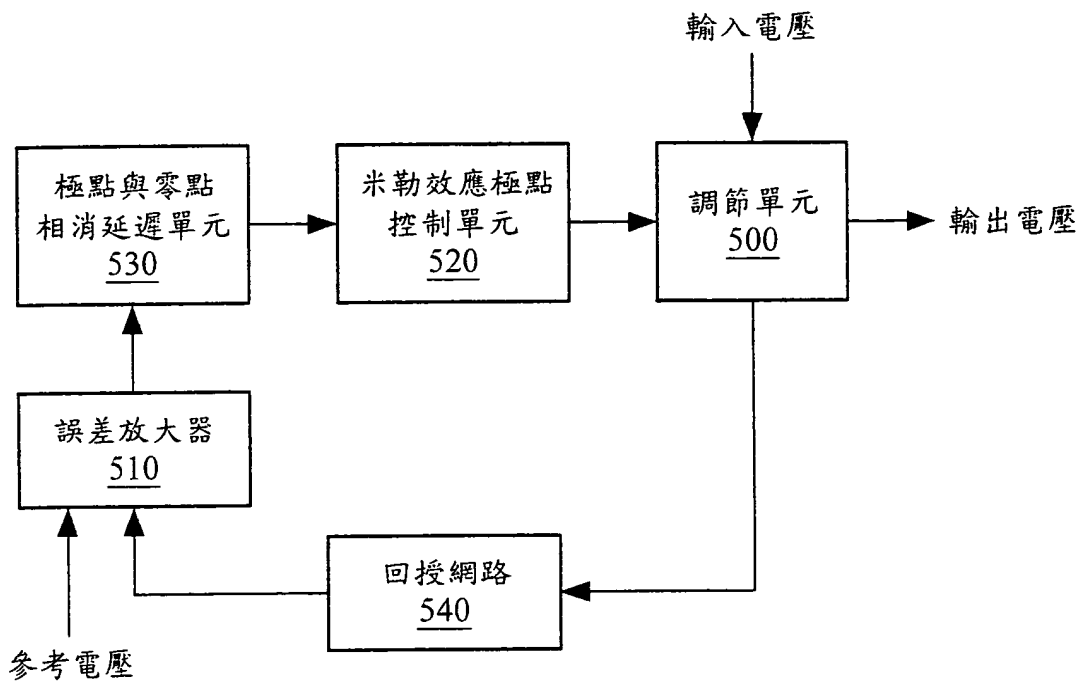
一米勒效應極點控制單元，包括一 P 型金氧半電晶體與一 N 型金氧半電晶體串接，該 P 型金氧半電晶體之一源極連接至該輸入端，一閘極連接至該控制端，一汲極透過一第二端點與該 N 型金氧半電晶體之汲極與閘極串接，該 N 型金氧半電晶體之源極接地；

一極點與零點相消延遲單元，連接該第一端點、該第二端點與該控制端；及

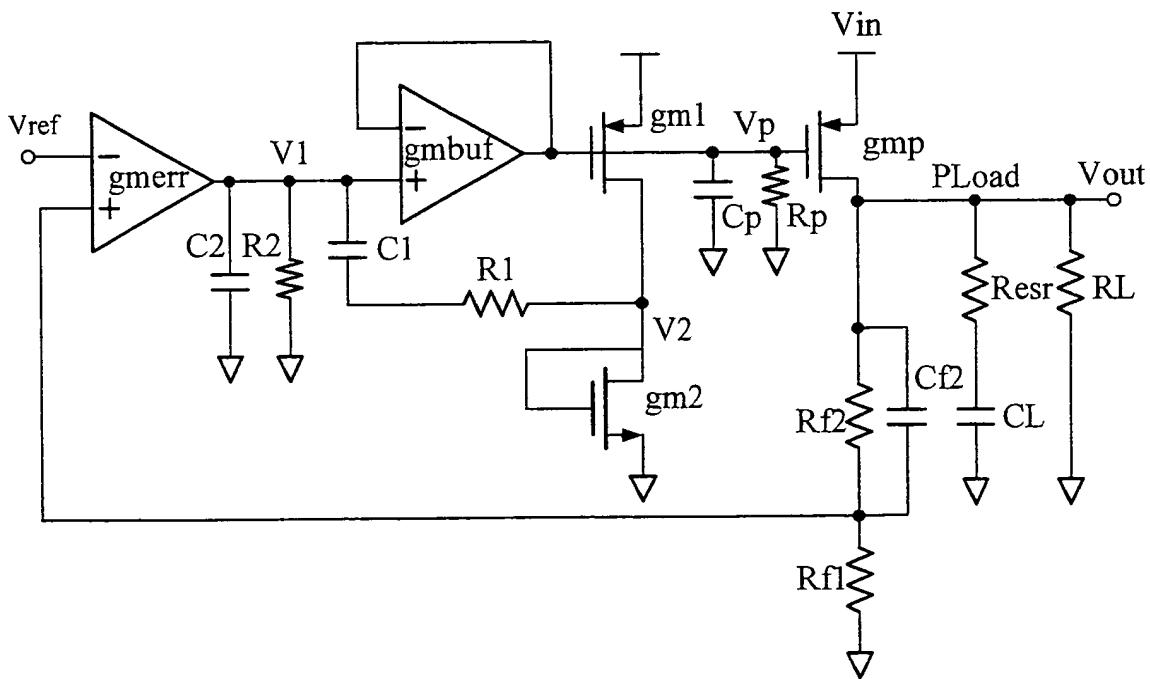
一回授網路，連接該輸出端與該誤差放大器之一非反相輸入端。

2. 如申請專利範圍第 1 項所述之低壓降穩壓器，其中該調節單元係為一 P 型金氧半電晶體或一 N 型金氧半電晶體。
3. 如申請專利範圍第 1 項所述之低壓降穩壓器，其中該極點與零點相消延遲單元更包括一緩衝器，其中該緩衝器之一反相輸入端連接該控制端，一電阻-電容串聯電路連接該第一端點與該第二端點，並以該第一端點作為該緩衝器之一非反相輸

99年06月30日修正替換頁



第5A圖



第5B圖