

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5153670号
(P5153670)

(45) 発行日 平成25年2月27日(2013.2.27)

(24) 登録日 平成24年12月14日(2012.12.14)

(51) Int.Cl. F I
GO 1 R 31/28 (2006.01) GO 1 R 31/28 H

請求項の数 9 (全 18 頁)

(21) 出願番号	特願2009-20077 (P2009-20077)	(73) 特許権者	390005175
(22) 出願日	平成21年1月30日 (2009.1.30)		株式会社アドバンテスト
(65) 公開番号	特開2010-175459 (P2010-175459A)		東京都練馬区旭町1丁目32番1号
(43) 公開日	平成22年8月12日 (2010.8.12)	(74) 代理人	100104156
審査請求日	平成23年10月14日 (2011.10.14)		弁理士 龍華 明裕
		(74) 代理人	100118005
			弁理士 飯山 和俊
		(74) 代理人	100143502
			弁理士 明石 英也
		(74) 代理人	100138128
			弁理士 東山 忠義
		(74) 代理人	100112520
			弁理士 林 茂則
		(74) 代理人	100156591
			弁理士 高田 学

最終頁に続く

(54) 【発明の名称】 診断装置、診断方法および試験装置

(57) 【特許請求の範囲】

【請求項1】

被試験デバイスを試験する複数の試験モジュールを備える試験装置を診断する診断装置であって、

前記複数の試験モジュールのそれぞれの種類および接続関係が記述された構成情報を記憶する構成記憶部と、

前記構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成する生成部と、

前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュールを診断する診断部と、

を備える診断装置。

【請求項2】

前記生成部は、前記構成情報に基づいて、前記複数の試験モジュールのそれぞれについて、発生する前記診断用信号と前記被試験デバイスが接続されるコネクタピンとの対応関係が記述されたパラメータファイルを生成し、

前記診断部は、前記複数の試験モジュールのそれぞれに対して、前記診断用信号を前記パラメータファイルに記述された対応するコネクタピンに与えられるように発生させる

請求項1に記載の診断装置。

【請求項3】

同一種類の1または複数の試験モジュールのグループを設定するグループ設定部を更に

備え、

前記診断部は、設定されたグループ毎に、当該グループに含まれる1または前記複数の試験モジュールに同一の診断用信号を発生させる

請求項1から2の何れかに記載の診断装置。

【請求項4】

前記グループ設定部は、前記試験装置が同一種類の試験モジュールを予め定められた個数より多く備える場合には、当該種類の試験モジュールを予め定められた個数以下ずつ含む複数のグループを設定する

請求項3に記載の診断装置。

【請求項5】

前記診断部は、制御用コンピュータが診断プログラムを実行することにより実現され、前記生成部は、前記診断プログラムを書き換えた場合には、書き換え後の診断プログラムを再コンパイルする

請求項1から4の何れかに記載の診断装置。

【請求項6】

前記生成部は、前記診断プログラムにおける前記試験モジュールの設定レジスタに書き込むべき設定値の記述を書き換えた場合に、書き換え後の診断プログラムを再コンパイルする

請求項5に記載の診断装置。

【請求項7】

前記生成部は、前記複数の試験モジュールのそれぞれについて、発生する前記診断用信号の信号名および論理値を指定する前記診断用パターンを記述したパターンファイル、並びに、前記複数の試験モジュールのそれぞれについて、発生する前記診断用信号の信号名および当該診断用信号を与えるコネクタピンのピン番号との対応関係が記述されたパラメータファイルを生成し、

前記診断部は、前記複数の試験モジュールのそれぞれについて、発生する前記診断用信号を、当該診断用信号の信号名に対応するピン番号のコネクタピンに与えられるように、前記パラメータファイルに基づき前記診断用パターンを書き換え、対応する前記試験モジュールに供給する

請求項2に記載の診断装置。

【請求項8】

被試験デバイスを試験する複数の試験モジュールを備える試験装置を診断する診断方法であって、

前記複数の試験モジュールのそれぞれの種類および接続関係が記述された構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成し、

前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュールを診断する

診断方法。

【請求項9】

被試験デバイスを試験する試験装置であって、

被試験デバイスを試験する複数の試験モジュールと、

前記複数の試験モジュールを診断する診断装置と

を備え、

前記診断装置は、

前記複数の試験モジュールのそれぞれの種類および接続関係が記述された構成情報を記憶する構成記憶部と、

前記構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成する生成部と、

前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた

10

20

30

40

50

診断用信号を発生させて、それぞれの試験モジュールを診断する診断部と、
を備える試験装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、被試験デバイスを試験する試験モジュールを診断する診断装置、診断方法および試験装置に関する。

【背景技術】

【0002】

複数の試験モジュールを用いて、被試験デバイスを試験する試験装置が知られている（例えば、特許文献1参照）。これらの試験モジュールは、入出力インターフェイスに互換性を有しており、着脱が自在である。従って、試験装置は、多数の種類試験モジュールを用いて被試験デバイスを試験することができる。また、試験装置は、これらの試験モジュールが正常に動作できるか否かを診断する診断機能を有する。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2006-317256号公報

【発明の概要】

【発明が解決しようとする課題】

20

【0004】

ここで、このような試験装置は、被試験デバイスの種類および同時測定数に応じて、装着される試験モジュールの種類が異なったり、数が異なったりする。従って、試験装置は、診断時において、装着された試験モジュールを1個ずつ順次に選択して、各スロットにどのような試験モジュールが挿入されているかを示す構成ファイルを参照して、選択した試験モジュールの種類を特定して、対応する診断を実行していた。

【0005】

しかし、このように複数の試験モジュールを1個ずつ順次に選択して診断を行うのでは、全ての試験モジュールの診断が終了するまでに時間がかかってしまう。特に、多数の試験モジュールを試験装置に設けたときに、当該課題は顕著となる。

30

【課題を解決するための手段】

【0006】

本発明の第1の態様においては、被試験デバイスを試験する複数の試験モジュールを備える試験装置を診断する診断装置であって、前記複数の試験モジュールのそれぞれの種類および接続関係が記述された構成情報を記憶する構成記憶部と、前記構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成する生成部と、前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュールを診断する診断部と、を備える診断装置を提供する。

【0007】

40

本発明の第2の態様においては、被試験デバイスを試験する複数の試験モジュールを備える試験装置を診断する診断方法であって、前記複数の試験モジュールのそれぞれの種類および接続関係が記述された構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成し、前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュールを診断する診断方法を提供する。

【0008】

本発明の第3の態様においては、被試験デバイスを試験する試験装置であって、被試験デバイスを試験する複数の試験モジュールと、前記複数の試験モジュールを診断する診断装置とを備え、前記診断装置は、前記複数の試験モジュールのそれぞれの種類および接続

50

関係が記述された構成情報を記憶する構成記憶部と、前記構成情報に基づいて、前記複数の試験モジュールのそれぞれを診断するための診断用パターンを記述したパターンファイルを生成する生成部と、前記複数の試験モジュールのそれぞれに対して、対応する前記診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュールを診断する診断部と、を備える試験装置を提供する。

【0009】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【0010】

【図1】図1は、本実施形態に係る試験装置10の構成を示す。

【図2】図2は、試験モジュール20の機能構成を示す。

【図3】図3は、診断装置50の機能構成を示す。

【図4】図4は、複数の試験モジュール20を診断する場合の、各試験モジュール20が動作している期間の一例を示す。

【図5】図5は、試験装置10の構成の一例を示す。

【図6】図6は、試験装置10のテストヘッド80の概略の構成の一例を示す。

【図7】図7、図6のような構成の試験装置10における、構成情報に記述された試験モジュール情報の一例を示す。

【図8】図8は、図6のような構成の試験装置10における、構成情報に記述された接続関係の一例を示す。

【図9】図9は、診断用パターンの一例を示す。

【図10】図10は、パラメータファイルに記述された信号名の一例を示す。

【図11】図11は、パラメータファイルに記述された、診断用信号の信号名と、コネクタ84のコネクタピン番号との対応関係の一例を示す。

【図12】図12は、本発明の実施形態に係るコンピュータ1900のハードウェア構成の一例を示す。

【発明を実施するための形態】

【0011】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0012】

図1は、本実施形態に係る試験装置10の構成を示す。試験装置10は、半導体回路等の被試験デバイス200を試験する。試験装置10は、バス12と、複数の試験モジュール20と、情報格納部30と、制御用コンピュータ40とを備える。

【0013】

それぞれの試験モジュール20は、試験装置10に設けられるスロットに挿入される。それぞれの試験モジュール20は、被試験デバイス200と信号を受け渡すことで、被試験デバイス200を試験する。より具体的には、それぞれの試験モジュール20は、信号を受け渡す1または複数のピンが設けられ、それぞれのピンが被試験デバイス200の何れかの端子と電気的に接続される。

【0014】

また、それぞれの試験モジュール20は、互いに異なる種類であってよい。例えば、ある一の試験モジュール20は、被試験デバイス200に所定の論理パターンを有する試験信号を供給する機能を有し、他の試験モジュール20は、被試験デバイス200に動作クロック、電源電力等を供給する機能を有する。試験装置10は、これらの複数の試験モジュール20を並行して動作させて、被試験デバイス200を試験する。なお、試験装置10は、一つの被試験デバイス200を試験してもよいし、複数の被試験デバイス200を並行して試験してもよい。

10

20

30

40

50

【 0 0 1 5 】

情報格納部 3 0 は、当該試験装置 1 0 が備える複数の試験モジュール 2 0 のそれぞれの種類および接続関係が記述された構成情報を記憶する。また、情報格納部 3 0 は、制御用コンピュータ 4 0 が実行するプログラム、試験パターンおよび診断用パターン等を記憶する。

【 0 0 1 6 】

制御用コンピュータ 4 0 は、バス 1 2 を介してそれぞれの試験モジュール 2 0 を制御する。制御用コンピュータ 4 0 は、被試験デバイス 2 0 0 を試験する場合、試験プログラムを実行することにより、各試験モジュール 2 0 による試験を制御する試験制御装置として機能する。

10

【 0 0 1 7 】

より具体的には、試験時において、制御用コンピュータ 4 0 は、それぞれの試験モジュール 2 0 に対して、命令シーケンスおよびパターンデータを含む試験パターンを供給して、当該試験パターンを実行させる。これにより、各試験モジュール 2 0 は、被試験デバイス 2 0 0 の対応する端子に試験パターンに応じた試験信号を供給して、被試験デバイス 2 0 0 を試験することができる。

【 0 0 1 8 】

また、試験装置 1 0 は、各試験モジュール 2 0 が正常に動作するか否かを診断する機能を有する。試験モジュール 2 0 の診断時において、制御用コンピュータ 4 0 は、診断プログラムを実行することにより、各試験モジュール 2 0 を診断する診断装置として機能する。

20

【 0 0 1 9 】

より具体的には、診断時において、試験装置 1 0 は、被試験デバイス 2 0 0 が取り外され、被試験デバイス 2 0 0 に代えて診断用回路等が取り付けられる。診断用回路は、一例として、試験モジュール 2 0 の何れかのピンから出力された信号を、当該試験モジュール 2 0 または他の試験モジュール 2 0 の何れかのピンに入力する。

【 0 0 2 0 】

診断用回路が取り付けられた状態において、制御用コンピュータ 4 0 は、それぞれの試験モジュール 2 0 に対して、命令シーケンスおよびパターンデータを含む診断用パターンを供給して、当該診断用パターンを実行させる。これにより、各試験モジュール 2 0 は、当該試験モジュール 2 0 のそれぞれのピンに対応して診断用パターンに応じた診断用信号を発生して、当該試験モジュール 2 0 を自己診断させることができる。

30

【 0 0 2 1 】

図 2 は、試験モジュール 2 0 の機能構成を示す。それぞれの試験モジュール 2 0 は、試験部 4 2 と、自己診断部 4 4 と、設定レジスタ 4 6 とを有する。

【 0 0 2 2 】

試験部 4 2 は、被試験デバイス 2 0 0 の所定の端子との間で信号を受け渡すことにより、被試験デバイス 2 0 0 を試験する。試験部 4 2 は、試験時において、制御用コンピュータ 4 0 からバス 1 2 を介して試験パターンが与えられる。試験部 4 2 は、与えられた試験パターンを実行して、試験パターンに応じた試験信号を生成して被試験デバイス 2 0 0 の指定された端子に供給する。

40

【 0 0 2 3 】

さらに、試験部 4 2 は、試験パターンを実行して、試験パターンに応じた期待値と被試験デバイス 2 0 0 が出力する応答信号とを比較して、被試験デバイス 2 0 0 の良否を判定する。そして、試験部 4 2 は、バス 1 2 を介して、被試験デバイス 2 0 0 の良否判定結果を制御用コンピュータ 4 0 に通知する。

【 0 0 2 4 】

自己診断部 4 4 は、診断用パターンを実行することにより、試験部 4 2 が正常に動作するか否かを診断する。自己診断部 4 4 は、診断時において、制御用コンピュータ 4 0 からバス 1 2 を介して診断用パターンが与えられる。試験部 4 2 は、与えられた診断用パター

50

ンを実行して、診断用パターンに応じた診断用信号を生成して、当該試験モジュール 20 の指定されたピンから出力する。

【0025】

さらに、自己診断部 44 は、診断用パターンを実行して、診断用パターンに応じた診断用期待値と試験モジュール 20 の何れかのピンから出力される信号とを比較して、試験部 42 が正常に動作しているか否かを判定する。そして、自己診断部 44 は、バス 12 を介して、判定結果を制御用コンピュータ 40 に通知する。

【0026】

設定レジスタ 46 は、試験時または診断時において、制御用コンピュータ 40 からバス 12 を介して当該試験モジュール 20 に設定される設定値を格納する。設定レジスタ 46 は、一例として、発生する信号の電圧値、電流値または発生する信号の周波数等の設定値がバス 12 が与えられる。試験部 42 および自己診断部 44 は、設定レジスタ 46 に記憶された各設定値に応じた試験信号および診断用信号を発生する。

【0027】

なお、本実施形態において、試験部 42 および自己診断部 44 は、共通のハードウェアにより実現される。即ち、試験モジュール 20 内のシーケンサが試験パターンを実行することにより、当該試験モジュール 20 内の各ハードウェアが試験部 42 として機能する。また、試験モジュール 20 内のシーケンサが診断用パターンを実行することにより、当該試験モジュール 20 内の各ハードウェアが自己診断部 44 として機能する。

【0028】

図 3 は、診断装置 50 の機能構成を示す。診断時において、制御用コンピュータ 40 および情報格納部 30 は、図 3 に示されるような、当該試験装置 10 を診断する診断装置 50 として機能する。診断装置 50 は、構成記憶部 52 と、パターン記憶部 54 と、グループ設定部 56 と、自動生成プログラム記憶部 58 と、生成部 60 と、パターンファイル記憶部 62 と、パラメータファイル記憶部 64 と、診断プログラム記憶部 66 と、診断部 70 とを備える。

【0029】

構成記憶部 52 は、当該試験装置 10 が備える複数の試験モジュール 20 のそれぞれの種類および接続関係が記述された構成情報を記憶する。構成情報は、当該試験装置 10 に装着される試験モジュールが追加、取り外しおよび交換等される毎に、使用者等により更新される。

【0030】

構成情報には、一例として、接続関係として、複数の試験モジュール 20 のそれぞれについて、当該試験モジュール 20 と制御用コンピュータ 40 と接続するバス 12 の番号、および、当該試験モジュール 20 が装着されたスロットの番号が記述される。さらに、構成情報には、一例として、複数の試験モジュール 20 のそれぞれの接続関係として、当該試験モジュール 20 のそれぞれのモジュールピンの番号と、それぞれのモジュールピンに電氣的に接続されたコネクタのコネクタピンの番号とが記述される。なお、それぞれのコネクタピンは、被試験デバイス 200 の端子に電氣的に接続される。

【0031】

パターン記憶部 54 は、試験モジュール 20 を診断するための診断用パターンを、試験モジュール 20 の種類毎に記憶する。パターン記憶部 54 に記憶された診断用パターンは、例えば、試験モジュール 20 の製作者等により作成される。パターン記憶部 54 は、当該試験装置 10 に装着された試験モジュール 20 のみならず、今後装着される予定の種類の試験モジュール 20 の診断用パターンを更に記憶してもよい。

【0032】

グループ設定部 56 は、当該試験装置 10 が備える複数の試験モジュール 20 に対して、並行して診断するための同一種類の 1 または複数の試験モジュール 20 のグループを設定する。なお、当該診断装置 50 が並行して診断ができる試験モジュール 20 の数の上限が予め定められており、当該試験装置 10 が同一種類の試験モジュール 20 をこの予め定

10

20

30

40

50

められた個数より多く備える場合には、グループ設定部 56 は、当該種類の試験モジュール 20 を予め定められた個数以下ずつ含む複数のグループを設定する。

【0033】

自動生成プログラム記憶部 58 は、パターンファイルおよびパラメータファイルを生成するための自動生成プログラムを記憶する。制御用コンピュータ 40 は、診断に先だって、自動生成プログラムを読み出して実行する。

【0034】

生成部 60 は、制御用コンピュータ 40 が自動生成プログラムを実行することにより実現される。生成部 60 は、構成情報およびパターン記憶部 54 に記憶された診断用パターンに基づいて、複数の試験モジュール 20 のそれぞれを診断するための診断用パターンを記述したパターンファイルを生成する。さらに、生成部 60 は、構成情報に基づいて、複数の試験モジュール 20 のそれぞれについて、発生する診断用信号と被試験デバイス 200 が接続されるコネクタピンとの対応関係が記述されたパラメータファイルを生成する。

10

【0035】

生成部 60 は、一例として、グループ設定部 56 により設定されたグループ毎に、パターンファイルおよびパラメータファイルを生成する。生成部 60 は、生成したパターンファイルをパターンファイル記憶部 62 に記憶させる。また、生成部 60 は、生成したパラメータファイルをパラメータファイル記憶部 64 に記憶させる。

【0036】

診断プログラム記憶部 66 は、当該試験装置 10 に備えられた複数の試験モジュール 20 を診断するための診断プログラムを記憶する。制御用コンピュータ 40 は、診断時において、診断プログラムを実行する。

20

【0037】

診断部 70 は、制御用コンピュータ 40 が診断プログラムを実行することにより実現される。診断部 70 は、複数の試験モジュール 20 のそれぞれに対して、対応する診断用パターンに応じた診断用信号を発生させて、それぞれの試験モジュール 20 を診断する。この場合において、診断部 70 は、複数の試験モジュール 20 のそれぞれに対して、それぞれの診断用信号をパラメータファイルに記述された対応するコネクタピンに与えられるように発生させる。

【0038】

また、診断部 70 は、グループ設定部 56 により設定されたグループ毎に診断プログラムを繰り返して実行して、設定されたグループ毎に、当該グループに含まれる 1 または複数の試験モジュール 20 に同一の診断用信号を発生させる。例えば、診断部 70 は、パターンファイル記憶部 62 に記憶されたパターンファイルおよびパラメータファイル記憶部 64 に記憶されたパラメータファイルを読み出す。

30

【0039】

続いて、診断部 70 は、グループ内のそれぞれの試験モジュール 20 毎に、読み出したパターンファイルおよびパラメータファイルに基づき、当該試験モジュール 20 に対応する診断用パターンを生成する。より具体的には、診断部 70 は、それぞれの試験モジュール 20 毎に、当該試験モジュール 20 から発生されるそれぞれの診断用信号がパラメータファイルに記述された対応するコネクタピンに与えられるように、読み出したパターンファイルから必要な診断用パターンを選択および並べ替え等をする。

40

【0040】

続いて、診断部 70 は、複数の試験モジュール 20 のそれぞれに、対応する診断用パターンを供給する。続いて、診断部 70 は、複数の試験モジュール 20 のそれぞれの設定レジスタ 46 に、設定値を供給する。そして、診断部 70 は、複数の試験モジュール 20 のそれぞれに実行開始命令を与えて、自己診断を開始させる。

【0041】

図 4 は、複数の試験モジュール 20 を診断する場合の、各試験モジュール 20 が動作している期間の一例を示す。図 4 では、A から K の試験モジュール 20 を用いて説明するが

50

、試験モジュール 20 の個数は、図 4 に示す個数に限定されない。

【 0 0 4 2 】

制御用コンピュータ 40 は、同一の診断用パターンを用いる試験モジュール 20 について、並行して当該診断用パターンを生成し、生成した診断用パターンを供給して実行させる。例えば、制御用コンピュータ 40 は、設定されたグループ単位で、複数の試験モジュール 20 の診断用パターンを生成し、生成した診断用パターンを供給して実行させる。

【 0 0 4 3 】

続いて、制御用コンピュータ 40 は、それぞれの試験モジュール 20 へ診断用パターンを供給した後に、診断用パターンの実行開始命令を与える。そして、制御用コンピュータ 40 は、それぞれの試験モジュール 20 において診断用パターンの実行が完了した後、診断結果をそれぞれの試験モジュール 20 から取得する。

10

【 0 0 4 4 】

以上のような診断装置 50 によれば、複数の試験モジュール 20 を並行して診断させることができるので、診断時間を短くすることができる。さらに、診断装置 50 は、構成情報を基に、パターンファイルおよびパラメータファイルを自動生成するので、試験装置 10 が備える試験モジュール 20 の構成が変わる毎にパターンファイルおよびパラメータファイルを使用者が作成しなくてよく、使用者の負担を軽減することができる。さらに、診断装置 50 によれば、試験モジュール 20 の種類および接続関係を変更する毎に、診断プログラムを再コンパイルする必要がなくなり、使用者の負担を軽減することができる。

【 0 0 4 5 】

20

なお、生成部 60 は、構成情報の変更に応じて、診断プログラム記憶部 66 に記憶された診断プログラムを書き換えてもよい。例えば、生成部 60 は、試験モジュール 20 が発生する診断用信号の電圧値、電流値および周波数等の設定値を書き換えることを目的として、診断プログラムにおける設定レジスタ 46 に書き込むべき設定値の記述を書き換えてもよい。このような場合には、生成部 60 は、書き換え後の診断プログラムを再コンパイルする。これにより、診断装置 50 は、ユーザによる操作負担を軽減することができる。

【 0 0 4 6 】

また、生成部 60 は、他の目的で診断プログラムが書き換えられた場合においても、診断プログラムを再コンパイルする。例えば、1種類の試験モジュール 20 を診断する内容から複数種類の診断モジュール 20 を診断する内容に書き換えられた場合、または、パラメータファイルを参照して診断対象の試験モジュール 20 の種類を認識して診断プログラムを書き換える場合に、生成部 60 は、書き換え後の診断プログラムを再コンパイルする。

30

【 0 0 4 7 】

図 5 は、試験装置 10 の構成の一例を示す。試験装置 10 は、1個の被試験デバイス 200 (DUT) に対して、複数個の試験モジュール 20 が接続される構成であってよい。例えば、試験装置 10 は、1個の被試験デバイス 200 に対して、複数種類 (図 5 の例においては、A, B, C の3種類) の試験モジュール 20 が接続される構成であってよい。

【 0 0 4 8 】

さらに、試験装置 10 は、複数の被試験デバイス 200 を並行して試験する構成であってよい。すなわち、試験装置 10 は、複数の被試験デバイス 200 のそれぞれ毎に、複数種類の被試験デバイス 200 が接続される構成であってよい。この場合、制御用コンピュータ 40 は、試験時において、複数種類の試験モジュール 20 を同時に並行して動作させる試験プログラムを実行する。

40

【 0 0 4 9 】

このような構成の試験装置 10 の診断においては、診断装置 50 は、診断用パターンを試験モジュール 20 の種類毎に順次に生成して供給する。そして、診断装置 50 は、診断用パターンの実行開始命令を複数種類の試験モジュール 20 に同時に与えて、複数種類の試験モジュール 20 を同時に並行して動作させる。これにより、診断装置 50 は、試験時と同様の試験環境を用いて、複数種類の試験モジュール 20 を並列して動作させた診断を

50

容易に実現することができる。

【0050】

また、試験装置10は、複数の制御用コンピュータ40を備える構成であってよい。このような場合、複数の制御用コンピュータ40のそれぞれが診断装置50を実現することができる。従って、このような試験装置10によれば、制御用コンピュータ40が1個の場合と比較して、当該試験装置10が並行して診断可能な試験モジュール20の数を増やすことができ、また、診断装置50において実行される処理を高速化することができる。

【0051】

図6は、試験装置10のテストヘッド80の概略の構成の一例を示す。試験装置10は、テストヘッド80を備える。

10

【0052】

テストヘッド80には、パフォーマンスボード82が取り付けられる。パフォーマンスボード82には、試験時において、被試験デバイス200が装着される。

【0053】

パフォーマンスボード82には、例えば被試験デバイス200が装着される面とは反対側の面に、少なくとも1つのコネクタ84が設けられる。それぞれのコネクタ84は、複数のコネクタピンを有する。各コネクタピンは、パフォーマンスボード82内の配線を介して、被試験デバイス200の何れかの端子と電氣的に接続される。

【0054】

また、テストヘッド80は、試験モジュール20が挿入される複数のスロット86を有する。それぞれのスロット86は、挿入された試験モジュール20のいずれかのピンと接続される複数のモジュールピンを有する。

20

【0055】

このようなテストヘッド80において、試験モジュール20が挿入された各スロットが有する各モジュールピンは、何れかのコネクタ84の何れかのコネクタピンに、ケーブルを介して電氣的に接続される。これにより、試験モジュール20によれば、被試験デバイス200との間で信号をやり取りして、被試験デバイス200を試験することができる。

【0056】

また、テストヘッド80内の各試験モジュール20は、異なるバス番号のバス12を介して制御用コンピュータ40と接続される。制御用コンピュータ40は、バス番号を指定して試験モジュール20にアクセスすることにより、指定した試験モジュール20を制御することができる。

30

【0057】

図7および図8は、図6のような構成の試験装置10における、構成情報の一例を示す。構成情報には、試験装置10に装着された複数の試験モジュール20のそれぞれ毎に、試験モジュール情報が記述される。

【0058】

構成情報には、図7に示されるように、一例として、当該試験モジュール20を製造したベンダのID、当該試験モジュール20の種類、および、当該試験モジュール20が接続されたバス12のバス番号のそれぞれ毎に分類された試験モジュール情報が記述されている。各試験モジュール情報には、当該試験モジュール20のシリアル番号、当該試験モジュール20の版数、ハードウェア版数、当該試験モジュール20が接続されているコネクタ84の番号、当該試験モジュール20の名称、当該試験モジュール20が挿入されているスロット86の番号が記述されている。

40

【0059】

制御用コンピュータ40は、このような構成情報を参照することにより、それぞれのバス番号のバス12に接続されている試験モジュール20の種類を判別することができる。また、制御用コンピュータ40は、このような構成情報を参照することにより、当該試験モジュール20が接続されているスロット86の番号、および、当該試験モジュール20が電氣的に接続されているコネクタ84の番号を判別することができる。

50

【 0 0 6 0 】

また、構成情報には、図 8 に示されるように、それぞれのスロット 8 6 のモジュールピン番号と、それぞれのコネクタ 8 4 のコネクタ番号との接続関係が記述されている。より具体的には、構成情報には、試験モジュール 2 0 が接続されたバス番号およびモジュールピン番号を組み合わせた値 (Module Pin) と、コネクタ 8 4 のコネクタ番号およびコネクタピン番号を組み合わせた値 (Connector Pin) とが対応付けて記述されている。制御用コンピュータ 4 0 は、このような構成情報を参照することにより、試験モジュール 2 0 のそれぞれのピンが、被試験デバイス 2 0 0 の何れの端子に接続されているかを判別することができる。

【 0 0 6 1 】

図 9 は、パターンファイル記憶部 6 2 に記憶される診断用パターンの一例を示す。診断用パターンには、順次に実行される複数の命令の列を含む命令シーケンスが記述される。命令シーケンスは、一例として、次の命令に実行を進める NOP、所定の位置の命令に実行を戻す JAMP、命令の実行を終了する EXIT 等の命令を含む。

【 0 0 6 2 】

また、診断用パターンには、命令シーケンスの各命令に対応する、パターンデータが記述される。パターンデータは、発生する診断用信号の信号名および発生する診断用信号の論理値、並びに、発生する診断用信号の周波数を含む。

【 0 0 6 3 】

図 9 の例においては、V に続くカッコ { } 内に、発生する診断用信号の信号名および論理値が指定されている。また、W に続くカッコ { } 内に、発生する診断用信号の周波数が指定されている。なお、周波数が指定されていない命令は、前の命令における周波数が引き継がれる。

【 0 0 6 4 】

図 9 の例において、"abus"、"bbus"、"dir"および"en"のそれぞれは、診断用信号の信号名を示す。"abus"および"bbus"は、8 ビットの診断用信号を表わしており、それぞれのビットが被試験デバイス 2 0 0 の端子に対応付けられている。また、"dir"および"en"は、1 ビットの診断用信号を表わしており、被試験デバイス 2 0 0 の端子に対応付けられている。

【 0 0 6 5 】

信号名に続く値は、発生する論理値を表す。論理値は、例えば、1、0、H、L、X (不定) 等である。それぞれの試験モジュール 2 0 は、このような診断用パターンを実行することにより、当該試験モジュール 2 0 の指定されたピンから診断用信号を発生することができる。

【 0 0 6 6 】

図 1 0 および図 1 1 は、パラメータファイル記憶部 6 4 に記憶されるパラメータファイルの一例を示す。図 1 0 に示されるように、パラメータファイルには、試験用パターンに記述された診断用信号の 1 ビット単位での信号名が記述される。

【 0 0 6 7 】

例えば、パラメータファイルには、8 ビットの"abus"の各ビットの信号名が、1 ビット目から順に、"a8"、"a7"、"a6"、"a5"、"a4"、"a3"、"a2"、"a1"であることが記述される。また、8 ビットの"bbus"の各ビットの信号名が、1 ビット目から順に、"b8"、"b7"、"b6"、"b5"、"b4"、"b3"、"b2"、"b1"であることが記述される。

【 0 0 6 8 】

なお、1 ビット単位で信号名が記述された各信号は、それぞれが被試験デバイス 2 0 0 の何れかの端子に対応付けられている。例えば、診断用パターンに、abus="10000000"と記載されている場合には、信号 a1 に対応付けられた端子に、"1"が出力される。

【 0 0 6 9 】

また、図 1 1 に示されるように、パラメータファイルには、当該試験装置 1 0 に備えられた試験モジュール 2 0 が発生するそれぞれの診断用信号の信号名と、当該診断用信号を与えるコネクタ 8 4 のコネクタピン番号との対応関係が記述される。例えば、パラメータファイルには、1 ビット単位の信号名と、対応するコネクタ番号およびコネクタピン番号とを組み合わせた値 (Connector Pin) とが対応付けて記述される。

【 0 0 7 0 】

このようなパラメータファイルを参照して、診断部 7 0 は、それぞれの試験モジュール 2 0 毎に、診断用パターンを書き換えて対応する試験モジュール 2 0 に供給する。より具体的には、診断部 7 0 は、複数の試験モジュール 2 0 のそれぞれについて、発生する診断用信号を、当該診断用信号の信号名に対応するピン番号のコネクタピンに与えられるように、パラメータファイルに基づき診断用パターンを書き換えて、対応する試験モジュール 2 0 に供給する。

10

【 0 0 7 1 】

すなわち、診断部 7 0 は、パラメータファイルに記述された信号名とコネクタピン番号との対応関係に従って、各試験モジュール 2 0 から診断用信号が発生されるように、診断用パターンを書き換える。これにより、診断部 7 0 によれば、それぞれの試験モジュール 2 0 から、適切な診断用信号を発生させることができる。

【 0 0 7 2 】

図 1 2 は、本実施形態に係るコンピュータ 1 9 0 0 のハードウェア構成の一例を示す。本実施形態に係るコンピュータ 1 9 0 0 は、ホスト・コントローラ 2 0 8 2 により相互に接続される CPU 2 0 0 0、RAM 2 0 2 0、グラフィック・コントローラ 2 0 7 5、及び表示装置 2 0 8 0 を有する CPU 周辺部と、入出力コントローラ 2 0 8 4 によりホスト・コントローラ 2 0 8 2 に接続される通信インターフェイス 2 0 3 0、ハードディスクドライブ 2 0 4 0、及び CD - ROM ドライブ 2 0 6 0 を有する入出力部と、入出力コントローラ 2 0 8 4 に接続される ROM 2 0 1 0、フレキシブルディスク・ドライブ 2 0 5 0、及び入出力チップ 2 0 7 0 を有するレガシー入出力部とを備える。

20

【 0 0 7 3 】

ホスト・コントローラ 2 0 8 2 は、RAM 2 0 2 0 と、高い転送レートで RAM 2 0 2 0 をアクセスする CPU 2 0 0 0 及びグラフィック・コントローラ 2 0 7 5 とを接続する。CPU 2 0 0 0 は、ROM 2 0 1 0 及び RAM 2 0 2 0 に格納されたプログラムに基づいて動作し、各部の制御を行う。グラフィック・コントローラ 2 0 7 5 は、CPU 2 0 0 0 等が RAM 2 0 2 0 内に設けたフレーム・バッファ上に生成する画像データを取得し、表示装置 2 0 8 0 上に表示させる。これに代えて、グラフィック・コントローラ 2 0 7 5 は、CPU 2 0 0 0 等が生成する画像データを格納するフレーム・バッファを、内部に含んでもよい。

30

【 0 0 7 4 】

入出力コントローラ 2 0 8 4 は、ホスト・コントローラ 2 0 8 2 と、比較的高速な入出力装置である通信インターフェイス 2 0 3 0、ハードディスクドライブ 2 0 4 0、CD - ROM ドライブ 2 0 6 0 を接続する。通信インターフェイス 2 0 3 0 は、ネットワークを介して他の装置と通信する。ハードディスクドライブ 2 0 4 0 は、コンピュータ 1 9 0 0 内の CPU 2 0 0 0 が使用するプログラム及びデータを格納する。CD - ROM ドライブ 2 0 6 0 は、CD - ROM 2 0 9 5 からプログラム又はデータを読み取り、RAM 2 0 2 0 を介してハードディスクドライブ 2 0 4 0 に提供する。

40

【 0 0 7 5 】

また、入出力コントローラ 2 0 8 4 には、ROM 2 0 1 0 と、フレキシブルディスク・ドライブ 2 0 5 0、及び入出力チップ 2 0 7 0 の比較的低速な入出力装置とが接続される。ROM 2 0 1 0 は、コンピュータ 1 9 0 0 が起動時に実行するブート・プログラム、及び/又は、コンピュータ 1 9 0 0 のハードウェアに依存するプログラム等を格納する。フレキシブルディスク・ドライブ 2 0 5 0 は、フレキシブルディスク 2 0 9 0 からプログラム又はデータを読み取り、RAM 2 0 2 0 を介してハードディスクドライブ 2 0 4 0 に提

50

供する。入出力チップ 2070 は、フレキシブルディスク・ドライブ 2050 を入出力コントローラ 2084 へと接続すると共に、例えばパラレル・ポート、シリアル・ポート、キーボード・ポート、マウス・ポート等を介して各種の入出力装置を入出力コントローラ 2084 へと接続する。

【0076】

RAM 2020 を介してハードディスクドライブ 2040 に提供されるプログラムは、フレキシブルディスク 2090、CD-ROM 2095、又は IC カード等の記録媒体に格納されて利用者によって提供される。プログラムは、記録媒体から読み出され、RAM 2020 を介してコンピュータ 1900 内のハードディスクドライブ 2040 にインストールされ、CPU 2000 において実行される。

10

【0077】

コンピュータ 1900 にインストールされ、コンピュータ 1900 を診断装置 50 として機能させるプログラムは、構成記憶モジュールと、パターン記憶モジュールと、グループ設定モジュールと、自動生成プログラム記憶モジュールと、生成モジュールと、パターンファイル記憶モジュールと、パラメータファイル記憶モジュールと、診断プログラム記憶モジュールと、診断モジュールと、を備える。これらのプログラム又はモジュールは、CPU 2000 等に働きかけて、コンピュータ 1900 を、構成記憶部 52、パターン記憶部 54、グループ設定部 56、自動生成プログラム記憶部 58、生成部 60、パターンファイル記憶部 62、パラメータファイル記憶部 64、診断プログラム記憶部 66 および診断部 70 としてそれぞれ機能させる。

20

【0078】

これらのプログラムに記述された情報処理は、コンピュータ 1900 に読込まれることにより、ソフトウェアと上述した各種のハードウェア資源とが協働した具体的手段である構成記憶部 52、パターン記憶部 54、グループ設定部 56、自動生成プログラム記憶部 58、生成部 60、パターンファイル記憶部 62、パラメータファイル記憶部 64、診断プログラム記憶部 66 および診断部 70 として機能する。そして、これらの具体的手段によって、本実施形態におけるコンピュータ 1900 の使用目的に応じた情報の演算又は加工を実現することにより、使用目的に応じた特有の診断装置 50 が構築される。

【0079】

一例として、コンピュータ 1900 と外部の装置等との間で通信を行う場合には、CPU 2000 は、RAM 2020 上にロードされた通信プログラムを実行し、通信プログラムに記述された処理内容に基づいて、通信インターフェイス 2030 に対して通信処理を指示する。通信インターフェイス 2030 は、CPU 2000 の制御を受けて、RAM 2020、ハードディスクドライブ 2040、フレキシブルディスク 2090、又は CD-ROM 2095 等の記憶装置上に設けた送信バッファ領域等に記憶された送信データを読み出してネットワークへと送信し、もしくは、ネットワークから受信した受信データを記憶装置上に設けた受信バッファ領域等へと書き込む。このように、通信インターフェイス 2030 は、DMA (ダイレクト・メモリ・アクセス) 方式により記憶装置との間で送受信データを転送してもよく、これに代えて、CPU 2000 が転送元の記憶装置又は通信インターフェイス 2030 からデータを読み出し、転送先の通信インターフェイス 2030 又は記憶装置へとデータを書き込むことにより送受信データを転送してもよい。

30

40

【0080】

また、CPU 2000 は、ハードディスクドライブ 2040、CD-ROM ドライブ 2060 (CD-ROM 2095)、フレキシブルディスク・ドライブ 2050 (フレキシブルディスク 2090) 等の外部記憶装置に格納されたファイルまたはデータベース等の中から、全部または必要な部分を DMA 転送等により RAM 2020 へと読み込ませ、RAM 2020 上のデータに対して各種の処理を行う。そして、CPU 2000 は、処理を終えたデータを、DMA 転送等により外部記憶装置へと書き戻す。このような処理において、RAM 2020 は、外部記憶装置の内容を一時的に保持するものとみなせるから、本実施形態においては RAM 2020 および外部記憶装置等をメモリ、記憶部、または記憶

50

装置等と総称する。本実施形態における各種のプログラム、データ、テーブル、データベース等の各種の情報は、このような記憶装置上に格納されて、情報処理の対象となる。なお、CPU 2000は、RAM 2020の一部をキャッシュメモリに保持し、キャッシュメモリ上で読み書きを行うこともできる。このような形態においても、キャッシュメモリはRAM 2020の機能の一部を担うから、本実施形態においては、区別して示す場合を除き、キャッシュメモリもRAM 2020、メモリ、及び/又は記憶装置に含まれるものとする。

【0081】

また、CPU 2000は、RAM 2020から読み出したデータに対して、プログラムの命令列により指定された、本実施形態中に記載した各種の演算、情報の加工、条件判断、情報の検索・置換等を含む各種の処理を行い、RAM 2020へと書き戻す。例えば、CPU 2000は、条件判断を行う場合においては、本実施形態において示した各種の変数が、他の変数または定数と比較して、大きい、小さい、以上、以下、等しい等の条件を満たすかどうかを判断し、条件が成立した場合（又は不成立であった場合）に、異なる命令列へと分岐し、またはサブルーチンを呼び出す。

【0082】

また、CPU 2000は、記憶装置内のファイルまたはデータベース等に格納された情報を検索することができる。例えば、第1属性の属性値に対し第2属性の属性値がそれぞれ対応付けられた複数のエントリが記憶装置に格納されている場合において、CPU 2000は、記憶装置に格納されている複数のエントリの中から第1属性の属性値が指定された条件と一致するエントリを検索し、そのエントリに格納されている第2属性の属性値を読み出すことにより、所定の条件を満たす第1属性に対応付けられた第2属性の属性値を得ることができる。

【0083】

以上に示したプログラム又はモジュールは、外部の記録媒体に格納されてもよい。記録媒体としては、フレキシブルディスク 2090、CD-ROM 2095の他に、DVD又はCD等の光学記録媒体、MO等の光磁気記録媒体、テープ媒体、ICカード等の半導体メモリ等を用いることができる。また、専用通信ネットワーク又はインターネットに接続されたサーバシステムに設けたハードディスク又はRAM等の記憶装置を記録媒体として使用し、ネットワークを介してプログラムをコンピュータ 1900に提供してもよい。

【0084】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0085】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

【符号の説明】

【0086】

10 試験装置、12 バス、20 試験モジュール、30 情報格納部、40 制御用コンピュータ、42 試験部、44 自己診断部、46 設定レジスタ、50 診断装置、52 構成記憶部、54 パターン記憶部、56 グループ設定部、58 自動生成プログラム記憶部、60 生成部、62 パターンファイル記憶部、64 パラメータファイル記憶部、66 診断プログラム記憶部、70 診断部、80 テストヘッド、82 パフォーマンスボード、84 コネクタ、86 スロット、200 被試験デバイス、1

10

20

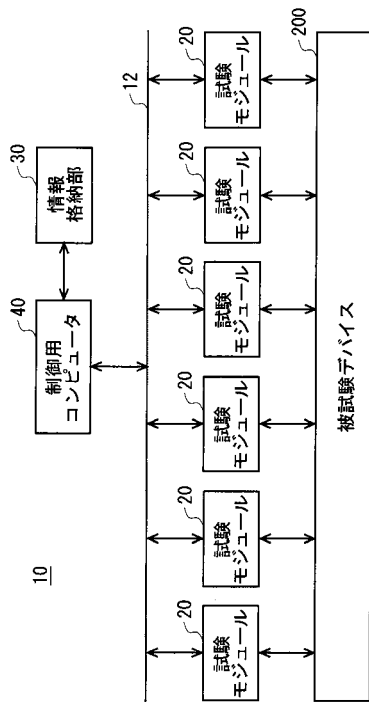
30

40

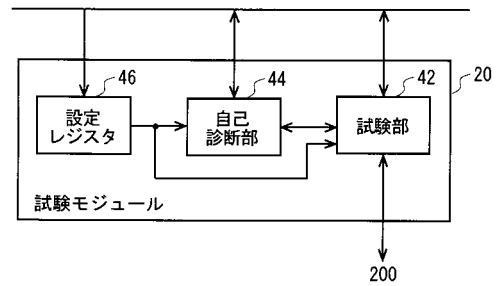
50

900 コンピュータ、2000 CPU、2010 ROM、2020 RAM、2030 通信インターフェイス、2040 ハードディスクドライブ、2050 フレキシブルディスク・ドライブ、2060 CD-ROMドライブ、2070 入出力チップ、2075 グラフィック・コントローラ、2080 表示装置、2082 ホスト・コントローラ、2084 入出力コントローラ、2090 フレキシブルディスク、2095 CD-ROM

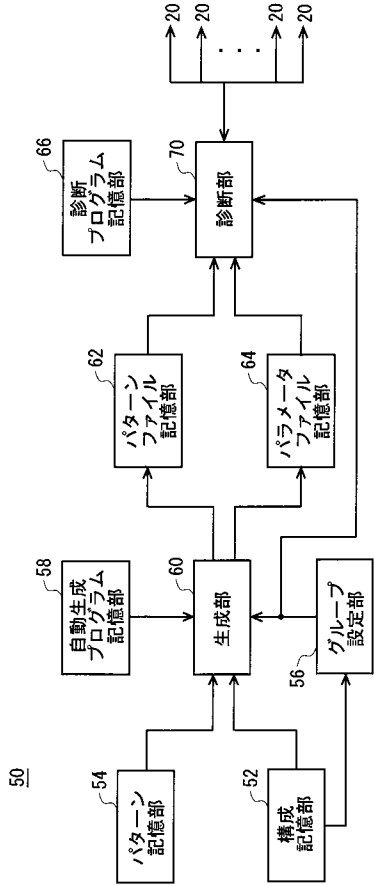
【図1】



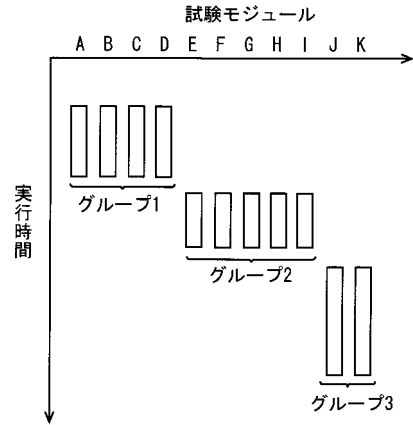
【図2】



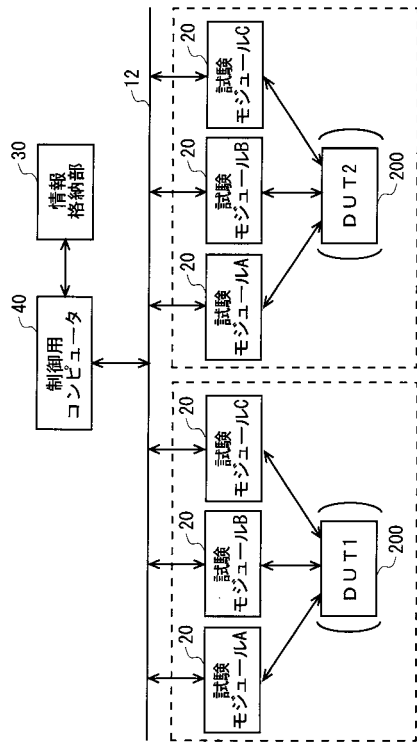
【図3】



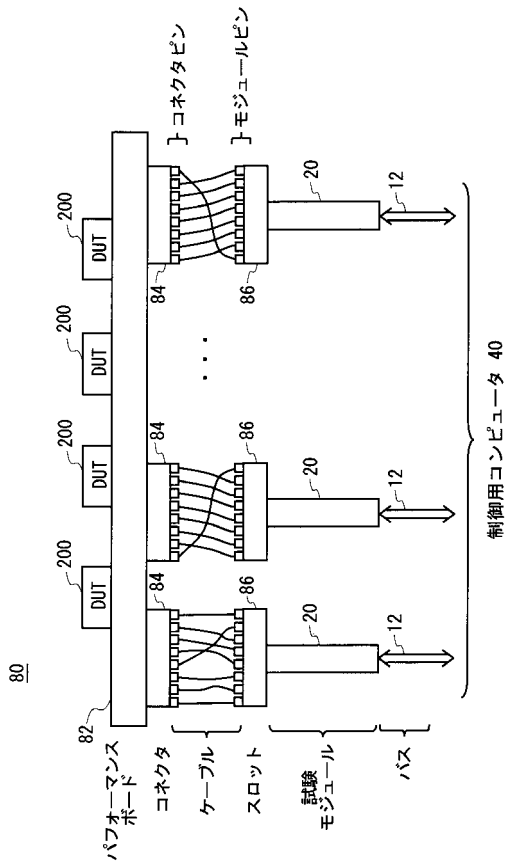
【図4】



【図5】



【図6】



【 図 7 】

```

Vendor 1 ← 試験モジュールのベンダのID
{
  ModuleConfig
  {
    Module 4 ← 試験モジュールの種類
    {
      Port 5 ← バス番号
      {
        SerialNumber 2263146;
        ProductRevision 1095976496;

        Params
        {
          Calibration
          {
            HardwareRevision 0;
            PBCConnectors 4;

            ProductName BPS-030230;
            SlotNumber 6;
          }
        }
      }
      Port 6
      {
        .
        .
        .
      }
    }
  }
}

```

1個の試験モジュール情報

【 図 8 】

```

TestHeadConnections
{
  { ModulePIN Connector PIN
  P6.1 3.1;
  P6.10 3.10;
  P6.11 3.11;
  P6.12 3.12;
  P6.13 3.13;
  P6.14 3.14;
  P6.15 3.15;
  P6.16 3.16;
  P6.17 3.17;
  P6.18 3.18; ← バス番号
  P6.19 3.19; ← モジュールピン番号
  P6.2 3.2;
  P6.20 3.20; ← コネクタ番号
  P6.21 3.21; ← コネクタピン番号
  P6.22 3.22;
  P6.23 3.23;
  P6.24 3.24;
  P6.25 3.25;
  P6.26 3.26;
  P6.27 3.27;
  .
  .
  .
}

```

【 図 9 】

```

CommonSection
{
  $define ALL_H(HHHHHHH)
  $define ALL_L(LLLLLLLL)
  $define ALL_0(0000000)
  $define ALL_1(1111111) ← 文字列の定義
  $define ALL_X(XXXXXXX)
  $define ALL_Z(ZZZZZZZ)
}

{
  NOP[V{dir=1;abus=${ALL_1};bbus=${ALL_H};en=0;}W{allpins=wfs1:}]
  NOP[V{abus=1000000;bbus=HLHLHLHL;}]
  NOP[V{abus=0100000;bbus=LHLHLHL;}]
  NOP[V{abus=0010000;bbus=LLHLHLHL;}]
  NOP[V{abus=0001000;bbus=LLLHLHLHL;}]
  NOP[V{abus=0000100;bbus=LLLLHLHL;}]
  NOP[V{abus=0000010;bbus=LLLLLHL;}]
  NOP[V{abus=0000001;bbus=HLHLHLHLH;}]
  NOP[V{abus=${ALL_0};bbus=${ALL_L};}]
  NOP[V{abus=${ALL_1};bbus=${ALL_H};}]
  NOP[V{abus=${ALL_1};bbus=${ALL_Z};en=1;}W{allpins=wfs2:}]
  NOP[V{abus=${ALL_1};bbus=${ALL_H};en=0;}W{allpins=wfs3:}]
  .
  .
}

```

診断用パターン

【 図 10 】

```

PinDescription[
  Group abus{ ← abusというグループの信号名を定義
  a1, a2, a3, a4, a5, a6, a7, a8
  }

  Group bbus{ ← bbusというグループの信号名を定義
  b1, b2, b3, b4, b5, b6, b7, b8
  }

  Group iopins{
  a1, a2, a3, a4, a5, a6, a7, a8
  b1, b2, b3, b4, b5, b6, b7, b8
  }

  Group ctrlpins{
  dir, en
  }
}

```

【図 11】

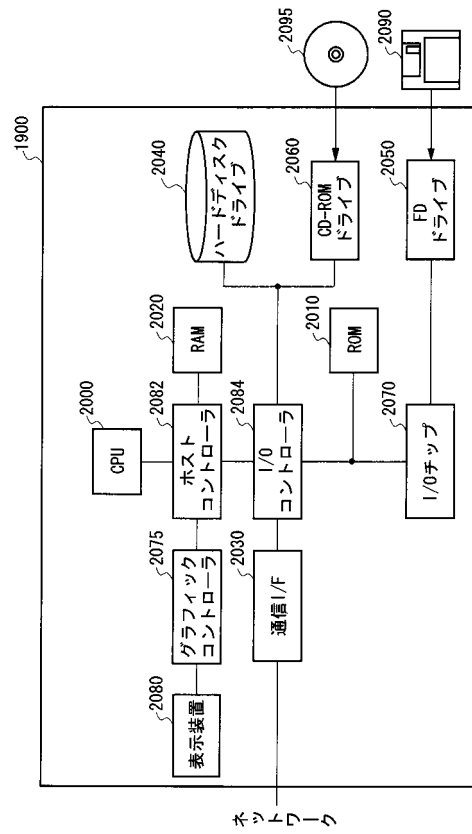
```
DUTType loadboard{
  DUT 1{
    name Connector PIN
    a1 3.1:
    a2 3.3:
    a3 3.5:
    a4 3.7:
    a5 3.9:
    a6 3.11:
    a7 3.13:
    a8 3.15:

    b1 3.2:
    b2 3.4:
    b3 3.6:
    b4 3.8:
    b5 3.10:
    b6 3.12:
    b7 3.14:
    b8 3.16:

    dir 3.17:
    en 3.19:
  }
}
```

DUTピン名
コネクタ番号
コネクタピン番号

【図 12】



フロントページの続き

(72)発明者 佐藤 浩
東京都練馬区旭町1丁目3番1号 株式会社アドバンテスト内

審査官 関根 洋之

(56)参考文献 特開2006-317256(JP,A)
特開平06-281692(JP,A)
特開2006-275986(JP,A)

(58)調査した分野(Int.Cl., DB名)
G01R 31/28-31/3193