



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년05월18일

(11) 등록번호 10-1521345

(24) 등록일자 2015년05월12일

(51) 국제특허분류(Int. Cl.)

C03C 15/00 (2006.01) G02F 1/13 (2006.01)  
H01L 21/02 (2006.01)

(73) 특허권자

아반스트레이트 가부시키가이샤

일본국 미에 요카이치시 치토세쵸 2반지

(21) 출원번호 10-2013-0099615

(72) 발명자

이까이 오사무

(22) 출원일자 2013년08월22일

일본 미에쿄 요까이찌시 지도세쵸 2 아반스트레이트 가부시키가이샤 내

심사청구일자 2013년08월22일

후꾸시마 다쓰야

(65) 공개번호 10-2014-0029214

일본 미에쿄 요까이찌시 지도세쵸 2 아반스트레이트 가부시키가이샤 내

(43) 공개일자 2014년03월10일

박 영태

일본 미에쿄 요까이찌시 지도세쵸 2 아반스트레이트 가부시키가이샤 내

(30) 우선권주장

JP-P-2012-189288 2012년08월29일 일본(JP)

(74) 대리인

장수길, 이종희

(56) 선행기술조사문헌

KR1020120023027 A

심사관 : 한정선

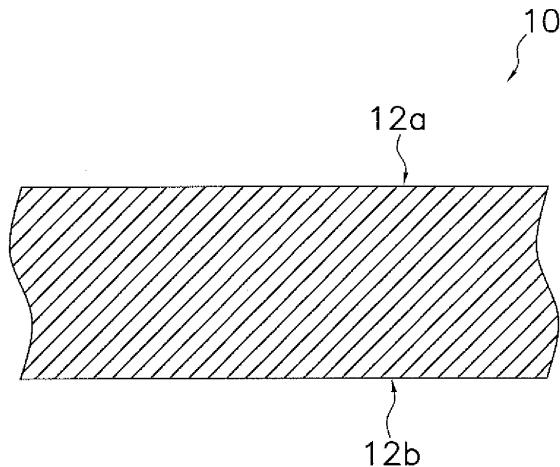
KR1020060058672 A

(54) 발명의 명칭 글래스 기판의 제조 방법

**(57) 요 약**

본 발명의 목적은, 표면의 대전이 효과적으로 억제되는 글래스 기판의 제조 방법을 제공하는 것이다.

글래스 기판의 제조 방법은, 세정 공정과, 에칭 공정을 구비한다. 세정 공정에서는, 조면화 표면(12b)이 설정된다. 조면화 표면(12b)은, 반도체 소자가 형성되는 글래스 기판(10)의 표면인 소자 형성 표면(12a)의 반대측의 표면이다. 에칭 공정에서는, 세정 공정에서 설정된 조면화 표면(12b)이 에칭된다. 에칭 공정에서 에칭되기 전의 조면화 표면(12b)의 표면 저항보다, 에칭 공정에서 에칭된 후의 조면화 표면(12b)의 표면 저항이 작아지도록, 조면화 표면(12b)은, 세정 공정에서 설정되고, 에칭 공정에서 에칭된다.

**대 표 도 - 도1**

## 명세서

### 청구범위

#### 청구항 1

반도체 소자가 형성되는 플랫 패널 디스플레이용 글래스 기판의 제조 방법으로서,  
반도체 소자가 형성되는 글래스 기판의 표면인 제1 표면의 반대측의 표면인 제2 표면을 세정하는 세정 공정과,  
상기 세정 공정에서 세정된 상기 제2 표면을 에칭하는 에칭 공정을 구비하고,  
상기 에칭 공정에서 에칭되기 전의 상기 제2 표면의 표면 저항보다, 상기 에칭 공정에서 에칭된 후의 상기 제2  
표면의 표면 저항이 작아지도록, 상기 제2 표면은, 상기 세정 공정에서 세정되고, 상기 에칭 공정에서  
에칭되며,  
상기 세정 공정에 있어서, 상기 제2 표면은 플라즈마 세정 처리가 행해지고,  
상기 에칭 공정에 있어서, 상기 제2 표면은 플라즈마 상태의 캐리어 가스 중에 생성되는 불소계 에칭 가스를 사  
용하는 드라이 에칭 처리가 행해지며,  
상기 에칭 공정에서 에칭된 후의 상기 제2 표면은, 0.3nm 이상 0.5nm 미만의 Ra를 갖는 글래스 기판의 제조 방  
법.

#### 청구항 2

제1항에 있어서,

상기 에칭 공정에 있어서, 상기 제2 표면은, 상기 캐리어 가스로서 아르곤이 사용되고, 에천트로서 4불화 탄소  
가 사용되는 상기 드라이 에칭 처리가 행해지는 글래스 기판의 제조 방법.

#### 청구항 3

제1항 또는 제2항에 있어서,

상기 제2 표면에 있어서의 규불화 암모늄의 침착이 억제되도록, 상기 제2 표면은, 상기 에칭 공정에서 에칭되는  
글래스 기판의 제조 방법.

#### 청구항 4

제1항 또는 제2항에 있어서,

상기 세정 공정에 있어서, 상기 제2 표면은, 아르곤 플라즈마 세정 처리가 행해지는 글래스 기판의 제조 방법.

#### 청구항 5

제1항 또는 제2항에 있어서,

상기 글래스 기판은, 액정 표시 장치용 글래스 기판인 글래스 기판의 제조 방법.

#### 청구항 6

제1항 또는 제2항에 있어서,

상기 에칭 공정에서 상기 제2 표면이 에칭된 상기 글래스 기판의 단부를 연마 및 연삭하는 단부면 가공 공정과,  
상기 단부면 가공 공정 후에 행해지는 상기 글래스 기판의 제2 세정 공정  
을 더 구비하는 글래스 기판의 제조 방법.

### 발명의 설명

## 기술 분야

[0001] 본 발명은, 클래스 기판의 제조 방법에 관한 것이다.

## 배경 기술

[0002] 종래, 액정 표시 장치 등의 플랫 패널 디스플레이의 제조에 클래스 기판이 이용되고 있다. 플랫 패널 디스플레이의 제조 공정에 있어서, 클래스 기판 표면에 TFT(Thin Film Transistor) 등의 반도체 소자를 형성하기 위해, 클래스 기판은, 반도체 제조 장치의 반응 용기 내의 서셉터에 재치되어, 성막 처리된다. 클래스 기판에 복수 종류의 박막을 형성하기 위해, 성막 처리는, 복수의 반도체 제조 장치에 의해 복수회 행해진다. 성막 처리가 행해질 때마다, 클래스 기판은 서셉터로부터 제거된다. 이때, 클래스 기판을 재치하는 서셉터의 금속 표면과, 클래스 기판 표면과의 사이에 있어서, 마찰에 의한 정전기, 즉, 박리 대전이 발생하여, 클래스 기판에 정전기가 축적된다. 이로 인해, 복수회의 성막 처리가 행해진 클래스 기판은, 대량의 정전기를 축적한다. 특히, 액정 표시 장치에 이용되는 무알카리 클래스로 이루어지는 클래스 기판은, 그 표면이 대전되기 쉽고, 정전기가 제거되기 어렵다. 그리고 박리 대전의 발생이 반복되면, 클래스 기판은, 서셉터의 금속 표면에 대하여, 정전기에 의해 접착되기 쉬워진다. 이에 의해, 클래스 기판을 서셉터로부터 제거할 때에, 클래스 기판에 과도한 힘을 줌으로써 클래스 기판을 파손시켜 버리는 경우가 있다. 또한, 박리 대전에 의해 축적된 정전기에 기인하는 전압은, 클래스 기판 표면에 형성된 반도체 소자를 파괴해 버리는 경우가 있다.

[0003] 이러한 상황하에서, 플랫 패널 디스플레이의 제조 공정에 있어서의, 표면의 대전이 발생하기 어려운 클래스 기판의 제조가 제안되어 있다. 예를 들어, 특허문현 1(일본 특허 출원 공개 제2005-255478호 공보)에 개시되는 클래스 기판은, 전극선이나 각종 디바이스가 형성되는 제1 표면과, 제1 표면의 반대측의 제2 표면을 갖는다. 제2 표면은, 물리적 연마 또는 화학 처리된 면이며, 0.3nm 내지 10nm의 Ra(산술 평균 거칠기)를 갖는다. 제2 표면의 조면화 처리에 의해, 클래스 기판의 대전이 억제된다.

## 선행기술문헌

### 특허문현

[0004] (특허문현 0001) 일본 특허 출원 공개 제2005-255478호 공보

## 발명의 내용

### 해결하려는 과제

[0005] 그러나 클래스 기판에 정전기가 축적되어 클래스 기판 표면이 대전되어 있는 경우에 있어서도, 클래스 기판 표면으로부터 정전기 파괴(ESD)를 수반하는 일 없이 전하가 누설되어 정전기가 방출되면, 클래스 기판 표면의 대전이 억제된 상태로 된다.

[0006] 여기서, 클래스 기판 표면을 에칭 처리에 의해 조면화하는 경우, 에칭 처리가 행해지는 분위기 및 애천트에 기인하여, 에칭되는 클래스 기판 표면에, 규불화 암모늄의 결정이 침착되는 경우가 있다. 규불화 암모늄의 결정이 침착 부착되면, 클래스 기판 표면으로부터 제거하는 것이 매우 곤란하다. 그리고 규불화 암모늄의 결정이 침착된 클래스 기판 표면에서는, 전하의 누설이 일어나기 어려워, 클래스 기판으로부터의 정전기의 방출이 저해되어 버린다.

[0007] 또한, 최근, 전극 배선 재료의 개발이 진행되어, 비저항이 작은 전극 재료를 클래스 기판 상에 배선하는 것이 가능해졌다. 그에 의해, 전극 배선의 막 두께는, 예를 들어, 150nm 미만으로 얇아져 있다. 비저항이 작은 전극 재료로서는, 구리계의 재료, 예를 들어, Ct/Ti 배선 및 Cu/Mo 배선이 있다. 또한, TFT를 구성하는 게이트 절연막도, 미세화를 위해, 예를 들어, 20μm 미만으로 얇아져 있다. 그로 인해, 정전기의 방출에 의한 대전 억제에 관한 보다 엄격한 대책이, 플랫 패널 디스플레이용 클래스 기판의 제조 공정에 요구되고 있다.

[0008] 본 발명의 목적은, 표면의 대전이 효과적으로 억제되는 클래스 기판의 제조 방법을 제공하는 것이다.

## 과제의 해결 수단

[0009] 본 발명에 따른 글래스 기판의 제조 방법은, 반도체 소자가 형성되는 플랫 패널 디스플레이용 글래스 기판의 제조 방법이다. 글래스 기판의 제조 방법은, 세정 공정과, 에칭 공정을 구비한다. 세정 공정에서는, 제2 표면이 세정된다. 제2 표면은, 반도체 소자가 형성되는 글래스 기판의 표면인 제1 표면의 반대측의 표면이다. 에칭 공정에서는, 세정 공정에서 세정된 제2 표면이 에칭된다. 에칭 공정에서 에칭되기 전의 제2 표면의 표면 저항보다, 에칭 공정에서 에칭된 후의 제2 표면의 표면 저항이 작아지도록, 제2 표면은, 세정 공정에서 세정되고, 에칭 공정에서 에칭된다.

[0010] 본 발명에 따른 글래스 기판의 제조 방법에 있어서, 글래스 기판의 제1 표면은, 플랫 패널 디스플레이의 제조 공정에 있어서, TFT 등의 반도체 소자가 형성되는 면이며, 글래스 기판의 제2 표면은, 플랫 패널 디스플레이의 제조에 이용되기 전에, 세정 처리 및 에칭 처리가 행해지는 면이다. 제2 표면의 표면 저항은, 세정 처리 및 에칭 처리에 의해 감소된다. 제2 표면의 표면 저항이 작을수록, 제2 표면에 있어서 전하가 이동하기 쉽고, 글래스 기판에 축적된 정전기가 제2 표면으로부터 방출되기 쉽다. 그로 인해, 세정 처리 및 에칭 처리에 있어서 제2 표면의 표면 저항을 작게 하는 표면 처리를 행함으로써, 글래스 기판의 제2 표면의 대전이 효과적으로 억제된다.

[0011] 또한, 에칭 공정에 있어서, 제2 표면은, 캐리어 가스로서 아르곤이 사용되고, 에천트로서 4불화 탄소가 사용되는 드라이 에칭 처리가 행해지는 것이 바람직하다.

[0012] 캐리어 가스로서 질소를 사용하여, 제2 표면의 드라이 에칭 처리를 행하는 경우, 드라이 에칭 시의 플라즈마 방전 에너지에 의해, 에천트인 4불화 탄소의 일부와, 질소의 일부가 반응하여, 불화 암모늄이 생성된다. 불화 암모늄은, 글래스 기판에 포함되는 규소와 반응하여, 규불화 암모늄이 생성된다. 생성된 규불화 암모늄의 결정은, 제2 표면에 침착되어, 글래스 기판의 제2 표면으로부터의 정전기의 방출을 저해한다. 그로 인해, 캐리어 가스로서 아르곤을 사용함으로써, 제2 표면에 있어서의 규불화 암모늄의 침착이 억제되고, 글래스 기판의 제2 표면의 대전이 효과적으로 억제된다.

[0013] 글래스 기판의 제2 표면에 부착되어 있는 유기물은, 대기압 플라즈마 세정에 의해 제거된다. 대기압 플라즈마 세정 처리가 행해지는 분위기 중에 존재하는 질소의 일부는, 세정 공정에 있어서, 제2 표면에 잔류하고 있는 유기물과 반응하여 결합한다. 이 경우, 에칭 공정에 있어서, 제2 표면에 잔류하고 있는 유기물과 결합하고 있는 질소에 기인하여, 상술한 바와 같이, 규불화 암모늄이 생성되어 제2 표면에 침착된다. 따라서, 대기압 플라즈마 세정 처리가 행해지는 분위기 중에 존재하는 질소는, 적을수록 바람직하다.

[0014] 또한, 세정 공정에 있어서, 제2 표면은, 아르곤 플라즈마 세정 처리가 행해지는 것이 바람직하다. 아르곤 플라즈마 세정 처리에서는 질소가 사용되지 않으므로, 글래스 기판의 제2 표면에 규불화 암모늄이 침착되는 것이 억제된다.

[0015] 또한, 글래스 기판은, 액정 표시 장치용 글래스 기판인 것이 바람직하다.

### 발명의 효과

[0016] 본 발명에 따른 글래스 기판의 제조 방법에 의해 제조된 글래스 기판은, 표면의 대전이 효과적으로 억제된다.

### 도면의 간단한 설명

[0017] 도 1은 실시 형태에 따른 글래스 기판의 단면도.

도 2는 실시 형태에 따른 글래스 기판의 제조 방법을 나타내는 흐름도.

도 3은 플라즈마 세정 장치의 일례를 나타내는 도면.

도 4는 드라이 에칭 장치의 일례를 나타내는 도면.

### 발명을 실시하기 위한 구체적인 내용

[0018] (1) 글래스 기판의 제조 방법의 개략

[0019] 본 발명에 따른 글래스 기판의 제조 방법의 실시 형태에 대해, 도면을 참조하면서 설명한다. 본 실시 형태에 따른 글래스 기판의 제조 방법에 의해 제조되는 글래스 기판(10)은, 액정 디스플레이, 플라즈마 디스플레이 및 유기 EL 디스플레이 등의 플랫 패널 디스플레이(FPD)의 제조에 이용된다. 글래스 기판(10)은, 예를 들어, 0.2mm 내지 0.8mm의 두께를 갖고, 또한, 세로 680mm 내지 2200mm 및 가로 880mm 내지 2500mm의 사이즈를 갖는다.

[0020] 도 1은 글래스 기판(10)의 단면도이다. 글래스 기판(10)은, 한쪽의 주표면인 소자 형성 표면(12a)과, 다른 쪽의 주표면인 조면화 표면(12b)을 갖는다. 소자 형성 표면(12a)은, FPD의 제조 공정에 있어서, TFT 등의 반도체 소자, 폴리실리콘 박막 및 ITO(Indium Thin Oxide) 박막 등으로 이루어지는 복수층의 박막이 형성되는 면이다. 그로 인해, 일반적으로, 소자 형성 표면(12a)은, 산술 평균 거칠기 Ra가 0.2nm 이하인 극히 매끄러운 면이다. 한편, 조면화 표면(12b)은, 후술하는 바와 같이, 글래스 기판(10)의 제조 공정에 있어서, 에칭 처리에 의해 미소한 요철이 형성되는 면이다. 본 실시 형태에 있어서, 글래스 기판(10)의 조면화 표면(12b)은, 드라이 에칭에 의해 표면 처리된다.

[0021] 글래스 기판(10)의 일례로서, 이하의 조성을 갖는 글래스를 들 수 있다. (a) SiO<sub>2</sub>:50질량% 내지 70질량%, (b) Al<sub>2</sub>O<sub>3</sub>:10질량% 내지 25질량%, (c) B<sub>2</sub>O<sub>3</sub>:5질량% 내지 18질량%, (d) MgO:0질량% 내지 10질량%, (e) CaO:0질량% 내지 20질량%, (f) SrO:0질량% 내지 20질량%, (g) BaO:0질량% 내지 10질량%, (h) R<sub>2</sub>O:5질량% 내지 20질량%(R은, Mg, Ca, Sr 및 Ba로부터 선택되는 적어도 1종임.), (i) R'<sub>2</sub>O:0질량% 내지 2.0질량%(R'은, Li, Na 및 K로부터 선택되는 적어도 1종임.), (j) SnO<sub>2</sub>, Fe<sub>2</sub>O<sub>3</sub> 및 CeO<sub>2</sub>로부터 선택되는 적어도 1종의 금속 산화물. 상기한 조성을 갖는 글래스는, 0.1질량% 미만의 범위에서, 그 밖의 미량 성분의 존재가 허용된다.

[0022] 글래스 기판(10)은, 플로트법 및 다운드로우법 등에 의해 성형된다. 본 실시 형태에서는, 오버플로우 다운드로우법을 이용하는 FPD용 글래스 기판(10)의 제조 공정에 대해 설명한다. 도 2는 글래스 기판(10)의 제조 공정을 나타내는 흐름도의 일례이다. 글래스 기판(10)의 제조 공정은, 주로, 용해 공정(스텝 S10)과, 청정 공정(스텝 S20)과, 교반 공정(스텝 S30)과, 성형 공정(스텝 S40)과, 서냉 공정(스텝 S50)과, 채판 공정(스텝 S60)과, 절단 공정(스텝 S70)과, 조면화 공정(스텝 S80)과, 단부면 가공 공정(스텝 S90)으로 이루어진다. 용해 공정(S10)과, 청정 공정(S20)과, 교반 공정(S30)과, 성형 공정(S40)과, 서냉 공정(S50)과, 채판 공정(S60)과, 절단 공정(S70)은, 글래스 원료로부터 글래스 기판(10)이 제조되는 기판 제조 공정이다. 조면화 공정(S80)은, 글래스 기판(10)의 조면화 표면(12b)이 드라이 에칭에 의해 조면화되는 표면 처리 공정이다. 다음으로, 각 공정의 개념을 설명한다.

[0023] 용해 공정(S10)에서는, 용해조에 있어서, 버너 등의 가열 수단에 의해 글래스 원료가 용해되고, 1500°C 내지 1600°C의 고온의 용융 글래스가 생성된다. 글래스 원료는, 원하는 조성의 글래스를 실질적으로 얻을 수 있도록 조제된다. 여기서, 「실질적으로」라 함은, 0.1질량% 미만의 범위이며, 그 밖의 미량 성분의 존재가 허용되는 것을 의미한다. 용융 글래스는, 용해조의 저부에 형성된 유출구로부터 하류 공정으로 이송된다.

[0024] 청정 공정(S20)에서는, 청정조에 있어서, 용해 공정(S10)에서 생성된 용융 글래스를 더욱 승온시킴으로써, 용융 글래스의 청정이 행해진다. 청정조에 있어서, 용융 글래스의 온도는, 1600°C 내지 1800°C, 바람직하게는 1650°C 내지 1750°C로 상승시켜진다. 청정조에서는, 용융 글래스에 포함되는 O<sub>2</sub>, CO<sub>2</sub> 및 SO<sub>2</sub>의 미소한 기포가, 글래스 원료에 포함되는 SnO<sub>2</sub> 등의 청정제의 환원에 의해 발생한 O<sub>2</sub>를 흡수하여 성장하고, 용융 글래스의 액면으로 부상한다.

[0025] 교반 공정(S30)에서는, 교반조에 있어서, 청정 공정(S20)에서 청정된 용융 글래스가 교반되어, 화학적 및 열적 으로 균질화된다. 교반조에서는, 용융 글래스는 연직 방향으로 흐르면서, 축 회전하는 스터리에 의해 교반되고, 교반조의 저부에 형성된 유출구로부터 하류 공정으로 이송된다. 또한, 교반 공정(S30)에서는, 지르코니아가 풍부한 용융 글래스 등, 용융 글래스의 평균적인 비중과 다른 비중을 갖는 글래스 성분이 교반조로부터 제거된다.

[0026] 성형 공정(S40)에서는, 오버플로우 다운드로우법에 의해, 교반 공정(S30)에서 교반된 용융 글래스로부터 글래스 리본이 성형된다. 구체적으로는, 성형 셀의 상부로부터 넘쳐 분류된 용융 글래스가, 성형 셀의 측벽을 따라 하방으로 흐르고, 성형 셀의 하단에서 합류함으로써 글래스 리본이 연속적으로 성형된다. 용융 글래스는, 성형 공정(S40)에 유입되기 전에, 오버플로우 다운드로우법에 의한 성형에 적합한 온도, 예를 들어, 1200°C까지 냉각된다.

[0027] 서냉 공정(S50)에서는, 성형 공정(S40)에서 연속적으로 생성된 글래스 리본이, 변형 및 휨이 발생하지 않도록 온도 제어되면서, 서냉점 이하까지 서냉된다.

[0028] 채판 공정(S60)에서는, 서냉 공정(S50)에서 서냉된 글래스 리본이, 소정의 길이마다 절단된다.

[0029] 절단 공정(S70)에서는, 채판 공정(S60)에서 소정의 길이마다 절단된 글래스 리본이, 소정의 크기로 절단되어,

클래스 기판(10)이 얻어진다.

[0030] 조면화 공정(S80)에서는, 후술하는 바와 같이, 절단 공정(S70)에서 얻어진 클래스 기판(10)의 조면화 표면(12b)의 표면 거칠기를 증가시키는 표면 처리가 행해진다. 조면화 공정(S80)은, 주로, 클래스 기판(10)의 조면화 표면(12b)을 세정하는 세정 공정과, 세정 공정에서 세정된 조면화 표면(12b)을 에칭하는 에칭 공정으로 이루어진다.

[0031] 단부면 가공 공정(S90)에서는, 조면화 공정(S80)에서 조면화 표면(12b)이 표면 처리된 클래스 기판(10)의 단부를 연마 및 연삭한다.

[0032] 또한, 단부면 가공 공정(S90) 후에, 클래스 기판(10)의 세정 공정 및 검사 공정이 행해진다. 세정 공정 및 검사 공정의 상세는 생략한다. 최종적으로, 클래스 기판(10)은 포장되어, FPD의 제조 업자에게 출하된다. FPD 제조 업자는, 클래스 기판(10)의 소자 형성면(12a)에 TFT 등으로 이루어지는 박막을 형성하여, FPD를 제조한다.

## [0033] (2) 조면화 공정의 상세

[0034] 다음으로, 조면화 공정(S80)에서 행해지는, 조면화 표면(12b)의 세정 공정 및 에칭 공정에 대해, 각각 설명한다.

### [0035] (2-1) 세정 공정

[0036] 세정 공정에서는, 조면화 표면(12b)의 플라즈마 세정 처리가 행해진다. 플라즈마 세정 처리는, 예를 들어, 대기압 플라즈마 세정 처리 및 아르곤 플라즈마 세정 처리이다.

[0037] 도 3은 플라즈마 세정 장치의 일례를 나타내는 도면이다. 플라즈마 세정 장치(20)는, 반송 롤러(22)에 의해 반송되는 클래스 기판(10)의 한쪽의 주표면이며, 반송 롤러(22)와 접촉하는 면인 조면화 표면(12b)에, 세정 노즐(21)로부터 플라즈마 상태의 가스를 분사한다. 세정 노즐(21)은, 클래스 기판(10)의 폭 방향으로 연장된 슬릿 형상의 노즐이다. 세정 노즐(21)은, 플라즈마 상태의 가스의 공급로(23)와, 공급로(23)의 양측에 형성되는 한 쌍의 대향 전극(24)과, 한 쌍의 대향 전극(24)의 각각의 표면을 덮는 유전체(26)를 갖는다. 공급로(23)의 단부는, 플라즈마 상태의 가스의 조사구이며, 클래스 기판(10)의 조면화 표면(12b)에 대향하고 있다. 플라즈마 상태의 가스의 원료로서, 질소 및 산소의 혼합 가스인 공기 및 아르곤 등이 사용된다. 질소 및 산소의 혼합 가스를 사용하는 경우, 예를 들어, N<sub>2</sub>:500L/min와 O<sub>2</sub>(CDA):500cc/min와의 혼합 가스(N<sub>2</sub>:O<sub>2</sub>=500:0.5)를 흘려 플라즈마 세정을 행한다.

[0038] 플라즈마 세정 장치(20)에서는, 플라즈마 상태에서 활성화된 가스를, 클래스 기판(10)의 조면화 표면(12b)에 분사함으로써, 조면화 표면(12b)에 부착되어 있는 유기물의 박막을 제거한다. 유기물의 박막은, 이후의 에칭 처리에 있어서, 마스크로서 기능한다. 그로 인해, 에칭 처리 전에, 조면화 표면(12b)으로부터 유기물의 박막을 제거하는 세정 처리를 행한다.

[0039] 또한, 조면화 표면(12b)의 세정 공정에 있어서, 플라즈마 세정 처리를 행하는 대신에, 오존 가스의 분사 처리 및 자외선의 조사 처리를 행함으로써, 유기물의 박막을 제거할 수도 있다. 세정 공정에서는, 적어도, 유기물을 산화 또는 개질시킴으로써, 유기물의 박막이 제거되면 된다.

### [0040] (2-2) 에칭 공정

[0041] 에칭 공정에서는, 조면화 표면(12b)의 드라이 에칭 처리가 행해진다. 드라이 에칭 처리는, 예를 들어, 불소계의 에칭 가스를 이용하는 에칭 처리이다.

[0042] 도 4는 드라이 에칭 장치의 일례를 나타내는 도면이다. 드라이 에칭 장치(30)는, 반송 롤러(32)에 의해 반송되는 클래스 기판(10)의 한쪽의 주표면이며, 반송 롤러(32)와 접촉하는 면인 조면화 표면(12b)에, 에칭 노즐(31)로부터 에칭 가스를 분사한다. 에칭 노즐(31)은, 클래스 기판(10)의 폭 방향으로 연장된 슬릿 형상의 노즐이다. 에칭 가스는, 플라즈마 상태의 캐리어 가스 중에, 4불화 탄소 및 물의 혼합 가스를 통과시킴으로써 생성되는 불화 수소이다. 불화 수소에 의해, 클래스 기판(10)의 조면화 표면(12b)은 조면화된다. 캐리어 가스로서는, 질소 및 아르곤 등이 사용된다. 예를 들어, 캐리어 가스로서 질소를 사용하고, 또한, 에천트로서 4불화 탄소를 사용하는 경우, CF<sub>4</sub>:100cc/min와 N<sub>2</sub>:10L/min 내지 15L/min와의 혼합 가스(CF<sub>4</sub>:N<sub>2</sub>=1:100 내지 150)를 흘려 드라이 에칭을 행한다.

[0043] 에칭 공정에서는, 반송 롤러(32)에 의한 클래스 기판(10)의 반송 속도를 조정함으로써, 에칭 처리에 필요로 하

는 시간을 조정하고, 또한, 조면화 표면(12b)에 분사되는 에칭 가스의 유량을 조정할 수 있다. 에칭 공정이 행해지기 전에, 글래스 기판(10)의 조면화 표면(12b)은, 세정 공정에 있어서 유기물의 박막이 제거되어 있으므로, 조면화 표면(12b)은 균일하게 에칭된다. 또한, 에칭 공정 후의 조면화 표면(12b)은, 0.30nm 내지 0.60nm의 Ra(산술 평균 거칠기)를 갖는 것이 바람직하다. 또한, 에칭 공정 후의 조면화 표면(12b)은, 0.5nm 미만의 Ra를 갖는 것이 보다 바람직하다. 플랫 패널 디스플레이의 제조 공정에서는, 플랫 패널 디스플레이의 중량을 경감하기 위해, 글래스 기판의 이면을 슬리밍하는 경우가 있다. 그때, Ra가 0.5nm 이상이면, 슬리밍에 의한 결함이 증가하여, 수율이 저하되는 경우가 있다.

[0044] (3) 특징

[0045] (3-1)

[0046] 본 실시 형태에 따른 글래스 기판의 제조 방법에서는, 글래스 기판(10)의 조면화 표면(12b)은, 플라즈마 세정 장치(20) 및 드라이 에칭 장치(30)를 이용하여 표면 처리된다. 플라즈마 세정 장치(20)에 의한 세정 처리 및 드라이 에칭 장치(30)에 의한 에칭 처리는, 에칭 처리에 의해 조면화 표면(12b)의 표면 저항이 작아지도록 행해진다.

[0047] 글래스 기판(10)의 조면화 표면(12b)의 표면 저항이 작을수록, 조면화 표면(12b)에 있어서 전하가 이동하기 쉽다. 그로 인해, 조면화 표면(12b)의 표면 저항이 작을수록, 조면화 표면(12b)으로부터 전하가 누설되기 쉽고, 조면화 표면(12b)의 대전이 보다 효과적으로 억제된다. 즉, 글래스 기판(10)의 조면화 표면(12b)의 에칭 처리를, 조면화 표면(12b)의 표면 저항이 작아지도록 행함으로써, 글래스 기판(10)에 축적된 정전기는, 조면화 표면(12b)으로부터 방출되기 쉬워진다.

[0048] 플랫 패널 디스플레이의 제조 공정에 있어서, 글래스 기판(10)의 소자 형성 표면(12a)에는, TFT 등의 반도체 소자, 폴리실리콘 박막 및 ITO 박막 등으로 이루어지는 복수층의 박막이 형성된다. 소자 형성 표면(12a)에 성막 처리가 행해질 때마다, 글래스 기판(10)은, 반도체 제조 장치의 반응 용기 내의 서셉터로부터 제거된다. 이때, 글래스 기판(10)을 재치하는 서셉터의 금속 표면과, 글래스 기판(10)의 조면화 표면(12b)과의 사이에 있어서, 박리 대전이 발생한다. 박리 대전에 의해 글래스 기판(10)에 정전기가 축적되면, 글래스 기판(10)의 조면화 표면(12b)은, 서셉터의 금속 표면에 대하여, 정전기에 의해 침착되거나, 이에 의해, 글래스 기판(10)을 서셉터로부터 제거할 때에, 글래스 기판(10)에 과도한 힘을 줄으로써 글래스 기판(10)을 파손시켜 버리는 경우가 있다. 또한, 박리 대전에 의해 축적된 정전기에 기인하는 전압은, 글래스 기판(10)의 소자 형성 표면(12a)에 형성된 반도체 소자 등을 파괴해 버리는 경우가 있다.

[0049] 본 실시 형태에 따른 글래스 기판의 제조 방법에서는, 글래스 기판(10)에 축적된 정전기가 조면화 표면(12b)으로부터 방출되기 쉽고, 조면화 표면(12b)의 대전이 효과적으로 억제된다. 따라서, 플랫 패널 디스플레이의 제조 공정에 있어서, 글래스 기판(10)의 파손 및 글래스 기판(10)의 표면에 형성된 반도체 소자 등의 파괴를 효과적으로 억제할 수 있다.

[0050] (3-2)

[0051] 글래스 기판(10)의 조면화 표면(12b)의 에칭 공정에서는, 에칠퐁트의 캐리어 가스로서, 아르곤이 사용되는 것이 바람직하다.

[0052] 캐리어 가스에 질소가 포함되는 경우, 에칠퐁트인 4불화 탄소의 일부와, 질소의 일부가 반응하여, 불화 암모늄이 생성된다. 불화 암모늄은, 글래스 기판(10)에 포함되는 규소와 반응하여, 규불화 암모늄이 생성된다. 규불화 암모늄의 결정은, 조면화 표면(12b)에 침착되어, 글래스 기판(10)의 조면화 표면(12b)으로부터의 정전기의 방출을 저해한다. 또한, 규불화 암모늄의 결정은, 글래스 기판(10)의 표면으로부터 제거하는 것이 매우 곤란하다. 따라서, 캐리어 가스로서 아르곤을 사용함으로써, 조면화 표면(12b)에 있어서의 규불화 암모늄의 침착이 억제되고, 조면화 표면(12b)의 대전이 보다 효과적으로 억제된다.

[0053] (3-3)

[0054] 글래스 기판(10)의 조면화 표면(12b)의 세정 공정에서는, 글래스 기판(10)의 조면화 표면(12b)은, 아르곤 플라즈마 세정되는 것이 바람직하다.

[0055] 대기압 플라즈마 세정 처리가 행해지는 분위기 중에 존재하는 질소는, 세정 공정 후에 조면화 표면(12b)에 잔류하고 있는 유기물과 반응하여 결합한다. 그로 인해, 에칭 공정에 있어서, 조면화 표면(12b)에 잔류하고 있는 유기물과 결합하고 있는 질소에 기인하여, 상술한 바와 같이, 규불화 암모늄이 생성되어 조면화 표면(12b)에 침

착된다. 따라서, 플라즈마 세정 장치(20)를 이용하는 조면화 표면(12b)의 세정 공정에서는, 분위기 중에 존재하는 질소가 적을수록 바람직하다. 또한, 아르곤 플라즈마 세정 처리에서는 질소가 사용되지 않으므로, 글래스 기판(10)의 조면화 표면(12b)에 규불화 암모늄이 침착되는 것이 보다 효과적으로 억제된다.

#### [0056] (4) 실시예

[0057] 본 발명에 따른 글래스 기판의 제조 방법의 실시예로서, 글래스 기판의 한쪽의 주표면을 조면화 처리하여, 표면 저항의 변화를 측정하였다. 구체적으로는, 복수의 글래스 기판에 대하여, 서로 다른 조건하에서 세정 처리 및 에칭 처리를 행하여, 에칭 처리된 표면의 표면 저항을 측정하였다. 또한, 세정 처리 및 에칭 처리가 행해져 있지 않은 글래스 기판의 표면의 표면 저항을 측정하였다. 또한, 글래스 기판 표면의 대전성 및 Ra(산술 평균 거칠기)를 측정하였다. 또한, 글래스 기판으로서, 보로알루미노 실리케이트 글래스를 이용한 액정 표시 장치용 글래스 기판을 사용하였다.

[0058] 우선, 글래스 기판의 한쪽의 주표면을, 플라즈마 세정 장치를 이용하여 세정하였다. 세정 공정에서는, 플라즈마 상태의 질소와 산소와의 혼합 가스를 이용하는 대기압 플라즈마 세정, 또는, 플라즈마 상태의 아르곤을 사용하는 아르곤 플라즈마 세정의 2종류의 세정 중 어느 하나를 행하였다. 플라즈마 상태의 가스를, 매분 소정의 양, 글래스 기판의 표면에 분사하여, 글래스 기판의 표면을 세정하였다.

[0059] 다음으로, 세정 처리를 행한 글래스 기판의 표면을, 드라이 에칭 장치를 이용하여 에칭하였다. 에칭 공정에서는, 플라즈마 상태의 캐리어 가스 중에, 4불화 탄소 및 물의 혼합 가스를 통과시킴으로써, 에칭 가스인 불화 수소를 생성하였다. 그리고 생성된 에칭 가스를, 매분 소정의 양, 글래스 기판의 표면에 분사하여, 글래스 기판의 표면을 에칭하였다.

[0060] 다음으로, 세정 공정 및 에칭 공정으로 이루어지는 조면화 처리가 실시된 글래스 기판으로부터, 한 변이 50mm인 정사각형의 시료를 잘라내어, 에칭된 글래스 기판 표면의 평가를 행하였다.

[0061] 첫째로, 글래스 기판 표면의 표면 저항을 측정하였다. 표면 저항의 측정은, 온도 25°C, 습도 55%의 환경하에서, 표면 저항계(트렉·재팬 가부시끼가이샤제, MODEL 152-1)를 사용하여 행하였다.

[0062] 둘째로, 글래스 기판 표면의 대전성을 평가하였다. 대전성의 평가는, 온도 25°C, 습도 50%의 환경하에서 행하였다. 구체적으로는, 우선, 글래스 기판을 테이블에 재치하여, 진공 흡착에 의해, 소정의 시간, 글래스 기판과 테이블 표면을 밀착시켰다. 다음으로, 핀을 이용하여, 글래스 기판을 들어올려 테이블 표면으로부터 박리하였다. 다음으로, 표면 전위계(오드론 가부시끼가이샤제)를 사용하여, 글래스 기판 표면의 대전량을 측정하였다. 이상의 공정을, 소정의 인터벌을 두고 4회 반복하여, 글래스 기판 표면의 최대 대전량을 측정하였다. 그리고 글래스 기판 표면의 최대 대전량이 작을수록, 글래스 기판 표면의 대전성이 낮다고 판정하였다.

[0063] 셋째로, 글래스 기판 표면의 Ra(산술 평균 거칠기)를 측정하였다. Ra의 측정은, 원자간력 현미경(ParkSystems 사제, 모델 XE-100)을 사용하여 행하였다. 측정 조건은, 비접촉 모드에서, 스캔 에어리어를  $1\mu\text{m} \times 1\mu\text{m}$ , 스캔 레이트를 0.8Hz로 하였다. 이에 의해, 글래스 기판의 표면 프로파일 형상을 취득하여, Ra를 측정하였다.

[0064] 하기의 표 1에는, 제1 실시예, 제2 실시예, 제1 비교예, 제2 비교예 및 참고예로 이루어지는 5매의 글래스 기판에 관해, 세정 처리 및 에칭 처리의 조건, 표면 저항의 측정 결과, 대전성의 평가 결과 및 Ra의 측정 결과가 나타내어져 있다. 참고예는, 세정 처리 및 에칭 처리가 행해져 있지 않은 글래스 기판에 관한 것이다. 표 1에 나타내어지는 Ra는, 글래스 기판의 폭 방향의 중앙부에 대해 측정한 데이터이다.

**표 1**

	세정 가스	캐리어 가스	표면 저항	대전성	Ra(nm)
제1 실시예	혼합	아르곤	중	중	0.40
제2 실시예	아르곤	아르곤	저	저	0.35
제1 비교예	혼합	질소	고	고	0.30
제2 비교예	혼합	질소+아르곤	고	고	0.35
참고예	—	—	고	고	0.15

[0065] 표 1에 있어서, 「세정 가스」는, 세정 공정에 있어서, 글래스 기판 표면에 분사되는 플라즈마 상태의 가스의 원

료를 나타내고, 「캐리어 가스」는, 예칭 공정에 있어서 사용되는 캐리어 가스의 원료를 나타낸다. 「세정 가스」의 옆에 기재된 「혼합」은, 플라즈마 상태의 질소와 산소와의 혼합 가스를 이용하는 것을 나타낸다.

[0067] 표 1에 따르면, 제1 실시예 및 제2 실시예에 나타내어지는 바와 같이, 예칭 공정에 있어서, 캐리어 가스로서 아르곤을 사용하여 드라이 예칭 처리를 행함으로써, 표면 저항이 저하되는 것이 확인되었다. 또한, 제2 실시예에 나타내어지는 바와 같이, 세정 공정에 있어서, 아르곤 플라즈마 세정을 행함으로써, 표면 저항이 보다 저하되는 것이 확인되었다. 한편, 세정 공정에 있어서, 대기압 플라즈마 세정을 행한 글래스 기판은, 표면 저항의 명확한 저하가 확인되지 않았다. 또한, 글래스 기판 표면의 표면 저항이 낮을수록, 글래스 기판 표면의 대전량이 작아져, 대전이 보다 효과적으로 억제되는 것이 확인되었다.

[0068] 이상으로부터, 글래스 기판의 조면화 공정에 있어서, 캐리어 가스로서 아르곤을 사용하여 드라이 예칭 처리를 행함으로써, 글래스 기판 표면의 표면 저항이 저하되고, 그 결과, 글래스 기판 표면의 대전성이 저하되는 것이 확인되었다. 즉, 캐리어 가스로서 아르곤을 사용하여 드라이 예칭 처리된 글래스 기판은, 표면에 박리 대전이 발생한 경우에 있어서도, 표면으로부터 전하가 누설되기 쉬우므로, 표면의 대전이 효과적으로 억제되는 것이 판명되었다.

[0069] 이상, 본 발명에 따른 글래스 기판의 제조 방법에 대해 설명하였지만, 본 발명은 상기한 실시 형태에 한정되지 않고, 본 발명의 주지를 일탈하지 않는 범위에 있어서, 다양한 개량 및 변경이 실시되어도 된다.

### 부호의 설명

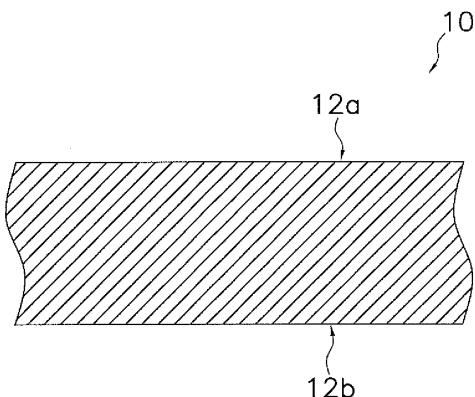
10 : 글래스 기판

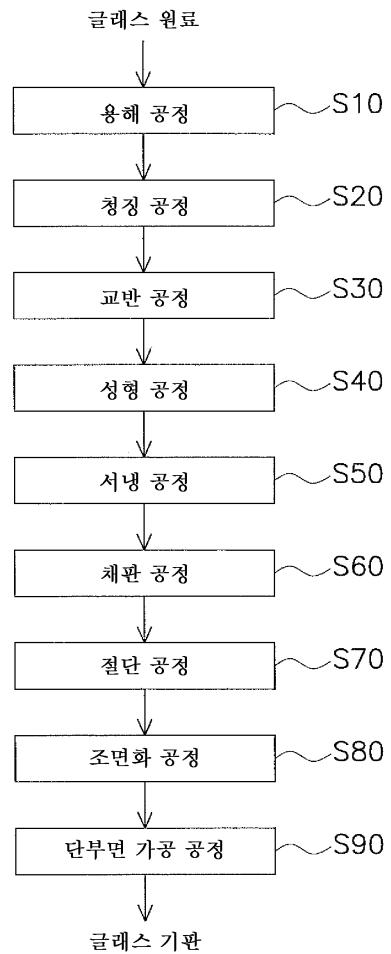
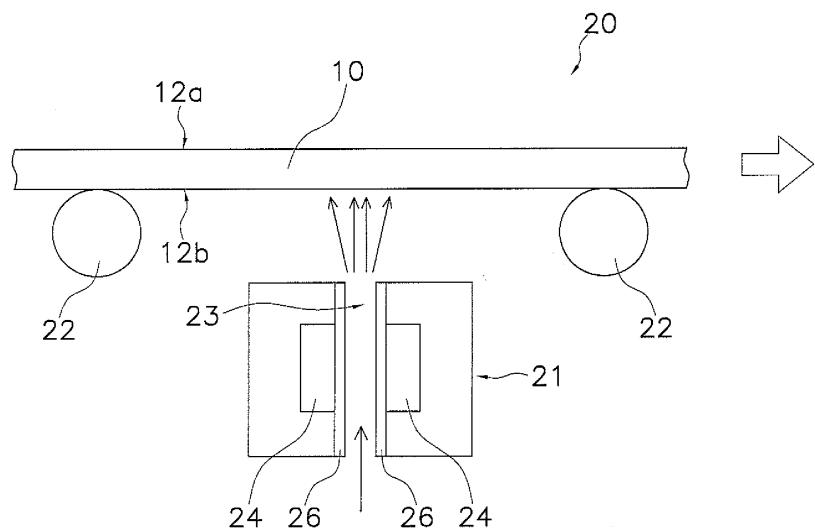
12a : 소자 형성 표면(제1 표면)

12b : 조면화 표면(제2 표면)

### 도면

#### 도면1



**도면2****도면3**

도면4

