



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I884167 B

(45)公告日：中華民國 114 (2025) 年 05 月 21 日

(21)申請案號：109129250

(22)申請日：中華民國 109 (2020) 年 08 月 27 日

(51)Int. Cl. : G02B6/122 (2006.01)

H05K1/03 (2006.01)

(30)優先權：2020/05/20 日本

2020-088349

(71)申請人：日商日本碍子股份有限公司 (日本) NGK INSULATORS, LTD. (JP)
日本

(72)發明人：服部良祐 HATTORI, RYOSUKE (JP)；多井知義 TAI, TOMOYOSHI (JP)；淺井圭一郎 ASAI, KEIICHIRO (JP)；近藤順悟 KONDO, JUNGO (JP)

(74)代理人：周良吉；周良謀

(56)參考文獻：

TW I224489B

CN 1170175C

WO 2019/224908A1

審查人員：蔡志明

申請專利範圍項數：7 項 圖式數：5 共 23 頁

(54)名稱

電光元件用複合基板

(57)摘要

本發明提供一種複合基板，其能顯著抑制剝離，且於設為電光元件之情形下，光的傳播損耗小、並能高速及低電壓驅動。

依本發明的實施形態之電光元件用複合基板，依序包括：具有電光效應之電光晶體基板、第一高介電常數層、第二高介電常數層、及支持基板；且在第一高介電常數層與第二高介電常數層之接合界面形成有非晶質層。

An object of the invention is to provide a composite substrate for which peeling is markedly suppressed, and which suffers minimal light propagation loss when used as an electrooptical element, and can be driven at high speed and with low voltage.

A composite substrate for an electrooptical element according to an embodiment of the invention comprises an electrooptical crystalline substrate that exhibits an electrooptical effect, a first high dielectric constant layer, a second high dielectric constant layer, and a support substrate, in that order, wherein an amorphous layer is formed at the joining interface between the first high dielectric constant layer and the second high dielectric constant layer.

指定代表圖：

符號簡單說明：

10:電光晶體基板
21:第一高介電常數層
22:第二高介電常數層
30:支持基板
40:非晶質層
50:低介電常數層
100:電光元件用複合基
板

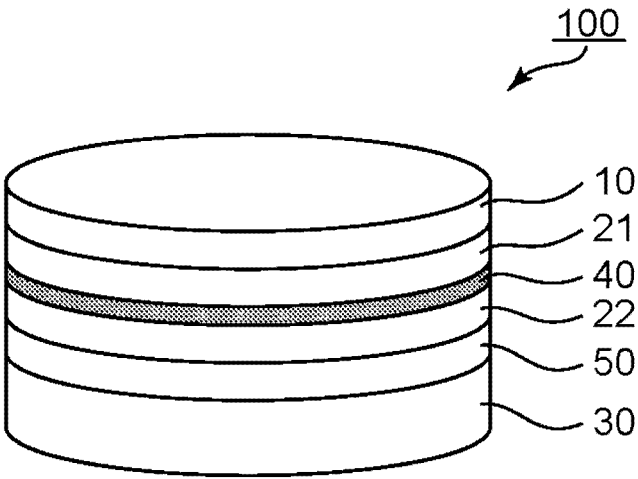


圖 1



I884167

【發明摘要】

【中文發明名稱】 電光元件用複合基板

【英文發明名稱】 COMPOSITE SUBSTRATE FOR ELECTROOPTICAL
ELEMENT

【中文】

本發明提供一種複合基板，其能顯著抑制剝離，且於設為電光元件之情形下，光的傳播損耗小、並能高速及低電壓驅動。

依本發明的實施形態之電光元件用複合基板，依序包括：具有電光效應之電光晶體基板、第一高介電常數層、第二高介電常數層、及支持基板；且在第一高介電常數層與第二高介電常數層之接合界面形成有非晶質層。

【英文】

An object of the invention is to provide a composite substrate for which peeling is markedly suppressed, and which suffers minimal light propagation loss when used as an electrooptical element, and can be driven at high speed and with low voltage.

A composite substrate for an electrooptical element according to an embodiment of the invention comprises an electrooptical crystalline substrate that exhibits an electrooptical effect, a first high dielectric constant layer, a second high dielectric constant layer, and a support substrate, in that order, wherein an amorphous layer is formed at the joining interface between the first high dielectric constant layer and the second high dielectric constant layer.

【指定代表圖】 圖1

第 1 頁，共 2 頁(發明摘要)

【代表圖之符號簡單說明】

10:電光晶體基板

21:第一高介電常數層

22:第二高介電常數層

30:支持基板

40:非晶質層

50:低介電常數層

100:電光元件用複合基板

【特徵化學式】 無

【發明說明書】

【中文發明名稱】 電光元件用複合基板

【英文發明名稱】 COMPOSITE SUBSTRATE FOR ELECTROOPTICAL
ELEMENT

【技術領域】

【0001】

本發明關於電光元件用複合基板。

【先前技術】

【0002】

吾人已知各種電光元件。電光元件，可利用電光效應，而將電信號轉換成光信號。電光元件，例如採用於光纖載微波通訊，且為了實現高速暨大容量之通訊、低消耗電力化（低驅動電壓化）、低佔地面積，而進行著其開發。因此，電光元件乃開始採用例如使用複合基板之構成。就電光元件用複合基板而言，普知有一種複合基板，利用藉由薄膜層（例如高介電常數氧化膜）之直接接合來將具有電光效應之電光晶體基板與支持基板一體化。然而，此般之複合基板具有如下問題。於直接接合電光晶體基板與薄膜層之情形下，會有發生光的傳播損耗之情形。於直接接合薄膜層與支持基板之情形下，會有難以高速驅動之情形，且視狀況會有接合本身不順利而無法獲得複合基板之情形。

[先前技術文獻]

[專利文獻]

【0003】

專利文獻1：日本專利第4174377號

第 1 頁，共 17 頁(發明說明書)

【發明內容】

[發明所欲解決之問題]

【0004】

本發明的主要目的，係提供一種複合基板，其顯著抑制剝離，且於作為電光元件之情形下，光的傳播損耗小、並能高速及低電壓驅動。

[解決問題之方式]

【0005】

依本發明的實施形態之電光元件用複合基板，依序包括：具有電光效應之電光晶體基板；第一高介電常數層；第二高介電常數層；支持基板；且在該第一高介電常數層與該第二高介電常數層之接合界面形成有非晶質層。

一實施形態之中，上述電光晶體基板的厚度係 $0.1\mu\text{m}\sim 10\mu\text{m}$ 。

一實施形態之中，上述電光晶體基板係由選自於鈮酸鋰、鉬酸鋰、磷酸氧鈦鉀、鈮酸鉀鋰、鈮酸鉀、鉬鉬酸鉀、及鈮酸鋰與鉬酸鋰之固溶體構成之群組中之一者來構成。

一實施形態之中，上述第一高介電常數層及上述第二高介電常數層的厚度，各係 $0.001\mu\text{m}\sim 1\mu\text{m}$ 。

一實施形態之中，上述第一高介電常數層及上述第二高介電常數層，各係由選自於氧化鉬、氧化鈮、氧化鈦、氧化鋁、氧化鉛、及矽構成之群組中之一者來構成。

一實施形態之中，上述支持基板係由選自於矽、玻璃、矽鋁氮氧化物（SiAlON）、富鋁紅柱石（Mullite）、氮化鋁、氮化矽、氧化鎂、藍寶石、石英、水晶、氮化鎵、碳化矽、及氧化鎵構成之群組中之一者來構成。

一實施形態之中，上述支持基板包含形成在上述第二高介電常數層側之低介電常數層。

[發明之效果]

【0006】

依據本發明的實施形態，則可實現一種複合基板，在電光元件用複合基板設置二個高介電常數層，並直接接合該二個高介電常數層而將電光晶體基板與支持基板一體化，藉以顯著抑制剝離，而且，於作為電光元件之情形下，使光的傳播損耗小、並能高速及低電壓驅動。

【圖式簡單說明】

【0007】

圖1係本發明一實施形態所成之電光元件用複合基板的概略立體圖。

圖2係圖1的電光元件用複合基板的概略剖視圖。

圖3係比較例1、3、5、7、9及11之電光元件用複合基板的概略剖視圖。

圖4係比較例2、4、6、8、10及12之電光元件用複合基板的概略剖視圖。

圖5係將實施例7之電光元件用複合基板中之第一高介電常數層與第二高介電常數層之接合界面的狀態加以顯示之穿透式電子顯微鏡圖像。

【實施方式】

[實施發明之較佳形態]

【0008】

以下說明本發明之實施形態，但本發明不限定於此等實施形態。

【0009】

A.電光元件用複合基板的整體構成

第3頁，共17頁(發明說明書)

圖1係本發明之一實施形態所成之電光元件用複合基板（以下亦有僅稱作複合基板之情形）的概略立體圖；圖2係圖1之複合基板的概略剖視圖。依本發明的實施形態之複合基板，代表上如圖1所示，能以晶圓之形態製造。複合基板的尺寸，可因應於目的而適當設定。例如，晶圓的直徑可係4英寸（約10cm）。通常可由一片複合基板製造複數之電光元件。此外，複合基板不限定於晶圓的形態，亦能以各種形態製造而提供。

【0010】

圖示例的複合基板100依此序包括具有電光效應之電光晶體基板10、第一高介電常數層21、第二高介電常數層22、支持基板30。本發明之實施形態之中，直接接合第一高介電常數層21與第二高介電常數層22。藉由二個高介電常數層之直接接合，而使電光晶體基板10與支持基板30一體化。例如，第一高介電常數層21係在電光晶體基板10表面利用濺鍍形成；第二高介電常數層22係在支持基板30表面利用濺鍍形成；各個層疊體的第一高介電常數層21與第二高介電常數層22係直接接合。此外，代表上如圖示例，在直接接合的接合界面形成有非晶質層40。圖示例之中，在支持基板30的第二高介電常數層22側形成有低介電常數層50。低介電常數層50係因應於目的而設置之任意層，亦可省略。複合基板100，亦可更具有未圖示之任意層。如此層的種類、功能、數量、組合、配置位置等可因應於目的而適當設定。尤其，比支持基板30或低介電常數層50（若存在）更下方（與電光晶體基板相反側）的構成，可因應於目的而適當設定。例如，支持基板30或低介電常數層50（若存在）的下方亦可設置金屬膜。可藉由設置如此金屬膜，而於由複合基板製作電光元件之情形下，抑制電光元件的輸出信號中之非意圖的漣波（雜訊、變動），維持正常運作。此外，本說明書之中，「高介電常數層」及「低介電常數層」意指第一高介電常數層21及第二高介電常數層22的介電常數相對而言大於低介電常數層50的介電常數。於未設

置低介電常數層50之情形下，第一高介電常數層21及第二高介電常數層22的介電常數意指相對而言大於支持基板30的介電常數。亦即，第一高介電常數層21、第二高介電常數層22、及低介電常數層50非由各層的介電常數的具體值所規定。又，無關此等層的介電常數與電光晶體基板的介電常數之大小關係。

【0011】

可利用直接結合電光晶體基板10與支持基板30而一體化，藉以良好抑制複合基板的剝離，就結果而言，可良好抑制如此剝離引起之電光晶體基板之損傷（例如裂隙）。再者，能利用不使用黏接劑而直接接合，來排除黏接劑的變質及變形引起之不良影響，因此可實現高可靠度。此外，亦無黏接劑導致之介電損耗。

【0012】

依據本發明的實施形態，則可利用直接接合第一高介電常數層21與第二高介電常數層22，來獲得以下優點。於將電光元件進行薄型化（代表性而言，將電光晶體基板的厚度設定為 $1\mu\text{m}$ 以下）之情形下，宜利用與支持基板之複合化來加強。再者，吾人知悉為了在如此複合基板（電光元件）滿足速度匹配條件而實現高速及低電壓驅動，設置高介電常數層係有效。吾人至今僅利用電光晶體基板與支持基板（低介電常數基板）而推進開發至此，但當如同上述使電光晶體基板的厚度成為 $1\mu\text{m}$ 以下時，則會有微波有效介電常數（折射率）過小之情形，可藉由將高介電常數層設置在電光晶體基板與支持基板之間，而抑制微波有效介電常數（折射率）過度降低，並能滿足速度匹配條件。在此，於高介電常數層係單一層之情形下，為了利用直接接合來將電光晶體基板與支持基板一體化，須直接接合電光晶體基板與高介電常數層、或直接接合高介電常數層與支持基板。本案發明者新發現下述情事，而得以完成本發明：非晶質層的位置大幅影響電光元件（例如光調變器）的特性，且前述非晶質層能形成在藉由單一

高介電常數層之直接接合。亦即，當直接接合電光晶體基板與高介電常數層時，則形成在接合界面之非晶質層往電光晶體基板發展。其結果，在電光晶體基板出現光的散射/或吸收，此外，電光晶體基板的電光常數變得不足。當直接接合高介電常數層與支持基板時，則構成支持基板之材料（實質上係原子）可經由形成在接合界面之非晶質層而擴散/移轉至高介電常數層。其結果，會有出現高介電常數層的介電常數的降低及/或導電率的上昇，產生電遮蔽效果之情形。其結果，會有無法滿足速度匹配條件、不易高速及低電壓驅動之情形。再者，即使欲直接接合介電常數層與支持基板，亦會有接合本身不順利，而無法獲得複合基板之情形。針對如此藉由單一高介電常數層之直接接合，依據本發明的實施形態，則可利用直接接合二個高介電常數層而將電光晶體基板與支持基板一體化，來在二個高介電常數層之間形成非晶質層，且亦將非晶質層隔離自電光晶體基板及支持基板中之任一者。其結果，可良好維持複合基板的效果及高介電常數層的效果，並防止非晶質層的不良影響。就結果而言，可實現一種複合基板，顯著抑制剝離，而且，於設為電光元件之情形下，使光的傳播損耗小，且能高速及低電壓驅動。

【0013】

本說明書之中，「直接接合」意指不藉由黏接劑而接合複合基板的構成元件（在圖1及圖2的例為第一高介電常數層21與第二高介電常數層22）。直接接合的形態，可因應於相互接合之層或基板的構成而適當設定。例如，直接接合可利用以下程序實現。在高真空腔室內（例如 1×10^{-6} Pa左右），將中性射束照射至所接合之構成元件（層或基板）各者的接合面。藉此，將各接合面活性化。其次，在真空環境氣體，使已活性化之接合面彼此接觸，並於常溫接合。此接合時的荷重例如可係100N~20000N。一實施形態之中，於進行中性射束所行之表面活性化之際，將非活性氣體導入至腔室，並從直流電源將高電壓施加至配

置在腔室內之電極。若係如此構成，則由產生在電極（正極）與腔室（負極）之間之電場使電子運動，來產生非活性氣體所成之原子與離子之射束。抵達格柵之射束中之離子射束被格柵所中和，因此中性原子的射束自高速原子射束源射出。構成射束之原子種類，宜係非活性氣體元素（例如氬（Ar）、氮（N））。射束照射所行之活性化時的電壓係例如0.5kV～2.0kV，電流係例如50mA～200mA。

【0014】

以下，具體說明複合基板的構成元件（基板或層）。此外，將第一高介電常數層及第二高介電常數層總括說明為「高介電常數層」，僅於須區別第一高介電常數層與第二高介電常數層之情形下，清楚記載「第一」及「第二」。

【0015】

B.電光晶體基板

電光晶體基板10，可係電光元件之中具有電光效應之層（功能層）。例如，電光晶體基板10的一部分或全部，可係電光元件之中傳遞光之光波導路徑。電光晶體基板10具有露出於外部之上表面、位在複合基板內之下表面。電光晶體基板10係由具有電光效應之材料的晶體所構成。具體而言，電光晶體基板10，當被施加電場時，則光學常數（例如折射率）可變化。一實施形態之中，電光晶體基板10的c軸，可平行於電光晶體基板10。亦即，電光晶體基板10可係X切割的基板、亦可係Y切割的基板。其它實施形態之中，電光晶體基板10的c軸可垂直於電光晶體基板10。亦即，電光晶體基板10亦可係Z切割的基板。電光晶體基板10的厚度，可因應於目的而設定成任意的適當厚度。電光晶體基板10的厚度可係例如0.1 μm ～10 μm 。如同後述，因為由支持基板來加強複合基板，所以可使電光晶體基板的厚度變薄。電光晶體基板的厚度，宜係0.2 μm 以上，更宜係0.3 μm 以上，尚宜係0.45 μm 以上。若電光晶體基板的厚度的下限係如此範圍，則

可使電光元件之中光的傳播損耗變小。另一方面，電光晶體基板的厚度，宜係 $5.0\mu\text{m}$ 以下，更宜係 $2.8\mu\text{m}$ 以下，尚宜係 $1.0\mu\text{m}$ 以下。若電光晶體基板的厚度的上限係如此範圍，則可提昇電光元件的高速及低電壓驅動性能。又，若電光晶體基板的厚度係如此範圍，則使用高介電常數層之效果顯著。亦即，可抑制光的傳播損耗降低、並且實現更高速及更低電壓之驅動。

【0016】

就構成電光晶體基板10之材料而言，只要能獲得依本發明的實施形態之效果，則可使用任意適當材料。就如此材料而言，代表上例舉介電體（例如陶瓷）。就具體例而言，列舉鋰酸鋳（ LiNbO_3 ：LN）、鋰酸鋳（ LiTaO_3 ：LT）、磷酸氧鈦鉀（ KTiOPO_4 ：KTP）、鋰酸鉀鋳（ $\text{K}_x\text{Li}_{(1-x)}\text{NbO}_2$ ：KLM）、鋰酸鉀（ KNbO_3 ：KN）、鉍鋰酸鉀（ $\text{KNb}_x\text{Ta}_{(1-x)}\text{O}_3$ ：KTN）、鋰酸鋳與鋰酸鋳之固溶體。

【0017】

C.支持基板

支持基板30具有位在複合基板內之上表面、露出於外部之下表面。支持基板30係為了提昇複合基板的強度而設置，藉此，可使電光晶體基板的厚度變薄。就支持基板30而言，可採用任意的適當構成。就構成支持基板30的材料的具體例而言，列舉矽（Si）、玻璃、矽鋁氮氧化物（SiAlON）（ $\text{Si}_3\text{N}_4-\text{Al}_2\text{O}_3$ ）、富鋁紅柱石（Mullite）（ $3\text{Al}_2\text{O}_3\cdot 2\text{SiO}_2$ ， $2\text{Al}_2\text{O}_3\cdot 3\text{SiO}_2$ ）、氮化鋁（AlN）、氮化矽（ Si_3N_4 ）、氧化鎂（MgO）、藍寶石、石英、水晶、氮化鎵（GaN）、碳化矽（SiC）、氧化鎵（ Ga_2O_3 ）。此外，構成支持基板30之材料的線膨脹係數，愈接近構成電光晶體基板10之材料的線膨脹係數則愈佳。若係如此構成，則可抑制複合基板的熱變形（代表上為翹曲）。構成支持基板30之材料的線膨脹係數相對於構成電光晶體基板10之材料的線膨脹係數，宜在50%～150%的範圍

內。由此觀點來看，支持基板30的構成材料亦可與電光晶體基板10相同，尤其，於使用LN或LT之情形下，可使用抑制其焦電性之基板。

【0018】

就支持基板的厚度而言，只要具有複合基板的加強效果，則可採用任意的適當厚度。支持基板的厚度係例如 $100\mu\text{m}\sim 1000\mu\text{m}$ 。當支持基板的厚度過薄時，則會有加強效果及操作性不足之情形。當支持基板的厚度過厚時，則有發生如下問題之情形：（1）基板厚度變大，無法流通於往昔製程；（2）所獲得之電光元件變厚，封裝尺寸會大於往昔；（3）支持基板的散熱性變得不足；（4）容易於低頻率範圍發生漣波。

【0019】

如同上述，支持基板30亦可形成有低介電常數層50。藉由設置低介電常數層，可無關支持基板而僅以低介電常數滿足速度匹配條件。又，可於使原子不往第二高介電常數層22與支持基板30雙方移動之情況下，增大界面的介電常數的差（就結果而言，折射率的差）。其結果，可提供一種電光元件，於不使高介電常數層的厚度增厚之情況下，按照設計且使製造時之偏差或環境導致之時變小。再者，可藉由設置低介電常數層，而擴大支持基板的材料的選項。就低介電常數層而言，只要具有如此效果，則可採用任意的適當構成。就構成低介電常數層50之材料的具體例而言，列舉氧化矽（ SiO_2 ）、氧化鋁（ Al_2O_3 ）、氟化鎂（ MgF_2 ）、氟化鈣（ CaF_2 ）。

【0020】

就低介電常數層的厚度而言，可採用任意的適當厚度。低介電常數層的厚度，宜為 $0.6\mu\text{m}\sim 20\mu\text{m}$ ，更宜為 $5\mu\text{m}\sim 15\mu\text{m}$ 。若低介電常數層的厚度係如此範圍，則有以下優點：可無關支持基板、或以低介電常數層為主，來滿足速度匹配條件。

【0021】**D.高介電常數層**

第一高介電常數層21及第二高介電常數層22，各可係同一構成（實質上為構成材料、厚度）、亦可係彼此相異之構成。第一高介電常數層21及第二高介電常數層22，宜可各利用同一材料構成。於直接接合相互相異之構成材料之第一高介電常數層21與第二高介電常數層22之情形下，構成第一高介電常數層及第二高介電常數層之材料（實質上係原子）可經由形成在接合界面之非晶質層而相互擴散/移轉。其結果，第一高介電常數層及第二高介電常數層的非晶質層附近部分，可成為與其以外的部分相異之組成。其結果，有導致非預期之導電率上昇及/或過度應力發生之可能性。可利用同一材料構成將第一高介電常數層及第二高介電常數層，藉以防止如此不良狀況。

【0022】

就高介電常數層而言，只要具有抑制微波有效介電常數（折射率）過度降低而實現高速及低電壓驅動之效果，則可採用任意的適當構成。就構成高介電常數層之材料的具體例而言，列舉氧化鉭（ Ta_2O_5 ）、氧化鈮（ Nb_2O_5 ）、氧化鈦（ TiO_2 ）、氧化鋁、氧化鉛、矽（例如非晶質矽）。

【0023】

就高介電常數層的厚度而言，可採用任意的適當厚度。高介電常數層的厚度，宜為 $0.001\mu\text{m}\sim 1.0\mu\text{m}$ ，更宜為 $0.01\mu\text{m}\sim 0.1\mu\text{m}$ 。若高介電常數層的厚度係如此範圍，則具有下述優點：可抑制低介電常數層或支持基板導致之微波有效介電常數（折射率）的過度降低，同時可縮減微波有效介電常數之增加。

【0024】**E.非晶質層**

非晶質層40係藉由直接接合第一高介電常數層21與第二高介電常數層22而形成在接合界面之層。非晶質層40如其名稱，具有非晶質構造，且係利用構成第一高介電常數層21之元素與構成第二高介電常數層22之元素來構成。非晶質層，代表上可更包含將直接接合所使用之中性原子射束加以構成之原子種（代表上係氫、氮）。非晶質層中之如此原子種的含有量可係例如1.5原子%~2.5原子%。

【0025】

非晶質層的厚度可係例如0.1nm~100nm、或例如2nm~15nm。

【0026】

非晶質層40係在第一高介電常數層21與第二高介電常數層22之直接接合之中藉由此等層的構成材料的原子擴散而形成。因此，非晶質層的上表面（與第一高介電常數層21之界面）及下表面（與第二高介電常數層22之界面），不一定平坦。非晶質層的上表面及下表面的算術平均粗糙度可係例如0.1nm~10nm。再者，會有如此形成過程引起非晶質層的上部及下部各具有相異組成之情形。於如此非晶質層形成在電光基板或支持基板與高介電常數層之界面之情形下，如同上述，會有以下情形：非晶質層本身造成電光晶體基板不良影響、或者因支持基板的構成材料經由非晶質層擴散而造成高介電常數層不良影響。依據本發明的實施形態，則可藉由直接接合第一高介電常數層21與第二高介電常數層22，而將非晶質層隔自於電光晶體基板及支持基板中之任一者來形成，因此可防止如此不良狀況。

[實施例]**【0027】**

以下，利用實施例來具體說明本發明，但本發明不因實施例而被限定。

【0028】

<實施例1>

準備直徑4英寸的X切割鋁酸鋰基板作為電光晶體基板，且準備直徑4英寸的矽基板（厚度 $500\mu\text{m}$ ）作為支持基板。首先，在電光晶體基板上濺鍍氧化鋁，而形成厚度 $0.03\mu\text{m}$ 之第一高介電常數層。其次，在支持基板上濺鍍氧化矽，而形成厚度 $10.0\mu\text{m}$ 之低介電常數層。將所獲得之低介電常數層稍微進行CMP拋光，而減小低介電常數層表面的算術平均粗糙度Ra。其次，清洗低介電常數層表面，並在該清洗表面濺鍍氧化鋁，形成厚度 $0.03\mu\text{m}$ 的第二高介電常數層。在此，使用原子力顯微鏡，而測量第二高介電常數層與低介電常數層之界面的 $10\mu\text{m}$ 見方算術平均粗糙度、低介電常數層與支持基板之界面的算術平均粗糙度，皆為 $10\mu\text{m}$ 見方 0.2nm 。其次，清洗第一高介電常數層及第二高介電常數層的表面之後，藉由直接接合第一高介電常數層與第二高介電常數層，而將電光晶體基板與支持基板一體化。直接接合係如下進行。將電光晶體基板及支持基板置入至真空腔室，並於 10^{-6}Pa 左右的真空中，於70sec期間將高速Ar中性原子射束（加速電壓1kV、Ar流量60sccm）照射至電光晶體基板及支持基板之接合面（第一高介電常數層及第二高介電常數層的表面）。於照射後，安置10分鐘期間來冷卻電光晶體基板及支持基板之後，使電光晶體基板及支持基板的接合面（第一高介電常數層及第二高介電常數層的射束照射面）接觸，並利用4.90kN加壓2分鐘期間來接合電光晶體基板與支持基板。接合後，拋光加工至電光晶體基板的厚度成為 $0.5\mu\text{m}$ 為止，獲得圖2的電光元件用複合基板。所獲得之電光元件用複合基板之中，未在接合界面觀察到剝離等不良狀況。

【0029】

使用上述獲得之複合基板，形成光波導路徑（脊型波導路徑）及電極來製作光調變器。於將電極間間隙設定為 $3\mu\text{m}$ 、電極長L設定為1cm之情形下，半波電壓 $V\pi$ 與電極長L的乘積 $V\pi \cdot L$ 係 1.0Vcm 。光波導路徑的傳播損耗係0.5dB。再

者，利用光成分分析器測量光調變器的調變區段之結果，調變區段係50GHz，且在此頻率以下，未於調變特性偵測到漣波。

【0030】

<實施例2>

使用石英玻璃基板（厚度500 μm ）作為支持基板、且未在支持基板形成低介電常數層，上述以外則利用與實施例1同樣方式，獲得類似於圖2之電光元件用複合基板（其中，第二高介電常數層與支持基板之間無低介電常數層）。所獲得之電光元件用複合基板之中，未在接合界面觀察出剝離等不良狀況。

再者，由所獲得之複合基板製作光調變器。半波電壓 $V\pi$ 與電極長 L 之乘積 $V\pi \cdot L$ 係1.0Vcm。光波導路徑的傳播損耗係0.5dB。再者，調變區段係50GHz，且在此頻率以下，未於調變特性偵測到漣波。

【0031】

<比較例1>

未在電光晶體基板形成第一高介電常數層（亦即，直接接合電光晶體基板10與第二高介電常數層22），上述以外則利用與實施例1同樣方式，獲得圖3的電光元件用複合基板。所獲得之電光元件用複合基板之中，未在接合界面觀察出剝離等不良狀況。

再者，由所獲得之複合基板製作光調變器。半波電壓 $V\pi$ 與電極長 L 之乘積 $V\pi \cdot L$ 係1.2Vcm。光波導路徑的傳播損耗係1.0dB。再者，調變區段係50GHz，且在此頻率以下，未於調變特性偵測到漣波。

就半波電壓會增加之理由而言，吾人認為其原因係形成在接合界面之非晶質層40往電光晶體基板10內發展，因此此區域之中，鈮酸鋰晶體的電光效應降低。於分佈在此區域之光電場之中，由電壓施加所致之折射率變化變小，傳播

在光波導路徑之光的相位移量降低，其結果，可推測出光調變器的半波電壓增加。

又，就光傳播損耗增加之理由而言，吾人思量其原因為形成在接合界面之非晶質層40所導致之吸收及/或散射。吾人可推測非晶質層成為銨酸鋰與氧化鉬之混合層，且因為此非晶質層內的組成之偏移及/或非晶質層形成時的內部應力，而使光被吸收，且光散射在非晶質層與電光晶體基板之界面。

【0032】

<比較例2>

未在支持基板形成第二高介電常數層（亦即，直接接合第一高介電常數層21與低介電常數層50），上述以外則利用與實施例1同樣方式，獲得圖4的電光元件用複合基板。所獲得之電光元件用複合基板之中，接合界面發生剝離之不良狀況。剝離係以相對於複合基板的全面積約30%的比率發生。此外，利用與上述同樣方式，嘗試製作其它複合基板（晶圓）之後，亦有完全無法接合之情形。

再者，由上述之約30%剝離之複合基板來製作光調變器。半波電壓 V_{π} 與電極長 L 之乘積 $V_{\pi} \cdot L$ 係1.0Vcm。光波導路徑的傳播損耗係0.5dB。再者，調變區段係40GHz，在此頻率以下，未於調變特性偵測到漣波。

就調變區段降低之理由而言，吾人認為原因係第一高介電常數層21的介電常數降低。吾人推測，直接接合時，第一高介電常數層21與低介電常數層50之界面形成非晶質層40，藉此，第一高介電常數層的某部分因氧化矽擴散而導致介電常數降低，無法抑制電信號的有效介電常數及有效折射率降低，且因來自速度匹配條件之偏差而使調變區段降低。

【0033】

<實施例3～16及比較例3～12>

利用表1所示之構成來製作電光元件用複合基板，觀察有無接合界面的剝離等不良狀況。再者，由所獲得之複合基板製作光調變器，並供予與實施例1同樣的評價方式。將結果示於表1。

【0034】

[表1]

	構造	電光晶體基板	第一高介電常數層	第二高介電常數層	低介電常數層	支持基板	接合部剝離	V _π L (Vcm)	光傳播損失 (dB)	調變區段 (GHz)
實施例 1	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	SiO ₂	Si	無	1.0	0.5	50
實施例 2	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	無	玻璃	無	1.0	0.5	50
比較例 1	圖 3	X 切割 LiNbO ₃	無	Ta ₂ O ₅	SiO ₂	Si	無	1.2	1.0	50
比較例 2	圖 4	X 切割 LiNbO ₃	Ta ₂ O ₅	無	SiO ₂	Si	有	1.0	0.5	40
實施例 3	圖 2	X 切割 LiTaO ₃	Ta ₂ O ₅	Ta ₂ O ₅	SiO ₂	Si	無	1.2	0.5	50
實施例 4	圖 2	X 切割 LiTaO ₃	Ta ₂ O ₅	Ta ₂ O ₅	無	玻璃	無	1.2	0.5	50
比較例 3	圖 3	X 切割 LiTaO ₃	無	Ta ₂ O ₅	SiO ₂	Si	無	1.4	1.0	50
比較例 4	圖 4	X 切割 LiTaO ₃	Ta ₂ O ₅	無	SiO ₂	Si	有	1.2	0.5	40
實施例 5	圖 2	X 切割 LiNbO ₃	Nb ₂ O ₅	Nb ₂ O ₅	SiO ₂	Si	無	1.0	0.5	50
實施例 6	圖 2	X 切割 LiNbO ₃	Nb ₂ O ₅	Nb ₂ O ₅	無	玻璃	無	1.0	0.5	50
比較例 5	圖 3	X 切割 LiNbO ₃	無	Nb ₂ O ₅	SiO ₂	Si	無	1.2	1.0	50
比較例 6	圖 4	X 切割 LiNbO ₃	Nb ₂ O ₅	無	SiO ₂	Si	有	1.0	0.5	40
實施例 7	圖 2	X 切割 LiNbO ₃	非晶 Si	非晶 Si	SiO ₂	Si	無	1.0	0.5	55
實施例 8	圖 2	X 切割 LiNbO ₃	非晶 Si	非晶 Si	無	玻璃	無	1.0	0.5	55
比較例 7	圖 3	X 切割 LiNbO ₃	無	非晶 Si	SiO ₂	Si	無	1.2	1.0	55
比較例 8	圖 4	X 切割 LiNbO ₃	非晶 Si	無	SiO ₂	Si	有	1.0	0.5	45
實施例 9	圖 2	X 切割 LiNbO ₃	Al ₂ O ₃	Al ₂ O ₃	SiO ₂	Si	無	1.0	0.5	47
實施例 10	圖 2	X 切割 LiNbO ₃	Al ₂ O ₃	Al ₂ O ₃	無	玻璃	無	1.0	0.5	47
比較例 9	圖 3	X 切割 LiNbO ₃	無	Al ₂ O ₃	SiO ₂	Si	無	1.2	1.0	47
比較例 10	圖 4	X 切割 LiNbO ₃	Al ₂ O ₃	無	SiO ₂	Si	有	1.0	0.5	37
實施例 11	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	無	水晶	無	1.0	0.5	50
實施例 12	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	無	藍寶石	無	1.0	0.5	48
實施例 13	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	SiO ₂	X 切割 LiNbO ₃	無	1.0	0.5	50
實施例 14	圖 2	X 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	SiO ₂	氮化鋁	無	1.0	0.5	50
實施例 15	圖 2	Z 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	SiO ₂	Si	無	1.5	0.5	50
實施例 16	圖 2	Z 切割 LiNbO ₃	Ta ₂ O ₅	Ta ₂ O ₅	無	玻璃	無	1.5	0.5	50
比較例 11	圖 3	Z 切割 LiNbO ₃	無	Ta ₂ O ₅	SiO ₂	Si	無	1.7	1.0	50
比較例 12	圖 4	Z 切割 LiNbO ₃	Ta ₂ O ₅	無	SiO ₂	Si	有	1.5	0.5	40

【0035】

如由表1明示，依據本發明的實施例，則可直接接合二個高介電常數層（第一高介電常數層及第二高介電常數層）而將電光晶體基板與支持基板一體化，藉以獲得抑制剝離之電光元件用複合基板。再者，吾人知悉本發明的實施例的電光元件用複合基板，可實現光的傳播損耗小、且能高速及低電壓驅動之電光元件（例如光調變器）。

【0036】

再者，針對實施例7的電光元件用複合基板，利用穿透式電子顯微鏡（TEM）觀察第一高介電常數層與第二高介電常數層之接合界面。將TEM圖像（倍率：200萬倍）示於圖5。如圖5明示，吾人已確認第一高介電常數層與第二高介電常數層之接合界面形成有非晶質層。並且，利用EDX（能量分散型X射線分析）調查第一高介電常數層與非晶質層之界面附近、非晶質層、非晶質層與第二高介電常數層之界面附近的組成。將結果示於表2。如由表2明示，非晶質層及其附近，含有將直接接合所用之中性原子射束加以構成之氬。非晶質層附近的氧，係由成膜裝置的治具之吸附水分所出者、或成膜後之氧化而被偵測到。亦可因應所需，由光學特性、電特性、接合強度的觀點出發，而刻意外加氧。

【0037】

[表2]

	組成單位（原子%）		
	Si	O	Ar
第一高介電常數層與非晶質層之界面附近	92.2	7.4	0.5
非晶質層	89.8	8.1	2.1
非晶質層與第二高介電常數層之界面附近	94.5	4.9	0.6

[產業利用性]

【0038】

依本發明的實施形態之複合基板，可合宜地使用於電光元件（例如光調變器）。

【符號說明】

【0039】

10:電光晶體基板

21:第一高介電常數層

22:第二高介電常數層

30:支持基板

40:非晶質層

50:低介電常數層

100:電光元件用複合基板

【發明申請專利範圍】

【請求項1】

一種電光元件用複合基板，包括：具有電光效應之電光晶體基板、直接形成於該電光晶體基板之第一高介電常數層、支持基板、直接形成於該支持基板之低介電常數層、及直接形成於該低介電常數層之第二高介電常數層；

該第一高介電常數層與該第二高介電常數層係直接接合，且在該第一高介電常數層與該第二高介電常數層之接合界面形成有非晶質層。

【請求項2】

如請求項1之電光元件用複合基板，其中，

該電光晶體基板的厚度係 $0.1\mu\text{m}\sim 10\mu\text{m}$ 。

【請求項3】

如請求項1或2之電光元件用複合基板，其中，

該電光晶體基板係由選自於鈮酸鋰、鉭酸鋰、磷酸氧鈦鉀、鉬酸鉀鋰、鉬酸鉀、鉭鉬酸鉀、及鉬酸鋰與鉭酸鋰之固溶體構成之群組中之一者來構成。

【請求項4】

如請求項1或2之電光元件用複合基板，其中，

該第一高介電常數層及該第二高介電常數層的厚度，各係 $0.001\mu\text{m}\sim 1\mu\text{m}$ 。

【請求項5】

如請求項1或2之電光元件用複合基板，其中，

該第一高介電常數層及該第二高介電常數層，各係由選自於氧化鉭、氧化鉬、氧化鈦、氧化鋁、氧化鉛、及矽構成之群組中之一者來構成。

【請求項6】

如請求項1或2之電光元件用複合基板，其中，

該支持基板係由選自於矽、玻璃、矽鋁氮氧化物（SiAlON）、富鋁紅柱石（Mullite）、氮化鋁、氮化矽、氧化鎂、藍寶石、石英、水晶、氮化鎵、碳化矽、及氧化鎵構成之群組中之一者來構成。

【請求項7】

如請求項1或2之電光元件用複合基板，其中，

該低介電常數層係由選自於氧化矽、氧化鋁、氟化鎂及氟化鈣構成之群組中之一者來構成。

【發明圖式】

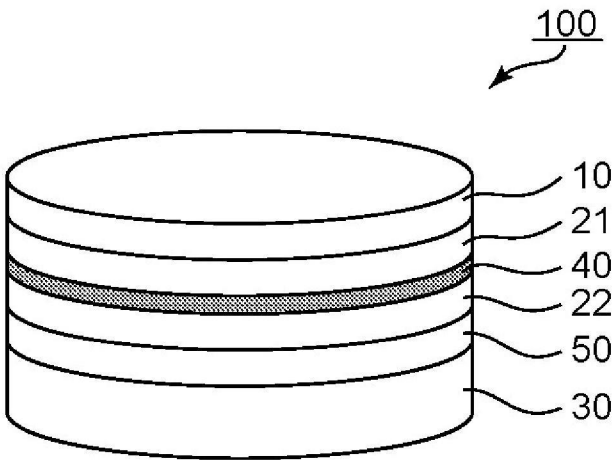


圖 1

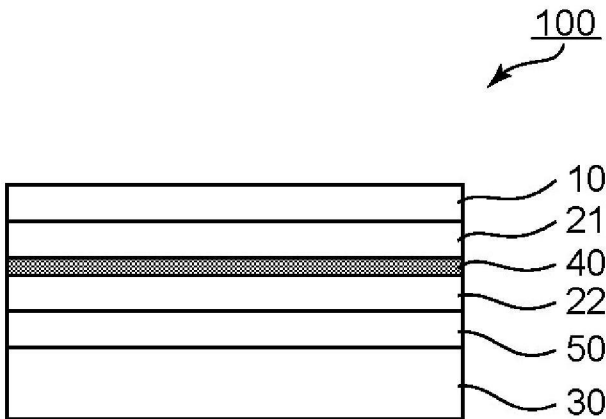


圖 2

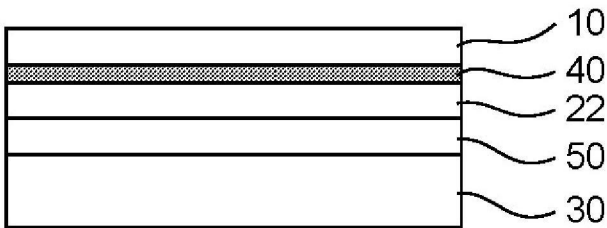


圖 3

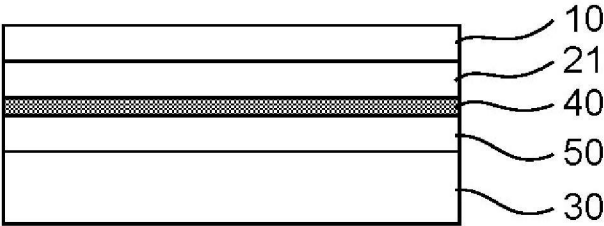


圖 4

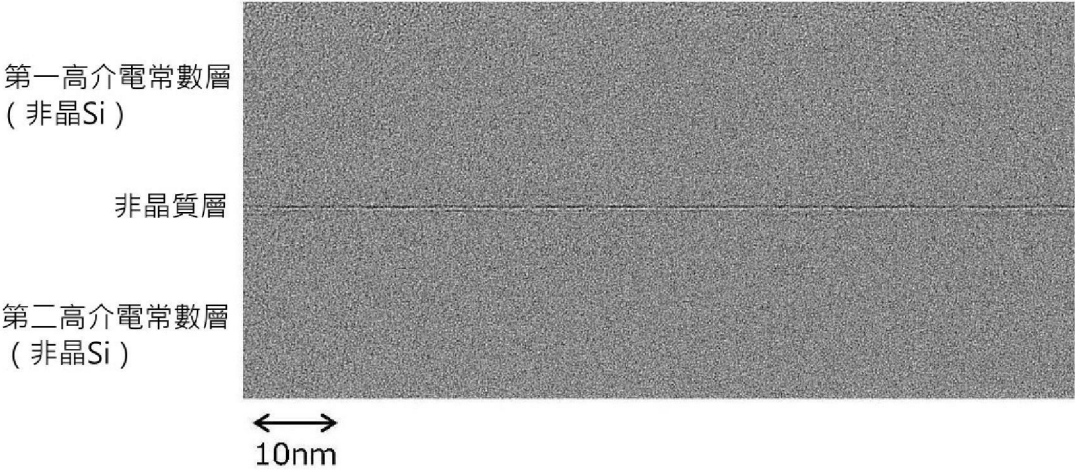


圖 5