



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0098364  
(43) 공개일자 2008년11월07일

- |   |  |
|---|--|
| <p>(51) Int. Cl.<br/><i>H01L 27/15</i> (2006.01)</p> <p>(21) 출원번호 10-2008-7018286</p> <p>(22) 출원일자 2008년07월24일<br/>심사청구일자 없음<br/>번역문제출일자 2008년07월24일</p> <p>(86) 국제출원번호 PCT/CA2006/002132<br/>국제출원일자 2006년12월22일</p> <p>(87) 국제공개번호 WO 2007/073600<br/>국제공개일자 2007년07월05일</p> <p>(30) 우선권주장<br/>60/754,185 2005년12월28일 미국(US)<br/>60/786,730 2006년03월29일 미국(US)</p> | <p>(71) 출원인<br/>그룹 IV 반도체 아이엔씨.<br/>캐나다 온타리오 케이2케이 3에이취4 카나타 마취<br/>로드 400</p> <p>(72) 발명자<br/>칙 조지<br/>캐나다 온타리오 케이2에이치 9알5 네피안 마키<br/>플레이스11<br/>맥엘위 토마스<br/>캐나다 온타리오 케이2에스 1에스2 네피안 오펜<br/>드라이브11<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>리엔목특허법인</p> |
|---|--|

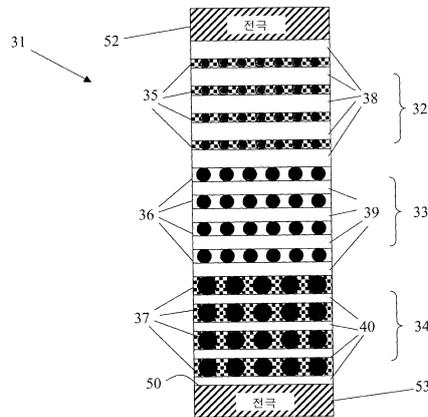
전체 청구항 수 : 총 23 항

(54) 고체 상태 발광기를 위한 설계 구조

(57) 요약

발광 소자의 설계 구조는 전기장을 생성하는 AC 또는 DC 전극들 사이에 배치된 번갈아 교대되는 활성 물질과 버퍼 물질들의 다중 층들을 포함한다. 활성층들은 호스트 매트릭스, 예를 들면, 넓은 밴드갭 반도체 또는 실리콘 이산화물 또는 실리콘 질화물과 같은 또는 유전 물질 안에 발광 센터들, 예를 들면, IV 그룹 반도체 나노 결정들을 포함한다. 버퍼층들은 넓은 밴드갭 반도체 또는 유전 물질을 포함하고, 그것을 통과하는 전자들이 원하는 과정에서 효율적으로 빛을 방출하도록 여기 에너지에서 인접한 활성층 안의 발광 센터들을 여기시키도록 충분한 에너지를 얻는 것을 확보하는 두께를 인가된 전기장의 방향으로 갖도록 디자인된다.

대표도 - 도3



(72) 발명자

**켈더 이언**

캐나다 온타리오 케이2엘 3제이6 카나타 드레이니  
드라이브 17

**힐 이. 스티븐**

미국 콜로라도 80209 덴버 사우쓰 클락슨 스트리트  
218

---

**특허청구의 범위**

**청구항 1**

제1 파장에서 빛을 방출하기 위한 소정의 농도의 발광 센터를 포함하는 제1 활성층;

상기 제1 활성층에 인접한 제1 유전층; 및

상기 제1 활성층 및 상기 제1 유전층에 전기장을 인가하기 위한 전극 세트; 를 포함하되,

상기 제1 파장에서 빛을 방출하기 위한 여기 에너지에서 충격 이온화(impact ionization) 또는 충격 여기(impact excitation)를 통하여 상기 제1 활성층 안의 상기 발광 센터들을 여기시키기 위하여 상기 제1 유전층은 전자들이 상기 제1 유전층을 통과하여 지날 때 상기 전기장으로부터 충분한 에너지를 얻기 위한 두께를 갖는 발광 구조.

**청구항 2**

제1 항에 있어서,

복수의 부가적인 제1 활성층들; 및

복수의 부가적인 제1 유전층들을 더 포함하되,

상기 전극 세트의 사이에서 상기 제1 활성층들과 상기 제1 유전층들이 번갈아서 교대되어 제1 스택을 형성하는 발광 구조.

**청구항 3**

제2 항에 있어서,

상기 전극 세트는 교류 전력 전원에 의하여 전력이 공급되고, 상기 전기장이 방향을 바꿀 때 모든 상기 제1 활성층들 안의 상기 발광 센터들이 여기되는 것을 보장하기 위하여 상기 제1 유전층들의 하나는 상기 제1 스택의 각 끝단에 배치되는 발광 구조.

**청구항 4**

제2 항에 있어서,

상기 제1 파장과 다른 제2 파장에서 발광하기 위하여 각각이 소정의 농도의 발광 센터를 갖는 복수의 제2 활성층들; 및

복수의 제2 유전층들의 각각의 하나가 상기 복수의 제2 활성층들의 하나에 인접하여 제2 스택을 형성하는 상기 복수의 제2 유전층들을 더 포함하되,

상기 제2 파장에서 빛을 방출하기 위한 여기 에너지에서 충격 이온화 또는 충격 여기를 통하여 상기 제2 활성층들 안의 상기 발광 센터들을 여기시키기 위하여 상기 제2 유전층들의 각각은 전자들이 상기 제2 유전층들을 통과하여 지날 때 상기 전기장으로부터 충분한 에너지를 얻기 위한 두께를 갖는 발광 구조.

**청구항 5**

제4 항에 있어서,

상기 전극 세트는 교류 전력 전원에 의하여 전력이 공급되고,

상기 전기장이 방향을 바꿀 때 모든 상기 제1 활성층들 및 상기 제2 활성층들 안의 상기 발광 센터들이 여기되는 것을 보장하도록 상기 제1 유전층들의 하나는 상기 제1 스택의 바깥쪽 끝단에 배치되고, 상기 제2 유전층들의 하나는 상기 제2 스택의 바깥쪽 끝단에 배치되고, 상기 제1 유전층들 또는 상기 제2 유전층들의 하나는, 어느 것이든 더 큰 것이, 상기 제1 스택 및 상기 제2 스택들 사이에 배치되는 발광 구조.

**청구항 6**

제1 항에 있어서,

상기 제1 활성층과 다른, 제2 파장에서 발광하기 위하여 소정의 농도의 발광 센터를 갖는 제2 활성층; 및  
상기 제2 활성층과 인접한 제2 유전층; 을 더 포함하되,

상기 제2 파장에서 빛을 방출하기 위한 여기 에너지에서 충격 이온화 또는 충격 여기를 통하여 상기 제2 활성층 안의 상기 발광 센터들을 여기시키기 위하여 상기 제2 유전층은 전자들이 상기 제2 유전층을 통과하여 지날 때 상기 전기장으로부터 충분한 에너지를 얻기 위한 두께를 갖는 발광 구조.

#### 청구항 7

제4 항 또는 제5 항 또는 제6 항에 있어서,

상기 제1 파장 및 상기 제2 파장은 백색광을 형성하기 위하여 추가적인 파장들과 결합되거나 결합되지 않는 발광 구조.

#### 청구항 8

제1 항 내지 제7 항의 어느 한 항에 있어서,

상기 제1 활성층은 반도체 호스트 매트릭스 안에 분산된 반도체 나노입자들을 포함하며, 상기 나노입자들의 각각은 상기 제1 활성층의 두께와 실질적으로 동일한 직경을 갖는 발광 구조.

#### 청구항 9

제8 항에 있어서,

상기 반도체 나노입자들의 상기 직경은 상기 제1 파장에 대응되는 상기 반도체 나노입자들의 여기 에너지에 대응되는 발광 구조.

#### 청구항 10

제9 항에 있어서,

반도체 호스트 매트릭스 안에 분산된 반도체 나노입자들을 포함하는 제2 활성층이되, 상기 나노입자들의 각각은 상기 제2 활성층의 두께와 실질적으로 동일한 직경을 갖는 상기 제2 활성층; 및

상기 제2 활성층에 인접한 제2 유전층이되, 상기 제1 파장과 다른 제2 파장에서 빛을 방출하기 위한 여기 에너지에서 상기 제2 활성층 안의 상기 반도체 나노입자들을 여기시키기 위하여 상기 전기장으로부터 전자가 충분한 에너지를 얻기 위한 두께를 갖는 상기 제2 유전층; 을 더 포함하되,

상기 제2 활성층 안의 상기 반도체 나노입자들의 상기 직경은 상기 제2 파장에 대응되는 상기 제2 활성층 안의 상기 반도체 나노입자들의 여기 에너지에 대응되는 발광 구조.

#### 청구항 11

제10 항에 있어서,

복수의 추가적인 제1 활성층들;

상기 전극 세트 사이에서 상기 제1 활성층들과 번갈아 교대되면서 제1 스택을 형성하는 복수의 추가적인 제1 유전층들;

복수의 추가적인 제2 활성층들; 및

상기 전극 세트 사이에서 상기 제2 활성층들과 번갈아 교대되면서 제2 스택을 형성하는 복수의 추가적인 제2 유전층들; 을 더 포함하는 발광 구조.

#### 청구항 12

제11 항에 있어서,

복수의 제3 활성층들이되, 상기 제3 활성층들의 각각은 제3 두께에 의하여 한정되는 호스트 매트릭스 안의 반도체 나노입자들을 갖고, 상기 제3 활성층들 안의 상기 반도체 나노입자들의 각각은 상기 제3 두께와 실질적으로

동일한 직경을 갖고, 상기 제3 활성층 안의 상기 반도체 나노입자들의 직경은 소망하는 상기 제1 및 상기 제2 파장과 다른 제3 파장에 대응하는 상기 반도체 나노입자들의 여기 에너지에 대응하는 상기 제3 활성층들; 및

상기 복수의 제3 활성층들의 각각을 서로 분리하는 복수의 제3 유전체 버퍼층들이되, 상기 제3 유전체 버퍼층들의 각각은 상기 제3 파장에서 빛을 방출하기 위한 여기 에너지에서 상기 제3 활성층 안의 상기 반도체 나노입자들을 여기시키기 위하여 전자가 상기 제3 유전체 버퍼층들을 지날 때 상기 전기장으로부터 충분한 에너지를 얻기 위한 두께를 갖는 상기 복수의 제3 유전체 버퍼층들; 을 더 포함하는 발광 구조.

**청구항 13**

제8 항에 있어서,

상기 제1 활성층은 상기 제1 활성층 안의 상기 나노입자들의 여기 에너지에 맞는 파장에서 방사하도록 선택된 제1 희토류 물질로 도핑되고, 이에 의하여 에너지가 상기 제1 희토류 물질로 전달되어 상기 제1 파장에서 빛을 방출하는 발광 구조.

**청구항 14**

제13 항에 있어서,

반도체 호스트 매트릭스 안에 분산된 반도체 나노입자들을 포함하고, 상기 나노입자들의 각각은 제2 활성층의 두께와 실질적으로 동일한 직경을 갖는 상기 제2 활성층을 더 포함하되,

상기 제2 활성층은 상기 제1 희토류 물질과 다른, 상기 제2 활성층 안의 상기 나노입자들의 상기 여기 에너지에 맞는 파장에서 방사하도록 선택된 제2 희토류 물질로 도핑되고, 이에 의하여 에너지가 상기 제2 희토류 물질로 전달되어 상기 제2 파장에서 빛을 방출하는 발광 구조.

**청구항 15**

제14 항에 있어서,

복수의 부가적인 제1 활성층들;

상기 제1 활성층들과 번갈아 교대되면서 제1 스택을 형성하는 복수의 부가적인 제1 유전층들;

복수의 부가적인 제2 활성층들; 및

상기 제2 활성층들과 번갈아 교대되면서 제2 스택을 형성하는 복수의 부가적인 제2 유전층들; 을 더 포함하는 발광 구조.

**청구항 16**

제15 항에 있어서,

복수의 제3 활성층들이되, 상기 제3 활성층들의 각각은 제3 두께에 의하여 한정되는 호스트 매트릭스 안의 반도체 나노입자들을 갖고, 상기 제3 활성층들 안의 상기 반도체 나노입자들의 각각은 상기 제3 두께와 실질적으로 동일한 직경을 갖고, 상기 제3 활성층 안의 상기 반도체 나노입자들의 직경은 소망하는 상기 제1 및 상기 제2 파장과 다른 제3 파장에 대응하는 상기 반도체 나노입자들의 여기 에너지에 대응하는 상기 제3 활성층들; 및

상기 복수의 제3 활성층들의 각각을 서로 분리하는 복수의 제3 유전체 버퍼층들이되, 상기 제3 유전체 버퍼층들의 각각은 상기 제3 파장에서 빛을 방출하기 위한 여기 에너지에서 상기 제3 활성층 안의 상기 반도체 나노입자들을 여기시키기 위하여 상기 전기장으로부터 상기 제3 유전체 버퍼층들을 지날 때 전자가 충분한 에너지를 얻기 위한 두께를 갖는 상기 복수의 제3 유전체 버퍼층들; 을 더 포함하는 발광 구조.

**청구항 17**

제12 항 또는 제16 항에 있어서,

소망하는 상기 제1 파장은 적색 파장의 범위에 있고,

소망하는 상기 제2 파장은 녹색 파장의 범위에 있고,

소망하는 상기 제3 파장은 청색 파장의 범위에 있고,

그에 의하여 실질적으로 백색광이 소망하는 상기 제1 파장, 상기 제2 파장 및 상기 제3 파장의 조합으로부터 방출되는 발광 구조.

**청구항 18**

제17 항에 있어서,

상기 전극 세트는 제1 투명 전극 및 제2 기저(base) 전극을 포함하되,

상기 발광 구조는 상기 제2 기저 전극과 상기 제1 투명 전극 사이에 상기 제1 투명 전극을 통하여 빛을 뒤로 반사하기 위한 반사층을 더 포함하는 발광 구조.

**청구항 19**

제18 항에 있어서,

가장 긴 파장에서 빛을 방출하는 상기 복수의 활성층들이 상기 반사층에 가장 가깝게 배치되고, 가장 짧은 파장에서 빛을 방출하는 상기 활성층들이 상기 제1 투명 전극에 가장 가깝게 배치되는 발광 구조.

**청구항 20**

제1 항 내지 제19 항의 어느 한 항에 있어서,

상기 제1 활성층은 실리콘 이산화물 매트릭스 호스트 안의 IV 그룹 나노입자들을 포함하는 발광 구조.

**청구항 21**

제1 항 내지 제19 항의 어느 한 항에 있어서,

상기 제1 활성층은 실리콘 질화물 매트릭스 호스트 안의 IV 그룹 나노입자들을 포함하는 발광 구조.

**청구항 22**

제1 항 내지 제7 항의 어느 한 항에 있어서,

상기 제1 활성층은 희토류의 산화물을 포함하는 발광 구조.

**청구항 23**

제1 항 내지 제7 항의 어느 한 항에 있어서,

상기 전극 세트는 제1 투명 전극 및 제2 기저 전극을 포함하되, 상기 발광 구조는 상기 제2 기저 전극과 상기 제1 투명 전극 사이에 상기 제1 투명 전극을 통하여 빛을 뒤로 반사하기 위한 반사층을 더 포함하는 발광 구조.

**명세서**

**기술분야**

<1> 본 발명은 고체 상태(solid-state) 광소자에 관한 것으로, 특히, 고체 상태 발광기에 사용되기 위한 발광 센터(luminescent centers)를 포함하는 반도체 필름의 설계 구조에 관한 것이다.

**배경기술**

<2> 다음 세대의 고체 상태 조명은 밝기, 효율, 색, 순도, 패키지, 축소가능함, 신뢰성 및 비용 절감에서 진전을 제공하는 것을 추구하고 있다. 현대의 전자 산업이 세워진 기반이 되는 실리콘계 물질로부터의 발광 소자의 창조는 전세계에서 집중적인 연구 및 개발의 주제가 되어왔다. 주요 장애물은 벌크 실리콘의 간접적인 에너지 갭이었고, 이것은 효율을 매우 낮은 정도로 제한하고 있다. 그러나 다양한 기술들을 통하여 형성된 실리콘 나노 입자, 예를 들면, 나노 결정에 기반을 둔 하나의 특정한 기술은 이 어려움을 극복할 수 있었다.

<3> Hill의 이름으로 2006년 7월 25일 발행된 "Doped Semiconductor Powder and Preparation Thereof"라는 제목의 미국 특허 번호 7,081,664; Hill에게 2006년 10월 17일 발행된 "Solid State White Light Emitter and Display

Using Same"라는 제목의 미국 특허 번호 7,122,842; Hill의 이름으로 2004년 8월 5일에 공개된 "Broadband Optical Pump Source for Optical Amplifiers, Planar Optical Amplifiers, Planar Optical Circuits and Planar Optical Lasers Fabricated Using Group IV Semiconductor Nanocrystals"라는 제목의 미국 공개 특허출원 번호 2004/151461; Hill 등의 이름으로 2004년 10월 28일 공개된 "Doped Semiconductor Nanocrystal Layers and Preparation Thereof"라는 제목의 미국 공개 특허출원 번호 2004/214,362; 및 Hill의 이름으로 2004년 12월 16일 공개된 "Light Emitting Diodes and Planar Optical Lasers Using IV Semiconductor Nanocrystals"라는 제목의 미국 공개 특허출원 번호 2004/252,738에 개시된 것들과 같은, 참조에 의하여 여기에 통합되는 종래 기술의 발광 소자들이 실리콘 이산화물(SiO<sub>2</sub> or glass) 매트릭스에 임베드된 실리콘 나노 입자로 구성된 실리콘 풍부 실리콘 산화막(silicon-rich silicon oxide: SRSO)을 사용하는 것이 벌크 실리콘과 관련된 많은 문제들을 줄이고, 여기된 나노 결정들로부터 희토류(rare earth) 이온들로의 에너지 전달 과정의 높은 효율로 인하여 어비움(erbium) 또는 다른 희토류 물질로 도핑될 때 효율적인 상온 희토류 발광을 나타낼 수 있다는 것을 증명해 왔다. 따라서 SRSO는 박막 전자발광(electroluminescent) 물질에 대한 대안을 제공한다. 실리콘 나노 입자들은 입사되는 광자(photons) 또는 전자를 흡수하는 전통적인 감광계로 작용하고 그 후 에너지를 희토류 이온들에게 전달하며, 희토류 이온들은 희토류의 직접적인 형광과 비교하여 몇가지 장점을 가지면서 적외선 또는 가시광선의 파장 범위에서 형광을 방출한다. 첫째, 실리콘 나노 입자의 흡수 단면(absorption cross-section)은 희토류 이온과 비교하여 3 차수(order) 크기보다 더 크다. 둘째, Auger 유형의 상호작용을 통하여 또는 Forster 전이 과정을 통하여 실리콘 나노 입자들 간의 운반자(carrier)와 희토류 이온들 사이에서 여기가 일어나므로 입사되는 광자는 희토류의 좁은 흡수 밴드들 중의 하나와 공명할 필요가 없다. 불행하게도, 이러한 실리콘 나노 입자 물질들을 개발하기 위한 접근들은 매우 낮은 농도의 희토류 원소를 생성하는 데에서만 성공해왔고, 이것은 많은 실용적인 응용들에 충분하지 않다.

- <4> 이러한 기술들에 의해 형성된 실리콘 나노 입자들은 넓은 크기 분포에도 불구하고 비교적 좁은 분포의 광발광(photo-luminescent: PL) 파장 또는 에너지를 갖는 것이, 즉 관측된 에너지가 나노 결정의 양자 가둠으로부터 예상되는 것만큼 높지 않은 것이 관찰되었다. 감소된 나노 입자 여기 에너지는 이러한 구조들에 전력이 공급되었을 때 전기를 전도하는 전자들로부터의 에너지 전달 효율에 영향을 끼쳐서, 그러한 필름들로부터의 광 생성 효율을 심하게 제한한다.
- <5> 일반적으로, 희토류 원소로 도핑된 IV 형의 반도체 나노 입자의 제조는 실리콘 산화물 층으로 실리콘 이온들을 이온주입하는 것에 의하여 행해지고, 실리콘 나노 입자를 생성시키고 이온주입 손상을 줄이기 위하여 고온 어닐링이 뒤따른다. 어닐된 실리콘 나노 입자 산화물 층으로의 희토류 이온의 이온주입이 실리콘 이온의 주입을 뒤따른다. 결과로 만들어지는 층은 이온주입 손상을 줄이고 희토류 이온을 광학적으로 활성화시키기 위하여 다시 어닐된다.
- <6> 이러한 방법에는 몇가지 문제점이 있다:
- <7> i) 그것은 이온주입에 기인하여 층 표면의 균일도를 감소시킨다;
- <8> ii) 그것은 비싼 이온주입 단계를 필요로 한다;
- <9> iii) 그것은 많은 이온주입 단계가 수행되지 않으면 IV 그룹 반도체 나노 입자와 희토류 이온의 균일한 분포를 얻는 것을 실패한다.
- <10> iv) 그것은 열적 어닐에 의하여 이온주입 손상을 감소시키는 것과 광학적으로 활성인 희토류를 최대화시키는 것 사이의 균형을 필요로 한다: 그리고
- <11> v) 이온주입된 이온은 실제적인 이온주입 에너지에 대하여 필름으로 깊이 침투하지 않으므로 필름의 두께가 제한된다.
- <12> 상기 결점들을 줄이기 위하여 플라즈마 강화 화학 기상 증착(plasma enhanced chemical vapor deposition: PECVD)이 IV 그룹 반도체 나노 입자 층을 만드는데 사용되어 왔다. IV 그룹 반도체 나노 입자를 형성하고 나노 입자 영역에 도핑된 희토류 이온들을 광학적으로 활성화시키기 위하여, 마련된 층들은 희토류 이온주입 단계와 후속의 어닐 사이클을 겪는다. 불행하게도, 이 방법으로 마련된 층들은 여전히 이온주입 단계를 겪으며, 이것은 열악한 표면 균일도, 희토류 원소들의 비균일한 분포 및 제한된 필름 두께를 가져온다.
- <13> 도핑된 IV 그룹 반도체 나노 입자층을 얻는데 사용되어 온 다른 증착방법은 IV 그룹 반도체와 희토류 금속을 특히 산소 플라즈마에서 코스퍼터링하는 것을 포함한다. 이 방법에서, IV 그룹 반도체와 희토류 금속은 타겟 기관

위에 놓여졌고, 이것은 진공 챔버로 놓여져서 아르곤 이온 빔에 노출되었다. 아르곤 이온 빔은 IV 그룹 반도체와 회토류 금속을 스퍼터링하였고, 이들은 실리콘 웨이퍼 위로 증착되었다. 실리콘 웨이퍼 위로 새로 형성된 필름은 그 후 나노 입자를 성장시키고 회토류 이온들을 광학적으로 활성화하기 위하여 어닐되었다. 이 방법으로 만들어진 도핑된 IV 그룹 반도체나노 입자 층들은 다음의 단점을 갖는다: i) 층은 나노 입자들과 회토류 이온들의 매우 균일한 분포를 갖지 않는다; ii) 필름 안의 회토류 클러스터링에 기인하는 업 컨버전(up conversion) 효율 손실을 입는다; 그리고 iii) 필름 안의 회토류 이온의 농도가 0.1% 정도로 한정된다.

<14> 광발광(photoluminescence)를 위한 광학적 자극과 같은 외부의 자극에 대한 필름의 반응 레벨이 농도에 비례하기 때문에 반도체 나노 입자 층들 안의 하나 또는 그 이상의 회토류 원소의 농도는 가능한 높은 것이 바람직하다. 반도체 층 안에 높은 농도의 회토류 원소가 존재할 때 만나게 되는 문제는 두 회토류 금속이 서로 근접할 때 광학적 반응의 레벨을 감소시키는 소광 이완 작용(quenching relaxation interaction)이 발생하는 것이다. 반도체 필름 내의 회토류 원소의 농도는 그러므로 최대의 형광을 제공하도록 가능한 높지만, 소광 작용을 제한하도록 충분히 작도록 균형잡힌다.

<15> 이러한 기술들에 의하여 형성된 실리콘 나노 입자들은 일반적으로 비교적 넓은 크기 분포와 이와 비슷하게 넓은 공간 분포, 즉, 나노 입자들 사이의 공간 거리를 가지며, 이것은 이러한 구조들에 전력이 공급될 때 전도하는 전자들로부터의 에너지 전달 효율에 영향을 끼친다. 발광 물체를 여기시키고 올바른 색의 광자를 생성하기 위하여 전자가 나노 입자들 사이의 전기장으로부터 충분한 에너지를 얻도록 전기 전도의 방향에서 나노 입자들 사이의 평균 거리는 충분히 커야 한다. 그러나, 공간 분포는 등방적이기 때문에, 이들 필름들 안의 나노 입자들의 전체 농도는 매우 낮아야 한다( $\sim 5 \times 10^{18} \text{ cm}^{-2}$ ). 불행하게도, 이렇게 낮은 나노 입자 농도와 나노 입자 크기 및 간격 분포를 갖고는 임베드된 나노 입자를 갖는 이러한 필름들로부터의 광생성 능력의 효율에 극심한 제한이 가해진다.

<16> 필름 안에 회토류 이온들이 도입될 때, 여기된 나노 입자들로부터 회토류 이온들로의 효율적인 에너지 전달을 촉진하기 위하여 회토류 이온들을 나노 입자들에 근접하여 위치시키는 것이 바람직하다. 그러나, 이온주입 또는 인 시츄(in situ) 증착 기술들은 랜덤한 분포의 회토류 이온들을 도입시킨다. 특히, 각각 다른 종류의 회토류 이온들이 다른 색을 제공하기 때문에 백색광의 생성은 다수의 종류의 회토류가 필름 안으로 도입될 것을 필요로 한다. 여기된 나노 입자의 에너지가 회토류 이온의 발광 과정에 맞도록 적절한 크기의 나노 입자 근처에 올바른 회토류 이온이 위치하는 것을 보장하는 것은 불가능하다. 다르게 말하면, 가장 가까운 회토류 이온이 너무 짧은 파장으로 방사할 가능성이 높다. 즉, 너무 긴 파장의 나노 입자에 의하여 여기될 수 없으며, 즉, 여기 과정에서 에너지가 낭비된다. 회토류 이온의 방사 발광 과정에 대한 여기된 나노 입자 에너지의 그러한 (적어도 부분적으로) 미스매치를 피하기 위하여 충분히 높은 농도의 회토류가 사용되더라도, 그들이 가까운 간격일 때 회토류 사이의 상호작용으로부터 손실이 여전히 일어난다.

<17> 나노 입자들이 크기와 간격 거리의 상당한 변화를 갖도록 형성된 필름들에서, 과잉의 실리콘 원자들과 회토류와 같은 도펀트들은 필름 전체를 통하여 균일하게 도입되지만, 국지적으로는 균일하지 않다. 그러므로, 과잉 실리콘 원자의 일부는 어떠한 핵화(nucleation) 사이트로부터도 멀리 위치할 수 있어서 나노 입자들에 참여하지 못할 수 있고, 대신 여전히 실리콘 이산화물 호스트 매트릭스 안에 분포되어 남을 가능성이 있다. 덧붙여, 일부 회토류 이온들은 나노 입자들에 충분히 가깝게 위치하지 않을 수 있다. 마지막으로, 여기 에너지를 높이는데 상당한 탄소 함유량이 나노 입자들로 도입되어야 한다면, 탄소 원자들은 나노 입자들에 가깝게 위치될 것이 요구된다. 탄소 도입 없이 직경 2nm를 갖는 실리콘 나노 결정은 양자 가둠 효과로부터 2.3eV 차수의 여기 에너지를 가져야 한다고 일반적으로 관측되나 단지 1.4-1.8 eV 범위에서 방사하는 것이 관측되었다. 과잉 실리콘 원자들, 회토류 이온들 및 탄소 원자들과 같은 불순물들이 산화물 매트릭스 안에 남아 있으면, 이들은 산화물의 물리적인 특성, 특히 항복 전계(breakdown field) 그러므로 소자의 신뢰성과 수명에 매우 나쁜 영향을 줄 수 있다.

<18> 본 발명의 목적은 넓은 밴드갭 반도체 또는 유전체 버퍼층들이 특정 파장에서 빛을 방출하도록 디자인된 매우 얇은 활성 발광층에 인접하여 배치된 다층 설계를 제공하여 종래 기술의 단점을 극복하는 것이다. 충격 이온화 또는 충격 여기를 통하여 올바른 색의 광자를 생성하도록 활성층들 내의 발광 센터를 여기시키기 위하여 전자가 버퍼층들을 통과하면서 전기장으로부터 충분한 에너지를 얻도록 버퍼층들은 전기 전도 방향으로 정확한 거리를 제공한다.

**발명의 상세한 설명**

<19> 따라서, 본 발명은 제1 파장에서 빛을 방출하기 위한 소정의 농도의 발광 센터를 포함하는 제1 활성층; 상기 제

1 활성층에 인접한 넓은 밴드갭 또는 유전체 물질을 포함하는 제1 유전층; 및 상기 제1 활성층 및 상기 제1 유전층에 전기장을 인가하기 위한 전극 세트; 를 포함하되, 상기 제1 과정에서 빛을 방출하기 위한 여기 에너지에서 충격 이온화 또는 충격 여기기를 통하여 상기 제1 활성층 안의 상기 발광 센터들을 여기시키기 위하여 상기 제1 유전층은 전자들이 상기 제1 유전층을 통과하여 지날 때 상기 전기장으로부터 충분한 에너지를 얻기 위한 두께를 갖는 발광 구조에 관련된다.

**실시예**

- <25> 도 1에 관련하여, 본 발명의 일 실시예는 N형 또는 P형 실리콘 웨이퍼와 같은 도전성 기판(11)을 포함하는 전자 발광 고체 상태 소자(1)를 제공한다. 넓은 밴드갭 반도체 유전체 매트릭스 또는 다른 반도체 물질 안의 반도체 나노 입자들과 같은 발광 센터들을 갖는 하나 또는 그 이상의 비교적 얇은 활성층들을 포함하는 광 방출 필름 구조(20)가 도전성 기판(11)의 상부 위로 증착된다. 필름 구조(20)는 플라즈마 강화 화학 기상 증착(PECVD), 분자빔 에피택시, 펄스 레이저 증착, 스퍼터링 및 솔-겔 공정과 같은 많은 적절한 방법들 중 하나에 의하여 증착될 수 있다. 위쪽의 광학적으로 투명한, 전류 주입 (전극) 층(21), 예를 들면, 이리듐 주석 산화물(ITO)이 필름 구조(20) 위로 마운트되고, 이것은 뒷면 전기적 콘택(25)과 함께 AC 또는 DC 전력이 가해질 수 있도록 한다. 바람직하게는, 투명한 전류 주입층(21)이 150 nm 내지 500 nm의 두께를 갖는다. 바람직하게는, 투명한 전류 주입층(21)의 화학적 조성 및 두께는 광 방출 구조(20)가 70 ohm-cm 보다 작은 저항을 갖도록 한다. 버퍼 전기적 콘택(22), 예를 들면, TiN은 투명한 전류 주입층(21)과 상부의 전기적 콘택(23), 예를 들면 알루미늄과 같은 금속 사이에 위치한다. 버퍼 전기적 콘택(22)은 앞면의 투명한 전류 주입층(21)과 상부의 전기적 콘택(23) 사이에 �믹 콘택 포인트를 제공하며, 반면, 상부의 전기적 콘택(23)은 와이어 본딩 콘택을 위한 적절한 표면을 제공한다. 투명한 전류 주입층(21)과 버퍼 전기적 콘택(22)을 위한 다른 적절한 물질들이 선택적으로 채용될 수 있다. 내부적으로 기판(11)을 향하여 방출되는 빛을 방출 표면, 즉, 투명한 전류 주입층(21)을 향하여 뒤로 반사하기 위하여 뒷면 반사기(24)가 필름 구조(20)와 기판(11) 사이에 제공될 수 있다.
- <26> 필름 구조(20)가 그 위에 형성되는 기판(11)이 1000°C 또는 그 이상의 차수의 높은 온도를 견딜 수 있도록 선택된다. 적절한 기판들의 예들은 실리콘 웨이퍼 또는 폴리실리콘층, 이들은 예를 들면,  $1 \times 10^{20}$  내지  $5 \times 10^{21} / \text{cm}^3$ 의 도펀트로 n 도핑 또는 p 도핑될 수 있고, 퓨즈드 실리카(fused silica), 아연 산화물층(zinc oxide layers), 퀴즈, 사파이어 실리콘 카바이드 또는 금속 기판을 포함한다. 기판(11)은 열성장된 산화물층을 선택적으로 가질 수 있고, 이 산화물층은 약 2000nm까지의 두께를 가질 수 있고, 1 nm 내지 20 nm의 두께가 바람직하다. 기판(11)은 증착된 전기적으로 도전성인 층을 선택적으로 가질 수 있고, 이 층은 50 nm 과 2000 nm 사이의 두께 바람직하게는 100 nm 과 500 nm 사이의 두께를 갖는 것이 바람직하다. 열적 및 기계적 안정성이 유지되는 한 기판의 두께는 임계적이지 않다.
- <27> 필름 구조(20)는 단일 활성층 또는 각각의 층이 독립적으로 선택된 조성 및 두께를 갖는 다중 활성층으로 구성될 수 있다, 예를 들면: 희토류 도핑 원소를 갖거나 갖지 않은, 그리고 탄소 도핑을 갖거나 갖지 않은 IV 그룹 (예를 들면 Si, Ge, Sn 및 Pb) 산화물 또는 질화물 매트릭스와 같은 넓은 밴드갭 반도체 또는 유전체 매트릭스 안의 IV 그룹 반도체 (예를 들면 Si, Ge, Sn 및 Pb)와 같은 반도체 나노 입자. 선택적으로 활성층들은 희토류 산화물 또는 충격 이온화 또는 충격 여기에 의하여 활성화되는 발광 센터를 갖는 다른 반도체 물질로 구성될 수 있다. 다른 조성물을 갖는 활성층들을 사용함으로써, 다중색 구조가 제공될 수 있다. 예를 들면, 단일 구조 안의 어븀(erbium), 툴리움(thulium) 및 유로피움(europium)이 도핑된 반도체 나노 입자 층들은 녹색(터븀(aterbium)), 청색(세륨(cerium)) 및 적색(유로피움) 또는 이들의 색 조합, 예를 들면, 백색에서 발광할 수 있는 구조를 제공한다. 층들은 개별적으로 제어가능한 희로 요소들로서 적층되거나 나란히 구성될 수 있다.
- <28> 본 발명의 일 실시예에 의하여 제공되는 바람직한 다중층 구조(20)의 한 유형은 도 2의 예에 의하여 보여지는 초격자(super-lattice) 구조이다. 이 구조는 기판 위의 넓은 밴드갭 반도체 또는 유전체 버퍼층(13)을 갖는 다중 활성층들(12 및 14), 예를 들면, 반도체 나노 입자를 포함한다. 각각의 활성층들(12 및 14)은 1 nm 내지 10 nm의 두께를 가지며, 기판(11) 위에 증착된다. 동일한 또는 다른 파장의 빛을 생성하기 위하여, 예를 들면, 모든 활성층들(12)은 하나의 파장을 방출하고 모든 활성층들(14)은 다른 파장을 방출하기 위하여 활성층들(12 및 14)의 각각은 동일한 또는 다른 물질, 예를 들면, 희토류 도핑 원소들을 포함한다. 원하는 색, 예를 들면 백색을 생성하기 위하여 두 세트의 활성층들(12 및 14)에 의하여 형성되는 두 파장의 빛은 함께 또는 다른 층들(미도시)과 결합된다. 활성층들(12 및 14)들은 실리콘 이산화물 층들과 같은 버퍼층들(13)에 의하여 분리된다. 투명한 전류 주입층(21)은 초격자 구조의 다중층 구조(20)의 상부 위로 증착된다. 가능한 전압량에 따라 50 nm 내지 2000 nm의 두께가 바람직하고, 150 nm 내지 750 nm의 두께가 더욱 바람직하지만, 초격자 구조를 위한 최대

두께는 없다.

- <29> 도 2 및 이후 도면들에서 보여지는 구조들은 사이에 개재된 층들 없이 서로 접촉하는 인접한 층들을 보여준다; 그러나, 개시된 층들을 방해하지 않는 한도 내에서 부가적인 층들이 사용될 수 있다. 그러므로, 코팅하는 그리고 접촉하는의 용어들은 부가적인 개재하지만 간섭하지 않는 층들의 가능성을 배제하지 않는다.
- <30> 반도체 질화물 매트릭스 안에 작은 반도체 나노 입자들을, 예를 들면, 실리콘과 같은 IV 그룹 반도체 질화물 매트릭스 안에 실리콘과 같은 IV 그룹 반도체 나노입자들을 임베딩함에 의하여, 질소 원자들에 의한 나노 입자들의 표면 패시베이션 효과 및 엑시톤(exciton)의 전자 및 정공의 파동 함수의 강한 커플링의 영향에 기인하여 반도체 나노 입자들의 방사 수명이 나노초 및/또는 서브 나노초 영역에 접근할 수 있다. 그러나, 그 안에 반도체 나노 입자들이 형성된 균일하게 증착된 SiN<sub>x</sub> 필름들은 일반적으로 비교적 넓은 범위의 크기 및 램덤한 공간 분포의 나노 입자들 사이의 격리 거리들을 갖는다. 덧붙여, 반도체 질화물 필름 안에 형성된 반도체 나노 입자들은 높은 온도에서 연결된 작은 클러스터들을 형성할 수 있고, 이것은 발광 효율에 영향을 줄 수 있으므로, 필름 증착 후의 소자 공정의 유연성을 심각하게 제한할 수 있다. 다양한 나노 입자들의 크기 및 분리 거리의 조합은 그러한 필름들 안에 형성된 반도체 나노 입자 구조의 전자발광 효율에 중대한 충격을 줄 수 있다.
- <31> 반도체 질화물 매트릭스 안에 반도체 나노 입자가 임베드된 필름들에서, 필름들 안의 전류 전도는 반도체 질화물 호스트의 높은 트랩 밀도에 의하여 상당히 영향을 받을 수 있고 그러므로 반도체 나노 입자 안에서 엑시톤을 생성하도록 전기장으로부터 에너지를 얻기 위하여 주입된 전하 캐리어들의 효율성에 나쁜 영향을 부과할 수 있다. 그러나, 본 발명에 의한 설계 구조는 반도체 질화물의 활성층들 사이에 버퍼층들을 제공하고 그에 의하여 나노 입자들 사이의 적절한 거리를 확보함에 의하여 앞서 언급한 모든 문제들을 제거한다. 더욱이, 얇은 활성층들을 제공함에 의하여, 나노 입자의 크기는 더욱 정밀하게 제어될 수 있다.
- <32> 도 3을 참조하면, 본 발명의 다른 실시예에 의한 설계 필름 구조(31)는 조직화된 층들로 이루어진 복수의 다른 스택들(32, 33 및 34)에 의하여 형성되며, 여기에서 활성층들(35, 36 및 37)은 순수한 넓은 밴드갭 반도체 또는 유전체 물질로 구성된 버퍼층들(38, 39 및 40)에 의하여 각각 분리된다.
- <33> AC 전압에 의하여 구동되는 설계 필름 구조(31)에 대하여, 한 쌍의 전극(52 및 53)은 스택층들(35 내지 40)의 반대편 면들 위에 위치한다. 전압이 진동할 때 전류가 양쪽 방향으로 흐르므로 버퍼층들(38 내지 40)은 각각 전극들(52 및 53) 다음에 배치된다. 이상적으로는 전극들의 하나, 예를 들면, 전극(52)은 투명하고, 예를 들면, ITO, 투명한 전극(52)를 통하여 빛을 뒤로 반사하기 위하여 반사층 또는 코팅(50)이 전극들 중의 하나, 예를 들면, 전극(53)과 남은 스택층(35 내지 40) 사이에 추가된다.
- <34> 나노 입자 예를 들면, 나노 결정의 크기는 이들이 존재하는 활성층들(35, 36 및 37) (또는 12 및 14)의 두께와 대략 동일하다(+10%). 각 활성층들(35, 36 및 37)의 나노 입자들의 크기, 즉, 활성층들(35, 36 및 37)의 두께는 원하는 색의 빛 방출을 생성하기 위하여 특정한 여기 에너지에 대하여 디자인된다. 희토류로 도핑된 실리콘 이산화물 매트릭스 호스트 안의 실리콘 나노 입자들에 대하여 나노 입자 지름 d(nm)와 여기 에너지 E(eV) 사이의 이론적인 관계는 다음에 의하여 주어진다:
- <35> 
$$E = 1.143 + 5.845/(d^2 + 1.274d + 0.905) - 6.234/(d^2 + 3.391d + 1.412);$$
- <36> 예를 들면, 적색 광자들을 위한 ~1.9eV (d = 2.9 nm), 녹색 광자들을 위한 ~2.3eV (d = 2.1 nm), 청색 광자들을 위한 ~2.8eV (d = 1.6 nm). 나노 입자들 층 안의 또는 그 다음에 놓여진 희토류 이온 종들은 층 안의 나노 입자들의 여기 에너지에 맞는 파장에서 방사하도록 선택된다(또는 그 반대).
- <37> 희토류 도핑을 갖지 않는 IV 그룹, 예를 들면 실리콘의 질화물 매트릭스 호스트 안의 IV 그룹, 예를 들면 실리콘의 나노 입자들 또는 희토류 도핑을 갖지 않는 실리콘 이산화물 매트릭스 호스트 안의 IV 그룹, 예를 들면 실리콘의 나노 입자들에 대하여, 나노 입자들로부터 원하는 색의 광 방출을 생성하기 위하여 특정 여기 에너지를 발생하기 위한 여기 에너지 식이 다음과 같이 보여진다:
- <38> 
$$E = E_0 + C/d^2 (E_0 = 1.16 \text{ eV 및 } C = 11.8 \text{ eV}\cdot\text{nm}^2)$$
- <39> 따라서, 적색 광 방출층의 두께, 즉, 실리콘 질화물 매트릭스 안의 실리콘 나노 입자들을 갖는 활성층 안의 나노 입자들의 지름은 4nm이고, 녹색 광 방출층을 위하여는 3.25nm이고, 청색 광 방출 층을 위하여는 2.6nm 이다.
- <40> 나노 입자들이 없는 활성층들의 두께는 통상 에너지 요구사항과 빛의 밝기 사이의 타협에 기초하여 실험적으로

결정된다. 반면, 활성층이 극히 얇으면, 전체 층에 대하여 에너지가 정확히 알려질 수 있고 따라서 에너지 정합이 최적화될 수 있다; 그러나, 활성층이 극히 얇으면, 발광 센터가 없고, 빛이 없다. 제곱 mm 당 더 많은 발광 센터가 있을 수 있으므로, 활성층이 두꺼울 수록 층은 더 밝아질 수 있다; 그러나 전체 두께를 통하여 에너지가 최적화될 수 없으므로 효율의 손실이 있을 수 있다.

- <41> 버퍼층들(38, 39 및 40) (또는 13)의 두께는 이웃하는 나노 입자 활성층들(35, 36 및 37) (또는 12 및 14) 안의 나노 입자들의 크기에 가깝게 맞추어진다. 층들(35 내지 40)의 면에 수직으로 걸리는 전기장에 대하여 올바른 에너지로 나노 입자들을 여기시키기 위하여 전자는 인가된 전기장으로부터 충분한 에너지를 얻어야 한다 - 버퍼층들(38, 39 및 40)에서 얻어진 (eV로 측정되는) 에너지는 전기장을 버퍼층들(38, 39 및 40)의 두께로 곱한 것과 같다. 예를 들면, 인가된 5MV/cm 의 전기장에 대하여, 버퍼층의 두께는 나노 입자를 1.9eV 로 여기시키기 위하여 3.8nm 이거나 더 두꺼워야 하고(1.9 eV / 0.5 eV/nm = 3.8 nm), 2.3eV 로 여기시키기 위하여 4.6nm 이거나 더 두꺼워야 하고, 2.8eV 로 여기시키기 위하여 5.6nm 이거나 더 두꺼워야 한다. 이웃하는 나노 입자 층들(예를 들면, 35 및 36)이 다른 파장에서 빛을 방출하는, AC 전력에 의하여 전력이 공급되는 설계 필름 구조(31)에 대하여, 개재된 버퍼층(예를 들면, 38)은 더 높은 에너지층에서 나노 입자들을 여기시키기 위하여 충분한 두께이어야 한다.
- <42> 실리콘 산화물 매트릭스 안의 실리콘 나노입자들에 기초를 두고 희토류 이온들 또는 탄소와 같은 다른 불순물들로 도핑된 필름 구조(31)는 발광 플럭스 (광학적 출력), 효율 (내부 전력 변환 효율 및 외부 발광 효율), 색 표현 지수(CRI: colour rendering index), 소자 신뢰성 및 수명 및 고체 상태 발광 소자의 소자 제조가능성/비용/수율에서 매우 큰 향상을 제공한다.
- <43> 희토류 이온들은 활성층들(35, 36 및 37), 버퍼층들(38, 39 및 40) 또는 이들 모두에 도입될 수 있다. 바람직한 구조는 나노 입자들로부터 희토류 이온들로의 에너지 전달 효율이 최대화되고 여기된 희토류 이온들의 방사 방출 효율이 최대화되는 농도를 갖도록 활성층들(35, 36 및 37) 안에만 희토류를 도입한다. 관련된 물리적 과정의 복잡성 때문에, 최적화는 일반적으로 실험적인 과정이다. 나노 입자 활성층 안에 또는 그 다음에 놓여진 희토류 이온 종들은 활성층 안의 나노 입자들의 여기 에너지에 맞는 파장에서 방사하도록 선택된다(또는 그 반대). 바람직하게는, 희토류 원소들은 세륨(cerium), 프라세오디뮴(praeseodymium), 네오디뮴(neodymium), 프로메튬(promethium), 가돌리늄(gadolinium), 어비움(erbium), 툴리움(thulium), 이터비움(ytterbium), 사마리움(samarium), 디스프로시움(dysprosium), 터비움(terbium), 유로피움(europium), 홀미움(holmium) 또는 루테티움(lutetium)과 같은 란타나이드 원소들이다: 그러나, 이들은 토리움(thorium)과 같은 악티나이드 원소로 선택될 수 있다.
- <44> 다른 불순물들이 구조(31) 내에 어느 곳에라도 놓여질 수 있더라도, 이들은 필요하다면, 활성층들(35, 36 및 37) 안에만 통상 도입될 것이다. 예를 들면, 측정된 나노 입자의 여기 에너지가 이론적으로 예상되는 만큼 높지 않은 것으로 관측되기 때문에, 넓은 밴드갭 반도체 또는 유전체, 예를 들면, 실리콘 산화물, 매트릭스 내의 희토류 이온들에 전달되는 나노 입자들의 여기 에너지를 높이기 위하여 탄소 원자들이 필요할 수 있다.
- <45> 버퍼층들(38, 39 및 40)은 높은 인가 전기장 아래 소자 수명 및 신뢰성이 최대화될 수 있도록 최고의 품질을 가져야 한다. 즉, 결함이 거의 없이 치밀하여야 하며, 특정 공정 기술의 가능성 안에서 그러한 물질이 얻어질 수 있어야 한다.
- <46> 활성층들(35, 36 및 37)을 위한 탄소 및 희토류 도핑을 갖거나 가지지 않은 실리콘-풍부 실리콘 산화물 및 버퍼층들(38, 39 및 40)을 위한 실리콘 이산화물은 설계 필름 구조에서 바람직한 물질들이다. 활성층들(35, 36 및 37)을 위한 희토류 도핑을 갖거나 가지지 않은 실리콘-풍부 실리콘 질화물 및 버퍼층들(38, 39 및 40)을 위한 실리콘 질화물과 같은 다른 물질 시스템들이 이 설계 구조에 또한 사용될 수 있다. 또한 발광 센터들을 포함하는 희토류 산화물들이 활성층들(35, 36 및 37)을 위하여 또한 사용될 수 있다.
- <47> 임의의 층에서 나노 입자들의 농도는 증착 중의 상기 층 안의 과도 실리콘 함량을 변화시키고 어닐링 조건(예를 들면, 어닐링 온도 및 시간)을 변화시킴에 의하여 바뀔 수 있다. 나노 입자 층들(35, 36 및 37) 내의 나노 입자 밀도는 방출되는 빛의 세기를 증가시키도록 가능한 높되, 나노 입자들 사이의 상호작용 또는 나노 입자들의 덩어리짐이 일어나는 밀도 아래를 유지하는 것이 바람직하다.
- <48> 구조(31)에서 반복되는 층들(35 내지 40)의 총 수는 전체 필름에 인가될 전압 및 효율적이고 신뢰성있는 작동을 위하여 요구되는 전기장에 의하여 결정된다. 간단한 근사에서, 나노 입자 활성층들(35, 36 및 37)에 걸쳐 매우 작은 전압이 강하되며, 따라서 필요한 층들의 수는 전기장에 의하여 나뉘어지고 버퍼층들(38, 39 및 40)의 두께

에 의하여 나뉘어진 인가된 전압과 같을 것이다. 예를 들면, 인가 전압이 110V이고, 하나의 유전층(39) 내의 원하는 전기장은 5MV/cm (즉, 0.5V/nm)이고, 그에 의하여 나노 입자 활성층(36)은 2.1nm 두께이고 유전층은 4.6nm 두께라면, 반복되는 쌍의 층들(36/39)의 총 수는:

<49>  $(110 \text{ V}) / (0.5 \text{ V/nm}) / (4.6 \text{ nm}) = 48$  쌍의 층들.

<50> 단일 색은 동일한 쌍의 활성층들과 유전층들, 예를 들면, 동일한 활성층들(12 및 14)를 갖는 다중층 구조(20)를 반복함에 의하여 설계 필름 구조에 의하여 방출될 수 있다. 혼합된 색, 예를 들면, 백색은, 전체 필름이 각 구성 색에 대한 몇가지 층의 쌍들을 포함할 것이기 때문에, 설계 구조(31)에 의하여 방출될 수 있다. 예를 들면, 활성층/유전층의 총 N 쌍들은 청색을 위한 k 쌍들(35/38), 녹색을 위한 m 쌍들(36/39), 황색/적색/오렌지색을 위한 n 쌍들(37/10)을 포함할 수 있다 ( $k + m + n = N$ ). 각 색의 쌍들, 예를 들면, 35/38, 36/39 및 37/40 의 수는 임의의 원하는 색 표현 지수(CRI)가 얻어질 수 있도록 변화될 수 있다. 예를 들면, 따뜻한 백색은 청색보다 더 많은 쌍의 적색(35/38)을 요구하며, 반면 차가운 백색은 그 반대를 요구한다.

<51> 모든 백색 또는 다른 다중 색의 발광에 대하여, 그리고 뒷면 반사기(50)이 구조 안에 포함된 소자(31)에 대하여, 가장 낮은 에너지 (가장 긴 파장, 예를 들면 적색) 방출 층들은 반사기(50)에 가장 가깝게, 그리고 가장 높은 에너지 (가장 짧은 파장, 예를 들면 청색) 층들은 방출 표면에 가장 가깝게 위치시키는 것이 바람직하다. 중간 파장, 예를 들면, 녹색을 방출하는 층들은 가장 긴 파장과 가장 짧은 파장을 방출하는 층들 사이에 놓여진다.

<52> 도 4는 DC 전력, 즉, 양극(anode)(62)와 음극(cathode)(63)에 의하여 전력이 공급되는 설계 필름 구조(61)을 도시한다. 활성층들(35, 36 및 37)과 버퍼층들(38, 39 및 40)의 대부분은 필름 구조(31) 안의 것들과 동일하다; 그러나 전자들이 오직 한 방향으로만 이동하므로, 다른 유형의 활성층 사이에 개재된 버퍼층들은 양극(62)에 더 가까운 나노 입자 활성층 안의 나노 입자들을 여기시키기 위해 올바른 두께를 가져야 한다. 따라서, 필름 구조(61)은 바람직하게는 음극(63)에서 제1 버퍼층(38)의 하나에 의하여 그리고 양극(62)에서 나노 입자 층(37)에 의하여 종결되는 것이 바람직하다. 더욱이, 전자들은 한 방향으로만 즉, 음극으로부터 양극으로 움직이므로, 제2 버퍼층(39)의 하나는 제1 스택(32)과 제2 스택(33) 사이에 있고, 제3 버퍼층(40)의 하나는 제2 스택(33)과 제3 스택(34) 사이에 있다.

<53> 상세한 공정

<54> 다중 필름 구조들(21, 31 또는 61)을 증착하는데 사용되는 임의의 공정 기술은 필름 조성을 약 1nm 스케일로 변화시킬 수 있다. 바람직한 증착 기술은 플라즈마 강화 화학 기상 증착(PECVD), 바람직하게는 전자 사이클론 공명에 의해 강화되는 ECR-PECVD, 또는 유도 커플 플라즈마에 의하여 강화되는 ICP-PECVD 이다. 선택적으로 금속-유기 화학 기상 증착(MOCVD)이 있다. 요구되는 성능을 갖는 다른 증착 기술들은 분자빔 에피택시(MBE); 화학빔 에피택시(CBE); 원자층 에피택시(ALE); 및 펄스 레이저 에피택시(PLD)라고도 불리는 펄스 레이저 증착(PLD)이 있다. 위에서 기술된 기술들에 대한 변용들이 많은 다른 박막 성장 공정들이 있다. 임의의 이들 기술들이 앞에서 기술된 구조 필름들의 증착에 또한 적절할 수 있다.

<55> 우리의 원래의 동종 구조(homogeneous structure)에서, 나노 입자의 크기는 과도 실리콘 농도, 어닐링 온도 및 시간에 영향을 받는다. 즉, 이들 중 임의의 어느 것의 증가는 나노 입자 크기를 증가시킨다, 그리고 가능하게는 필름의 다른 구성요소, 예를 들면, 탄소에 의하여 영향을 받는다. 실리콘-풍부 활성층들을 갖는 설계 구조의 경우에, 과도 실리콘 함량이 매우 낮지 않은 한 평면에 수직인 방향에서의 크기는 실리콘-풍부 층의 두께에 의하여 제한되며, 대략 그것과 같을 수 있다. 어닐링은 또한 영향을 가지나, 이 영향은 나노 입자 크기가 대략 증착된 층 두께와 동일하다면 삭감될 것이다, 즉, 그것은 단지 평면에 평행하게 그리고 단지 매우 전천히 성장할 수 있다. 불순물 함량도 또한 영향을 가질 수 있다.

<56> 이 상세한 설명에 인용된 모든 공개물, 특허 및 특허 출원은 각 개별적인 공개물, 특허 또는 특허출원이 특정하게 그리고 개별적으로 참조에 의하여 통합되는 것으로 지시된 것처럼 참조에 의하여 여기에 통합된다. 임의의 공개물의 인용은 출원 날짜에 앞서는 기술들을 위한 것이고, 본 발명이 선행 발명에 의하여 그러한 공개물보다 날짜가 앞서는 자격이 있음을 인정받지 않음을 승인하는 것으로 해석되어서는 안된다.

**도면의 간단한 설명**

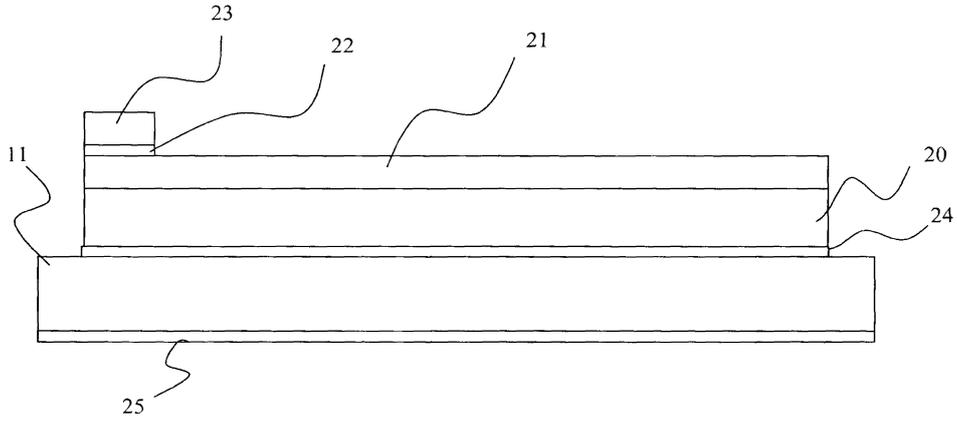
<20> 본 발명은 바람직한 실시예들을 제공하는 첨부 도면들과 관련하여 더욱 상세하게 기술될 것이다.

<21> 도 1은 본 발명의 일 실시예에 따른 전기발광 고체 상태 소자의 단면도이다.

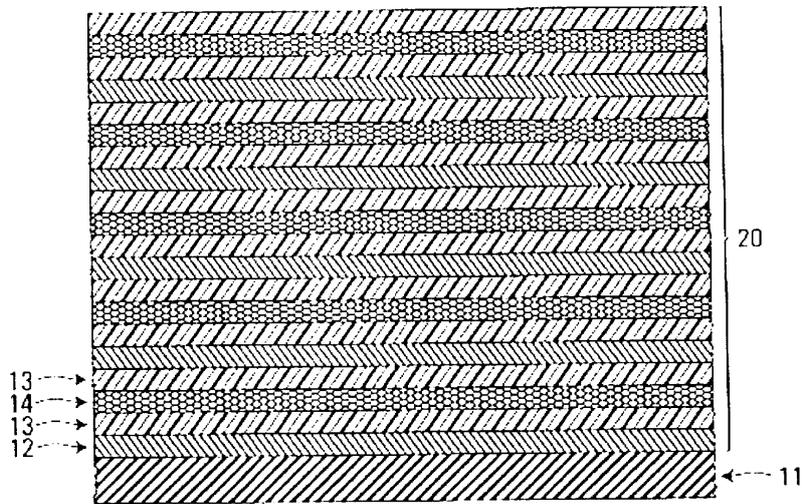
- <22> 도 2는 도 1의 소자에 일치하는 초-격자(super-lattice) 반도체 구조의 단면도이다.
- <23> 도 3은 도 1의 소자에 일치하는 다른 초-격자 반도체 구조의 단면도이다.
- <24> 도 4는 도 1의 소자에 일치하는 다른 초-격자 반도체 구조의 단면도이다.

도면

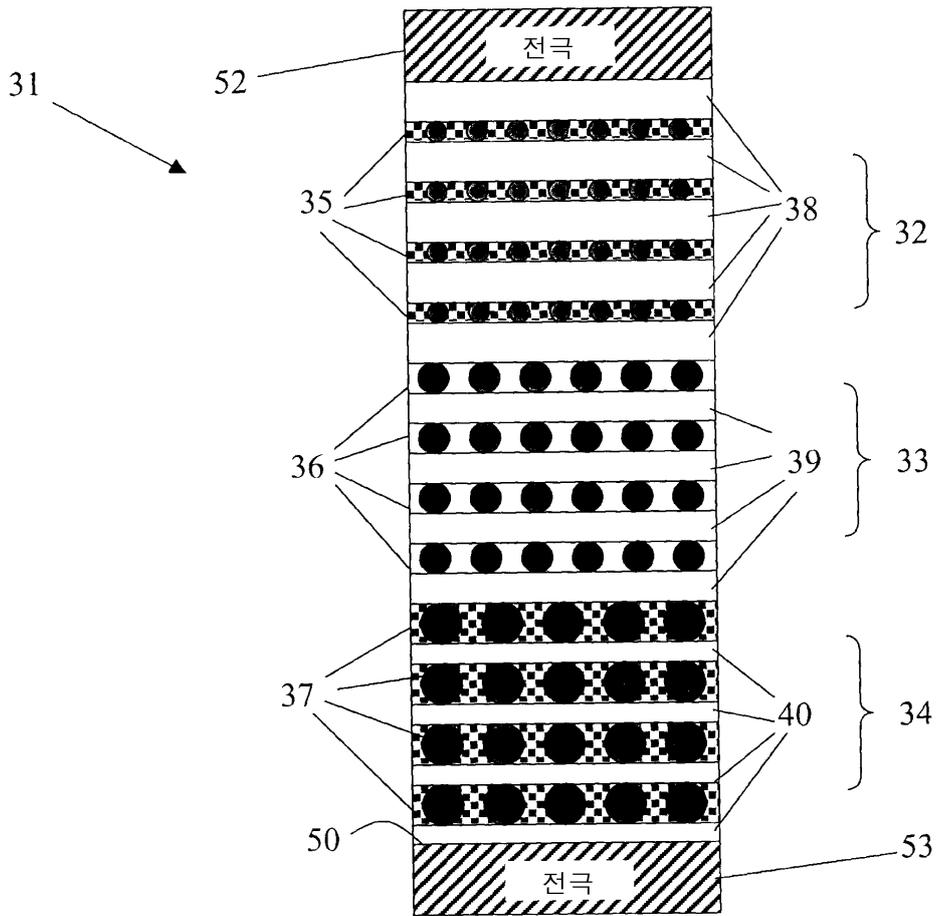
도면1



도면2



도면3



도면4

