

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

99380

Patent dodatkowy
do patentu _____

Zgłoszono: 31.12.74 (P. 177010)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 17.07.76

Opis patentowy opublikowano: 15.12.1978



Int. Cl².

G06F 3/02

H03K 17/80

Twórcy wynalazku: Wiesław Martynow, Leon Rozbicki, Jerzy Sławiński, Stefan Wojtal

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy
Systemów Minikomputerowych „MERA-ZSM”,
Warszawa (Polska)

Układ do binarnego kodowania informacji

Przedmiotem wynalazku jest układ do binarnego kodowania informacji, wykorzystywany zwłaszcza do wprowadzania w postaci binarnej danych alfanumerycznych, lub rozkazów do maszyny cyfrowej.

Znany jest układ do binarnego kodowania informacji, znajdujący się w urządzeniu do wprowadzania i wyprowadzania danych. Posiada on zespół kodujący w postaci otworów w dźwigniach literowych i czytnik fotoelektryczny. Każda z dźwigni literowych zawiera odpowiednią kombinację otworów, która stanowi kod dla informacji przyporządkowanej danemu klawiszowi. Czytnik fotoelektryczny posiada oświetlacz umieszczony po jednej stronie dźwigni, oraz głowicę czytnika wyposażoną w fotokomórki i znajdującą się po drugiej stronie dźwigni. Zadaniem głowicy czytnika jest rejestrowanie kodu dźwigni literowej, przez wykrywanie światła przechodzącego przez otwory dźwigni i wysyłanie informacji w postaci impulsów elektrycznych. Następuje to w momencie, gdy dźwignia znajduje się między źródłem światła i głowicą czytnika, a więc przy naciśniętym klawiszu.

Powyższy układ opisany jest w instrukcji eksploatacji urządzenia Facit 3851.

Znany jest inny układ do binarnego kodowania informacji przedstawiony w opisie patentowym nr 58867 pt. „Urządzenie do klawiszowego wybierania kodu bitowego z czujnikami pojemnościowymi”. Układ ten zawiera zespół kodujący w postaci odpowiednio wyciętych ekranów ruchomych umieszczonych między okładkami odpowiednio skonstruowanych kondensatorów. Wycięcia wykonane w ekranach, stanowią kod dla informacji przyporządkowanej danemu klawiszowi. Przy wybraniu klawisza przesuwa się połączony z nim ekran, który odsłania odpowiednią ilość kondensatorów. Poza tym układ zawiera generator sygnału szybkodziennego, wzmacniacz liniowy i dedektor. W momencie wybrania klawisza, sygnał z generatora przechodzi przez odsłonięte kondensatory, po czym jest wzmacniany i wyprostowany. W takiej postaci jest odbierany przez urządzenia sterowane klawiszami.

Według wynalazku, układ do binarnego kodowania informacji posiada: zespół źródła prądu stałego, zespół kodujący, zespół kluczy, zespół blokady, zespół sterowania oraz zespół wzmacniaczy. Zespoły te połączone są ze sobą w ten sposób, że do zespołu kodującego podłączony jest zespół kluczy i zespół źródła prądu stałego. Zespół kluczy połączony jest z zespołem blokady, a zespół blokady połączony jest z zespołem sterowa-

nia. Zespół sterowania połączony jest z zespołem źródła prądu stałego. Zespół wzmacniaczy połączony jest z zespołem kodującym. Wyjścia zespołu wzmacniaczy i wyjście „strob” zespołu sterowania stanowią wyjście dla całego układu.

Zespół kodujący stanowi pamięć stała magnetyczna, korzystnie na rdzeniach ferrytowych z wąską pętlą histerezy. Odpowiednie prowadzenie kodujących przewodów poprzez elementy stałej pamięci magnetycznej, na przykład przez rdzenie, tworzy kod dla informacji przyporządkowanej kluczowi, który załącza obwód dla prądu płynącego w danym przewodzie.

Zespół blokady zawiera oporniki, kondensator i dyskryminator poziomu. Jedne końce wszystkich oporników zwarte są ze sobą i połączone z jednym końcem kondensatora i z wejściem dyskryminatora poziomu. Drugi koniec jednego opornika podłączony jest do potencjału U_p , a drugi koniec każdego z pozostałych oporników jest połączony z zespołem kluczy. Drugi koniec kondensatora podłączony jest do masy. Wejście dyskryminatora i wyjście dyskryminatora poziomu stanowią punkty wyjścia dla podłączenia z zespołem sterowania. Zespół blokady, poprzez zespół sterowania uniemożliwia pobieranie z układu fałszywej informacji w przypadku załączenia więcej niż jednego klucza.

Rozwiązanie według wynalazku eliminuje elementy mechaniczne, zwiększa niezawodność pracy układu i uniemożliwia pobieranie fałszywej informacji w przypadku włączenia więcej niż jednego klucza. Ponadto pozwala na budowę w prosty sposób urządzeń kodujących o dowolnej ilości kodowych grup, przypisanych do danego zestawu kluczy. Łatwe jest również tworzenie kodów o dowolnej ilości bitów przez zmianę ilości elementów magnetycznych w pamięci stałej. Układ cechuje łatwość wykonania i możliwość budowy urządzeń o małych wymiarach.

Przedmiot wynalazku przedstawiony jest na rysunku, na którym fig. 1 przedstawia schemat blokowy układu do binarnego kodowania informacji, fig. 2 – przykład wykonania wynalazku według schematu blokowego fig. 1, fig. 3 – zasadę budowy stałej pamięci magnetycznej jako zespołu kodującego, a fig. 4, fig. 5, fig. 6, fig. 7, fig. 8, fig. 9 przedstawiają przebiegi napięciowe w odpowiednich punktach zespołu blokady i zespołu sterowania.

Zgodnie z rysunkiem fig. 1 układ do binarnego kodowania informacji zawiera zespół źródła prądu stałego 1, zespół kodujący 2, zespół kluczy 3, zespół blokady 4, zespół sterowania 5 i zespół wzmacniaczy 6. Połączone są one ze sobą w ten sposób, że do zespołu kodującego 2 podłączony jest zespół kluczy 3 i zespół źródła prądu stałego 1. Z zespołem kluczy 3 połączony jest ponadto zespół blokady 4, który połączony jest również z zespołem sterowania 5. Zespół sterowania 5 połączony jest z zespołem źródła prądu stałego 1. Zespół wzmacniaczy 6 połączony jest z zespołem kodującym 2. Wyjścia zespołu wzmacniaczy 6 i wyjście „strob” zespołu sterowania 5 stanowią wyjście dla całego układu.

W przykładzie wykonania według fig. 2, zespół źródła prądu stałego 1 zawiera źródło prądu stałego 1 połączone z iloczynowymi bramkami $B_1 \dots B_k$, z którymi połączony jest również zespół sterowania 5. Iloczynowe bramki $B_1 \dots B_k$ posiadają wejścia dla sygnałów $F_1 \dots F_k$, które służą do wybierania odpowiedniego wyjścia źródła prądu stałego. Wyjścia te stanowią wyjścia $Wy_1 \dots Wy_k$ iloczynowych bramek $B_1 \dots B_k$. Wyjścia te są połączone odpowiednio z separatorami $S_1 \dots S_k$ tych wyjść. Do każdego z separatorów $S_1 \dots S_k$ podłączone są kodujące przewody $1 \dots m$ odpowiedniej kodowej grupy $1 \dots k$. Wszystkie przewody prowadzone są przez zespół kodujący i podłączone do kluczy $K_1 \dots K_m$ zespołu kluczy 3, w ten sposób, że do każdego klucza podłączone są przewody, po jednym z każdej kodowej grupy $1 \dots k$.

Zespół blokady 4 zawiera oporniki $R_1 \dots R_m$, R_d , kondensator C i dyskryminator poziomu D_p . Jedne końce wszystkich oporników $R_1 \dots R_m$, R_d połączone są ze sobą i połączone z jednym końcem kondensatora C i z wejściem We dyskryminatora poziomu D_p . Drugi koniec jednego opornika R_d podłączony jest do potencjału U_p . Drugi koniec każdego z pozostałych oporników podłączony jest do kluczy zespołu kluczy 3. Drugi koniec kondensatora C podłączony jest do masy. Wejście We dyskryminatora poziomu D_p stanowi punkt wyjścia dla połączenia z pierwszym uniwbriatorem V_1 zespołu sterowania 5, a wyjście Wy dyskryminatora poziomu D_p stanowi punkt wyjścia dla połączenia z trzecim uniwbriatorem V_3 zespołu sterowania 5. Wyjście Wy uniwbriatora V_1 połączone jest z wejściem We uniwbriatora drugiego V_2 , układu sterowania 5. Wyjście Wy uniwbriatora V_2 połączone jest z wejściem We uniwbriatora V_3 . Wyjście Wy uniwbriatora V_2 połączone jest z zespołem źródła prądu stałego 1, a wyjście Wy uniwbriatora V_3 stanowi wyjście „strob” zespołu sterowania 5.

Zespół wzmacniaczy 6 zawiera wzmacniacze $W_1 \dots W_n$. Do wejść We wzmacniaczy $W_1 \dots W_n$ podłączone są wtórne uzwojenia $Uz_{w1} \dots Uz_{wn}$ zespołu kodującego 2. Wyjścia $Wy_1 \dots Wy_n$ wzmacniaczy stanowią wyjścia zespołu wzmacniaczy.

Zespół kodujący 2 stanowi pamięć stała magnetyczna, w przykładzie wykonania zawierająca rdzenie ferromagnetyczne $M_1 \dots M_n$ o wąskiej pętli histerezy. Posiada ona ponadto uzwojenia pierwotne, które stanowią kodujące przewody $1 \dots m$ kodowych grup $1 \dots k$ odpowiednio prowadzone przez rdzenie i łączące zespół źródła

prądu stałego 1 z zespołem kluczy 3. Pamięć stała magnetyczna zawiera również uzwojenia wtórne $Uzw_1 \dots Uzw_n$ połączone do wejść odpowiednich wzmacniaczy $W1 \dots Wn$ układu wzmacniaczy 6.

Na figurze 3 podano zasadę budowy stałej pamięci magnetycznej rdzeniowej jako zespołu kodującego. Pokazano prowadzenie dwóch kodujących przewodów, połączonych do kluczy $K1, K2$. Po załączeniu klucza, w przewodzie popłynie prąd ze źródła prądu stałego I i uzwojeniach wtórnych rdzeni, przez które przechodzi uzwojenie pierwotne indukuje się napięcie. Odpowiada to stanowi logicznemu „1”. W uzwojeniu wtórnym rdzenia, przez który nie przechodzi uzwojenie pierwotne brak jest napięcia. Odpowiada to stanowi logicznemu „0”. I tak przy załączeniu klucza $K1$ generowany jest kod: 0110110 a przy załączeniu drugiego klucza $K2$ generowany jest kod 1101011. Ilość bitów w kodzie może być dowolnie zmieniana przez zmianę ilości elementów magnetycznych w pamięci. Do każdego klucza może być połączonych wiele kodujących przewodów, połączonych z różnymi źródłami prądowymi. W ten sposób jednemu kluczowi można przyporządkować wiele informacji, a danemu zestawowi kluczy przyporządkować wiele kodowych grup, jak pokazano na fig. 2.

Działanie zespołu blokady 4, który poprzez zespół sterowania 5 uniemożliwia pobieranie z układu fałszywej informacji obrazują przebiegi napięciowe uwidocznione na fig. 4, fig. 5, fig. 6, fig. 7, fig. 8 i fig. 9. Po załączeniu jednego lub więcej kluczy, na wejściu We dyskriminatora poziomu Dp obniża się poziom napięcia zgodnie z fig. 4. Ta zmiana poziomu powoduje wygenerowanie przez uniwibrator $V1$ impulsu pokazanego na fig. 5. Tylne zbocze tego impulsu wyzwala uniwibrator $V2$, który generuje opóźniony impuls w stosunku do momentu t_w załączenia klucza. Impuls ten następnie podawany jest na wejście iloczynowe uniwibratora $V3$. Do wejścia iloczynowego uniwibratora $V3$ podawany jest również sygnał wyjściowy Uwy_{Dp} dyskriminatora poziomu Dp . Sygnał ten może przyjmować 2 stany:

a) stan logiczny „1”, gdy załączony jest jeden klucz, fig. 7. Napięcie Uwe_{Dp} – fig. 4, posiada wówczas wartość, przy której jeszcze dyskriminатор poziomu Dp nie zadziała.

b) Stan logiczny „0”, gdy załączonych jest więcej niż jeden klucz, fig. 8. Napięcie Uwe_{Dp} – fig. 4, posiada wartość, przy której zadziała dyskriminатор poziomu, dając na wejściu stan „0”.

W przypadku, gdy załączony jest jeder. klucz, uniwibrator $V3$ generuje impuls strobujący – fig. 9, który jest wprowadzany na zewnątrz układu w celu strobowania otrzymanej informacji.

Gdy załączonych jest więcej kluczy niż jeden, na wyjściu uniwibratora $V3$ będzie istniał stan „0” i wówczas informacja nie będzie pobierana z układu.

W przykładzie wykonania, impuls otrzymany z uniwibratora $V2$ steruje zespół źródła prądu stałego. Włącza on bramki iloczynowe na czas trwania impulsu wyjściowego uniwibratora $V2$.

Przedstawiony w opisie wynalazku układ do binarnego kodowania informacji, może znaleźć szerokie zastosowanie nie tylko w maszynach cyfrowych, ale również w telekomunikacji, czy też w technice zdalnych regulacji lub pomiarów, gdzie istnieje potrzeba kodowania informacji do postaci binarnej.

Zastrzeżenia patentowe

1. Układ do binarnego kodowania informacji, z n a m i e n n y t y m, że posiada zespół źródła prądu stałego (1), zespół kodujący (2), zespół kluczy (3), zespół blokady (4), zespół sterowania (5), oraz zespół wzmacniaczy (6), połączone ze sobą w ten sposób, że do zespołu kodującego (2) połączony jest zespół kluczy (3) i zespół źródła prądu stałego (1), zespół kluczy (3) połączony jest ponadto z zespołem blokady (4), który to zespół blokady (4) połączony jest z zespołem sterowania (5), a zespół sterowania (5) połączony jest z zespołem źródła prądu stałego (1), zaś zespół wzmacniaczy (6) połączony jest z zespołem kodującym (2), przy czym wyjścia zespołu wzmacniaczy (6) i wyjście („strob”) zespołu sterowania (5) stanowią wyjście dla całego układu.

2. Układ według zastrz. 1, z n a m i e n n y t y m, że zespół kodujący (2) stanowi pamięć stała magnetyczna, korzystnie na rdzeniach ferrytowych z wąską pętlą histerezy.

3. Układ według zastrz. 1, z n a m i e n n y t y m, że zespół blokady (4) zawiera oporniki $(R1) \dots (Rm)$, (Rd) , kondensator (C) i dyskriminатор poziomu (Dp) , przy czym jedno końce wszystkich oporników $(R1) \dots (Rm)$, (Rd) zwarte są ze sobą i połączone z jednym końcem kondensatora (C) , oraz z wejściem (We) dyskriminatora poziomu (Dp) , drugi koniec jednego opornika (Rd) połączony jest do potencjału (Up) , drugi koniec każdego z pozostałych oporników $(R1) \dots (Rm)$ połączony jest z zespołem kluczy (3), drugi koniec kondensatora (C) połączony jest do masy, natomiast wejście (We) dyskriminatora poziomu (Dp) i wyjście (Wy) dyskriminatora poziomu (Dp) stanowią punkty wyjścia dla połączenia z zespołem sterowania (5).

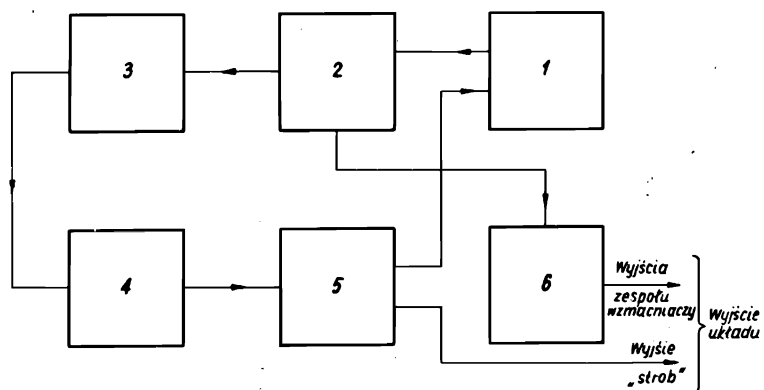


Fig 1

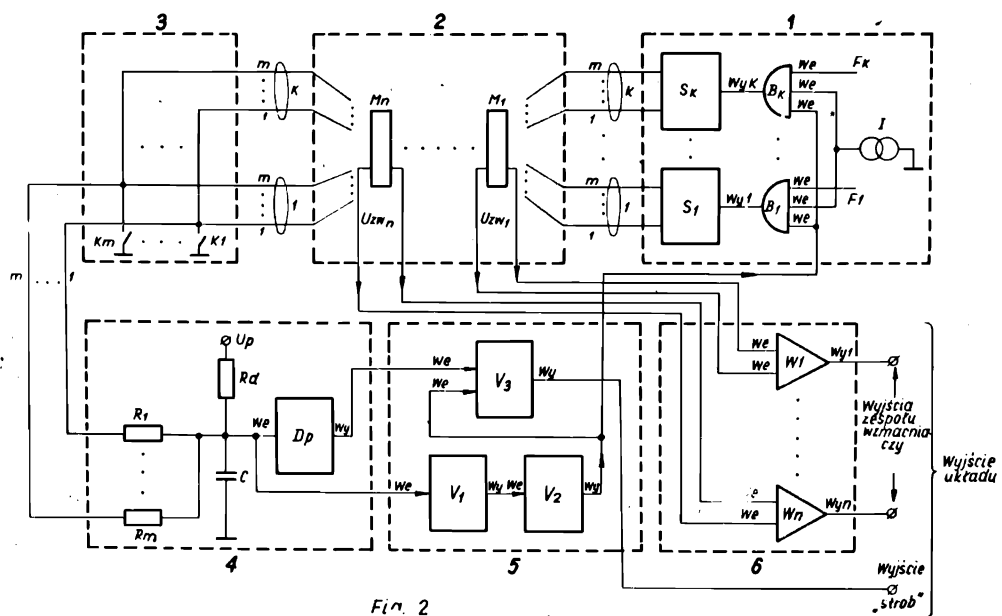


Fig. 2

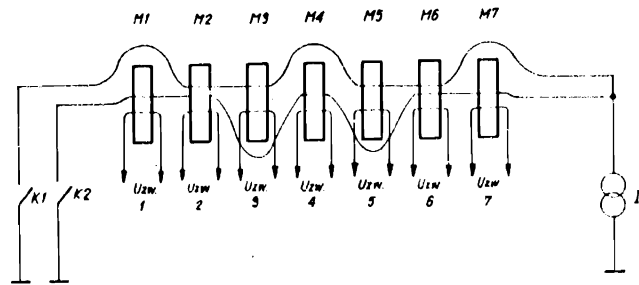


Fig 3

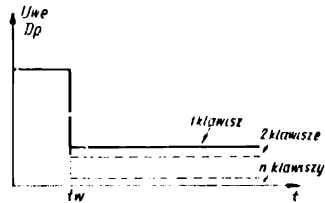


Fig 4

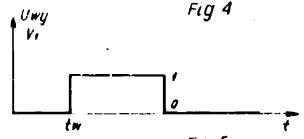


Fig 5

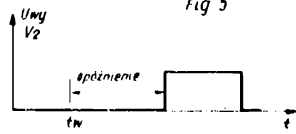


Fig 6

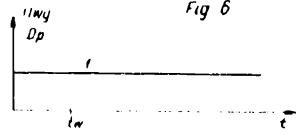


Fig 7

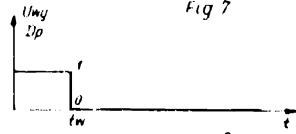


Fig 8

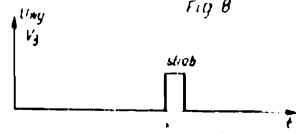


Fig 9