

Patent dodatkowy
do patentu _____Kl. 21 a², 36/14

Zgłoszono: 19. IX. 1967 (P 122 672)

Pierwszeństwo: _____

MKP H 04 b

Opublikowano: 10. XII. 1969

UKD

3/46

Współtwórcy wynalazku: dr inż. Tadeusz Bartkowski, dr inż. Marian
Zientalski, mgr inż. Mirosław Radziwanowski,
mgr inż. Kazimierz Jankowski

BIBLIOTEKA

Właściciel patentu: Politechnika Gdańska (Katedra Teletransmisji),
Gdańsk (Polska)

Urząd Patentowy
PRL

Układ półprzewodnikowego selektora poziom

1

Przedmiotem wynalazku jest układ półprzewodnikowego selektora poziomu. W technice telekomunikacyjnej często występuje konieczność identyfikacji określonego poziomu (mocy, napięcia lub prądu). Problem ten występuje zarówno w technice cyfrowej jak również w dziedzinach elektroniki wykorzystujących tę technikę takich jak; miernictwo elektroniczne, automatyka, technika przekazywania i wydobywania informacji i inne.

Problem ten jest szczególnie istotny w nowoczesnych teletransmisyjnych urządzeniach dyskretnej automatycznej regulacji i kontroli poziomu.

W znanych układach selektorów poziomu do identyfikacji wykorzystuje się dwa przerzutniki Schmitta o odpowiednio rozstawionych progach zadziałania, układy wieloprogowe bazujące na wzmacniaczach emiterowych, względnie zespoły układów logicznych.

Zasadniczą wadą tych układów jest ich złożoność która wymaga dużej ilości elementów i zmniejsza niezawodność, histereza występująca w układach bazujących na przerzutnikach Schmitta oraz niestabilność temperaturowa progów zadziałania selektora. Wady te są szczególnie kłopotliwe w selektorach, w których wymagana dokładność identyfikacji poziomu wynosi około 0,01 N.

Celem wynalazku jest opracowanie selektora poziomu identyfikującego określony poziom zawarty w założonym przedziale zmian. Cel ten został osiągnięty przez równoległe połączenie dwóch wzmac-

2

niaczy progowych, posiadających wspólny opór obciążenia, z których jeden jest sterowany w emiterze, a drugi w bazie.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania, przedstawionym na rysunku, na którym fig. 1 przedstawia uproszczony schemat ideowy, a fig. 2 — charakterystykę napięciową układu.

Zasada działania układu jest następująca. Napięcie wejściowe U_1 podawane jest na wzmacniacz odwracający fazę, pracujący w układzie o wspólnym emiterze WE, zrealizowany na tranzystorze T_3 , w którym potencjał emitera jest stabilizowany za pomocą diody Zenera D_2 o napięciu Zenera U_{z2} .

Równocześnie napięcie wejściowe podawane jest na drugi wzmacniacz, który pracuje w układzie o wspólnej bazie WB. Wzmacniacz ten został zrealizowany na tranzystorze T_2 i posiada stabilizowany potencjał bazy diodą D_1 o napięciu Zenera U_{z1} . Obydwa te wzmacniacze pracują równolegle na opór obciążenia R_k . Wzmacniacz na tranzystorze T_2 jest sterowany w obwodzie emitera poprzez wtórnik emiterowy zrealizowany na tranzystorze T_1 .

Układ pracuje prawidłowo przy spełnieniu zależności:

$$|U_{z1}| < |U_{z2}|.$$

Jeżeli napięcie wejściowe U_1 jest mniejsze (co do wartości bezwzględnej) od napięcia Zenera U_{z1}

diody D_1 , to tranzystor T_3 jest zatkany, zaś tranzystor T_2 znajduje się w stanie nasycenia i powoduje, że napięcie wyjściowe U_2 przyjmuje wartość minimalną. W przypadku, gdy napięcie wejściowe U_1 zawarte jest pomiędzy napięciami U_{z1} i U_{z2} , wówczas tranzystory T_2 i T_3 są zatkane, a napięcie wyjściowe U_2 przyjmuje wartość maksymalną, bliską napięciu zasilania U_B .

Po przekroczeniu przez napięcie wejściowe U_1 wartości napięcia Zenera U_{z2} tranzystor T_2 pozostaje nadal zatkany, natomiast tranzystor T_3 przechodzi w stan nasycenia.

Napięcie wyjściowe U_2 przyjmuje wówczas ponownie wartość minimalną.

Położenie przedziału identyfikacji oraz jego szerokość określane są poprzez napięcie Zenera diod D_1 i D_2 . Korzyści techniczne, wynikające z zastosowania wynalazku, polegają na zwiększeniu niezawodności selektora (mniejsza niż dla układów konwencjonalnych ilość elementów) oraz praktycznym wyeliminowaniu zjawiska histerezy.

Zastrzeżenia patentowe

1. Układ półprzewodnikowego selektora poziomu **znamienny tym**, że jest zbudowany ze wzmacniacza w układzie o wspólnej bazie (T_2 , D_1 , R_k) i wzmacniacza odwracającego fazę, pracującego w układzie o wspólnym emiterze (T_3 , D_2 , R_k) pracujących równolegle na wspólny opór obciążenia (R_k), przy czym jeden wzmacniacz (T_2 , D_1 , R_k) sterowany jest w obwodzie emitera, a drugi wzmacniacz (T_3 , D_2 , R_k) odwracający fazę — w obwodzie bazy tym samym napięciem wejściowym (U_1).
2. Układ według zastrz. 1 **znamienny tym**, że pomiędzy bazę tranzystora (T_2) wzmacniacza w układzie o wspólnej bazie, a zacisk baterii zasilającej dołączono diodę Zenera (D_1), a pomiędzy emiter tranzystora (T_3) wzmacniacza odwracającego fazę, a ten sam zacisk baterii dołączono diodę Zenera (D_2).

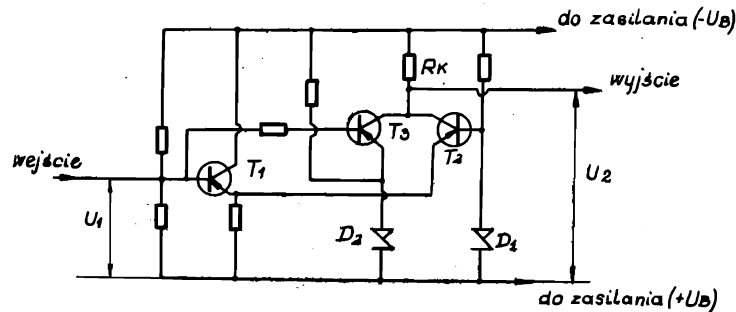


fig. 1

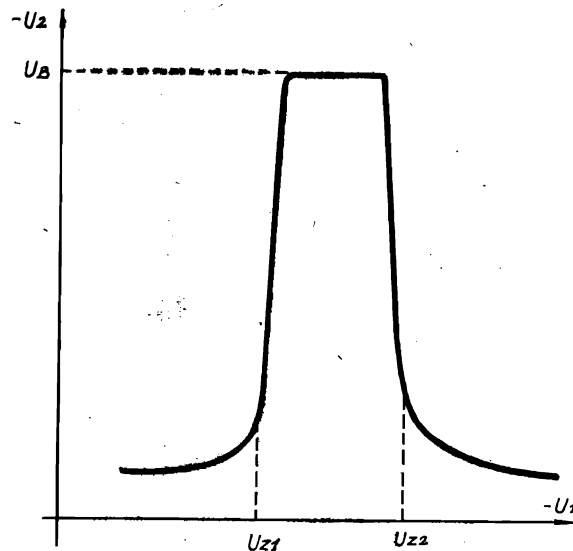


fig. 2