

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96137608

※ 申請日期：96.10.5

※IPC 分類：H03L 7/16 (2006.01)

一、發明名稱：(中文/英文)

數位控制的類比頻率合成器

DIGITALLY CONTROLLED ANALOG FREQUENCY SYNTHESIZER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

瑞典商LM艾瑞克生(PUBL)電話公司

TELEFONAKTIEBOLAGET L M ERICSSON (PUBL)

代表人：(中文/英文)

1. 卡羅 奧爾夫 布文斯特
BLOMQVIST, CARL OLOF

2. 古妮拉 摩登
MODEN, GUNILLA

住居所或營業所地址：(中文/英文)

瑞典斯德哥爾摩市SE-164 83

SE-164 83 STOCKHOLM, SWEDEN

國 籍：(中文/英文)

瑞典 SWEDEN

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 保羅 沃金森 丹特
DENT, PAUL WILKINSON
2. 尼可拉斯 卡馬
KLEMMER, NIKOLAUS

國 籍：(中文/英文)

1. 英國 U.K.
2. 德國 GERMANY

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年12月27日；11/616,598

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明一般係關於頻率合成器，而更特定言之係關於數位控制的頻率合成器。

【先前技術】

多數電子通信器件包括一頻率合成器。傳統的頻率合成器一般使用一精確的參考振盪器，例如一晶體或表面聲波(SAW)共振器，來控制一可控制的振盪器以一所需頻率產生一或多個輸出信號。該電子器件使用該(等)輸出信號來控制時序及/或通信操作。

直接數位合成器表示一類頻率合成器。一直接數位合成器計算一數位序列以定址一數值表來以一所需輸出頻率產生一波形之樣本。該合成器藉由對計算出的輸出序列執行一數位至類比轉換來以所需頻率產生一類比輸出信號。儘管直接數位合成器可以係製造於相對較小的電路上，但其常常消耗數量大得不合需要之功率，尤其係在以蜂巢式通信頻率產生輸出信號時。

鎖相迴路(PLL)合成器表示另一類頻率合成器。PLL合成器使用運行於大致所需頻率範圍內之一頻率以產生該輸出信號之一頻率可控制的振盪器。為控制該振盪器，該PLL將該振盪器輸出信號之頻率除以一預定因數 n 。藉由使用一類比相位偵測器將分割輸出與一參考頻率相比較以獲得指示該輸出信號中的相位誤差之一相位誤差信號。該PLL依據所決定的相位誤差來遞增地調整該振盪器之頻率以控

制該輸出信號之頻率。

儘管PLL合成器可以在高頻率(例如蜂巢式通信頻率)下高效率地操作，但難以在主要設計用於數位邏輯電路的矽晶片上製造該PLL合成器之類比控制組件。此製造難度隨著矽晶片尺寸減小而增加。此外，傳統PLL之迴路頻寬一般過窄而無法抑制在遠離所需頻率之頻率時的振盪器相位雜訊。因此，傳統的PLL合成器一般需要設計用於抑制非所需振盪器相位雜訊之額外的共振電路。此等共振電路產生額外的製造難度，因為其需要一較大晶片區域。另外，此等共振電路可以耦合，而產生非所需的干擾效應。

【發明內容】

本發明藉由提供一數位控制的類比頻率合成器來解決此等問題。依據本發明，該合成器包括一振盪器、數位化電路、參考信號產生器、比較器及控制電路。該數位化電路將從該振盪器輸出信號導出之一回授信號轉換為一數位化的多相回授信號。在一具體實施例中，該回授信號可以包含第一及第二相位成分，例如同相與正交成分，而該數位化電路可對該等第一及第二相位成分進行直接取樣及數位化以產生該多相回授信號。在另一具體實施例中，該數位化電路可以在不同時間對該回授信號取樣以產生該等第一及第二相位成分，並接著將所產生的第一及第二相位成分數位化以產生該多相回授信號。

比較器將該數位化的多相回授信號與藉由參考信號產生器產生之一參考信號相比較。該比較器之輸出包含指示該

輸出信號中的相位誤差之一誤差信號。該控制電路依據該誤差信號產生一控制信號以控制該振盪器輸出信號之頻率。

在某些具體實施例中，該頻率合成器可進一步包括經組態用以依據該誤差信號抑制來自該振盪器輸出信號的雜訊之一雜訊抑制器。一範例性雜訊抑制器包括一延遲元件、一數位至類比轉換器及一調變器。該延遲元件將該輸出信號延遲一預定延遲，而該數位至類比轉換器將該誤差信號之至少一部分轉換為一類比誤差信號。該調變器依據該類比誤差信號來調變該振盪器輸出信號之延遲版本，以抑制來自該振盪器輸出信號之雜訊。

在另一具體實施例中，該頻率合成器可包括經組態用以補償因溫度變化導致的振盪器輸出誤差之一溫度控制器。一範例性雜訊抑制器測量該頻率合成器之溫度並依據測量所得之溫度產生一調整信號。該頻率合成器接著使用該調整信號來補償基於溫度之誤差。

【實施方式】

本發明提供一種可以製造於小矽晶片上而不消耗大量功率之頻率合成器。圖1顯示依據本發明之一範例性頻率合成器10。頻率合成器10包括一振盪器12、數位化電路20及數位信號處理器(DSP)30。在某些具體實施例中，該頻率合成器10還可以包括一雜訊抑制器60，如下面之進一步說明。振盪器12以一所需頻率產生一類比輸出信號 S_o 。該振盪器12可以係電子可控制頻率之任何類型的振盪器，包括

但不限於一電感器與電容器共振電路振盪器、一表面聲波振盪器或一複振器。該振盪器還可以該所需輸出頻率之一倍數進行操作，在此情況下其輸出係藉由數位除法器而分割以產生多相回授信號 S_f 。數位化電路20及DSP 30進行合作以產生控制該輸出信號 S_o 的頻率之一控制信號14。一般地，該數位化電路20產生一數位化的多相回授信號，該信號之成分可用於決定該振盪器12在取樣時刻之瞬時相位，例如一對I、Q或笛卡爾(Cartesian)座標。該DSP 30處理該多相回授信號以計算該輸出信號 S_o 中的相位誤差並產生該控制信號以針對該相位誤差進行校正。下面根據具有同相(I)與正交(Q)相位成分之多相信號來說明本發明。但是，應明白，可適用具有與一介於0與 2π 之間的特定相位唯一相關聯的至少兩個相位相關成分之其他多相信號。例如，可適用具有兩個有一相對的四分之一循環位移之三角成分之一多相信號。或者，亦可適用具有經低通濾波以產生正弦波、三角波或鋸齒波的方波成分之一多相信號。

圖2顯示依據一具體實施例之一數位化電路20之一方塊圖。對於此具體實施例，向該數位化電路20輸入之回授信號 S_f 包含具有I與Q成分之一類比多相回授信號 $S_f(I_f, Q_f)$ 。可以從一多相輸出信號 $S_o(I_o, Q_o)$ 導出該類比多相回授信號 $S_f(I_f, Q_f)$ ，該多相輸出信號係在振盪器12包含一正交振盪器12時產生。具有兩個相對同相位移一四分之一循環的輸出之正交振盪器，其可以係藉由以四倍於該所需頻率運行任何類型的振盪器並藉由使用一兩級回授偏移暫存器除以

四來提供平衡的I與Q成分(I、Q、 $\bar{I}$ 及 $\bar{Q}$)而構造。正交振盪器還可以係藉由以兩倍於所需頻率運行一振盪器並使用兩個邊緣來對除以二的邏輯電路計時而構造。或者，可以藉由將該輸出信號 S_o 之一部分耦合進一 90° 分相電路來導出該類比多相回授信號 $S_f(I_f, Q_f)$ 。應明白，還可以使用用以導出該多相回授信號 $S_f(I_f, Q_f)$ 之其他方法。

圖2所示數位化電路20包含取樣電路22、一參考時脈24及類比至數位轉換器26。取樣電路22於一由參考時脈24定義之取樣時間 t_s 對該I或Q成分取樣。該參考時脈24可包含一石英晶體振盪器或SAW(surface acoustic wave；表面聲波)振盪器以於所需取樣時間 t_s 輸出一脈衝。該等類比至數位轉換器26於所需取樣時間將I及Q樣本數位化，以產生具有一數位同相成分 $I[k]$ 與一數位正交成分 $Q[k]$ 之一數位化的多相回授信號。該等類比至數位轉換器26可包含任何習知的類比至數位轉換器。例如，對於高速度操作，該等類比至數位轉換器26可包含快閃類比至數位轉換器。

圖3顯示從一單相回授信號 S_f 產生該數位化多相回授信號之數位化電路20之一替代具體實施例。依據此具體實施例之數位化電路20包含：取樣電路22a、22b；一參考時脈24；類比至數位轉換器26；及一延遲元件28。取樣電路22a於該參考時脈24提供之取樣時間 t_s 對該回授信號 S_f 取樣，如上所述，以產生該回授信號之一同相成分之樣本。延遲元件28將該取樣時間延遲一預定數量(Δ)，而取樣電路22b於延遲的取樣時間($t_s + \Delta$)對該回授信號 S_f 取樣以產生

該回授信號之一正交成分之樣本。例如，延遲元件28可以將該取樣時間延遲一所需頻率相關循環之 $1/4$ 。在某些具體實施例中，延遲元件28可以將該取樣時間延遲與該所需頻率相關循環的 $1/4$ 之一奇數倍。該等類比至數位轉換器26將該等I及Q樣本數位化，以產生具有一數位同相成分 $I[k]$ 與一數位正交成分 $Q[k]$ 之數位化的多相回授信號。

當振盪器頻率係參考時脈頻率之一整數倍時，該數位化的多相回授信號包含恆定值。若該振盪器頻率並非該參考時脈頻率之一整數倍，則該多相回授信號以一由該振盪器頻率與該參考時脈頻率的最接近倍數之間的差(本文稱為差頻率 dW)給定之速率在複數平面內旋轉。此旋轉進程已知係針對每一輸出信號頻率，而因此，可以藉由取消該多相回授信號之旋轉來將其移除。在依據已知的差頻率 dW 來取消旋轉後，任何其餘的相位差皆指示與所需振盪器輸出信號頻率與實際振盪器輸出信號頻率之間的差相等之一頻率誤差。

DSP 30處理該數位化的多相回授信號以決定此誤差並產生對應的控制信號以令該振盪器12校正該誤差。圖4(改變ckt之拼寫)顯示依據本發明之一範例性DSP 30。DSP 30包含一參考信號產生器32、比較器34、迴路濾波器36及控制電路38。參考信號產生器32產生對應於該所需頻率之一參考信號 R 。比較器34將該多相回授信號與該參考信號相比較以取消該多相回授信號之旋轉並產生指示該輸出信號 S 中存在的相位誤差之一誤差信號 $\phi[k]$ 。迴路濾波器36濾波

該誤差信號 $\phi[k]$ 以產生一經濾波的誤差信號 $\phi'[k]$ ，而控制電路38依據經濾波的誤差信號 $\phi'[k]$ 產生振盪器控制信號。應明白，該參考信號產生器32、比較器34、迴路濾波器36及控制電路38可以係實施於軟體、硬體或其任何組合中。

藉由該參考信號產生器32產生之參考信號對應於該所需頻率。明確言之，該參考信號係從參考振盪器24導出的採用一取樣速率之一連串數位值，該等數位值模擬在振盪器12以所需瞬時頻率及相位操作時該數位化多相回授信號之預期變化。該所需頻率及相位可對應於以一固定頻率運行之振盪器12，或者可對應於以一所需方式改變或調變之一頻率。例如，該變化頻率可對應於為藉由使用一極性調變發射器產生一經任意調變的信號所需要之頻率及相位調變。應明白，此特徵可用於一極性迴路發射器，如 V. Petrovic 等人的 "極性迴路發射器" (巴斯電氣工程學院 1979 年 3 月) 中所述，其將本發明延伸用於一併控制該發射器所使用的輸出信號之相位與振幅以產生具有一所需頻率與一所需調變之一輸出信號。

該比較器34將該數位化的參考信號與該數位化的多相回授信號相比較以產生該誤差信號 $\phi[k]$ 。如下面之更詳細說明，該比較器34可以藉由使用具有I及Q成分的多相回授及參考信號來執行該比較。或者，該比較器34可以將該多相回授信號轉換為一單相回授信號，並藉由使用單相回授信號及一單相參考信號來執行該比較。當該振盪器頻率等於該所需頻率時，該誤差信號係常數。當此常數係任意設定

為零時，一非零誤差信號 $\phi[k]$ 指示存在於該輸出信號 S_o 中的相位誤差之存在及量值。

迴路濾波器36依據任何習知的方法濾波該誤差信號 $\phi[k]$ 以產生一經濾波的誤差信號 $\phi'[k]$ 。一般地，該迴路濾波器36藉由使用一累加器來計算該誤差信號 $\phi[k]$ 之一積分。接著該迴路濾波器36將累積誤差信號之一部分與非累積誤差信號之一部分組合形成一比例積分(PI)控制系統。該等累積與非累積部分決定一迴路頻寬及一阻尼因數。當該迴路受到臨界阻尼時，即當該阻尼因數係一時，該迴路濾波器36在頻率調整週期期提供最佳瞬變安定。

該控制電路38將經濾波的誤差信號 $\phi'[k]$ 轉換為控制該振盪器12所需要的任何形式。例如，當該振盪器12包含一射極耦合複振器時，該控制電路38可以將經濾波的誤差信號 $\phi'[k]$ 轉換為一類比電流控制信號。或者，當該振盪器12包含一電壓控制振盪器(VCO)時，該控制電路38可以將經濾波的誤差信號 $\phi'[k]$ 轉換為一類比電壓控制信號。該控制電路38還可以使用二進制切換元件，例如電感器電容器或電阻器以將經濾波的誤差信號直接轉換為針對一經數位調諧振盪器之一數位電壓或電流控制信號，下面將進一步說明。

圖5顯示包含一複數乘法器40與一相位轉換器42之一範例性比較器34。對於此具體實施例，該參考信號 R 包含以笛卡爾座標表示之一數位化多相參考信號 $R[k]$ 。例如，該多相參考信號 R 可包含一同相成分($R_I[k]=\cos(dW \cdot t[k])$ 與一

正交成分 ($R_Q[k] = \sin(dW \cdot t[k])$ ，其中， $R[k] = R_I[k] + jR_Q[k]$ 而 $t[k]$ 係第 k 個取樣時刻之時間。當複數乘法器 40 包含一全複數乘法器時，其藉由分別組合該多相參考信號之 I 及 Q 成分與該多相回授信號之 I 及 Q 成分來取消該多相回授信號之旋轉。所產生的多相誤差信號 ($I'[k]$, $Q'[k]$) 表示存在於該輸出信號 S_0 中的同相及正交誤差。

相位轉換器 42 藉由將該多相誤差信號轉換為一單相誤差信號來產生該誤差信號 $\phi[k]$ 。一般地，相位轉換器 42 藉由將該多相誤差信號之 $I'[k]$ 及 $Q'[k]$ 笛卡爾座標轉換為極性座標來執行此轉換以產生該誤差信號 $\phi[k]$ 。該相位轉換器 42 可以藉由使用任何習知方法來執行此轉換。例如，當 I 及 Q 係正弦及餘弦成分時，該相位轉換器 42 可以計算該多相誤差信號之 I 及 Q 成分之反正切以將該誤差信號從笛卡爾座標轉換為極性座標。在一具體實施例中，該相位轉換器 42 使用 Cordic 演算法來執行反正切計算。或者，當 I 及 Q 係對稱波形 (即，對稱的三角波形、對稱的正弦/餘弦波形等) 時，該誤差信號 $\phi[k]$ 係相關於 I 與 Q 中的較小者及 I 與 Q 中的較大者之與振幅無關的比率。該比率可用於給一查找表編索引以決定該誤差信號 $\phi[k]$ 。在另一範例中，DSP 30 可記住觀察到的 I 或 Q 成分之峰值並可以將該等 I 及 Q 值正規化為該峰值。在另一範例中，DSP 30 可以將該等振盪器輸出信號之振幅控制成使得 $I[k]$ 及 $Q[k]$ 之峰值等於最大數位值。此選項避免需要計算一比率，而在使用三角波形之情況下，使得該誤差信號等於 $I[k]$ 或 $Q[k]$ 而不作任何查找表轉換。

當該多相回授信號之正交成分較小時，可以將上述全複數乘法器40替換為一半複數乘法器40，後者使用該多相參考信號之正交部分 $R_Q[k]$ 來取消該多相回授信號之正交部分 $Q[k]$ 之旋轉。可以從所產生的正交誤差信號 $Q'[k]$ 導出該誤差信號 $\phi[k]$ 。在某些情況下， $\phi[k] \cong Q'[k]$ 。

圖6顯示包含一相位轉換器42與一組合器44之另一範例性比較器34。對於此具體實施例，該參考信號 R 包含以極性座標表示之一數位化的相位信號 R_θ 。相位轉換器42依據任何習知方法將該多相回授信號轉換為一單相回授信號 $\theta[k]$ 。例如，當該多相信號包含 I 與 Q 相位成分時，該相位轉換器42可以使用任何習知的反正切演算法來執行該轉換，例如該Cordic演算法，如上所述。組合器44藉由從該單相回授信號 $\theta[k]$ 減去該參考相位信號 R_θ 以產生該誤差信號 $\phi[k]$ ，來取消該單相回授信號 $\theta[k]$ 之旋轉。

在迴路濾波器36濾波該誤差信號後，該控制電路38依據經濾波的誤差信號 $\phi'[k]$ 產生一控制信號來控制該振盪器12。對於類比振盪器，控制電路38首先將經濾波的誤差信號轉換為一類比控制信號。與控制振盪器12相關聯之所需精確度可能大於一傳統的數位至類比轉換器之精確度。例如，在振盪器的頻率係2 GHz之情況下，將振盪器12控制為一20 Hz(在某一指定的抖動頻寬中測量之20 Hz抖動)之精確度，需要一 10^8 之精確度。此精確度位準需要具有至少27位元解析度之一單調數位至類比轉換器。

在一具體實施例中，兩個14位元數位至類比轉換器可用

於育成一粗略與一精細控制信號，而該精細控制信號之範圍約為該粗略信號之一最低有效位元(LSB)之值的兩倍。在此情況下，控制電路38將該粗略數位至類比轉換器設定成使得該精細數位至類比轉換器在其範圍中部操作。

在一替代具體實施例中，該控制電路38可以使用具有一有限字元長度之一數位至類比轉換器，如圖7所示。圖7中的控制電路38包含一累加器50、一暫存器52、一M位元數位至類比轉換器54及一濾波器56。對於此範例，假定經濾波的誤差信號 $\phi'[k]$ 包含具有M個最高有效位元與L個最低有效位元之一數位字元。在每一時脈脈衝，累加器50將當前經濾波的誤差信號 $\phi'[k]$ 與來自前一迭代而儲存於暫存器52中的L個位元組合，並將新值儲存於暫存器52中。該累加器50可以採用飽和演算法，當發生溢位時，其和受限於最大位元值。向該暫存器52施加時脈脈衝之速率可以係向該累加器50施加新的誤差信號之速率之任何倍數。較高的倍數產生量化雜訊之一減小的頻譜密度，從而產生較低的振盪器相位雜訊頻譜密度。

數位至類比轉換器54從該暫存器52擷取M個最高有效位元，並將其轉換為一類比信號。濾波器56依據任何習知方法對該類比信號進行低通濾波以產生該控制信號。接著該暫存器52將該等M個最高有效位元設定為零，從而令未用過的L個最低有效位元保持完好無損以用於下一迭代。因此，儘管該等最低有效位元之效果受到延遲，但其不會損失。以此方式，該控制信號之平均值等於經濾波的誤差信

號 $\phi'[k]$ 而完全達到所需精確度。

圖 7 所示具體實施例中的控制電路 38 令該數位至類比轉換器 54 之輸出在兩個或更多相鄰值之間抖動以提供一所需平均值。所產生的雜訊頻譜係稀疏地擴展於一較寬頻率範圍，而使得該雜訊頻譜密度低得足以達到在指定抖動頻寬中的所需頻率抖動。頒予 Northcutt 等人的美國專利案第 6,278,867 號進一步說明此控制電路之一範例，其係以引用的方式併入於此。

在另一替代性具體實施例中，該控制電路 38 可以完全避免直接的數位至類比轉換。例如，經濾波的誤差信號 $\phi'[k]$ 可以控制改變一電感器與電容器共振電路的調諧之一二進制切換電容器，如圖 8 所示。圖 8 所示控制電路 38 包含在一二進制電容值序列（例如 C 、 $C/2$ 、 $C/4$ 、 $C/8$ 等）中之一組電容器，其與一電感器 L 並聯。在來自經濾波誤差信號的位元之控制下，開啟或關閉該組電容器。實務上，當關閉一電容器時，其貢獻並不變成零，而實際上總電容會改變，例如從一初始電容改變為一初始電容與 C 之和、一初始電容與 $C/2$ 之和，等等。每一經切換的電容器具有僅兩個可用值，由此可以藉由使用該控制信號之適當位元來選擇該等兩個可用值。此等電容器還可能或多或少可以在其兩個值之間連續變化，從而允許讓一位元控制信號順利轉變以便減小振盪器雜訊頻譜旁帶。該電感器與電容器共振電路可以係振盪器 12 之持續迴路之部分，遂使其以所需頻率振盪以產生該類比多相回授信號。應明白，此具體實施例需

要一單調控制電路。可以類似方式解決此等問題。

對於數位控制的振盪器12，控制電路38可以向該振盪器12輸出經濾波的誤差信號 $\phi'[k]$ 之 $M+L$ 個位元。或者，控制電路38可以從圖7所示暫存器52輸出經濾波誤差信號 $\phi'[k]$ 之 M 個位元。

本發明可以包括雜訊抑制電路60以減少存在於該振盪器輸出信號 S_o 中的相位雜訊。相位雜訊可以包含源自該回授迴路內的組件(例如源自該振盪器12及/或源自該迴路濾波器36及/或控制電路38中的各種被動組件中之熱雜訊)之迴路內相位雜訊。相位雜訊還可以包含源自在該回授迴路外部的組件(例如，源自該參考信號產生器32)之迴路外相位雜訊。由於與該數位至類比轉換器相關聯的有限字元長度，因此還可能在經濾波的誤差信號 $\phi'[k]$ 在兩個量化步驟之間振盪時產生該相位雜訊。藉由計算該誤差信號 $\phi[k]$ 並如上所述對其進行處理，可以解決此最後類型的相位雜訊。

一旦將該頻率合成器10鎖定於該所需頻率上，該等多相誤差信號($I'[k]$, $Q'[k]$)及經濾波的誤差信號 $\phi'[k]$ 一般便會因為該迴路內及迴路外相位雜訊而呈現僅較小的波動。迴路內相位雜訊可能受到回授迴路回應之抑制，該回應具有將雜訊抑制成接近該所需頻率之一高通頻率回應特性。本文將此類雜訊稱為接近載波相位雜訊。迴路外相位雜訊可能受到該迴路濾波器36的頻率回應之抑制，該回應具有將相位雜訊抑制於該回授迴路的頻寬之外之一低通頻率回應

特性。因此，為使得總相位雜訊最小化，將該回授迴路之頻寬選擇成在該等迴路內與迴路外雜訊貢獻之間折衷。

為進一步抑制相位雜訊，該頻率合成器10可包括一雜訊抑制器60，如圖9所示。雜訊抑制器60處理從該DSP 30前饋之該誤差信號 $\phi[k]$ ，以抑制來自該振盪器輸出信號 S_o 之相位雜訊。因此，該雜訊抑制器60可以將相位雜訊抑制為高達相位取樣頻率之一半。

該雜訊抑制器60依據該誤差信號 $\phi[k]$ 來延遲並調變該振盪器輸出信號 S_o 以抑制來自該振盪器輸出信號 S_o 之雜訊。更特定言之，雜訊抑制器60包含一數位至類比轉換器62、一低通濾波器64、一延遲元件66及一調變器68。數位至類比轉換器62將該誤差信號 $\phi[k]$ 轉換為一類比誤差信號 $\phi(t)$ ，並濾波該類比誤差信號 $\phi(t)$ 以將其頻帶限制為該數位至類比轉換器64的取樣速率之一半的Nyquist頻率。延遲元件66延遲該振盪器輸出信號 S_o 以使得在向該調變器68的輸入處該類比誤差信號 $\phi(t)$ 中存在的延遲相對於數位化電路20之輸入而匹配。該延遲元件66可包含一傳輸線、一SAW或玻璃延遲線、一全通網路或此項技術中習知的任何其他延遲元件。調變器68藉由經濾波的類比誤差信號來調變延遲的振盪器輸出信號以解調變來自該輸出信號之相位雜訊。所產生的經修改輸出信號 S_o' 相對於該振盪器輸出信號 S_o 具有減少的相位雜訊。當延遲元件66所引入的延遲與經濾波的類比誤差信號之延遲精確匹配時，來自該所需頻率之一較寬範圍的相位雜訊將受到抑制。但是，若該延遲元

件66與該誤差信號延遲不精確匹配，則僅低頻率相位雜訊受到抑制。

應明白，一鎖定頻率合成器之相位雜訊可能具有比相位值的完整標度(即 $\pm\pi$)小得多之一RMS值。例如，若該誤差信號 $\phi[k]$ 係一24數位字元，則一鎖定頻率合成器10之RMS相位雜訊可以係相對於 π 之-60 dB。在此範例中，該誤差信號 $\phi[k]$ 之M個最高有效位元即使有變化亦不會變化很大。因此，雜訊抑制將該數位誤差信號 $\phi[k]$ 之僅L個最低有效位元(即，16個最低有效位元)轉換為該類比誤差信號 $\phi(t)$ 便足矣。在此情況下，雜訊抑制器60可進一步包括向該數位至類比轉換器62輸出該數位誤差信號 $\phi[k]$ 的僅L個最低有效位元之一位元移位器70，如圖9所示。或者，該位元移位器70可包含一將該RMS相位雜訊有效放大為實質上填充該數位至類比轉換器62的動態範圍之一值的標量乘法器70。此允許數位至類比轉換器62更有效率地操作。應明白，欲藉由該數位至類比轉換器62轉換的位元數目直接影響誤差信號延遲，而因此影響延遲元件66向該振盪器輸出信號施加之延遲。因此，該位元移位器70輸出的位元數目及該延遲元件66之延遲可以係選擇成最佳地抑制在一臨界頻率範圍內該輸出信號之相位/頻率雜訊。

依據本發明之頻率合成器10具有一較寬的迴路頻寬。因此，該迴路頻寬內的相位雜訊趨向於等於該參考振盪器24之相位雜訊乘以輸出信號頻率與該參考信號頻率之比率。上述相位雜訊抑制技術延伸其中此相位雜訊性質有效的迴

路頻寬所佔之分率。無論如何，由於該迴路內相位雜訊係直接與該參考振盪器24之相位雜訊成正比例，而且由於該參考振盪器24之相位雜訊大多係因共振器之Q因數產生，因此共振器選擇係一重要的參考振盪器設計參數。石英晶體參考振盪器趨向於與其他振盪器相比在接近該所需頻率時具有更佳的相位雜訊特性，但在遠離該所需頻率時具有更差的相位雜訊特性。在高於數十MHz之頻率時，亦難以製造基本模式的石英晶體。在數百MHz範圍內，可以藉由使用具有極佳相位雜訊特性的SAW共振器來構造參考振盪器。

本發明還可包括溫度補償。儘管石英振盪器在某些操作頻率具有極佳的溫度穩定性，但其不具有行動通信器件在蜂巢式頻率下操作所需要之精確性或溫度穩定性。另外，儘管SAW共振器具有良好的精確性及相位雜訊特性，但該SAW共振器之溫度穩定性比該晶體振盪器之溫度穩定性更差。本發明包括數位溫度補償以解決與傳統共振器相關聯之溫度穩定性問題。

一溫度補償技術包含偵測從一精確發射器(例如一蜂巢式基地台)接收的信號中之頻率誤差。依據偵測到的頻率誤差，將該參考信號產生器32控制成產生一將使得振盪器12受調整為針對該誤差得到補償之一頻率的數位參考信號序列。在先前技術中，一調諧組件(例如一可變電容二極體)依據所接收之信號向該參考振盪器施加一校正。頒予Dent等人的美國專利案第6,768,389號中揭示此技術之一範

例，其係以引用的方式併入於此。應明白，本發明之頻率合成器10可以使用此技術來針對振盪器12中的溫度變化進行校正。

需要的係，在首次加電時該頻率合成器10將產生一近於精確的輸出頻率而無需等待接收一精確信號。因此，需要一用於補償溫度變化而不用等待欲接收之一精確信號之技術。此可以包含一溫度測量電路用於測量該溫度與一查找表用於儲存先前與不同溫度相關聯之補償值。頒予Northcutt等人的美國專利案第6,278,867號中揭示此技術之一範例，其係以引用的方式併入於此。除此之外，該'867專利案還說明包括用以依據來自一溫度感測器之一溫度測量來施加預先儲存的溫度補償校正值之方法以及用以在但凡裝置正在接收已知精確頻率之一信號時便自動細化預先儲存的溫度校正值之方法。應明白，本發明之頻率合成器10可以使用此技術來針對振盪器12中的溫度變化進行校正。

除調整該振盪器輸出外，替代的係可以藉由改變由該參考信號產生器32產生之相位旋轉速率來施加溫度補償。茲考量以下範例。若振盪器12輸出的輸出信號 S_o 之所需頻率係 F_o ，而該參考信號產生器32輸出的參考信號之估計參考頻率係 F_{ref} ，則比率 F_o/F_{ref} 將具有一整數部分 N 與一分數部分 dN 而令 $F_o = F_{ref}(N + dN)$ 或 $N + dN = F_o/F_{ref}$ 。因此，若該參考頻率 F_{ref} 係選擇為在一所需頻率值範圍內的中心頻率值，而且若 F_{ref} 係除以某一預定的固定整數 N ，則可以在給定一

$1 \times F_{\text{ref}}$ 的總調諧範圍之前提下，藉由允許 dN 約在從 -0.5 至 $+0.5$ 之範圍內來使所需頻率 F_0 加上或減去約該中心頻率而改變。

參考信號產生器 32 使用該 dN 值來藉由產生適當的 $\cos[dWk]$ 與 $\sin[dWk]$ (其中 $dWk = 2\pi k(dN)(F_{\text{ref}})$ 值序列而產生針該回授信號之順時針或反時針旋轉。若 $k = K/F_{\text{ref}}$ ，則 $dWk = |2\pi K dN|$ 模數 2π ，計算 $|K dN|$ 模數 1 便足夠用於此計算。因此，可以就每一參考時脈循環向一累加器添加 dN ，其中允許在 dN 變成大於 0.5 或小於 -0.5 時該累加器溢位(繞回)。還可以藉由將該 dN 值從一取樣週期改變為下一取樣週期來向該輸出頻率施加一頻率調變。此可用作一用以產生任意調變的極性調變系統之部分。

首先可藉由讀取一溫度感測器以決定該參考信號產生器 32 之一溫度並在將複數個參考頻率與不同溫度相關聯之一預定義查找表中查找該參考頻率 F_{ref} 之值，來獲得該溫度調整參考頻率 F_{ref} 之一估計。當所需頻率係用作一接收器中之一局部振盪器頻率以接收一已知精確頻率之信號時，該接收器可以進一步決定其自己相對於該已知信號頻率之頻率誤差，並由此決定該參考頻率 F_{ref} 之一更精確值。接著使用該更精確值來更新所儲存的溫度校準值表。

若從溫度校正表獲得之參考頻率 F_{ref} 之初始精確度不足以正確地解碼一信號，或者其誤差超過一通信通道間隔之半以至於該接收器鎖定於錯誤通道，則頒予 Croft 等人的美國專利案第 5,774,799 號中所說明之方法可用於獲取該信

號並校正該溫度校準表中參考頻率 F_{ref} 之所儲存的估計。
該'799專利案亦係以引用的方式併入於此。

當在該參考信號產生器32中使用一高頻率SAW振盪器來產生針對一數位無線電裝置的頻率合成器部分之參考頻率時，可能還需要使用同一SAW振盪器來導出其他所需頻率，例如CDMA碼片速率之通信位元速率。此可以係(例如)藉由使用直接數位頻率合成(DDS或DDFS)來實行，此係一依據增加一累加器來形成一值 Wt 而接著使用一正弦或餘弦查找表或兩者來產生一正弦波之一習知技術。可以對所產生的正弦波進行低通濾波以移除原始數位量化之實質上所有殘餘來提供一時間連續時脈信號。可以使用一裁剪器電路將時脈信號向上平方以提供適用於驅動數位邏輯電路之一低抖動時脈信號。

由於在使用本發明時該相位雜訊抑制因較寬的迴路頻寬而較佳，因此在某些情況下可以將該振盪器12構建為具有較小而Q較低的共振器甚或無任何共振器，例如藉由使用一複振器技術(例如與射極耦合的複振器或頒予Dent的美國專利案第5,654,677號所揭示之四層二極體等效電路)。

上述頻率合成器使用數位信號處理技術來控制一振盪器及參考信號產生器。因此，可以藉由使用在一積體電路外部之較少的類比及離散組件來構造該頻率合成器10。另外，該頻率合成器10更容易整合到一矽晶片上。由此使得晶片設計者能夠隨改良之數位晶片技術之每次換代而減小尺寸、晶片區域及功率消耗。因此，本發明之頻率合成器

10可以係製造於具有次微米幾何要求之矽晶片上。

當然，可以採取本文未明確說明之其他方式來實施本發明而不脫離本發明之本質特性。本發明之具體實施例在各方面應視為解說性而非限制性，而意圖將隨附申請專利範圍的意義及等效範圍內之所有變化皆包括於其中。

【圖式簡單說明】

圖1顯示依據本發明之一具體實施例之一頻率合成器之一方塊圖。

圖2顯示用於圖1所示頻率合成器之一第一範例性數位化電路之一方塊圖。

圖3顯示用於圖1所示頻率合成器之一第二範例性數位化電路之一方塊圖。

圖4顯示用於圖1所示頻率合成器之一第二範例性DSP之一方塊圖。

圖5顯示用於圖4所示DSP之一第一範例性比較器之一方塊圖。

圖6顯示用於圖4所示DSP之一第二範例性比較器之一方塊圖。

圖7顯示用於圖4所示DSP之一第一範例性控制電路之一方塊圖。

圖8顯示用於圖4所示DSP之一第二範例性控制電路之一方塊圖。

圖9顯示用於圖1所示頻率合成器之一可選雜訊抑制器之一方塊圖。

【主要元件符號說明】

10	頻率合成器
12	振盪器
20	數位化電路
22	取樣電路
22a	取樣電路
22b	取樣電路
24	參考時脈/參考振盪器
26	類比至數位轉換器
28	延遲元件
30	數位信號處理器 (DSP)
32	參考信號產生器
34	比較器
36	迴路濾波器
38	控制電路
40	複數乘法器
42	相位轉換器
44	組合器
50	累加器
52	暫存器
54	數位至類比轉換器
56	濾波器
60	雜訊抑制器/雜訊抑制電路
62	數位至類比轉換器

64	低通濾波器
66	延遲元件
68	調變器
70	位元移位器/標量乘法器
L	電感器

五、中文發明摘要：

依據本發明，一種頻率合成器數位控制一類比振盪器來以一所需頻率產生一類比輸出信號。一數位化電路將從該振盪器輸出信號導出之一回授信號轉換為一數位化的多相回授信號。一比較器將該數位化的多相回授信號與藉由參考信號產生器產生之一參考信號相比較，以產生指示該輸出信號中的相位誤差之一誤差信號。一控制電路依據該誤差信號產生一控制信號以控制該振盪器輸出信號之頻率。

六、英文發明摘要：

A frequency synthesizer according to the present invention digitally controls an analog oscillator to generate an analog output signal at a desired frequency. A digitizing circuit converts a feedback signal derived from the oscillator output signal to a digitized multi-phase feedback signal. A comparator compares the digitized multi-phase feedback signal to a reference signal generated by the reference signal generator to generate an error signal indicative of the phase error in the output signal. A control circuit generates a control signal based on the error signal to control the frequency of the oscillator output signal.

十、申請專利範圍：

1. 一種用於以一所需頻率產生輸出信號之頻率合成器，該頻率合成器包含：
 - 一振盪器，其係用於產生一類比輸出信號；
 - 一數位化電路，其係用於將從該輸出信號導出之一回授信號轉換為一數位化的多相回授信號；
 - 一參考信號產生器，其係用於產生一數位化的參考信號；
 - 一比較器，其係用於將該多相回授信號與該參考信號相比較以產生一指示該輸出信號中之一相位誤差的誤差信號；以及
 - 一控制電路，其係用於依據該誤差信號產生一控制信號以控制該輸出信號之頻率。
2. 如請求項1之頻率合成器，其中該回授信號包含第一與第二相位成分，而其中該數位化電路分別對該回授信號之該等第一及第二相位成分進行取樣及數位化。
3. 如請求項2之頻率合成器，其中該等第一及第二相位成分包含一同相成分與一正交相位成分。
4. 如請求項1之頻率合成器，其中該數位化電路在不同取樣時間對該回授信號取樣以產生第一及第二相位成分。
5. 如請求項1之頻率合成器，其中該參考信號包含一單相參考信號。
6. 如請求項5之頻率合成器，其中該比較器包含：
 - 一相位轉換器，其係用於依據該多相回授信號決定一

單相回授信號；以及

一組合器，其在該相位轉換器之後以從該單相回授信號減去該單相參考信號來產生該誤差信號。

7. 如請求項1之頻率合成器，其中該參考信號包含一多相參考信號。

8. 如請求項7之頻率合成器，其中該比較器包含：

一全複數乘法器，其係用於依據該多相回授信號及該多相參考信號決定一多相誤差信號；以及

一相位轉換器，其在該全複數乘法器之後以藉由將該多相誤差信號轉換為一單相誤差信號來決定該誤差信號。

9. 如請求項7之頻率合成器，其中該比較器包含一半複數乘法器以依據該多相回授信號之一正交相位成分與該多相參考信號之一正交相位成分決定一多相誤差信號之一正交相位成分。

10. 如請求項9之頻率合成器，其中該比較器進一步包含一在該半複數乘法器之後以將該多相誤差信號之該正交相位成分轉換為該誤差信號之相位轉換器。

11. 如請求項1之頻率合成器，其中該誤差信號包含M個最高有效位元與L個最低有效位元，而其中該控制電路依據該誤差信號之該等M個最高有效位元來產生該控制信號。

12. 如請求項11之頻率合成器，其中該控制電路包含：

一組合器，其係用於依據一電流誤差信號及來自前一

誤差信號之該等L個最低有效位元來產生一經修正的誤差信號；以及

一數位至類比轉換器，其係用於依據該經修正誤差信號之該等M個最高有效位元來產生該控制信號。

13. 如請求項1之頻率合成器，其中該參考信號產生器依據與該振盪器相關聯之一已知頻率誤差來產生該參考信號。

14. 如請求項1之頻率合成器，其進一步包含一經組態用以進行以下操作之溫度控制器：

測量該頻率合成器之一溫度；以及

依據該測量所得溫度產生一調整信號，以補償因溫度變化引起之頻率誤差。

15. 如請求項1之頻率合成器，其進一步包含經組態用以依據該誤差信號抑制來自該輸出信號的相位雜訊之一雜訊抑制器。

16. 如請求項15之頻率合成器，其中該雜訊抑制器包含：

一延遲元件，其係用於將該輸出信號延遲一預定延遲；

一數位至類比轉換器，其係用於將該誤差信號之至少一部分轉換為一類比誤差信號；以及

一調變器，其係用於依據該類比誤差信號來調變該輸出信號之延遲版本，以抑制來自該輸出信號之該相位雜訊。

17. 如請求項16之頻率合成器，其中該預定延遲匹配於與向

該調變器的輸入處之該類比誤差信號相關聯之延遲。

18. 如請求項16之頻率合成器，其中該誤差信號包含M個最高有效位元與L個最低有效位元，而其中該數位至類比轉換器將該等L個最低有效位元轉換為該類比誤差信號。
19. 如請求項16之頻率合成器，其中該振盪器包含一低Q共振器。
20. 如請求項1之頻率合成器，其中該輸出信號包含第一及第二相位成分。
21. 如請求項20之頻率合成器，其中該第一成分係一同相成分，而其中該第二成分係一正交相位成分。
22. 如請求項20之頻率合成器，其中該輸出信號包含平衡的同相與正交相位成分。
23. 如請求項1之頻率合成器，其進一步包含經組態用以將該輸出信號之該頻率除以一預定因數以產生該回授信號之一分頻器。
24. 如請求項1之頻率合成器，其中該控制信號包含一類比電壓控制信號、一類比電流控制信號、一數位電壓控制信號及一數位電流控制信號中的一者。
25. 如請求項1之頻率合成器，其進一步包含一迴路濾波器用於濾波該誤差信號，其中該控制電路依據該經濾波的誤差信號產生該控制信號以控制該輸出信號之該頻率。
26. 一種用於以一所需頻率從具有一振盪器之一頻率合成器產生輸出信號之方法，該方法包含：

產生一類比振盪器輸出信號；

將從該輸出信號導出之一回授信號轉換為一數位化的多相回授信號；

產生一數位化的參考信號；

將該多相回授信號與該參考信號相比較以產生一指示該輸出信號中之一相位誤差的誤差信號；

依據該誤差信號產生一控制信號；以及

藉由該控制信號控制該振盪器之一頻率以控制該輸出信號之該頻率。

27. 如請求項26之方法，其中該回授信號包含第一與第二相位成分，而其中轉換該回授信號包含分別對該回授信號之該等第一與第二相位成分進行取樣及數位化。

28. 如請求項27之方法，其中該等第一及第二相位成分包含一同相成分與一正交相位成分。

29. 如請求項26之方法，其中轉換該回授信號包含：

於不同取樣時間對該回授信號進行取樣以產生第一及第二相位成分；以及

將該等第一及第二相位成分數位化。

30. 如請求項26之方法，其中產生該參考信號包含產生一單相參考信號。

31. 如請求項30之方法，其中該比較步驟包含：

將該多相回授信號轉換為一單相回授信號；以及

從該單相回授信號減去該單相參考信號以產生該誤差信號。

32. 如請求項26之方法，其中產生該參考信號包含產生一多相參考信號。

33. 如請求項32之方法，其中該比較步驟包含：

在複數域中將該多相回授信號乘以該多相參考信號以決定一多相誤差信號；以及

將該多相誤差信號轉換為一單相誤差信號。

34. 如請求項32之方法，其中該比較步驟包含：

將該多相回授信號之一正交相位成分乘以該多相參考信號之一正交相位成分，以決定一多相誤差信號之一正交相位成分；以及

將該多相誤差信號之該正交相位成分轉換為一單相誤差信號。

35. 如請求項26之方法，其中該誤差信號包含M個最高有效位元與L個最低有效位元，而其中控制該頻率包含依據該誤差信號之該等M個最高有效位元來控制該頻率。

36. 如請求項35之方法，其中控制該頻率包含：

將一電流誤差信號與來自前一誤差信號之該等L個最低有效位元組合以產生一經修正的誤差信號；以及

轉換該經修正的誤差信號之該等M個最高有效位元以產生該控制信號。

37. 如請求項26之方法，其中產生該參考信號包含依據與該振盪器相關聯之一已知頻率誤差產生該參考信號。

38. 如請求項26之方法，其進一步包含：

測量該頻率合成器之一溫度；

依據該測量所得溫度來產生一調整信號；以及
補償因溫度變化引起之頻率誤差。

39. 如請求項26之方法，其進一步包含依據該誤差信號抑制
來自該輸出信號之相位雜訊。

40. 如請求項39之方法，其中抑制該相位雜訊包含：

將該輸出信號延遲一預定延遲；

將該誤差信號之至少一部分轉換為一類比誤差信號；
以及

藉由該類比誤差信號來調變該輸出信號之該延遲版本，
以抑制來自該輸出信號之該相位雜訊。

41. 如請求項40之方法，其中該預定延遲匹配於與該類比誤
差信號相關聯之該延遲。

42. 如請求項40之方法，其中該誤差信號包含M個最高有效
位元與L個最低有效位元，而其中轉換該誤差信號之至
少一部分包含將該誤差信號之該等L個最低有效位元轉
換為該類比誤差信號。

43. 如請求項26之方法，其中該輸出信號包含第一及第二相
位成分。

44. 如請求項43之方法，其中該第一成分係一同相成分，而
其中該第二成分係一正交相位成分。

45. 如請求項43之方法，其中該輸出信號包含平衡的同相與
正交相位成分。

46. 如請求項26之方法，其進一步包含將該輸出信號之該頻
率除以一預定因數來產生該回授信號。

47. 如請求項26之方法，其中該控制信號包含一類比電壓控制信號、一類比電流控制信號、一數位電壓控制信號及一數位電流控制信號中的一者。
48. 如請求項26之方法，其進一步包含濾波該誤差信號，其中產生該控制信號包含依據該經濾波的誤差信號產生該控制信號。

十一、圖式：

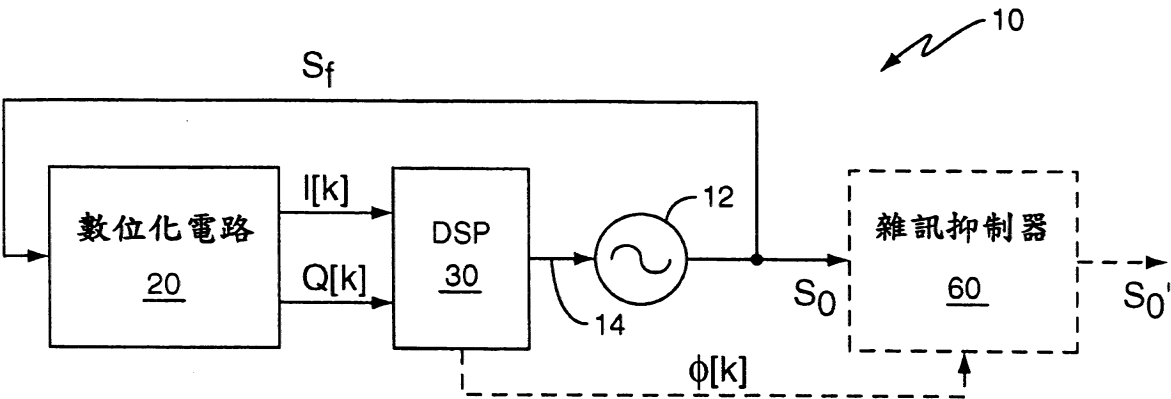


圖 1

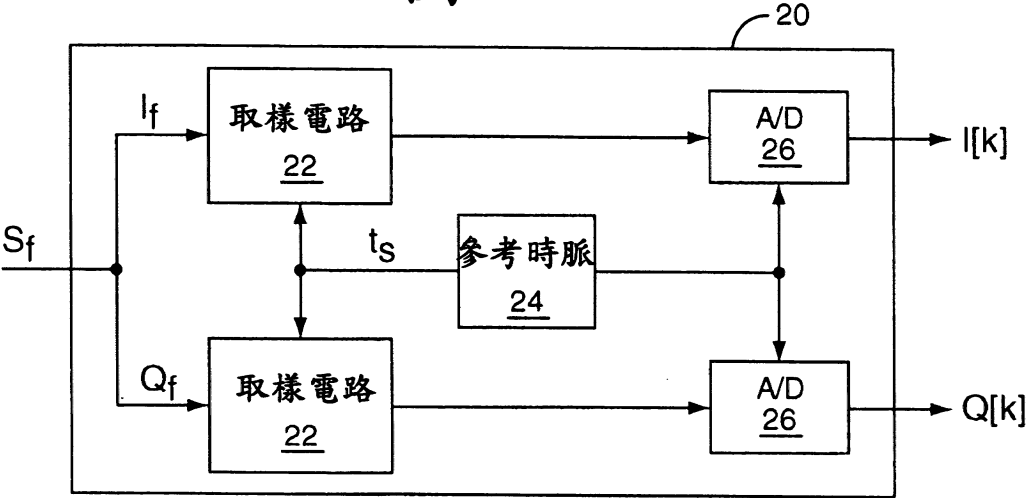


圖 2

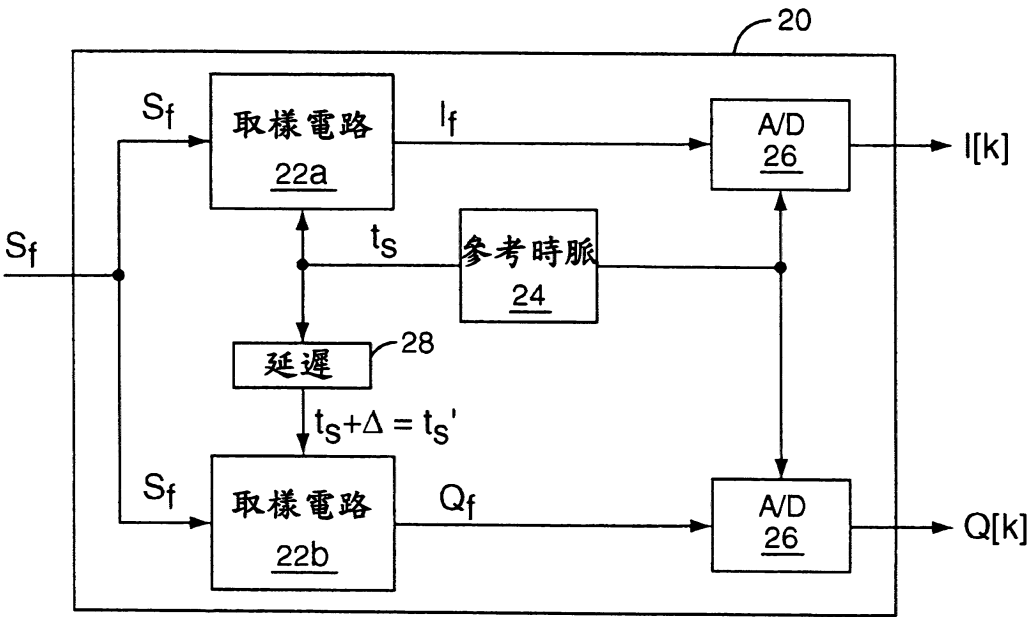


圖 3

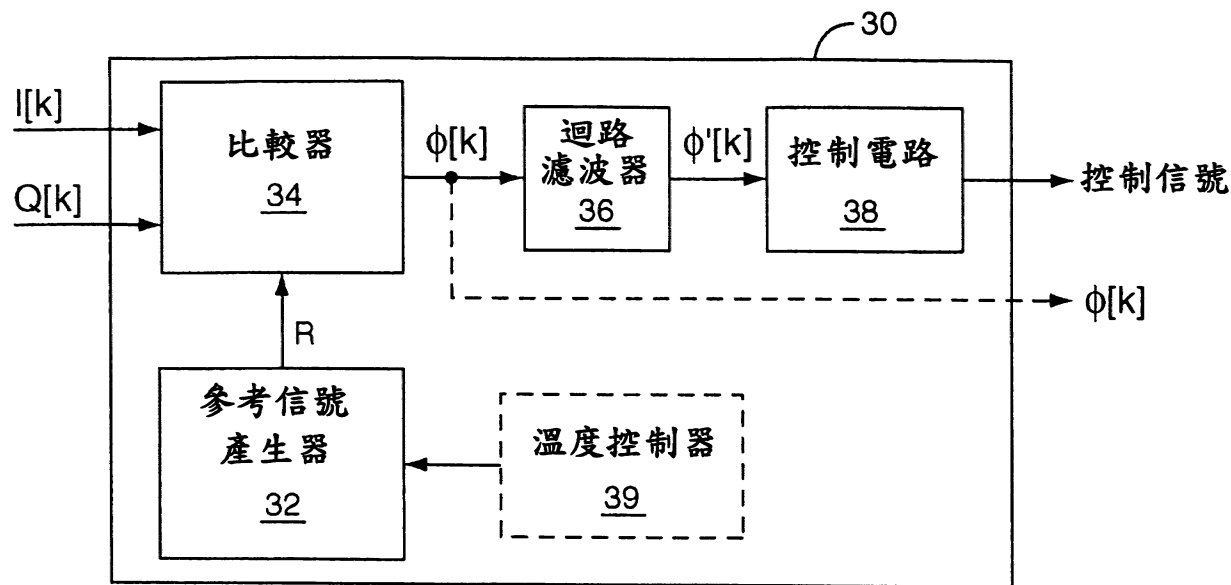


圖 4

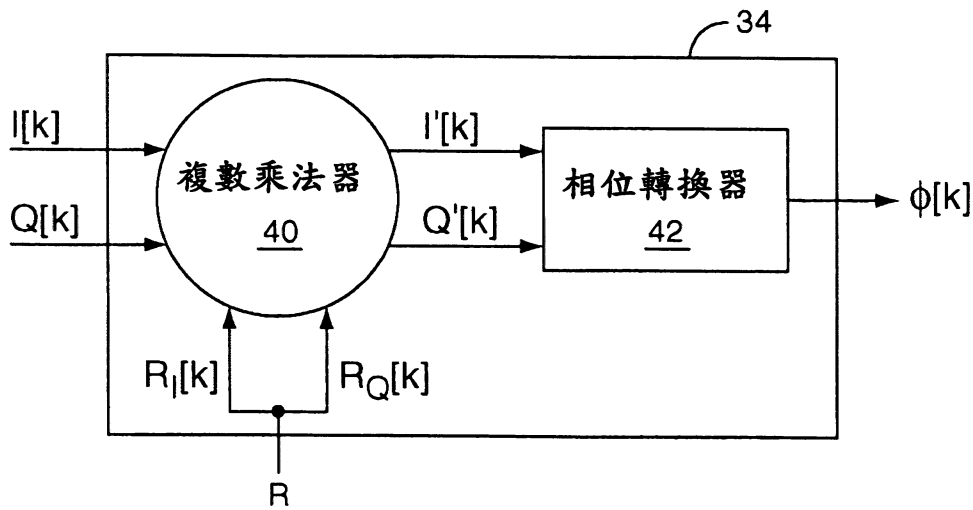


圖 5

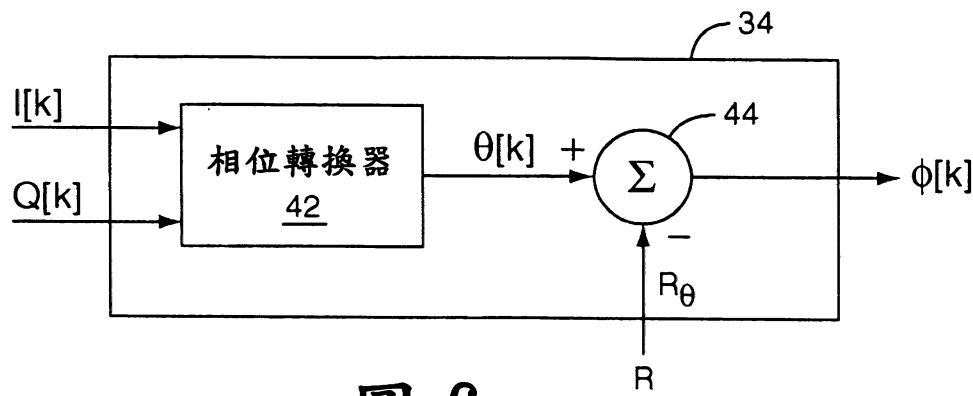


圖 6

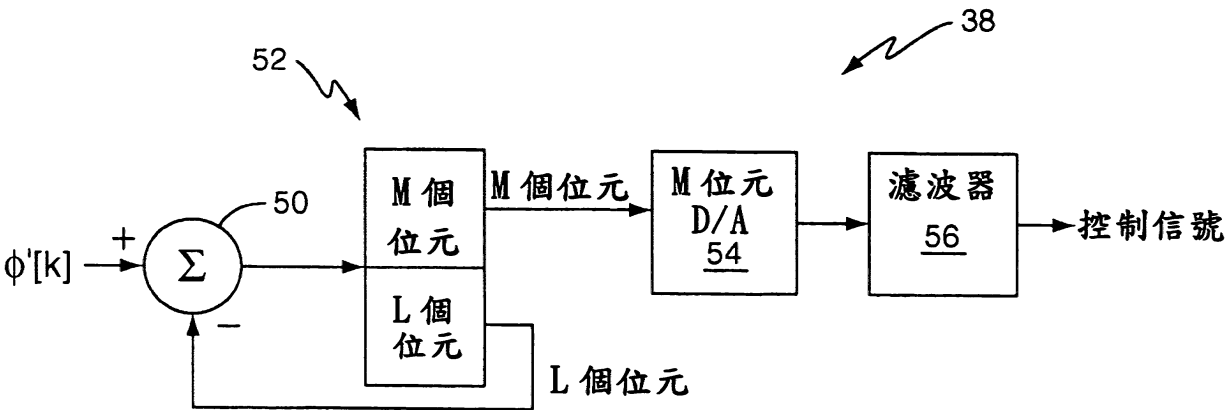


圖 7

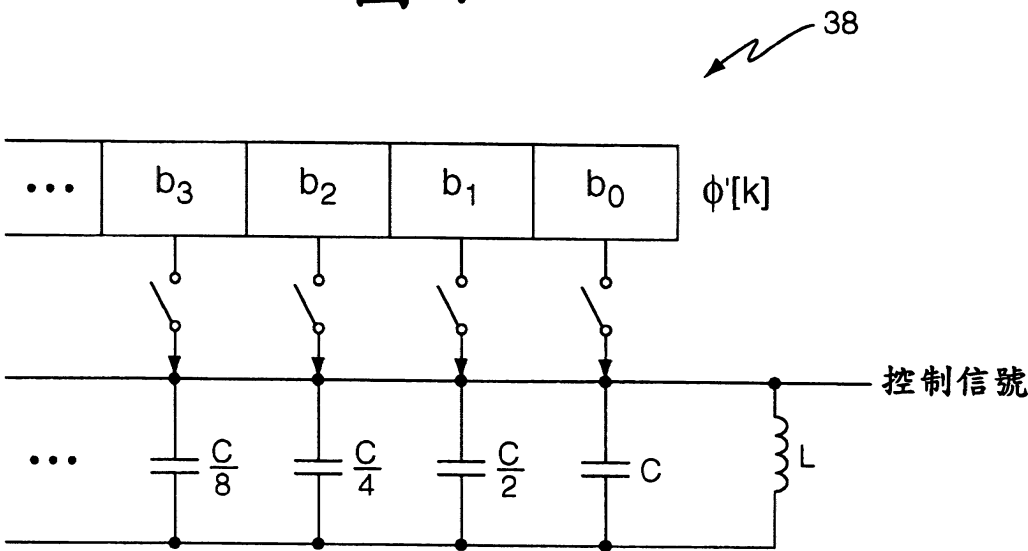


圖 8

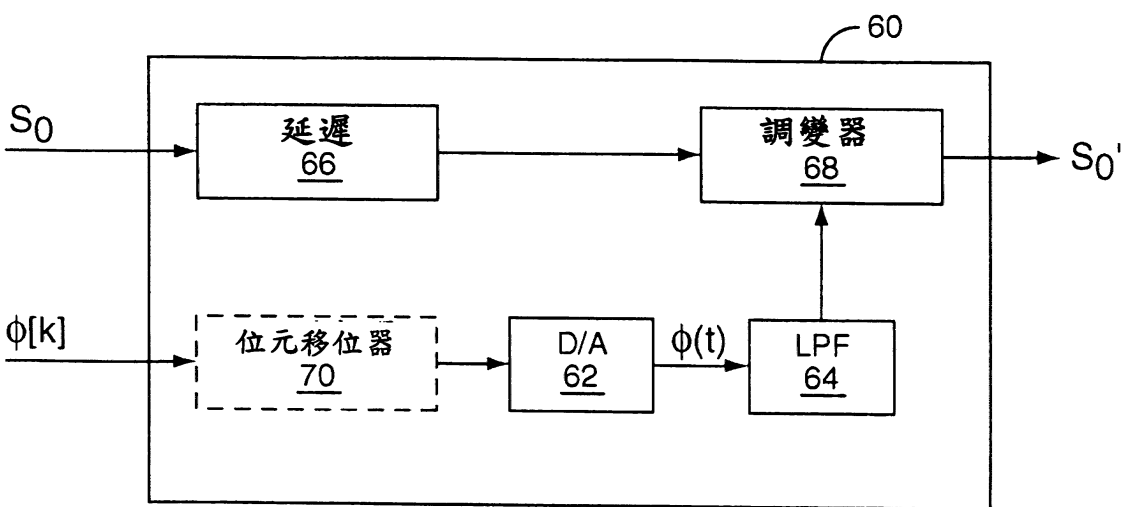


圖 9

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10	頻 率 合 成 器
12	振 盪 器
20	數 位 化 電 路
30	數 位 信 號 處 理 器 (DSP)
60	雜 訊 抑 制 器 / 雜 訊 抑 制 電 路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)