(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 27/06

(11) 공개번호 특1997-0013315
(43) 공개일자 1997년03월29일

(21) 출원번호 특1996-0029561
(22) 출원일자 1996년07월22일
(30) 우선권주장 95-205893 1995년08월11일 일본(JP)
(71) 출원인 가부시키가이샤 히타치세이사쿠쇼 가나이 쓰토무
일본국 도오쿄오토 치요다쿠 간다스루가다이 4쪼오메 6반치
(72) 발명자 하시모토 다카시
일본국 도오쿄오토 오오메시 카베쪼오 10-10-3-206
미우라 히데오
일본국 사이타마켄 코시가야시 미나미코시가야 4쪼오메 11-3
기쿠치 도시유키
일본국 도오쿄오토 오오메시 카베쪼오 7-22-4
미네 도시유키
일본국 도오쿄오도 훗사시 카미다이라 1-12-11-201
다마키 요오이치
일본국 도오쿄오토 고쿠분지시 이즈미쪼오 3-4-2-606
구마우치 다카히로
일본국 도오쿄오토 하무라시 미도리가오카 2-1-16 A-105
(74) 대리인 임석재, 윤우성

심사청구 : 없음

(54) 반도체집적회로장치의 제조방법

요약

개량된 폴리실리콘 에미터를 가진 바이폴라 트랜지스터의 제조방법을 개시한다. 구체적으로는 에미터 폴리실리콘을 형성하기 전에 에미터 형성영역에 부착(결합)한 수소종단 또는 OH기 종단을 불활성가스 분위기 중에서 열처리함으로써 제거한다. 그후 저온에서 에미터 폴리실리콘 형성용의 비정질 실리콘막을 형성한다.

대표도

도1

명세서

[발명의 명칭]

반도체집적회로장치의 제조방법

[도면의 간단한 설명]

제1도~제22도는 본 발명의 한 실시예인 반도체집적회로장치의 제조방법을 그 공정순으로 나타내는 주요부 단면도이다.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

바이폴라 트랜지스터를 가진 반도체집적회로장치의 제조방법에 있어서, (a) 주면이 실리콘인 기판을 준비하고; (b) 상기 기판의 주면의 에미터 형성영역을 웨트세정하고; (c) (b)단계뒤에 상기 기판에 제1 열처리를 하고; (d)(c)단계 뒤에 상기 에미터 형성영역을 포함하는 상기 기판의 주면상에 제1도 전형의 불

순물을 포함하는 실리콘막을 화학기상성장(CVD)에 의해 형성하고; (e) (d)단계 뒤에 상기 기판에 제2 열처리를 하여 상기 실리콘막중의 제1도전형의 불순물을 상기 기판의 주면에 확산함으로써 제1도전형의 에미터영역을 형성하는 단계를 구비하는 반도체 집적회로장치의 제조방법.

청구항 2

제1항에 있어서, 상기 제1열처리의 온도는 550℃~650℃인 것을 특징으로 하는 반도체 집적회로장치의 제조방법.

청구항 3

제1항에 있어서, 상기 실리콘막은 540℃이하의 화학기상 증착에 의해 퇴적하는 것을 특징으로 하는 반도체 집적회로장치의 제조방법.

청구항 4

제1항에 있어서, 상기 실리콘막은 비정질 실리콘막인 것을 특징으로 하는 반도체 집적회로장치의 제조방법.

청구항 5

제4항에 있어서, 상기 비정질 실리콘막은 상기 제2 열처리에 의하여 다결정화되는 것을 특징으로 하는 반도체 집적회로장치의 제조방법.

청구항 6

제5항에 있어서, 상기 기판의 주면의 결정 방위는 (100)이며, 상기 다결정 실리콘막의 입자의 방위는 (111)로 배향되어 있는 것을 특징으로 하는 반도체집적회로장치의 제조방법.

청구항 7

제5항에 있어서, 상기 제2 열처리의 온도는 750℃~900℃인 것을 특징으로 하는 반도체집적회로장치의 제조방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1

