



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0123774
(43) 공개일자 2018년11월20일

(51) 국제특허분류(Int. Cl.)
C01B 32/182 (2017.01) C01B 33/02 (2006.01)
H01B 1/04 (2006.01) H01L 31/0256 (2006.01)
H01L 51/00 (2006.01)

(52) CPC특허분류
C01B 32/182 (2017.08)
C01B 33/02 (2013.01)

(21) 출원번호 10-2017-0057873

(22) 출원일자 2017년05월10일

심사청구일자 2017년05월10일

(71) 출원인

부경대학교 산학협력단

부산광역시 남구 신선로 365 (용당동,
부경대학교)

(72) 발명자

임영수

부산광역시 해운대구 좌동순환로99번길 22 경남아
너스빌아파트 107동 1301호

(74) 대리인

남건필, 박종수, 차상윤

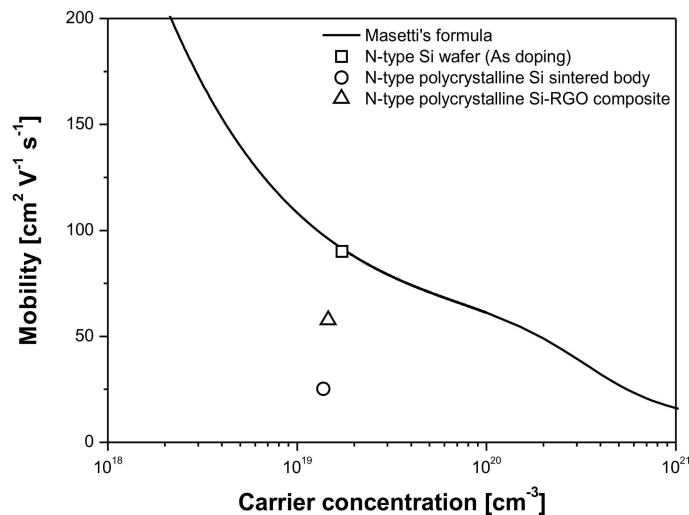
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 그래핀-다결정 실리콘 복합체, 이의 제조 방법, 전도체 및 기관

(57) 요약

그래핀-다결정 실리콘 복합체, 이의 제조 방법, 전도체 및 기관에서, 그래핀-다결정 실리콘 복합체는 다결정 실리콘이 형성하는 다수의 단위 결정체들의 집합체이고, 단위 결정체들 사이의 결정립계에 그래핀이 배치된 구조를 갖는다.

대표도 - 도3



(52) CPC특허분류

H01B 1/04 (2013.01)

H01L 31/0256 (2013.01)

H01L 51/0045 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711037240

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 개인연구지원

연구과제명 고온안정성이 우수하며 구조적으로 다결정-전기적으로 단결정인 그래핀 복합 열전 복합소

재

기 여 율 1/1

주관기관 부경대학교

연구기간 2016.05.01 ~ 2017.04.30

명세서

청구범위

청구항 1

다결정 실리콘이 형성하는 다수의 단위 결정체들의 집합체이고,
단위 결정체들 사이의 결정립계에 그래핀이 배치된 구조를 갖는 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체.

청구항 2

제1항에 있어서,
상기 결정립계에는 다수의 그래핀들이 적층되어 배치된 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체.

청구항 3

제1항에 있어서,
단위 결정체들에 n형 원소가 도핑된 것을 특징으로 하는, 그래핀-다결정 실리콘 복합체.

청구항 4

제3항에 있어서,
동일 조건의 그래핀 미포함 다결정 실리콘과 대비하여, 전자 이동도(electron mobility)가 높은 값을 나타내는 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체.

청구항 5

제1항에 있어서,
단위 결정체들에 p형 원소가 도핑된 것을 특징으로 하는, 그래핀-다결정 실리콘 복합체.

청구항 6

제5항에 있어서,
동일 조건의 그래핀 미포함 다결정 실리콘과 대비하여, 정공 이동도(hole mobility)가 높은 값을 나타내는 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체.

청구항 7

제1항에 있어서,
상기 단위 결정체들 사이에 배치된 그래핀은
그래핀, 환원된 산화그래핀 또는 산화그래핀인 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체.

청구항 8

실리콘 분말과 산화그래핀 분말을 분산 용매에서 혼합시키는 단계;
혼합된 실리콘 분말과 산화그래핀 분말에 환원제를 첨가하여, 환원된 산화그래핀이 실리콘 분말의 표면에 코팅된 혼합 분말을 제조하는 단계; 및
상기 혼합 분말을 소결하여 그래핀-다결정 실리콘 복합체를 제조하는 단계를 포함하고,
상기 그래핀-다결정 실리콘 복합체는 다결정 실리콘이 형성하는 다수의 단위 결정체들의 집합체로서, 상기 단위 결정체들 사이의 결정립계에 그래핀이 배치된 구조를 갖는 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체의 제조 방법.

청구항 9

제8항에 있어서,
상기 그래핀-다결정 실리콘 복합체를 제조하는 단계는 방전 플라즈마 소결법으로 수행하는 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체의 제조 방법.

청구항 10

제8항에 있어서,
상기 혼합시키는 단계에서 이용하는 실리콘 분말은 p형 원소 또는 n형 원소가 도핑된 실리콘 분말인 것을 특징으로 하는,
그래핀-다결정 실리콘 복합체의 제조 방법.

청구항 11

제1항 내지 제7항 중 어느 한 항에 따른 그래핀-다결정 실리콘 복합체를 포함하는, 전도체.

청구항 12

제1항 내지 제7항 중 어느 한 항에 따른 그래핀-다결정 실리콘 복합체로 형성된 기관.

발명의 설명

기술 분야

본 발명은 그래핀-다결정 실리콘 복합체, 이의 제조 방법, 전도체 및 기관에 관한 것으로, 더욱 상세하게는 다결정 실리콘 계면을 제어함으로써 전하 이동 특성을 향상시킨 그래핀-다결정 실리콘 복합체, 이의 제조 방법, 전도체 및 기관에 관한 것이다.

[0001]

배경 기술

- [0002] 실리콘(silicon, 규소)은 지구에 풍부하게 존재하기 때문에 자원이 무한하고, 독성이 없어 환경 친화적이며, 불순물을 도핑할 경우 전기적 특성을 쉽게 조절할 수 있어 반도체 소재 산업에서 핵심소재로서 일상생활에서 첨단 산업에 이르기까지 널리 이용되고 있다.
- [0003] 한편, 최근 환경오염과 화석에너지의 고갈 등의 문제로 인하여 차세대 친환경 에너지 기술 개발에 대한 관심이 고조되고 있다. 그중에서도 태양전지에 대한 연구가 활발하게 진행되고 있는데, 현재 태양전지 산업의 대부분은 실리콘 태양전지가 차지하고 있다. 태양전지의 발전을 위해 저가형 고효율 태양전지의 개발이 요구되지만, 단결정 실리콘 태양전지는 높은 효율은 가능하나 가격이 높다는 문제점이 있다. 반면, 다결정 실리콘 태양전지는 가격은 낮은 장점을 갖지만, 효율 증대에 한계가 있다는 문제점이 있다. 이에 따라 다결정 실리콘 태양전지의 효율 향상에 대한 요구가 계속되고 있다.

발명의 내용

해결하려는 과제

- [0004] 상기한 종래 기술의 문제를 해결하기 위한, 본 발명의 일 목적은 전하 이동 특성이 향상된 그래핀-다결정 실리콘 복합체를 제공하는 것이다.
- [0005] 본 발명의 다른 목적은 상기 그래핀-다결정 실리콘 복합체의 제조 방법을 제공하는 것이다.
- [0006] 본 발명의 또 다른 목적은 상기 그래핀-다결정 실리콘 복합체를 포함하는 전도체 및 기판을 제공하는 것이다.

과제의 해결 수단

- [0007] 상기한 일 목적을 위한 본 발명에 따른 그래핀-다결정 실리콘 복합체는 다결정 실리콘이 형성하는 다수의 단위 결정체들의 집합체이고, 단위 결정체들 사이의 결정립계에 그래핀이 배치된 구조를 갖는다.
- [0008] 일 실시예에서, 상기 결정립계에는 다수의 그래핀들이 적층되어 배치될 수 있다.
- [0009] 일 실시예에서, 상기 단위 결정체들에 n형 원소가 도핑될 수 있다. 이때, 동일 조건의 그래핀 미포함 다결정 실리콘과 대비하여, 상기 그래핀-다결정 실리콘 복합체의 전자 이동도(electron mobility)가 높은 값을 나타낸다. 동일 조건의 그래핀 미포함 다결정 실리콘은, n형 원소가 도핑된 다결정 실리콘을 포함하되 다결정 실리콘의 결정립계에는 그래핀이 존재하지 않은 경우를 의미한다.
- [0010] 일 실시예에서, 상기 단위 결정체들에 p형 원소가 도핑될 수 있다. 이때, 동일 조건의 그래핀 미포함 다결정 실리콘과 대비하여, 상기 그래핀-다결정 실리콘 복합체의 정공 이동도(hole mobility)가 높은 값을 나타낸다. 동일 조건의 그래핀 미포함 다결정 실리콘은, p형 원소가 도핑된 다결정 실리콘을 포함하되 다결정 실리콘의 결정립계에는 그래핀이 존재하지 않은 경우를 의미한다.
- [0011] 일 실시예에서, 상기 단위 결정체들 사이에 배치된 그래핀은, 그래핀, 환원된 산화그래핀 또는 산화그래핀일 수 있다.
- [0012] 상기한 다른 목적을 위한 본 발명에 따른 그래핀-다결정 실리콘 복합체의 제조 방법은, 실리콘 분말과 산화그래핀 분말을 분산 용매에서 혼합시키는 단계; 혼합된 실리콘 분말과 산화그래핀 분말에 환원제를 첨가하여, 환원된 산화그래핀이 실리콘 분말의 표면에 코팅된 혼합 분말을 제조하는 단계; 및 상기 혼합 분말을 소결하여 그래핀-다결정 실리콘 복합체를 제조하는 단계를 포함하고, 상기 그래핀-다결정 실리콘 복합체는 다결정 실리콘이 형성하는 다수의 단위 결정체들의 집합체로서, 상기 단위 결정체들 사이의 결정립계에 그래핀이 배치된 구조를 갖는다.
- [0013] 일 실시예에서, 상기 그래핀-다결정 실리콘 복합체를 제조하는 단계는 방전 플라즈마 소결법으로 수행할 수 있다.
- [0014] 일 실시예에서, 상기 혼합시키는 단계에서 이용하는 실리콘 분말은 p형 원소 또는 n형 원소가 도핑된 실리콘 분말일 수 있다.
- [0015] 상기한 또 다른 목적을 위한 본 발명에 따른 전도체 및 기판 각각은 상기에서 설명한 그래핀-다결정 실리콘 복합체를 포함한다.

발명의 효과

- [0016] 상기에서 설명한 본 발명의 그래핀-다결정 실리콘 복합체, 이의 제조 방법, 전도체 및 기관에 따르면, 다결정 실리콘의 결정립계에 그래핀이 위치함으로써 우수한 전하 이동 특성을 갖는 그래핀-다결정 실리콘 복합체를 얻을 수 있다. 그래핀은 접촉하고 있는 이중 물질의 페르미 레벨(Fermi level)에 영향을 받아 페르미 액체(Fermi liquid)가 디랙 포인트(Dirac point)의 위 또는 아래로 자발적으로 채워지는 독특한 성질을 가지고 있는 물질이기 때문에, 그래핀으로 고농도로 도핑된 실리콘 결정립계 사이의 계면을 형성할 경우 실리콘과 그래핀의 밴드 정렬(band alignment)로 인해 전하의 결정립계 산란의 효과가 줄어들어 복합체의 전하 이동 특성을 향상시킬 수 있다. 이러한 그래핀의 다결정 실리콘의 계면 제어 효과는 n형 및 p형 모두에서 구현할 수 있다.

도면의 간단한 설명

- [0017] 도 1 및 도 2는 본 발명에 따른 복합체 1의 제조에 이용한 실리콘 분말과 실리콘-환원된 산화그래핀 복합 분말의 투과전자현미경(TEM) 사진을 나타낸 도면들이다.
- 도 3 내지 도 6은 본 발명에 따른 복합체 2의 특성을 설명하기 위한 도면들이다.
- 도 7 내지 도 10은 본 발명에 따른 복합체 3의 특성을 설명하기 위한 도면들이다.
- 도 11은 n형 및 p형 실리콘과 그래핀의 밴드 정렬(band alignment) 관계를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- [0019] 본 출원에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로서 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0020] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0021] **복합체 및 이의 제조 방법**
- [0022] 본 발명에 따른 그래핀-다결정 실리콘 복합체는 다결정 실리콘이 형성하는 결정립계에 그래핀이 배치된 구조를 갖는 복합화물이다.
- [0023] 상기 복합체는 다수의 단위 결정체들의 집합체로서, 단위 결정체들 각각이 다결정 실리콘으로 구성되고, 단위 결정체들 사이의 계면이 결정립계에 해당하며 이때의 결정립계에 그래핀이 배치된 구조를 갖는다.
- [0024] 이때 상기 결정립계에 배치된 그래핀은 그래핀, 산화그래핀, 환원된 산화그래핀 일수 있으며, 일례로 산화그래핀을 이용하여 산화그래핀을 환원시킴으로써 그래핀-다결정 실리콘 복합체를 제조할 수 있다.
- [0025] 그래핀은 접촉하고 있는 이중 물질인 다결정 실리콘의 페르미 레벨(Fermi level)에 영향을 받아 페르미 액체(Fermi liquid)가 디랙 포인트(Dirac point)의 위 또는 아래로 자발적으로 채워지는 독특한 성질을 갖는다. 이에 의해, 그래핀이 다결정 실리콘 결정립계에 배치되는 경우 다결정 실리콘과 그래핀의 밴드 정렬(band alignment)로 인해 전하의 결정립계 산란의 효과가 줄어들어 복합체의 전하 이동 특성을 향상시킬 수 있다. 즉, 퍼콜레이트(percolate)된 그래핀 네트워크만을 통하여 전하가 전도되는 것이 아니라, 다결정 실리콘과 그래핀의 밴드 정렬을 통해서 나타나는 현상을 통해 전하의 결정립계 산란의 영향이 줄어들어 다결정 실리콘의 전하 이동 특성이 향상되는 특징을 가진다. 이러한 그래핀의 다결정 실리콘의 계면 제어 효과는 n형 및 p형 모두에서 구현

할 수 있다.

- [0026] 실리콘은 도핑되지 않은 경우에도 열적 평형에 의해서 전자와 정공이 동수로 존재하는 물질로서, 전자와 정공에 의한 전기전도가 동시에 가능하고, 이종원소가 도핑된 경우 n형이나 p형으로의 구현이 선택적으로 가능한 물질이다. 또한, 실리콘은 원소 반도체로서 전자 및 정공의 전기적 특성을 결정하는 전자 밴드 구조(electronic band structure)가 n형으로만 주로 존재하는 다른 산화물 반도체들과는 근본적으로 상이하다. 따라서, 단위 결정체들의 결정립계에 배치된 그래핀에 의해 전기전도 특성이 향상되는 메카니즘이 실리콘은 다른 산화물 반도체들과는 근본적으로 상이하다.
- [0027] 일 실시예에서, 단위 결정체들은 n형 원소가 도핑된 다결정 실리콘일 수 있다. 이때, 본 발명에 따른 그래핀-다결정 실리콘 복합체의 전자 이동도(electron mobility)가 동일한 조건의 순수 다결정 실리콘과 대비하여 높은 값을 나타낸다. n형 원소로서는 비소(As)를 들 수 있다. 단위 결정체들이 n형 원소가 도핑된 다결정 실리콘에서는 단위 결정체들의 결정립계에 배치된 그래핀에 의해서 실리콘의 전도대의 전자의 이동도, 즉 전자 이동도가 향상되게 된다.
- [0028] 다른 실시예에서, 단위 결정체들은 p형 원소가 도핑된 다결정 실리콘일 수 있다. 이때, 본 발명에 따른 그래핀-다결정 실리콘 복합체의 정공 이동도(hole mobility)가 동일한 조건의 순수 다결정 실리콘과 대비하여 높은 값을 나타낸다. p형 원소로서는 알루미늄, 붕소, 갈륨, 인듐 등을 들 수 있다. 결정립계에 배치된 그래핀에 의한 정공 이동도의 변화나 이의 상관관계에 대해서 전혀 알려진 바 없지만, 본 발명의 발명자들은 단위 결정체들이 p형 원소가 도핑된 다결정 실리콘에 의해서 구성되고, 이들 단위 결정체들 사이의 결정립계에 그래핀이 배치됨으로 인해 그래핀-다결정 실리콘 복합체의 정공 이동도가 높아지는 것을 확인하였으며, 이로부터 정공 이동도가 높아진 복합체를 발명할 수 있었다.
- [0029] 특히, p형 원소가 도핑된 다결정 실리콘이 단위 결정체를 이루고, 단위 결정체들 사이의 결정립계에 그래핀이 배치된 본 발명에서는, 전자와 반대 성질을 갖는 전하 수송자(charge carrier)인 가전대(valence band)의 정공의 이동도, 즉 정공 이동도가 향상되게 된다. 정공은 전자와 반대 성질을 갖는 전하 수송자이기 때문에, 전자 이동도와 정공 이동도에는 특별한 상관관계가 없지만 본 발명의 발명자들은 그래핀을 p형 원소가 도핑된 다결정 실리콘으로 이루어진 단위 결정체들 사이의 결정립계에 배치시킴으로써 그래핀-다결정 실리콘 복합체의 정공 이동도를 향상시킬 수 있음을 발견한 것이다.
- [0030] 즉, 본 발명에서는 단위 결정체가 실리콘으로 이루어져 있기 때문에 n형이나 p형을 모두 구현시킬 수 있고, 이에 따라 n형 원소가 도핑된 다결정 실리콘으로 이루어진 단위 결정체를 포함하는 복합체는 높은 정공 이동도를 가지고, p형 원소가 도핑된 다결정 실리콘으로 이루어진 단위 결정체를 포함하는 복합체는 높은 전자 이동도를 갖도록 구현된다.
- [0031] 본 발명에 따른 그래핀-다결정 실리콘 복합체는, 먼저 실리콘 분말과 산화그래핀 분말을 혼합하고 환원제를 첨가하여 실리콘-환원된 산화그래핀 복합 분말을 합성한 후, 이를 소결함으로써 제조할 수 있다. 상기 실리콘 분말은 p형 또는 n형 원소가 도핑된 실리콘 분말을 이용할 수 있다. 불순물이 도핑된 실리콘 분말을 이용하는 경우, 최종적으로 그래핀-다결정 실리콘 복합체에 포함된 다결정 실리콘에 불순물이 도핑된 형태가 될 수 있다.
- [0032] 소결 공정에서, 상기 실리콘-환원된 산화그래핀 복합 분말은 방전 플라즈마 소결법으로 소결됨으로써 그래핀-다결정 실리콘 복합체를 제조할 수 있다.
- [0033] 상기 소결 공정은 고온과 진공 분위기 하에서 진행되기 때문에 소결체를 제조하는 것뿐만 아니라, 1차로 환원제를 이용하여 화학적 환원된 산화그래핀을 2차적으로 열적 환원시킬 수 있다. 이와 같이 제조된 화학적/열적 환원된 산화그래핀은 전기적으로 그래핀과 유사한 성질을 갖게 된다.
- [0034] 이하에서는, 구체적인 제조예 및 제조된 복합체의 특성 평가를 통해서 본 발명에 따른 복합체 및 이의 제조 방법에 대해서 보다 상세하게 설명하기로 한다.
- [0035] **제조예 1: 복합체 1의 제조**
- [0036] 스펙스밀을 이용하여 약 300 nm 크기로 분쇄된 실리콘 분말과 산화그래핀을 디메틸포름아미드 200 ml에 분산시킨 후 5분간 교반하여 혼합 분말을 준비하였다. 상기 혼합 분말에 히드라진 1수화물을 첨가하여 히팅 탱크에서 80℃에서 1시간 동안 반응시켜 그래핀 산화물을 화학적 환원시킴으로써 실리콘-환원된 산화그래핀 복합 분말을 제조하였다. 이때의 산화그래핀의 함량은 1 중량%로 조절하였다. 반응이 끝난 용액은 구조 안정화를 위해 상온에서 24시간 동안 에이징 시킨 후 10,000 rpm에서 10 분간 원심분리 시켜준 후 40℃에서 24 시간 동안 진공 오

본에서 건조시켜 최종적으로 환원된 산화그래핀-실리콘 복합 분말을 얻었다. 얻어진 환원된 산화그래핀-실리콘 복합 분말을 방전 플라즈마 소결법으로 소결하였다. 소결 공정의 온도는 1,300℃이었고, 소결 시간은 30분, 소결 압력은 100 MPa이었다. 소결체에 대해서 로냉 시켜 최종적으로 환원된 산화그래핀-다결정 실리콘 복합체를 합성하였다.

[0037] **실리콘 분말과 복합 분말의 구조 확인: TEM 사진**

[0038] 복합체 1의 제조에 이용한 실리콘 분말과, 복합체 1이 생성되기 전의 중간 산물인 실리콘-환원된 산화그래핀 복합 분말 각각에 대해서 투과전자현미경 사진들을 촬영하였다. 그 결과를 도 1 및 도 2에 나타낸다.

[0039] 도 1 및 도 2는 본 발명에 따른 복합체 1의 제조에 이용한 실리콘 분말과 실리콘-환원된 산화그래핀 복합 분말의 투과전자현미경(transmission electron microscope; TEM) 사진을 나타낸 도면들이다.

[0040] 도 1 및 도 2를 참조하면, 원료로 이용된 실리콘 분말이 약 300 nm의 크기를 가지는 것을 확인할 수 있고, 환원제를 이용하여 산화그래핀을 환원시킴으로써 실리콘-환원된 산화그래핀 복합 분말에서 실리콘 분말의 표면에 환원된 산화그래핀이 코팅되어 있는 것을 확인할 수 있다. 이때, 실리콘 분말의 표면에 코팅된 환원된 산화그래핀은 복수의 층으로 적층되어 있음을 TEM 사진을 통해서 확인할 수 있다.

[0041] **제조예 2: 복합체 2의 제조**

[0042] 비소가 도핑된 실리콘 분말을 이용함으로써 복합체 1에 n형 도핑 원소로서 비소가 도핑된 것을 제외하고는, 복합체 1을 제조하는 공정과 실질적으로 동일한 공정을 수행하여 비소가 도핑된 환원된 산화그래핀-다결정 실리콘 복합체인 복합체 2를 준비하였다.

[0043] **복합체 2의 특성평가**

[0044] 상기와 같이 준비된 복합체 2에 대해서, 상온에서의 캐리어 농도와 전하 이동도(즉, 전자 이동도) 사이의 관계, 온도에 따른 전하 이동도의 변화, 온도에 따른 캐리어 농도의 변화 및 온도에 따른 전기 전도도의 변화를 각각 측정하였다. 그 결과를 도 3 내지 도 6에 나타낸다.

[0045] 도 3 내지 도 6은 본 발명에 따른 복합체 2의 특성을 설명하기 위한 도면들이다. 도 3 내지 도 6 각각에서는 복합체 2(△)에 대한 결과와, 이의 비교예로서 비소가 도핑된 n형 실리콘 웨이퍼(□) 및 비소가 도핑된 n형 다결정 실리콘 소결체(○)에 대한 결과를 같이 나타낸다.

[0046] 도 3은 상온에서의 캐리어 농도(단위: cm^{-3})와 전하 이동도(단위: $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$) 사이의 관계를 나타낸 그래프로서, 비소가 도핑된 n형 단결정 실리콘에서의 캐리어 농도에 따른 전하 이동도를 나타내는 마세티 공식(Masetti's formula)을 이용하여 계산된 값을 실선으로 하여 함께 나타낸다.

[0047] 도 3을 참조하면, 동일한 캐리어 농도 조건에 대해서, n형 다결정 실리콘 소결체(○)는 결정립계 산란으로 인해 마세티 공식으로 계산된 단결정 실리콘의 전하 이동도(약 $100 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$)에 비해서 현저히 낮은 전하 이동도를 갖는 것으로 나타난다(약 $25 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ 수준). 반면, 환원된 산화그래핀으로 계면이 제어된 복합체 2(△)의 전하 이동도는 n형 다결정 실리콘 소결체(○)보다 2배 정도 높은 전하 이동도를 나타내는 것을 확인할 수 있다.

[0048] 도 4는 온도(단위: K)에 따른 전하 이동도 변화를 나타낸 그래프이다.

[0049] 도 4를 참조하면, 물질 내에서의 전하 이동도는 매시슨의 규칙(Matthiessen's rule)에 의해서 크게 결정립계 산란, 이온화된 불순물 산란, 포논 산란의 영향으로 결정되는데, 일반적으로 다결정 재료에서는 결정립계에 의해 주로 전하가 산란된다. 그 결과 n형 다결정 실리콘 소결체(○)의 양상과 같이 온도에 따라서 전하 이동도가 증가하는 경향을 나타내는 것을 확인할 수 있다.

[0050] 하지만, 본 발명에 따른 복합체 2(△)에서는 실리콘과 그래핀의 밴드 정렬로 인해 전하의 결정립계 산란의 효과가 감소하여 전하 이동도가 증가하는 동시에 결정립계 산란 효과의 감소에 의해, n형 실리콘 웨이퍼(□)와 유사하게, 복합체 2(△)의 전하 이동도는 온도에 반비례하는 관계를 나타내는 것을 확인할 수 있다.

[0051] 도 5는 온도에 따른 전하 이동도 변화를 나타낸 그래프로서, 도 5에서는 복합체 2(△), n형 실리콘 웨이퍼(□) 및 n형 다결정 실리콘 소결체(○) 모두 캐리어 농도는 크게 차이가 나지 않는 경향을 나타내는 것을 확인할 수 있다.

[0052] 도 6은 온도에 따른 전기전도도(electrical conductivity, 단위 Scm^{-1}) 변화를 나타낸 그래프로서, 도 6을 통해

서 n형 다결정 실리콘 소결체(○)에 비해서 본 발명에 따른 복합체 2(△)의 전기전도도가 전체적으로 온도 변화에 따라서 높은 값을 나타내는 것을 확인할 수 있다.

[0053] **제조예 3: 복합체 3의 제조**

[0054] 붕소가 도핑된 실리콘 분말을 이용함으로써 복합체 1에 p형 도핑 원소로서 붕소가 도핑된 것을 제외하고는, 복합체 1을 제조하는 공정과 실질적으로 동일한 공정을 수행하여 붕소가 도핑된 환원된 산화그래핀-다결정 실리콘 복합체인 복합체 3을 준비하였다.

[0055] **복합체 3의 특성평가**

[0056] 상기와 같이 준비된 복합체 3에 대해서, 상온에서의 캐리어 농도와 전하 이동도(즉, 정공 이동도) 사이의 관계, 온도에 따른 전하 이동도의 변화, 온도에 따른 캐리어 농도의 변화 및 온도에 따른 전기 전도도의 변화를 각각 측정하였다. 그 결과를 도 7 내지 도 10에 나타낸다.

[0057] 도 7 내지 도 10은 본 발명에 따른 복합체 3의 특성을 설명하기 위한 도면들이다. 도 7 내지 도 10에서, 복합체 3(◇)에 대한 결과와, 이의 비교예로서 붕소가 도핑된 p형 실리콘 웨이퍼(▽)에 대한 결과를 같이 나타낸다.

[0058] 도 7 내지 도 10을 참조하면, 복합체 3(◇)의 전하 이동도의 온도 의존성을 보면 온도가 증가함에 따라 이동도가 감소하는 경향을 보이는데, 이는 그래핀을 이용한 계면 제어를 통해 결정립계 산란의 영향이 줄어들었기 때문으로 볼 수 있으며, 이 결과를 통해 그래핀을 이용한 계면 제어를 통한 전하 이동 특성의 향상은 n형 실리콘 뿐만 아니라 p형 실리콘에도 적용 가능함을 알 수 있다. 또한, 다른 특성들에 있어서도 복합체 3(◇)의 특성은 도 3 내지 도 6에서 살펴본 복합체 2(△)의 특성과 유사하게 나타나는 것을 확인할 수 있다.

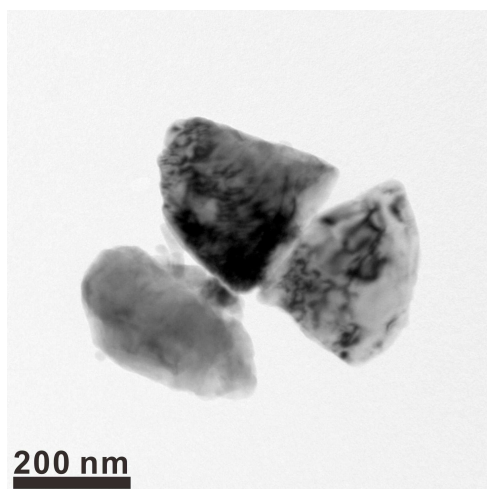
[0059] 도 11은 n형 및 p형 실리콘과 그래핀의 밴드 정렬(band alignment) 관계를 나타낸 도면이다.

[0060] 도 3 내지 도 10을 도 11과 함께 참조하면, 그래핀은 밴드갭이 없는 물질로서, 접하고 있는 물질의 페르미 레벨(Fermi level)에 영향을 받아 전자 또는 홀 농도가 변화하는 페르미 액체(Fermi liquid)특성을 가지고 있는 물질이다. 따라서 도면가 같이 고농도로 도핑된 실리콘 결정립계 사이의 계면에 그래핀이 위치할 경우 실리콘과 그래핀의 밴드 정렬로 인해 실리콘과 그래핀의 계면을 지나는 전하는 결정립계 산란으로부터 자유로워질 수 있다. 결과적으로 전하의 결정립계 산란의 효과가 줄어들어 복합체의 전하 이동 특성을 향상시킬 수 있다.

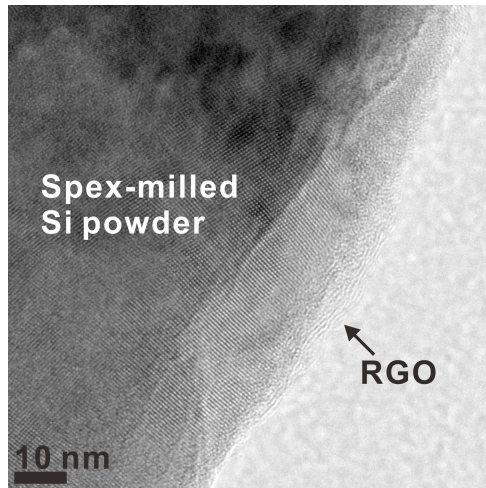
[0061] 이상에서, 본 발명의 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되는 것은 아니며, 본 발명의 기술적 사상의 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형이 가능하다.

도면

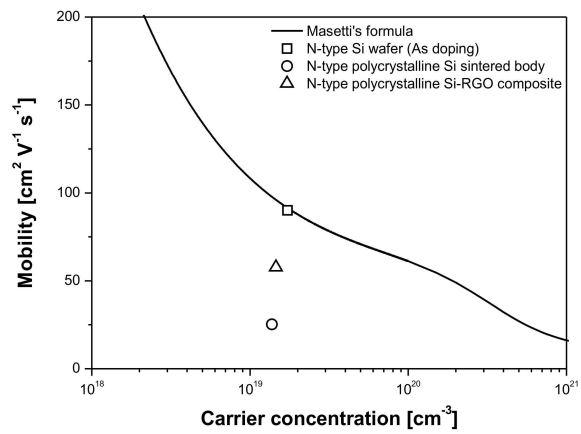
도면1



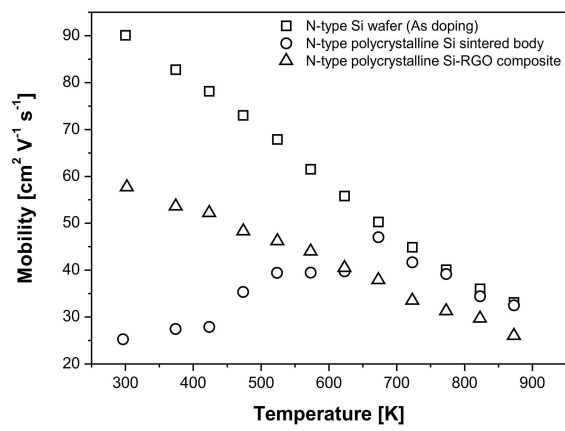
도면2



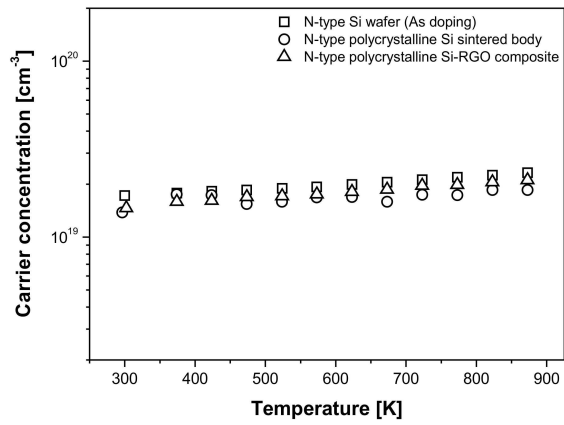
도면3



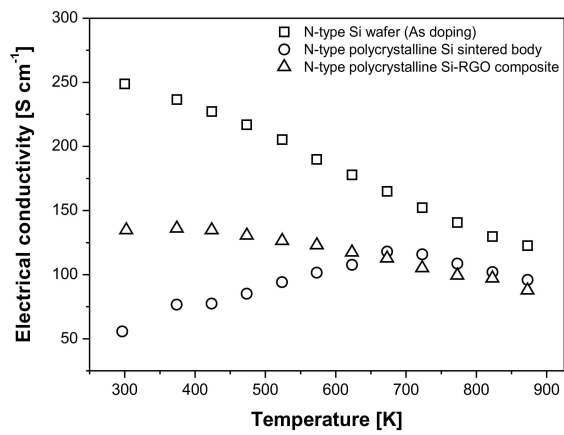
도면4



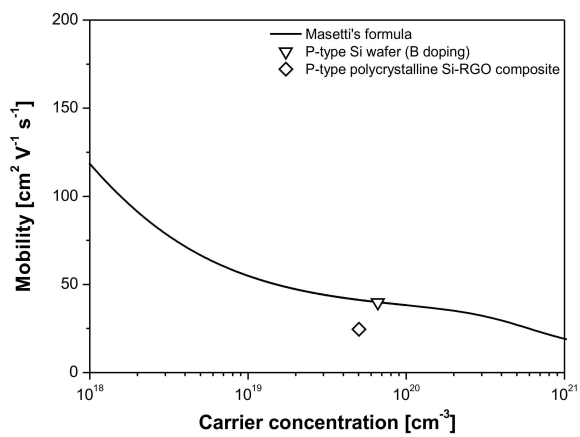
도면5



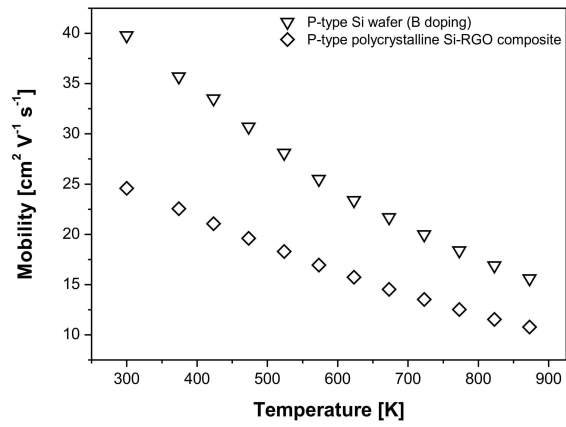
도면6



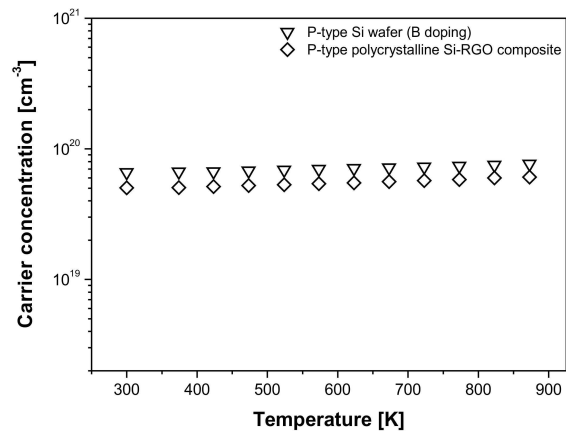
도면7



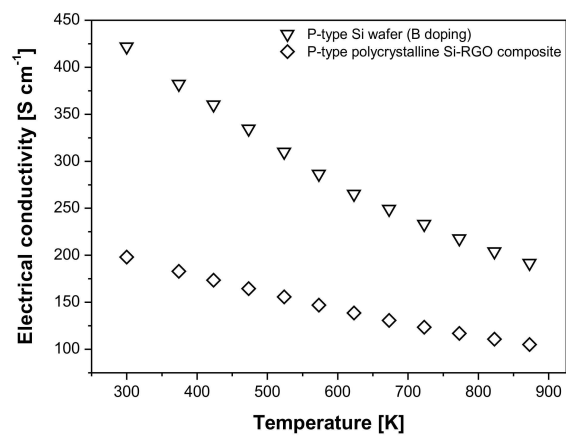
도면8



도면9



도면10



도면11

