

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6933265号
(P6933265)

(45) 発行日 令和3年9月8日(2021.9.8)

(24) 登録日 令和3年8月23日(2021.8.23)

(51) Int.Cl.	F I	
H O 1 L 21/205 (2006.01)	H O 1 L 21/205	
C 2 3 C 16/34 (2006.01)	C 2 3 C 16/34	
C 2 3 C 16/455 (2006.01)	C 2 3 C 16/455	
C 3 O B 25/18 (2006.01)	C 3 O B 25/18	
C 3 O B 29/38 (2006.01)	C 3 O B 29/38	D
請求項の数 59 (全 31 頁)		

(21) 出願番号	特願2019-560811 (P2019-560811)	(73) 特許権者	302006854
(86) (22) 出願日	平成30年10月2日(2018.10.2)		株式会社 S U M C O
(86) 国際出願番号	PCT/JP2018/036851		東京都港区芝浦一丁目2番1号
(87) 国際公開番号	W02019/123763	(74) 代理人	100115738
(87) 国際公開日	令和1年6月27日(2019.6.27)		弁理士 鷲頭 光宏
審査請求日	令和2年6月4日(2020.6.4)	(74) 代理人	100121681
(31) 優先権主張番号	特願2017-243117 (P2017-243117)		弁理士 緒方 和文
(32) 優先日	平成29年12月19日(2017.12.19)	(72) 発明者	松本 光二
(33) 優先権主張国・地域又は機関	日本国(JP)		東京都港区芝浦一丁目2番1号 株式会社 S U M C O 内
		(72) 発明者	小野 敏昭
			東京都港区芝浦一丁目2番1号 株式会社 S U M C O 内
最終頁に続く			

(54) 【発明の名称】 I I I 族窒化物半導体基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

Si 基板上に第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一AlNバッファ層の成長温度よりも高い温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記III族窒化物半導体層を成長させる工程は、

前記第二AlNバッファ層上に第一III族窒化物半導体層を成長させる工程と、

前記第一III族窒化物半導体層上に前記第一III族窒化物半導体層の成長温度よりも高い温度で第二III族窒化物半導体層を成長させる工程とを含み、

前記第一III族窒化物半導体層の成長温度が400～800℃であり、

前記第一AlNバッファ層の成長温度が400～600℃且つ前記第一III族窒化物半導体層の成長温度よりも低いことを特徴とするIII族窒化物半導体基板の製造方法。

【請求項 2】

前記第二AlNバッファ層の成長温度が900～1200℃である、請求項 1 に記載のIII族窒化物半導体基板の製造方法。

【請求項 3】

前記第一AlNバッファ層の厚さが0.4～100nmである、請求項 1 又は 2 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4】

前記第一及び第二AlNバッファ層の合計厚さが30～200nmである、請求項1乃至3のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項5】

前記Si基板の抵抗率が100Ωcm以上であり、前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少なくとも前記Si基板の表面から深さ0.5～10μmの表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{20}$ atoms/cm³である、請求項1乃至4のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項6】

前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低い、請求項5に記載のIII族窒化物半導体基板の製造方法。

10

【請求項7】

前記III族窒化物半導体層を成長させる前に、前記第一及び第二AlNバッファ層を順に成長させた前記Si基板を900～1450℃で熱処理する工程をさらに備える、請求項1乃至6のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項8】

前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1～1.5°の範囲内で傾斜した主面を有する、請求項1乃至7のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項9】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、
前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、
前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、
前記第一成長温度が400～800℃であり、前記第二成長温度が900～1200℃であり、
前記第一AlNバッファ層を成長させる工程では、Al原料及びN原料を交互に繰り返し供給することを特徴とするIII族窒化物半導体基板の製造方法。

20

【請求項10】

前記第一成長温度が400～600℃である、請求項9に記載のIII族窒化物半導体基板の製造方法。

【請求項11】

前記第一AlNバッファ層を成長させる工程では、前記N原料よりも前記Al原料を先に導入する、請求項9又は10に記載のIII族窒化物半導体基板の製造方法。

30

【請求項12】

前記第一AlNバッファ層の厚さが0.4～100nmである、請求項9乃至11のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項13】

前記第一及び第二AlNバッファ層の合計厚さが30～200nmである、請求項9乃至12のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項14】

前記第一AlNバッファ層を成長させる工程では、前記Al原料及び前記N原料を供給する時間がそれぞれ0.5～10秒である、請求項9乃至13のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

40

【請求項15】

前記第二AlNバッファ層を成長させる工程では、前記Al原料及び前記N原料を交互に繰り返し供給する、請求項9乃至14のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項16】

前記III族窒化物半導体層を成長させる前に、前記第一及び第二AlNバッファ層を順に成長させた前記Si基板を900～1450℃で熱処理する工程をさらに備える、請求項9乃至15のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

50

【請求項 17】

前記Si基板は、シリコン単結晶の(111)面から<112>方向に $0.1\sim 1.5^\circ$ の範囲内で傾斜した主面を有する、請求項9乃至16のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 18】

前記III族窒化物半導体層を成長させる工程は、

前記第二AlNバッファ層上に第三成長温度で第一III族窒化物半導体層を成長させる工程と、

前記第一III族窒化物半導体層上に前記第三成長温度よりも高い第四成長温度で第二III族窒化物半導体層を成長させる工程とを含む、請求項9乃至17のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

10

【請求項 19】

前記第三成長温度が $400\sim 800^\circ\text{C}$ であり、前記第四成長温度が $900\sim 1200^\circ\text{C}$ である、請求項18に記載のIII族窒化物半導体基板の製造方法。

【請求項 20】

前記第一III族窒化物半導体層の厚さが $10\sim 200\text{nm}$ である、請求項18又は19のIII族窒化物半導体基板の製造方法。

【請求項 21】

前記第一III族窒化物半導体層を成長させる工程では、III族原料及びN原料を交互に繰り返し供給する、請求項18乃至20のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

20

【請求項 22】

前記第一III族窒化物半導体層がAlGaInからなり、

前記第二III族窒化物半導体層がGaInからなる、請求項18乃至21のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 23】

前記Si基板の抵抗率が $100\Omega\text{cm}$ 以上であり、前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少なくとも前記Si基板の表面から深さ $0.5\sim 10\mu\text{m}$ の表層部に含まれる前記不純物元素の濃度が $1\times 10^{12}\sim 1\times 10^{20}\text{atoms/cm}^3$ である、請求項9乃至22のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

30

【請求項 24】

前記表層部を含む前記Si基板全体に含まれる前記不純物元素の濃度が $1\times 10^{12}\sim 1\times 10^{20}\text{atoms/cm}^3$ である、請求項23に記載のIII族窒化物半導体基板の製造方法。

【請求項 25】

前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低い、請求項23に記載のIII族窒化物半導体基板の製造方法。

【請求項 26】

前記不純物元素がCであり、前記表層部に含まれる前記不純物元素の濃度が $1\times 10^{14}\sim 1\times 10^{17}\text{atoms/cm}^3$ である、請求項23乃至25のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

40

【請求項 27】

前記不純物元素がGe又はSnであり、前記表層部に含まれる前記不純物元素の濃度が $1\times 10^{14}\sim 1\times 10^{20}\text{atoms/cm}^3$ である、請求項23乃至25のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 28】

前記不純物元素がOであり、前記表層部に含まれる前記不純物元素の濃度が $1\times 10^{15}\sim 5\times 10^{18}\text{atoms/cm}^3$ である、請求項23乃至25のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 29】

前記不純物元素がHであり、前記表層部に含まれる前記不純物元素の濃度が $1\times 10^{15}\sim 5$

50

$\times 10^{18} \text{atoms/cm}^3$ である、請求項 2 3 乃至 2 5 のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 0】

前記不純物元素がN、P、As及びSbから選ばれた少なくとも一つのV族元素であり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{19} \text{atoms/cm}^3$ であり、前記表層部よりも深い領域に含まれる前記不純物元素の濃度が $1 \times 10^{14} \text{atoms/cm}^3$ 以下である、請求項 2 5 に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 1】

前記Si基板中の前記不純物元素は前記表面から基板内部に向けて減少する濃度勾配を有する、請求項 3 0 に記載のIII族窒化物半導体基板の製造方法。

10

【請求項 3 2】

前記第一AlNバッファ層を成長させる工程では、N以外のV族元素（P、As、Sb）を含む原料を前記Al原料又は前記N原料と共に供給する、請求項 9 乃至 2 2 のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 3】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記III族窒化物半導体層を成長させる工程は、

20

前記第二AlNバッファ層上に第三成長温度で第一III族窒化物半導体層を成長させる工程と、

前記第一III族窒化物半導体層上に前記第三成長温度よりも高い第四成長温度で第二III族窒化物半導体層を成長させる工程とを含み、

前記第一AlNバッファ層を成長させる工程では、Al原料及びN原料を交互に繰り返し供給することを特徴とするIII族窒化物半導体基板の製造方法。

【請求項 3 4】

前記第三成長温度が $400 \sim 800^\circ\text{C}$ であり、前記第四成長温度が $900 \sim 1200^\circ\text{C}$ である、請求項 3 3 に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 5】

30

前記第一III族窒化物半導体層の厚さが $10 \sim 200 \text{nm}$ である、請求項 3 3 又は 3 4 に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 6】

前記第一III族窒化物半導体層を成長させる工程では、III族原料及びN原料を交互に繰り返し供給する、請求項 3 3 乃至 3 5 のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項 3 7】

前記第一III族窒化物半導体層がAlGaNからなり、

前記第二III族窒化物半導体層がGaNからなる、請求項 3 3 乃至 3 6 のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

40

【請求項 3 8】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が $100 \Omega \text{cm}$ 以上であり、前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少なくとも前記Si基板の表面から深さ $0.5 \sim 10 \mu\text{m}$ の表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{20} \text{atoms/cm}^3$ であり、

前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低いことを特徴とするIII族窒化物半導体基板の製造方法。

50

【請求項 3 9】

前記不純物元素がCであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{17} \text{atoms/cm}^3$ である、請求項 3 8 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 0】

前記不純物元素がGe又はSnであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{20} \text{atoms/cm}^3$ である、請求項 3 8 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 1】

前記不純物元素がOであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{15} \sim 5 \times 10^{18} \text{atoms/cm}^3$ である、請求項 3 8 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 2】

前記不純物元素がHであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{15} \sim 5 \times 10^{18} \text{atoms/cm}^3$ である、請求項 3 8 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 3】

前記不純物元素がN、P、As及びSbから選ばれた少なくとも一つのV族元素であり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{19} \text{atoms/cm}^3$ であり、前記表層部よりも深い領域に含まれる前記不純物元素の濃度が $1 \times 10^{14} \text{atoms/cm}^3$ 以下である、請求項 3 8 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 4】

前記Si基板中の前記不純物元素は前記表面から基板内部に向けて減少する濃度勾配を有する、請求項 4 3 に記載のIII族窒化物半導体基板の製造方法。

【請求項 4 5】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が $100 \Omega \text{cm}$ 以上であり、前記Si基板は、Cを不純物元素として含み、少なくとも前記Si基板の表面から深さ $0.5 \sim 10 \mu\text{m}$ の表層部に含まれるCの濃度が $1 \times 10^{14} \sim 1 \times 10^{17} \text{atoms/cm}^3$ であることを特徴とするIII族窒化物半導体基板の製造方法。

【請求項 4 6】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が $100 \Omega \text{cm}$ 以上であり、前記Si基板は、Ge又はSnを不純物元素として含み、少なくとも前記Si基板の表面から深さ $0.5 \sim 10 \mu\text{m}$ の表層部に含まれるGe又はSnの濃度が $1 \times 10^{14} \sim 1 \times 10^{20} \text{atoms/cm}^3$ であることを特徴とするIII族窒化物半導体基板の製造方法。

【請求項 4 7】

Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、

前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、

前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が $100 \Omega \text{cm}$ 以上であり、前記Si基板は、Hを不純物元素として含み、少なくとも前記Si基板の表面から深さ $0.5 \sim 10 \mu\text{m}$ の表層部に含まれるHの濃度が $1 \times 10^{15} \sim 1 \times 10^{18} \text{atoms/cm}^3$ であることを特徴とするIII族窒化物半導体基板の製造方法。

【請求項 4 8】

Si基板上に $900 \sim 1200^\circ\text{C}$ の成長温度でAlNバッファ層を成長させる工程と、

前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が $100 \Omega \text{cm}$ 以上であり、

前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少

10

20

30

40

50

なくとも前記Si基板の表面から深さ0.5～10umの表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であり、

前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低いことを特徴とするIII族窒化物半導体基板の製造方法。

【請求項49】

前記不純物元素がCであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ である、請求項48に記載のIII族窒化物半導体基板の製造方法。

【請求項50】

前記不純物元素がGe又はSnであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ である、請求項48に記載のIII族窒化物半導体基板の製造方法。

10

【請求項51】

前記不純物元素がOであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ である、請求項48に記載のIII族窒化物半導体基板の製造方法。

【請求項52】

前記不純物元素がHであり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ である、請求項48に記載のIII族窒化物半導体基板の製造方法。

【請求項53】

前記不純物元素が、N、P、As及びSbから選ばれた少なくとも一つのV族元素であり、前記表層部に含まれる前記不純物元素の濃度が $1 \times 10^{12} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ であり、前記表層部よりも深い領域に含まれる前記不純物元素の濃度が $1 \times 10^{14} \text{ atoms/cm}^3$ 以下である、請求項48に記載のIII族窒化物半導体基板の製造方法。

20

【請求項54】

前記Si基板中の前記不純物元素は前記表面から基板内部に向けて減少する濃度勾配を有する、請求項53に記載のIII族窒化物半導体基板の製造方法。

【請求項55】

前記III族窒化物半導体層を成長させる前に、前記AlNバッファ層を成長させた前記Si基板を900～1450℃で熱処理する工程をさらに備える、請求項48乃至54のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

【請求項56】

前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1～1.5°の範囲内で傾斜した主面を有する、請求項48乃至55のいずれか一項に記載のIII族窒化物半導体基板の製造方法。

30

【請求項57】

Si基板上に900～1200℃の成長温度でAlNバッファ層を成長させる工程と、

前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が100Ωcm以上であり、

前記Si基板は不純物元素を含み、

前記不純物元素がCであり、少なくとも前記Si基板の表面から深さ0.5～10umの表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ であることを特徴とするIII族窒化物半導体基板の製造方法。

40

【請求項58】

Si基板上に900～1200℃の成長温度でAlNバッファ層を成長させる工程と、

前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、

前記Si基板の抵抗率が100Ωcm以上であり、

前記Si基板は不純物元素を含み、

前記不純物元素がGe又はSnであり、少なくとも前記Si基板の表面から深さ0.5～10umの表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であることを特徴とするIII族窒化物半導体基板の製造方法。

【請求項59】

Si基板上に900～1200℃の成長温度でAlNバッファ層を成長させる工程と、

50

前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、
前記Si基板の抵抗率が $100\ \Omega\text{cm}$ 以上であり、
前記Si基板は不純物元素を含み、
前記不純物元素がHであり、少なくとも前記Si基板の表面から深さ $0.5\sim 10\mu\text{m}$ の表層部に
含まれる前記不純物元素の濃度が $1\times 10^{15}\sim 5\times 10^{18}\text{atoms/cm}^3$ であることを特徴とするIII
族窒化物半導体基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、III族窒化物半導体基板の製造方法に関し、特に、Si基板上にAlNバッファ層 10
を介してIII族窒化物半導体層を成長させる方法に関する。

【背景技術】

【0002】

GaNに代表されるIII族窒化物半導体は、他の半導体に比べてバンドギャップが大きく、
絶縁破壊電界強度が大きく、飽和電子移動度が高いため、LED (Light Emitting Diode)
)やLD (Laser Diode)などの光デバイス、あるいはパワー半導体デバイスの材料とし
て好ましく用いられている。

【0003】

現在の製造技術ではIII族窒化物半導体のバルク単結晶を低コストで製造することが困
難であるため、サファイア、炭化ケイ素 (SiC)、シリコン (Si)などの単結晶基板上にI 20
II族窒化物半導体をヘテロエピタキシャル成長させる方法が一般的である。特に最近は、
大口径で高品質なバルク単結晶を低コストで製造可能なSi基板を用いてIII族窒化物半導
体を量産する試みが進められている。

【0004】

異種基板上にIII族窒化物半導体をエピタキシャル成長させる場合、通常は、基板材料
とIII族窒化物半導体材料との格子不整合によってIII族窒化物半導体層中に多くの転位が
発生する。例えばサファイア基板上に成膜されたGaN層の表面の転位密度は $5\times 10^8/\text{cm}^2$ 程
度であり、Si基板上に成膜されたGaN層の表面の転位密度は $1\times 10^9\sim 1\times 10^{10}/\text{cm}^2$ である。
このようなIII族窒化物半導体層中の転位は、LEDであれば発光効率の低下、パワー半
導体デバイスであれば電流リークの原因となる。 30

【0005】

III族窒化物半導体層の転位密度を低減するため、基板上にバッファ層を介してIII族窒
化物半導体層を形成することが行われている。例えば特許文献1には、サーマルクリー
ニング及び窒化処理に続き、 950°C の低温でAlNバッファ層を成長させ、次いで 1230°C の高温
でAlNバッファ層をさらに成長させた後、III族窒化物半導体層を成長させることが記載さ
れている。

【0006】

また特許文献2には、 1050°C での基板表面のベーキングに続き、 $600\sim 900^\circ\text{C}$ の低温でAl
Nバッファ層を成長させ、次いで 900°C を超える高温でAlNバッファ層をさらに成長させた
後、III族窒化物半導体層を成長させることが記載されている。さらに特許文献3には、S 40
i基板上に成長させる窒化物半導体膜の結晶性を改善するため、立方晶のシリコン単結晶
の{111}面から任意の方向に 0.1 度以上 1.6 度以下の範囲内のオフ角で傾斜した主面を有
するシリコン基板を用いることが記載されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2005-072409号公報

【特許文献2】特開2013-69983号公報

【特許文献3】特開2003-86837号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

AlNバッファ層の結晶性を良好にするためには900℃以上の高温下でAlNを成長させることが好ましいが、そのような高温下でAlNを成長させるとAl原料や炉内に残留するGaやInなどのIII族原料がSi基板中に拡散して表面の抵抗率が低下するという問題がある。Si基板の表面の抵抗率の低下は、電流リークパスや寄生容量の増加の原因になる。

【0009】

特許文献1に記載の方法では、最初に900℃以上の温度でAlNを成長させるため、Si基板中にIII族元素が拡散し、Si基板の表面の抵抗率が低下する。また特許文献1ではサファイア基板やSiC基板を用いることを前提としてAlNバッファ層を形成する前に高温でNH₃ガスを供給して基板の窒化処理を行っているが、Si基板で同様の窒化処理を行うとSi基板の表面が窒素と反応してしまい、Si基板の表面が荒れるなどして結晶性の良好なAlNを成長させることができない。また特許文献2に記載の方法では、最初に600～900℃の温度でAlNを成長させているが、Si基板中へのIII族元素の拡散を抑制する効果が弱く、さらなる改善が求められている。

【0010】

本発明は上記事情に鑑みてなされたものであり、本発明の目的は、Si基板上にAlNバッファ層を介してIII族窒化物半導体層を成長させる際にSi基板中へのIII族元素の拡散によるSi基板の表面の抵抗率の低下を抑制することが可能なIII族窒化物半導体基板の製造方法を提供することにある。

【課題を解決するための手段】

【0011】

上記課題を解決するため、本発明の第一の側面によるIII族窒化物半導体基板の製造方法は、Si基板上に第一AlNバッファ層を成長させる工程と、前記第一AlNバッファ層上に前記第一AlNバッファ層の成長温度よりも高い温度で第二AlNバッファ層を成長させる工程と、前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、前記第一AlNバッファ層の成長温度が400～600℃であることを特徴とする。

【0012】

Si基板上にAlNバッファ層を介してIII族窒化物半導体層を成長させる際に、結晶性を良好にするためAlNバッファ層をその成長初期から高温で成長させる場合、炉内に残留するGaやInなどのIII族元素がSi基板と反応し、Si基板中に拡散し、Si基板の表面の抵抗率が低下する。しかし、本発明による製造方法は、AlNバッファ層を最初に400℃～600℃の低温で成長させ、引き続きIII族窒化物半導体層を成長させるので、III族元素がSi基板と反応することを抑制することができ、Si基板の表面の抵抗率の低下を防止することができる。

【0013】

本発明において、前記第二AlNバッファ層の成長温度は900～1200℃であることが好ましい。これにより、Si基板中へのIII族原料の拡散を抑制しながらAlNバッファ層の結晶性を良好にすることができる。

【0014】

本発明において、前記第一AlNバッファ層の厚さは0.4～100nmであることが好ましく、前記第一及び第二AlNバッファ層の合計厚さは30～200nmであることが好ましい。これにより、クラックが発生しにくく結晶性の良好なAlNバッファ層を形成することができる。

【0015】

本発明において、前記III族窒化物半導体層を成長させる工程は、前記第二AlNバッファ層上に第一III族窒化物半導体層を成長させる工程と、前記第一III族窒化物半導体層上に前記第一III族窒化物半導体層の成長温度よりも高い温度で第二III族窒化物半導体層を成長させる工程とを含み、前記第一III族窒化物半導体層の成長温度が400～800℃であり、前記第一AlNバッファ層の成長温度は、前記第一III族窒化物半導体層の成長温度よりも低いことが好ましい。

【0016】

AlNバッファ層上にIII族窒化物半導体層を成長させる際に、III族窒化物半導体層の厚さが例えば200nmになるまでの成長初期ではIII族窒化物を低温で成長させるので、III族元素がAlNバッファ層を通してSi基板中へ拡散することを防止することができる。また厚さが200nm以上は高温で成長させるので、III族窒化物半導体層の結晶性を向上させることができる。

【0017】

本発明において、前記Si基板の抵抗率は $100\Omega\text{cm}$ 以上であり、前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少なくとも前記Si基板の表面から深さ0.5~10 μm の表層部に含まれる前記不純物元素の濃度が $1\times 10^{12}\sim 1\times 10^{20}\text{atoms/cm}^3$ であることが好ましい。これによれば、AlNバッファ層の形成時にSi基板中にIII族元素が拡散することによるキャリアの増加を抑えることができる。

10

【0018】

本発明によるIII族窒化物半導体基板の製造方法は、前記III族窒化物半導体層を成長させる前に、前記第一及び第二AlNバッファ層を順に成長させた前記Si基板を900~1450℃で熱処理する工程をさらに備えることが好ましい。この工程によれば、AlNバッファ層の形成時にSi基板中に拡散したIII族元素を表面から基板内部へさらに拡散させてAlNバッファ層との界面近傍のSi基板の抵抗率を高くすることができる。

【0019】

本発明において、前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1~1.5°の範囲内で傾斜した主面を有することが好ましい。これによれば、III族窒化物半導体層の上面の表面粗さを改善することができる。

20

【0020】

また、本発明の第二の側面によるIII族窒化物半導体基板の製造方法は、Si基板上に第一成長温度で第一AlNバッファ層を成長させる工程と、前記第一AlNバッファ層上に前記第一成長温度よりも高い第二成長温度で第二AlNバッファ層を成長させる工程と、前記第二AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、前記第一AlNバッファ層を成長させる工程では、Al原料及びN原料を交互に繰り返し供給することを特徴とする。

【0021】

本発明によれば、第一AlNバッファ層を低温で成長させることでGa等のIII族元素がSi基板中に拡散することを抑制することができ、Si基板の表面の抵抗率の低下を防止することができる。またAl原料とN原料とを同時ではなく交互に供給することで低温成長によるAlNの結晶性の悪化を改善することができる。

30

【0022】

本発明において、前記第一成長温度は400~800℃であることが好ましく、400~600℃であることが特に好ましい。また前記第二成長温度は900~1200℃であることが好ましい。これにより、Si基板中へのIII族元素の拡散を抑制することができる。

【0023】

本発明において、前記第一AlNバッファ層を成長させる工程では、前記N原料よりも前記Al原料を先に導入することが好ましい。これにより、Si基板の表面が窒化されることを防止ことができ、結晶性の良好な第一AlNバッファ層を成長させることができる。

40

【0024】

本発明において、前記第一AlNバッファ層の厚さは0.4~100nmであることが好ましく、前記第一及び第二AlNバッファ層の合計厚さは30~200nmであることが好ましい。これにより、クラックが発生しにくく結晶性の良好なAlNバッファ層を形成することができる。

【0025】

本発明において、前記第一AlNバッファ層を成長させる工程では、前記Al原料及び前記N原料を供給する時間がそれぞれ0.5~10秒であることが好ましい。これにより、生産性を悪化させることなく高品質なAlNバッファ層を形成することができる。

【0026】

50

前記第二AlNバッファ層を成長させる工程では、前記Al原料及び前記N原料を交互に繰り返し供給することがさらに好ましい。Al原料とN原料とを同時ではなく交互に供給することで第二AlNバッファ層の結晶性をさらに良好にすることができる。

【0027】

本発明によるIII族窒化物半導体基板の製造方法は、前記III族窒化物半導体層を成長させる前に、前記第一及び第二AlNバッファ層を順に成長させた前記Si基板を900～1450℃で熱処理する工程をさらに備えることが好ましい。この工程によれば、AlNバッファ層の形成時にSi基板中に拡散したIII族元素を表面から基板内部へさらに拡散させてAlNバッファ層との界面近傍のSi基板の抵抗率を高くすることができる。

【0028】

本発明において、前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1～1.5°の範囲内で傾斜した主面を有することが好ましい。これによれば、III族窒化物半導体層の上面の表面粗さを改善することができる。

【0029】

本発明において、前記III族窒化物半導体層を成長させる工程は、前記第二AlNバッファ層上に第三成長温度で第一III族窒化物半導体層を成長させる工程と、前記第一III族窒化物半導体層上に前記第三成長温度よりも高い第四成長温度で第二III族窒化物半導体層を成長させる工程とを含むことが好ましい。この場合において、前記第三成長温度は400～800℃であり、前記第四成長温度は900～1200℃であることが好ましい。また、前記第一III族窒化物半導体層の厚さが10～200nmであることが好ましい。このように、第一III族窒化物半導体層を低温で成長させることでGa等のIII族元素がAlNバッファ層を通過してSi基板中に拡散することを抑制することができ、Si基板の表面の抵抗率の低下を防止することができる。

【0030】

本発明において、前記第一III族窒化物半導体層を成長させる工程では、III族原料及びN原料を交互に繰り返し供給することが好ましい。

【0031】

本発明において、前記第一III族窒化物半導体層はAlGaInからなり、前記第二III族窒化物半導体層はGaInからなることが好ましい。

【0032】

本発明において、前記Si基板の抵抗率は100Ωcm以上であり、前記Si基板は、C、Ge、Sn、O、H及びV族元素から選ばれた一つの不純物元素を含み、少なくとも前記Si基板の表面から深さ0.5～10μmの表層部に含まれる前記不純物元素の濃度は $1 \times 10^{12} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であることが好ましい。これによれば、AlNバッファ層の形成時にSi基板中にIII族元素が拡散することによるキャリアの増加を抑えることができる。

【0033】

本発明において、前記表層部を含む前記Si基板全体に含まれる前記不純物元素の濃度は $1 \times 10^{12} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であってもよい。あるいは、前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低くてもよい。

【0034】

前記不純物元素がCである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{14} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ であることが好ましい。また前記不純物元素がGe又はSnである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{14} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であることが好ましい。

【0035】

前記不純物元素がOである場合、前記表層部における前記不純物元素の濃度は $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ であることが好ましい。また前記不純物元素がHである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ であることが好ましい。

【0036】

前記不純物元素が、N、P、As及びSbから選ばれた少なくとも一つのV族元素を含む場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{12} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ であり、前記表層部よりも深い領域に含まれる前記不純物元素の濃度は $1 \times 10^{14} \text{ atoms/cm}^3$ 以下であることが好ましい。この場合において、前記Si基板中の前記不純物元素は前記表面から基板内部に向けて減少する濃度勾配を有することが好ましい。

【0037】

本発明において、前記第一AlNバッファ層を成長させる工程では、N以外のV族元素（P、As、Sb）を含む原料を前記Al原料又は前記N原料と共に供給することが好ましい。これにより、Si基板側ではなくAlNバッファ層側に、Si基板中へのIII族元素の拡散に伴うSi基板中のキャリアの増加を抑制するための不純物元素を含ませることができる。

10

【0038】

本発明の第3の側面によるIII族窒化物半導体基板の製造方法は、Si基板上に900～1200℃の成長温度でAlNバッファ層を成長させる工程と、前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、前記Si基板の抵抗率が $100 \Omega \text{ cm}$ 以上であり、前記Si基板は、C、Ge、Sn、O及びHから選ばれた一つの不純物元素を含み、少なくとも前記表面から深さ0.5～10μmの表層部に含まれる前記不純物元素の濃度が $1 \times 10^{14} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であることを特徴とする。本発明によれば、AlNバッファ層の形成時にSi基板中にIII族元素が拡散することによるキャリアの増加を抑えることができる。

【0039】

本発明において、前記表層部を含む前記Si基板全体に含まれる前記不純物元素の濃度は $1 \times 10^{12} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であってもよい。あるいは、前記表層部よりも深い領域に含まれる前記不純物元素の濃度が前記表層部よりも低くてもよい。

20

【0040】

前記不純物元素がCである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{14} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ であることが好ましい。また前記不純物元素がGe又はSnである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{14} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ であることが好ましい。

【0041】

前記不純物元素がOである場合、前記表層部における前記不純物元素の濃度は $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ であることが好ましい。また前記不純物元素がHである場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{15} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ であることが好ましい。

30

【0042】

前記不純物元素が、N、P、As及びSbから選ばれた少なくとも一つのV族元素を含む場合、前記表層部に含まれる前記不純物元素の濃度は $1 \times 10^{12} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ であり、前記表層部よりも深い領域に含まれる前記不純物元素の濃度は $1 \times 10^{14} \text{ atoms/cm}^3$ 以下であることが好ましい。この場合において、前記Si基板中の前記不純物元素は前記表面から基板内部に向けて減少する濃度勾配を有することが好ましい。

【0043】

本発明によるIII族窒化物半導体基板の製造方法は、前記III族窒化物半導体層を成長させる前に、前記AlNバッファ層を成長させた前記Si基板を900～1450℃で熱処理する工程をさらに備えることが好ましい。この工程によれば、AlNバッファ層の形成時にSi基板中に拡散したIII族元素を表面から基板内部へさらに拡散させてAlNバッファ層との界面近傍のSi基板の抵抗率を高くすることができる。

40

【0044】

本発明において、前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1～1.5°の範囲内で傾斜した主面を有することが好ましい。これによれば、III族窒化物半導体層の上面の表面粗さを改善することができる。

【0045】

本発明の第4の側面によるIII族窒化物半導体基板の製造方法は、Si基板上にAlNバッファ

50

ァ層を成長させる工程と、前記AlNバッファ層を成長させた前記Si基板を900～1450℃で熱処理する工程と、前記熱処理後の前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備えることを特徴とする。本発明によれば、AlNバッファ層の形成時にSi基板中に拡散したIII族元素を表面から基板内部へさらに拡散させてAlNバッファ層との界面近傍のSi基板の抵抗率を高くすることができる。

【0046】

本発明の第5の側面によるIII族窒化物半導体基板の製造方法は、Si基板上にAlNバッファ層を成長させる工程と、前記AlNバッファ層上にIII族窒化物半導体層を成長させる工程とを備え、前記Si基板は、シリコン単結晶の(111)面から<112>方向に0.1～1.5°の範囲内で傾斜した主面を有することを特徴とする。これによれば、III族窒化物半導体層の上面の表面粗さを改善することができる。

10

【発明の効果】

【0047】

本発明によれば、Si基板上にAlNバッファ層を介してIII族窒化物半導体層を成長させる際にSi基板中へのIII族元素の拡散によるSi基板の表面の抵抗率の低下を抑制することが可能なIII族窒化物半導体基板の製造方法を提供することができる。

【図面の簡単な説明】

【0048】

【図1】図1は、本発明の第1の実施の形態によるIII族窒化物半導体基板の構造を示す略断面図である。

20

【図2】図2は、本発明の第1の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図3】図3は、本発明の第2の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図4】図4は、本発明の第3の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図5】図5は、本発明の第2の実施の形態によるIII族窒化物半導体基板の構造を示す略断面図である。

【図6】図6は、本発明の第4の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

30

【図7】図7は、本発明の第5の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図8】図8は、本発明の第6の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図9】図9は、本発明の第3の実施の形態によるIII族窒化物半導体基板の構造を示す略断面図である。

【図10】図10は、本発明の第7の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【図11】図11は、本発明の第8の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

40

【図12】図12は、本発明の第9の実施の形態によるIII族窒化物半導体基板の製造方法に用いるSi基板の構造を示す図であって、上側はSi基板の平面図、下側はSi基板の側面図である。

【図13】図13は、実施例1～20並びに比較例1～3のIII族窒化物半導体基板のGaN層の結晶性、Si基板の表面の不純物濃度、キャリア濃度の評価結果をまとめた表である。

【図14】図14は、実施例21、22並びに比較例4～7のIII族窒化物半導体基板の表面粗さの評価結果をまとめた表である。

【発明を実施するための形態】

【0049】

以下、添付図面を参照しながら、本発明の好ましい実施の形態について詳細に説明する

50

。

【0050】

図1は、本発明の第1の実施の形態によるIII族窒化物半導体基板の構造を示す略断面図である。

【0051】

図1に示すように、このIII族窒化物半導体基板1は、Si基板10上にAlNバッファ層20及びIII族窒化物半導体層30が順に積層された構造を有している。Si基板10の抵抗率は $1000\Omega\text{cm}$ 以上であることが好ましい。またSi基板10の面方位は(111)面であることが好ましいが、他の面方位であってもよい。

【0052】

AlNバッファ層20はSi基板10とIII族窒化物半導体層30との間の格子間不整合を緩和するための層であり、第一AlNバッファ層21及び第二AlNバッファ層22が順に積層された二層構造を有している。第一AlNバッファ層21は $400\sim 800^{\circ}\text{C}$ 、好ましくは $400\sim 600^{\circ}\text{C}$ の低温で成長させた層であり、第二AlNバッファ層22は $900\sim 1200^{\circ}\text{C}$ の高温で成長させた層である。

【0053】

第一AlNバッファ層21の厚さは $0.4\sim 100\text{nm}$ であることが好ましく、 $0.4\sim 50\text{nm}$ であることが特に好ましい。第一AlNバッファ層21の厚さが 0.4nm よりも薄いときにはSi基板10へのIII族元素の拡散を抑制することができず、 100nm よりも厚いときにはAlNの結晶性が悪化し、その上に形成されるIII族窒化物半導体層30の結晶性も悪くなるからである。

【0054】

AlNバッファ層20の厚さ、すなわち第一AlNバッファ層21及び第二AlNバッファ層22の合計厚さは $30\sim 200\text{nm}$ であることが好ましい。AlNバッファ層20の厚さが 30nm より薄いときには結晶性の良好なAlNバッファ層20が得られず、 200nm より厚いときにはAlNバッファ層20にクラックが発生しやすくなるからである。

【0055】

III族窒化物半導体層30は、III族元素であるAl、In、Gaの少なくとも一つとNとの混晶からなる層であり、代表的なIII族窒化物半導体はGaNである。III族窒化物半導体層30の厚さは特に限定されないが、例えば $1\mu\text{m}$ とすることができる。

【0056】

図2は、III族窒化物半導体基板1の製造方法を説明するためのフローチャートである。

【0057】

図2に示すように、III族窒化物半導体基板1の製造では、まずSi基板10を準備する(ステップS11)。具体的には、Si基板10をHF及びSC-1で洗浄した後、MOCVD炉内にセットする。III族窒化物半導体の成膜方法としてはMOCVD(Metal Organic Chemical Vapor Deposition:有機金属気相成長法)を採用することが好ましいが、HVPE(Hydride Vapor Phase Epitaxy:ハイドライド気相成長法)、MBE(Molecular Beam Epitaxy:分子線結晶成長法)などの他の成長方法を採用してもよく、これらの成膜方法においてSi基板中への不純物拡散を同様に抑制することは可能である。

【0058】

次に、Si基板10上に第一AlNバッファ層21を形成する(ステップS12A)。第一AlNバッファ層21の形成では、 $400\sim 600^{\circ}\text{C}$ の炉内にTMA(トリメチルアルミニウム)と NH_3 を H_2 キャリアガスとともに導入してSi基板10の表面にAlNを成長させる。第一AlNバッファ層21の成長温度は $400\sim 600^{\circ}\text{C}$ であることが好ましい。成長温度が 400°C よりも低い場合にはAlNの結晶性が悪化してその後のIII族窒化物半導体材料の結晶性に影響を及ぼし、 600°C より高い場合にはSi基板10へのIII族元素の拡散を抑制する効果が小さいからである。第一AlNバッファ層21の成長温度が 600°C 以下であればSi基板10へのIII族元素の拡散を抑制する効果を十分に高めることができる。

【0059】

第一AlNバッファ層21の形成では、NH₃よりもTMAを先に導入することが好ましい。NH₃を先に導入するとSi基板10の表面がNH₃と反応して窒化され、結晶性の良いAlNを成長させることができないからである。特に、Si基板10の面内の温度分布が不均一である場合にSi基板10の表面が荒れてその後のAlNやInAlGa_{0.5}Nの結晶性が悪化するという事態を、回避することができる。

【0060】

NH₃よりもTMAを先に導入する場合、TMAが分解したAl原子がSi基板10の全面に1~10原子層いきわたるように、NH₃よりもTMAを3~30秒先に供給することが好ましい。Al原子層が1原子層より薄い場合はSi基板とNH₃が反応して窒化され、結晶性の悪化を招く。一方で、Al原子層が10原子層より厚い場合は、Si表面にAlドロップレットが発生し、Siとの合金化が進む。その結果、合金化された基板上でAlNの結晶性悪化が発生する。

10

【0061】

第一AlNバッファ層21を成長させる前に、Si基板10の表面の酸化膜を除去する目的でSi基板10をベーキングしてもよい。このときのベーキング温度は、第一AlNバッファ層21の成長温度以上であることが好ましい。ただし、前バッチで導入されたGa等のIII族原料が炉内に残留している場合にはこれがSi基板10中に取り込まれるおそれがあるため、この場合にはベーキングを実施しないほうがよい。

【0062】

次に、第一AlNバッファ層21上に第二AlNバッファ層22を形成する（ステップS12B）。第二AlNバッファ層22の形成では、まず炉内温度を900~1200℃まで昇温する。昇温の際に原料供給を中断しても構わないが、生産性を考慮すると原料を供給しながら昇温させるほうが好ましい。第二AlNバッファ層22の成長温度は900~1200℃であることが好ましい。成長温度が900℃よりも低い場合には結晶性の良いAlNが得られず、また通常の装置では1200℃よりも高い温度での結晶成長に対応できないからである。

20

【0063】

次に、第二AlNバッファ層22上にIII族窒化物半導体層30を形成する（ステップS13）。III族窒化物半導体層30の形成では、まずTMAの供給を停止し、その代わりにIII族原料をNH₃と共に供給してIII族窒化物半導体層30を成長させる。III族窒化物半導体層30の成長温度は900~1200℃であることが好ましい。成長温度が900℃よりも低い場合には結晶性の良いIII族窒化物半導体層が得られないからである。以上により、Si基板10上に第一AlNバッファ層21、第二AlNバッファ層22、III族窒化物半導体層30が順に形成されたIII族窒化物半導体基板1が完成する。

30

【0064】

Si基板10上にAlNバッファ層20を介してIII族窒化物半導体層30を成長させるプロセスにおいて、結晶性を良好にするためAlNバッファ層20をその成長初期から900℃以上の高温で成長させる場合、Si基板10がAl原料あるいは炉内に残留するGaやInなどと反応してSi基板10中にIII族元素が拡散し、Si基板10の表面の抵抗率が低下する。しかし、第一AlNバッファ層21を最初に400℃~600℃の低温で薄く成長させた後、900~1200℃の高温で第二AlNバッファ層22を成長させる場合には、Si基板とIII族原料との反応を抑えることができる。

40

【0065】

以上説明したように、本実施形態によるIII族窒化物半導体基板1の製造方法は、AlNバッファ層20を400~600℃の低温と900~1200℃の高温の2段階で成長させるので、AlNバッファ層20の結晶品質を維持しつつ、Si基板10中へのIII族元素の拡散を低減することができる。Si基板10の表面の抵抗率の低下を防止することができる。

【0066】

図3は、本発明の第2の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0067】

図3に示すように、このIII族窒化物半導体基板1の製造方法の特徴は、第一AlNバッファ

50

ァ層 2 1 の形成（ステップ S 1 2 A）において Al 原料である TMA と N 原料である NH_3 を同時ではなく交互に繰り返し供給する点にある。すなわち、本実施形態による製造方法は、Si 基板 1 0 を準備する工程（ステップ S 1 1）と、Al 原料及び N 原料を交互に繰り返し供給することにより Si 基板 1 0 上に第一 AlN バッファ層 2 1 を形成する工程（ステップ S 1 2 A）と、第一 AlN バッファ層 2 1 上に第二 AlN バッファ層 2 2 を形成する工程（ステップ S 1 2 B）と、第二 AlN バッファ層 2 2 上に III 族窒化物半導体層 3 0 を形成する工程（ステップ S 1 3）とを有している。その他の条件は第 1 の実施の形態と同様である。

【0068】

TMA 及び NH_3 の交互供給では、例えば、TMA を 3 秒導入し、 H_2 キャリアガスのみを 3 秒導入し、その後 NH_3 を 3 秒導入し、 H_2 キャリアガスのみを 6 秒導入する工程を繰り返す。Al 原料と N 原料とを交互に炉内へ導入することにより、AlN を低温で成長させたとしても結晶性を向上させることができる。

【0069】

TMA 及び NH_3 を供給する時間はそれぞれ 0.5～10 秒が好ましい。TMA の供給時間が 0.5 秒よりも短くなると AlN の成長速度が遅くなり、生産性に悪影響を及ぼすからであり、TMA の供給時間が 10 秒よりも長くなると AlN の結晶性が悪化するからである。また NH_3 の供給時間が 0.5 秒よりも短くなると Al 液滴が成長表面に残留して結晶成長が阻害されるからであり、 NH_3 の供給時間を 10 秒よりも長くすると AlN 初期成長段階で NH_3 の過剰供給により Si 基板の窒化が進み、AlN の結晶性が悪化するからである。なお、原料供給の中断時間は 0～10 秒が好ましい。原料供給の中断時間を短く、あるいは無くしても結晶性にはあまり影響しないが、原料供給の中断時間を 10 秒よりも長くすると生産性が悪化するからである。

【0070】

AlN の原料を導入する順序については、 NH_3 よりも TMA を先に導入することが好ましい。 H_3 を先に導入すると Si 基板 1 0 の表面が NH_3 と反応して窒化され、結晶性の良い AlN を成長させることができないからである。特に、Si 基板 1 0 の面内の温度分布が不均一である場合に Si 基板 1 0 の表面が荒れてその後の AlN や InAlGaIn の結晶性が悪化するという事態を、回避することができる。

【0071】

NH_3 よりも TMA を先に導入する場合、TMA が分解した Al 原子が Si 基板 1 0 の全面に 1～10 原子層いきわたるように、 NH_3 よりも TMA を 3～30 秒先に供給することが好ましい。Al 原子層が 1 原子層より薄い場合は Si 基板と NH_3 が反応して窒化され、結晶性の悪化を招く。一方で、Al 原子層が 10 原子層より厚い場合は、Si 表面に Al ドロップレットが発生し、Si との合金化が進む。その結果、合金化された基板上で AlN の結晶性悪化が発生する。

【0072】

第一 AlN バッファ層 2 1 の成長温度は 400～800℃であることが好ましく、400～600℃であることが特に好ましい。成長温度が 400℃よりも低い場合には結晶性の良い AlN が得られず、800℃より高い場合には Si 基板 1 0 への III 族元素の拡散を抑制する効果が小さいからである。TMA と NH_3 を交互に供給する場合、比較的低い温度でも結晶性の良好な AlN を成長させることができることから、第一 AlN バッファ層 2 1 の成長温度を 600℃以下にすることは効果的である。第一 AlN バッファ層 2 1 の成長温度が 600℃以下であれば Si 基板 1 0 への III 族元素の拡散を抑制する効果を十分に高めることができる。また TMA と NH_3 を交互に供給する場合には AlN の結晶性を良好にすることができるだけでなく、III 族元素の拡散を抑制する効果を高めることができ、600℃以上の温度で AlN を成長させる場合には有利である。

【0073】

第二 AlN バッファ層 2 2 の形成（ステップ S 1 2 B）において、Al 原料である TMA と N 原料である NH_3 は同時に供給される。上記のように、800℃以下の低温では TMA と NH_3 を交互に供給することで結晶性を向上させることができるが、900℃以上の高温では TMA と NH_3 を連続供給することで結晶性の向上を図りつつ成長時間の短縮化による生産性の向上を図ることができる。

【0074】

以上説明したように、本実施形態によるIII族窒化物半導体基板1の製造方法は、AlNバッファ層20を400～800℃の低温と900～1200℃の高温の2段階で成長させると共に、第一AlNバッファ層21を形成する際にAl原料とN原料とを交互に供給するので、AlNバッファ層20の結晶性を良好にすることができ、特に第一AlNバッファ層21を400～600℃の低温で成長させる際に問題となる結晶性の悪化を抑えることができ、あるいは600℃以上の成長温度であってもIII族元素の拡散を十分に抑制することができる。

【0075】

図4は、本発明の第3の実施の形態によるIII族窒化物半導体基板1の製造方法を説明するためのフローチャートである。

10

【0076】

図4に示すように、このIII族窒化物半導体基板1の製造方法の特徴は、第一AlNバッファ層21の形成（ステップS12A）のみならず第二AlNバッファ層22の形成（ステップS12B）においてもTMAとNH₃を交互に供給する点にある。TMA及びNH₃の交互供給条件は第一AlNバッファ層21の場合と同様である。その他の条件も第2の実施の形態と同様である。本実施形態によれば、第2の実施の形態の効果に加えて、AlNバッファ層の結晶性をさらに良好にすることができる。すなわち、基板上でのTMAとNH₃の不均一反応を抑制することができ、AlNの面内膜厚分布を良好にすることができる。原料の交互供給は、AlNの膜厚分布を改善するだけでなく、デバイス活性層となるIII族窒化物半導体層の濃度分布を改善する効果もある。なお低温成長時からAl原料とN原料を交互に供給ことによってAlNの均一性の改善効果は高まるが、高温成長時にのみAl原料とN原料を交互に供給するだけでもAlNの均一性を改善する効果がある。

20

【0077】

図5は、本発明の第2の実施の形態によるIII族窒化物半導体基板の構造を示す略断面図である。

【0078】

図5に示すように、このIII族窒化物半導体基板2の特徴は、III族窒化物半導体層30が二層構造であり、第一III族窒化物半導体層31と第二III族窒化物半導体層32とが順に積層されている点にある。第一III族窒化物半導体層31は400～800℃の低温で成長させた層であり、第二III族窒化物半導体層32は900～1200℃の高温で成長させた層である。その他の構成は第1の実施の形態と同様である。III族窒化物半導体層30を二層構造とすることにより、III族元素がAlNバッファ層20を通してSi基板10中へ拡散することを抑制すると共に、III族窒化物半導体層30の結晶性を良好にすることができる。

30

【0079】

図6は、本発明の第4の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0080】

図6に示すように、このIII族窒化物半導体基板2の製造方法の特徴は、Si基板10上に第一AlNバッファ層21及び第二AlNバッファ層22を順に形成する工程（ステップS12A、12B）の後、第一III族窒化物半導体層31を400～800℃で形成する工程（ステップS13A）と、第二III族窒化物半導体層32を900～1200℃で形成する工程（ステップS13B）とを順に実施する点にある。

40

【0081】

第一III族窒化物半導体層31の成長温度は400～800℃であることが好ましく、第二III族窒化物半導体層32の成長温度は900～1200℃であることが好ましい。また第二III族窒化物半導体層32を構成するIII族元素の組成は、第一III族窒化物半導体層31と異なってもよい。したがって、例えば、第一III族窒化物半導体層31をAlGaN層とし、第二III族窒化物半導体層32をGaN層としてもよい。第一III族窒化物半導体層31をAlGaN層とすることによりSi基板中へのGaの拡散を抑制する効果を高めることができる。

【0082】

50

III族窒化物半導体層 30 の形成では、まずTMAの供給を停止して炉内温度を400～800℃まで降温する。降温の際にNH₃の供給を中断しても構わないが、生産性を考慮するとNH₃を供給しながら降温させるほうが好ましい。その後、III族原料をNH₃と共に供給してIII族窒化物半導体層 30 を成長させる。

【0083】

AlNバッファ層 20 上にIII族窒化物半導体層 30 を成長させる工程においてもIII族元素が第一及び第二AlNバッファ層 21, 22 を通ってSi基板 10 中へ拡散するおそれがあるが、厚さが200nm以下の成長初期ではIII族窒化物半導体層を400～800℃の低温で成長させ、その後、200nm以上の厚さでは結晶性を向上させるためにIII族窒化物半導体層を900～1200℃の高温で成長させるので、III族窒化物半導体の結晶品質を維持しつつ、Si基板中へのIII族元素の拡散をさらに低減することができる。また、III族窒化物半導体層を低温で成長させる際にIII族原料とV族原料とを交互に供給するので、III族窒化物の結晶性を良好にすることができ、III族窒化物半導体層を400～600℃の低温で成長させたときに問題となる結晶性の悪化を抑えることができる。

【0084】

図7は、本発明の第5の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0085】

図7に示すように、このIII族窒化物半導体基板2の製造方法の特徴は、第一AlNバッファ層 21 の形成（ステップ12A）のみならず第一III族窒化物半導体層 31 の形成（ステップ13A）においてもIII族原料とV族原料を交互に供給する点にある。その他の条件は第4の実施の形態と同様である。このように、第一III族窒化物半導体層 31 を成長させる際にIII族原料とV族原料を交互に炉内へ導入することにより、低温成長での結晶性を向上させることが可能である。

【0086】

図8は、本発明の第6の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0087】

図8に示すように、このIII族窒化物半導体基板の製造方法の特徴は、第3及び第5の実施の形態の組み合わせであって、第一AlNバッファ層 21、第二AlNバッファ層 22 及び第一III族窒化物半導体層 31 の形成（ステップS12A, S12B, S13A）においてIII族原料とV族原料を交互に供給する点にある。その他の条件は第3又は第5の実施の形態と同様である。このように、AlNバッファ層及びIII族窒化物半導体層を成長させる際にIII族原料とV族原料を交互に炉内へ導入することにより、低温成長での結晶性をさらに向上させることが可能である。

【0088】

図9は、本発明の第3の実施の形態によるIII族窒化物半導体基板の構成を示す略断面図である。

【0089】

図9に示すように、このIII族窒化物半導体基板3の特徴は、Si基板 10 と、Si基板 10 上に形成されたAlNバッファ層 20 と、AlNバッファ層 20 上に形成されたIII族窒化物半導体層 30 とを備え、AlNバッファ層 20 が900～1200℃で成長させた高温バッファ層からなり、Si基板 10 がIII族元素の拡散に伴うキャリアの増加を抑えるC、Ge、Sn、O、H又はV族元素（N、P、As、Sb）の不純物を含む点にある。その他の構成は第1の実施の形態と同様である。

【0090】

図10は、本発明の第7の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0091】

図10に示すように、本実施形態によるIII族窒化物半導体基板3の製造方法では、ま

10

20

30

40

50

ず抵抗率が $100\ \Omega\text{cm}$ 以上であって、C、Ge、Sn、O、H又はV族元素（N、P、As、Sb）を $1\times 10^{12}\sim 1\times 10^{19}\text{atoms/cm}^3$ 含むSi基板10を用意する。これらの不純物は、表面から深さ $0.5\sim 10\mu\text{m}$ の表層部10aにのみ含まれていてもよく、基板全体に含まれていてもよい。これらの不純物は、Si基板10中にIII族元素が拡散することによるキャリアの増加を抑える役割を果たすものである。

【0092】

<C>

Si基板10がCを含む場合、少なくとも表層部10aにおけるCの濃度が $1\times 10^{14}\sim 1\times 10^{17}\text{atoms/cm}^3$ であることが好ましい。この場合において、Si基板全体のCの濃度が $1\times 10^{14}\sim 1\times 10^{17}\text{atoms/cm}^3$ であってもよく、あるいは表層部10aのみが $1\times 10^{14}\sim 1\times 10^{17}\text{atoms/cm}^3$ であり、表層部10aよりも深い基板内部が $1\times 10^{14}\text{atoms/cm}^3$ 以下であってもよい。

10

【0093】

<Ge、Sn>

Si基板10がGe又はSnを含む場合、少なくとも表層部10aにおけるGe又はSnの濃度が $1\times 10^{14}\sim 1\times 10^{20}\text{atoms/cm}^3$ であることが好ましい。この場合において、Si基板全体のGe又はSnの濃度が $1\times 10^{14}\sim 1\times 10^{20}\text{atoms/cm}^3$ であってもよく、あるいは表層部10aのみが $1\times 10^{14}\sim 1\times 10^{20}\text{atoms/cm}^3$ であり、表層部10aよりも深い基板内部が $1\times 10^{14}\text{atoms/cm}^3$ 以下であってもよい。

20

【0094】

<O>

Si基板10は、表層部10aにOをより多く含むものであってもよい。この場合において、Si基板全体のOの濃度が $1\times 10^{15}\sim 1\times 10^{18}\text{atoms/cm}^3$ であってもよく、あるいは表層部10aのみが $1\times 10^{15}\sim 1\times 10^{18}\text{atoms/cm}^3$ であり、表層部10aよりも深い基板内部が $1\times 10^{14}\text{atoms/cm}^3$ 以下であってもよい。なおOの濃度を表層部10aのみ高くする場合には、Si基板表面へのイオン注入により行うことができる。

【0095】

<H>

Si基板10は、表層部10aにHをより多く含むものであってもよい。この場合、Si基板10の表層部10aにおけるHの濃度が $1\times 10^{15}\sim 1\times 10^{18}\text{atoms/cm}^3$ であり、表層部10aよりも深い基板内部におけるHの濃度が表層部10aよりも低く、 $1\times 10^{14}\text{atoms/cm}^3$ 以下であることが好ましい。

30

【0096】

<V族元素>

Si基板10は、表層部10aにV族元素（N、P、As、Sb）をより多く含むものであってもよい。この場合、表層部10aにおけるV族元素の濃度が $1\times 10^{12}\sim 1\times 10^{19}\text{atoms/cm}^3$ であり、表層部10aよりも深い基板内部におけるV族元素の濃度は表層部10aよりも低く、 $1\times 10^{14}\text{atoms/cm}^3$ 以下であることが好ましい。Si基板10中のV族元素の深さ方向の濃度分布は、表面で最も高く、表面から基板内部に向かって徐々に減少する濃度勾配を有することが好ましい。

40

【0097】

<N以外のV族元素>

Si基板10中に拡散したIII族元素によるキャリアの増加を抑えるためのV族元素は、Si基板10側ではなく、Si基板10の表面と接するAlNバッファ層20側に含まれていてもよい。キャリアの増加を抑えるためのV族元素を含むAlNバッファ層20は、後述するAlNバッファ層20を形成する工程（ステップS12）においてN以外のV族原料（P、As、Sb）をIII族原料と一緒に炉内に導入することにより形成することができる。

【0098】

次にSi基板10の上面にAlNバッファ層20を $900\sim 1200^\circ\text{C}$ の高温で成長させる（ステップS12）。このときSi基板10中にAlやGaなどIII族元素が拡散しても、C、Ge、Sn、O

50

、H又はV族元素がこれらIII族元素のキャリアを不活性化させるので、Si基板10の表面の抵抗率の低下を抑制することができる。したがって、これらの特別なSi基板10を用いることによりSi基板中にAlやGaなどIII族元素が拡散しても表面の抵抗率の低下を抑制することができる。

【0099】

その後、AlNバッファ層20上にIII族窒化物半導体層30を900～1200℃の高温で成長させる（ステップS13）ことにより、III族窒化物半導体基板3が完成する。

【0100】

上記のように、AlNバッファ層20をその成長初期から900～1200℃の高温で成長させる場合には、Si基板10中にAlやGaなどのIII族元素が拡散してSi基板10の表面の抵抗率が低下する。しかし、Si基板10の表層部10aがIII族元素の拡散によるキャリアの増加を抑える不純物を含んでいる場合には、Si基板10中にIII族元素が拡散してもSi基板10の表面の抵抗率の低下を抑制することができる。したがって、AlNバッファ層20を成長初期から900～1200℃の高温で成長させることができ、結晶性の良好なAlNを成長させることができる。

【0101】

III族元素の拡散に伴うキャリアの増加を抑えるC等の不純物を含有するSi基板は、上述した第1～第6の実施の形態によるIII族窒化物半導体基板の製造方法において採用することも可能であるが、III族元素の拡散量（III族拡散プロファイル）を考慮してSi基板中の不純物の濃度（V族拡散プロファイル）を決定する必要がある。すなわちAlNバッファ層を900～1200℃の高温でのみ成長させる場合のようにIII族元素の拡散を抑えるプロセスを適用しない場合には、III族元素の拡散量が多くなるので、Si基板中の不純物の濃度を高くする必要があるが、第6の実施の形態のようなIII族元素の拡散を抑える効果が高いプロセスを適用する場合には、Si基板中へのIII族元素の拡散量が非常に少ないので、Si基板中の不純物の濃度を低くする必要がある。

【0102】

図11は、本発明の第8の実施の形態によるIII族窒化物半導体基板の製造方法を説明するためのフローチャートである。

【0103】

図11に示すように、このIII族窒化物半導体基板1の製造方法の特徴は、Si基板10上にAlNバッファ層20を形成した後であってIII族窒化物半導体層30を形成する前に、900～1450℃の熱処理を行う点にある。すなわち、本実施形態による製造方法は、Si基板10を準備する工程（ステップS11）と、Si基板10上に第一AlNバッファ層21を形成する工程（ステップS12A）と、第一AlNバッファ層21上に第二AlNバッファ層22を形成する工程（ステップS12B）と、Si基板10を熱処理する工程（ステップS20）と、第二AlNバッファ層22上にIII族窒化物半導体層30を形成する工程（ステップS13）とを有している。その他の条件は第1の実施の形態と同様である。

【0104】

熱処理はNH₃雰囲気で行うことが好ましく、AlNバッファ層20を形成したときと同一の炉内で一連のプロセスとして実施することが好ましいが、炉内から取り出して別の熱処理炉で処理してもよい。同一炉内で熱処理する場合にはあまり高温を制御できないが、プロセスの簡略化により生産性を高めることができる。熱処理時間は5分から1時間が適当である。熱処理時間が5分よりも短い場合には拡散距離が短く抵抗率を十分に回復させることができないからであり、1時間よりも長い場合には生産性が悪化するからである。

【0105】

上記のように、熱処理温度は900～1450℃であることが好ましい。熱処理温度が900℃よりも低い場合には拡散距離が短く長時間の熱処理が必要になるからであり、1450℃よりも高い場合にはSi基板10が溶融してしまうからである。このように、AlNバッファ層20の形成後に熱処理を行うことにより、AlNバッファ層20の形成時にSi基板10中に拡散したIII族元素を基板表面から内部にさらに拡散させることができるので、基板表面の抵

抗率の低下を抑制することができる。

【0106】

なお本実施形態における熱処理工程（ステップS20）は、第1の実施の形態に適用しているが、第2～第7の実施の形態に対して適用することも可能である。また特に、通常のSi基板を用いて図10に示したAlNバッファ層20及びIII族窒化物半導体層30を順に形成する場合に対しても有効である。

【0107】

図12は、本発明の第9の実施の形態によるIII族窒化物半導体基板の製造方法に用いるSi基板の構造を示す図であって、上側はSi基板の平面図、下側はSi基板の側面図である。

10

【0108】

図12に示すように、このIII族窒化物半導体基板1の製造方法の特徴は、シリコン単結晶の（111）面から $0.1\sim 1.5^\circ$ の範囲内で $\langle 112 \rangle$ 方向に傾斜した主面を有するSi基板10を用いる点にある。Si基板10上にAlNバッファ層20及びIII族窒化物半導体層30を成長させる方法は、第1～第8の実施の形態のいずれの方法であってもよい。

【0109】

Si基板10の主面の傾斜角度は $0.1\sim 1.5^\circ$ であることが好ましい。（111）面に対する傾斜角度が 0.1° よりも小さい場合には、III族窒化物半導体が島状に成長することで表面に不規則な凹凸が発生するからであり、傾斜角度が 1.5° よりも大きい場合には下地のAlNバッファ層の表面が粗くなり、その上に成長させたIII族窒化物半導体層30の表面粗さが粗くなるからである。傾斜角度が $0.1\sim 1.5^\circ$ の範囲内であれば、Si基板10の表面に微小なステップが存在し、それに倣ってIII族窒化物半導体層30が成長するため、表面粗さを抑制することができる。

20

【0110】

Si基板10の主面の傾斜方向は $\langle 112 \rangle$ 方向（矢印(A)参照）であることが好ましい。傾斜方向が $\langle 112 \rangle$ 方向である場合には、六方晶のIII族窒化物半導体材料における（1-100）面で会合するため、他の方向に比べて表面モフォロジーが良くなり、表面粗さが小さくなるからである。

【0111】

以上説明したように、本実施形態によるIII族窒化物半導体基板の製造方法は、面方位が（111）面に対して僅かに傾斜したSi基板10を用いているので、Si基板10上にAlNバッファ層20を介してIII族窒化物半導体層30を成長させるプロセスにおいてIII族窒化物半導体層30の上面の表面粗さを改善することができる。したがって、III族窒化物半導体層の上面に作成されるデバイスの界面散乱を抑制してデバイス特性を向上させることができる。

30

【0112】

以上、本発明の好ましい実施形態について説明したが、本発明は、上記の実施形態に限定されることなく、本発明の主旨を逸脱しない範囲で種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることはいうまでもない。

【0113】

例えば、上述した第1～第9の実施の形態によるIII族窒化物半導体基板の製造方法は適宜組み合わせることができる。したがって、上述したように、第1～第6の実施の形態による半導体基板の製造方法において、III族元素の拡散に伴うキャリアの増加を抑える不純物元素を含むSi基板10（第7の実施の形態）を用いることも可能である。また第8の実施の形態における熱処理を第1～第7の実施の形態において採用してもよく、第9の実施の形態におけるSi基板10を第1～第8の実施の形態において採用してもよい。

40

【実施例】

【0114】

<実施例1>

抵抗率 $1000\Omega\text{cm}$ 、面方位（111）のSi基板をHF及びSC-1で洗浄した後、MOCVD炉内にセッ

50

トした。次に炉内温度を550℃まで昇温した後、炉内にTMAとNH₃をH₂キャリアガスとともに導入し、Si基板の上面に第一AlN層を30nm成長させた。その後、原料を供給し続けながら炉内温度を1100℃まで昇温し、第一AlN層の上面に第二AlN層を70nm成長させた。

【0115】

次に、TMAの供給を停止し、NH₃を供給し続けながら炉内温度を1050℃まで降温した後、Ga源としてのTMG（トリメチルガリウム）を供給して第二AlN層の上面にGaN層を1μm成長させた。こうして、Si基板上に第一AlN層、第二AlN層、GaN層が順に積層された実施例1のII族窒化物半導体基板を得た。

【0116】

<実施例2>

第一AlN層を成長させる際にTMA及びNH₃を交互に供給する手法を用いた点以外は実施例1と同じ条件でIII族窒化物半導体基板を製造した。Si基板の準備は実施例1と同様である。次に、炉内温度を550℃で安定させた炉内にTMAをH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを3秒導入し、その後NH₃をH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを6秒導入した。これを繰り返し、第一AlN層を30nm成長させた。その後、炉内温度を1100℃まで昇温した後、TMAとNH₃をH₂キャリアガスとともに導入し、第二AlN層を70nm成長させた。

【0117】

次に、TMAの供給を停止し、NH₃を供給し続けながら炉内温度を1050℃まで降温した後、Ga源としてのTMGを供給して第二AlN層上にGaN層を1μm成長させた。こうして実施例2のII族窒化物半導体基板を得た。

【0118】

<実施例3>

第一AlN層のみならず第二AlN層を成長させる際にもTMA及びNH₃を交互に供給する手法を用いた点以外は実施例1と同じ条件でIII族窒化物半導体基板を製造した。Si基板の準備から第一AlN層の成長までは実施例2と同様である。

【0119】

次に、炉内温度を1100℃まで昇温した後、TMAをH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを3秒導入し、その後NH₃をH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを6秒導入した。これを繰り返し、第二AlN層を70nm成長させた。

【0120】

その後、実施例1と同様にGaN層を1μm成長させた。こうして実施例3のIII族窒化物半導体基板を得た。

【0121】

<実施例4>

GaN層を成長させる際に低温と高温の2段階の温度で成長させる手法を用いた点以外は実施例1と同じ条件でIII族窒化物半導体基板を製造した。Si基板の準備は実施例1と同様である。次に、炉内温度を650℃まで昇温して安定させた後、炉内にTMAとNH₃をH₂キャリアガスとともに導入し、第一AlN層を30nm成長させた。

【0122】

その後、原料を供給し続けながら炉内温度を1100℃まで昇温し、第二AlN層を70nm成長させた。

【0123】

次に、炉内温度を750℃まで降温した後、TMGを導入して第一GaN層を約150nm成長させた。その後、TMG及びNH₃の供給を継続しながら炉内温度を1050℃まで昇温し、第二GaN層を約850nm成長させた。すなわち、第一GaN層及び第二GaN層の合計厚さが1μmになるまで第二GaN層の成長を継続させた。こうして、Si基板上に第一AlN層、第二AlN層、第一GaN層、第二GaN層が順に積層された実施例4のIII族窒化物半導体基板を得た。

【0124】

<実施例5>

実施例 4 の第一GaN層に代えてAlGaN層を成長させるため、TMGとともにTMAを導入した点以外は実施例 4 と同じ条件でIII族窒化物半導体基板を完成させた。すなわち、Si基板上に第一AlN層、第二AlN層、AlGaN層、GaN層が順に積層された実施例 5 のIII族窒化物半導体基板を得た。

【0125】

<実施例 6>

実施例 5 の第一GaN層及を成長させる際にTMGとNH₃を交互に供給する手法を用いた。炉内温度を750℃で安定させた後、TMGをH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを3秒導入し、その後NH₃をH₂キャリアガスとともに3秒導入し、H₂キャリアガスのみを6秒導入した。これを繰り返し、第一GaN層を30nm成長させた。

10

【0126】

その後、TMG及びNH₃の同時供給に切り替え、炉内温度を1050℃まで昇温し、実施例 4 と同様に第二GaN層を970nm成長させた。こうして実施例 6 のIII族窒化物半導体基板を得た。

【0127】

<実施例 7>

AlN成膜プロセスは実施例 3 を同じ手法を使い、GaN成膜プロセスは実施例 6 と同じ手法を用いた。すなわち、AlN成膜プロセスでは、第一AlN層のみならず第二AlN層を成長させる際にもTMA及びNH₃を交互に供給した。また、GaN成膜プロセスでは、第一GaN層を成長させる際にTMGとNH₃を交互に供給し、第二GaN層を成長させる際にTMGとNH₃を同時に供給した。こうして、Si基板上に第一AlN層、第二AlN層、第一GaN層、第二GaN層が順に積層された実施例 7 のIII族窒化物半導体基板を完成させた。

20

【0128】

<実施例 8>

Cがドーパされた抵抗率1000ΩcmのSi基板を用意した。Si基板中のCの平均濃度は 1×10^{16} atoms/cm³であった。その後、650℃の炉内にTMAとNH₃をH₂キャリアガスとともに導入し、Si基板上に第一AlN層を30nm成長させた。さらに、実施例 1 と同様に、第二AlN層を70nm成長させ、さらにGaN層を1μm成長させた。こうして実施例 8 のIII族窒化物半導体基板を得た。

【0129】

<実施例 9>

Geがドーパされた抵抗率1000ΩcmのSi基板を用意した。Si基板中のGeの平均濃度は 1×10^{18} atoms/cm³であった。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、GaN層を1μmそれぞれ成長させた。その他の条件は実施例 8 と同様とした。これにより、実施例 9 のIII族窒化物半導体基板を得た。

30

【0130】

<実施例 10>

Snがドーパされた抵抗率1000ΩcmのSi基板を用意した。Si基板中のSnの平均濃度は 1×10^{18} atoms/cm³であった。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、GaN層を1μmそれぞれ成長させた。その他の条件は実施例 8 と同様とした。これにより、実施例 10 のIII族窒化物半導体基板を得た。

40

【0131】

<実施例 11>

抵抗率1000Ωcm、0を 1×10^{17} atoms/cm³含むSi基板を準備し、このSi基板上に第一AlN層を30nm、第二AlN層を70nm、GaN層を1μmそれぞれ成長させた。その他の条件は実施例 8 と同様とした。これにより、実施例 11 のIII族窒化物半導体基板を得た。

【0132】

<実施例 12>

抵抗率1000ΩcmのSi基板の表面にCを 1×10^{16} atoms/cm³含むSiを5μmエピタキシャル成長させた。これにより、表面から深さ5μmまでの表層部にのみCを 1×10^{16} atoms/cm³含み、表

50

層部よりも深い基板内部ではCの濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例12のIII族窒化物半導体基板を得た。

【0133】

<実施例13>

抵抗率1000ΩcmのSi基板の表面にGeを 1×10^{18} atoms/cm³含むSi膜を5μmエピタキシャル成長させた。これにより、表面から深さ5μmまでの表層部にのみGeを 1×10^{18} atoms/cm³含み、表層部よりも深い基板内部ではGeの濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例13のIII族窒化物半導体基板を得た。

10

【0134】

<実施例14>

抵抗率1000ΩcmのSi基板の表面にSnを 1×10^{18} atoms/cm³含むSi膜を5μmエピタキシャル成長させた。これにより、表面から深さ5μmまでの表層部にのみSnを 1×10^{18} atoms/cm³含み、表層部よりも深い基板内部ではSnの濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例14のIII族窒化物半導体基板を得た。

【0135】

<実施例15>

抵抗率1000ΩcmのSi基板の表面にOをイオン注入した。これにより、表面から深さ5μmまでの表層部にのみOをピーク濃度で 1×10^{17} atoms/cm³含み、表層部よりも深い基板内部ではOの濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例15のIII族窒化物半導体基板を得た。

20

【0136】

<実施例16>

Si基板の表面にPを 1×10^{18} atoms/cm³含むSi膜を5μmエピタキシャル成長させた。これにより、表面から深さ5μmまでの表層部にのみPを 1×10^{16} atoms/cm³含み、表層部よりも深い基板内部ではPの濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例16のIII族窒化物半導体基板を得た。

30

【0137】

<実施例17>

Si基板の表面にPを 1×10^{18} atoms/cm³含むSi膜を5μmエピタキシャル成長させた。これにより、Pの表面濃度が 1×10^{16} atoms/cm³であり、深さ5μmにかけてPの濃度が 1×10^{14} atoms/cm³に徐々に減少し、5μmよりも深い基板内部のP濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例17のIII族窒化物半導体基板を得た。

40

【0138】

<実施例18>

抵抗率1000ΩcmのSi基板の表面にHをイオン注入した。これにより、表面から深さ5μmの表層部のHのピーク濃度が 1×10^{17} atoms/cm³であり、表層部よりも深い基板内部のH濃度が 1×10^{14} atoms/cm³であるSi基板を得た。このSi基板上に第一AlN層を30nm、第二AlN層を70nm、Ga_{0.5}N層を1μmそれぞれ成長させた。その他の条件は実施例8と同様とした。これにより、実施例18のIII族窒化物半導体基板を得た。

【0139】

<実施例19>

50

抵抗率 $1000\ \Omega\text{cm}$ のSi基板をHF及びSC-1で洗浄した後、MOCVD炉内にセットした。次に炉内温度を 1100°C まで昇温し、安定させた後、炉内にTMA、 NH_3 及び PH_3 を H_2 キャリアガスとともに導入し、Pがドーピングされた第一AlN層を30nm成長させた。なお PH_3 の流量はSi基板のキャリア濃度をキャンセルできるように決定した。

【0140】

次に、炉内温度を 1050°C まで降温した。降温時にTMAの供給は停止したが NH_3 は供給し続けた。次に温度が 1050°C で安定したところでGa源としてのTMGを供給してGaN層を1 μm 成長させた。これにより、実施例19のIII族窒化物半導体基板を得た。

【0141】

<実施例20>

Si基板の上にAlN層を100nm成長させた後であってGaN層を1 μm 成長させる前に、同一炉内で 1100°C の熱処理を30分実施した点以外は実施例1と同じ条件で実施例20のIII族窒化物半導体基板を得た。

【0142】

<比較例1>

抵抗率 $1000\ \Omega\text{cm}$ 、C、Ge、Sn、O、Pなどの不純物が $1\times 10^{15}\text{atoms/cm}^3$ 以下のSi基板を準備した。ベーキングまでは実施例1と同様に処理した。次に炉内温度を 650°C で安定させた後、TMAと NH_3 を H_2 キャリアガスとともに導入し、第一AlN層を30nm成長させた。その後、原料はそのままで炉内温度を 1100°C まで昇温し、第二AlN層を成長させた。さらに、TMAの供給を遮断して炉内温度を 1050°C まで降温した後、GaN層を1 μm 成長させた。こうして、比較例1のIII族窒化物半導体基板を完成させた。

【0143】

<比較例2>

第一AlN層の成長温度を 350°C に変更した点以外は実施例1と同じ条件で比較例2のIII族窒化物半導体基板を完成させた。

【0144】

<比較例3>

第二AlN層の成長温度を 800°C に変更した点以外は実施例1と同じ条件で比較例3のIII族窒化物半導体基板を完成させた。

【0145】

以上の実施例1～17並びに比較例1～3のIII族窒化物半導体基板のGaN層の結晶性、Si基板の表面のGa及びAlの濃度、Si基板のキャリア濃度を評価した。GaN層の結晶性はX線のロックアップカーブの半値幅により相対的に評価した。相対評価の基準値は比較例1の値とした。半値幅は値が低いほど結晶性が良好なことを示す。

【0146】

Si基板の表面のGa及びAlの濃度はSIMS (Secondary Ion Mass Spectrometry: 二次イオン質量分析法) により評価した。またSi基板のキャリア濃度は広がり抵抗評価にて評価した。Si基板中のGa及びAlの濃度は低いほど良いが、重要なことはデバイス特性に影響を与えるキャリア濃度が低いことである。

【0147】

図13は、実施例1～20並びに比較例1～3のIII族窒化物半導体基板のGaN層の結晶性、Si基板の表面の不純物濃度、キャリア濃度の評価結果をまとめた表である。各項目の値は、比較例1の値を基準とする相対値である。

【0148】

図13に示すように、GaN層の結晶性に関して、実施例1～19並びに比較例1の結晶性は1.2以下の良好な結果となった。特に、実施例2は第一AlN層の原料を交互供給としたので、実施例1よりも結晶性が良好となった。また実施例3は、第一AlN層の原料のみならず第二AlN層の原料も交互供給としたので、実施例2よりも結晶性がさらに良好となった。実施例4～19は、第一AlN層の成長温度を 650°C と少し高くしたことにより、実施例2よりも結晶性がさらに良好となった。

【0149】

一方、比較例2では第一AlN層の成長温度が350℃と低かったため結晶性の値が100となり、結晶性が悪化した。また比較例3では第二AlN層の成長温度が800℃と低かったため結晶性の値が30となり、結晶性が少し悪化した。

【0150】

Gaの濃度に関して、実施例1～7並びに比較例2では第一AlN層を低温成長させたことでGaの拡散が抑えられ、これによりSi基板中のGa濃度は0.05以下の非常に低い値となった。特に実施例4では第一AlN層のみならず第一GaN層をも低温成長させたことでGa濃度が0.02となり、実施例5ではGa_Nに代えてAlGa_Nを低温成長させたことでGa濃度がさらに低下して0.01となった。実施例6では第一GaN層の原料を交互供給したことでGaの濃度が低下して0.01となった。実施例7では、第一AlN層の原料のみならず第二AlN層の原料も交互供給としたので、Ga濃度が低下して0.01となった。

10

【0151】

しかし、実施例8～19並びに比較例1では第一AlN層の成長温度を650℃と少し高くしたことによりGaが拡散し、Si基板中のGa濃度は1となった。実施例20では、AlN層を形成した後の熱処理により基板表面のGaが基板内部に拡散し、基板表面のGa濃度が低下して0.05となった。

【0152】

Alの濃度に関して、実施例1～7では、第一AlN層を低温成長させたことでAlの拡散が抑えられ、これによりSi基板中のAl濃度が0.04以下の非常に低い値となった。また比較例2では第一AlN層の成長温度が350℃と低く、比較例3では第二AlN層の成長温度が800℃と低かったため、Alの拡散が抑えられ、Si基板中のAl濃度は0.03以下の非常に低い値となった。

20

【0153】

しかし、実施例8～19並びに比較例1では第一AlN層の成長温度を650℃と少し高くしたことによりAlが拡散し、Si基板中のAl濃度は1となった。実施例20では、AlN層を形成した後の熱処理により基板表面のGaが基板内部に拡散し、基板表面のGa濃度が低下した。

【0154】

キャリア濃度に関し、実施例1～7では第一AlN層を低温成長させたことによりGaの拡散が抑えられ、これによりキャリア濃度が0.05以下の低い値となった。また実施例8～18では、Si基板中にC等の不純物を含めたことでGaの拡散に伴うSi基板中のキャリアの増加が抑えられた。実施例19ではSi基板ではなく第一AlN層中にn型不純物であるPを含めたことでGaの拡散に伴うSi基板中のキャリアの増加が抑えられた。これらの結果の中では実施例17及び19のキャリア濃度が0.01と最も低く、通常のSi基板とほとんど変わらないキャリア濃度となった。

30

【0155】

しかし、比較例1では第一AlN層の成長温度が高く、高温成長させたことによりSi基板中にGaが拡散し、これによりキャリア濃度も1になった。比較例2は実施例1～7と同様にキャリア濃度を低く抑えることができたが、比較例3はキャリア濃度の増加が見られた。実施例20では、AlN層を形成した後の熱処理により基板表面のGaが基板内部に拡散し、基板表面のGa濃度が低下した。

40

【0156】

<実施例21>

Si基板の面方位の影響について考察するため、(111)面に対して<112>方向(図12の矢印(A)参照)に0.2°傾いた主面を有するSi基板を用意した。次に、Si基板をHF及びSC-1で洗浄を行った後、MOCVD炉内にセットし、炉内温度を1100℃まで昇温した後、炉内にTMAとNH₃をH₂キャリアガスとともに導入し、Si基板の上面にAlN層を100nm成長させた。次に、TMAの供給を遮断し、NH₃を供給し続けながら炉内温度を1050℃まで降温した後、Ga源としてのTMGを供給してAlN層の上面にGa_N層を1μm成長させた。こうして、Si基板上にAlN層及びGa_N層が順に積層された実施例21のIII族窒化物半導体基板を得た。

50

【0157】

<実施例22>

実施例22は、Si基板の主面の(111)面に対する傾斜角度(オフ角度)を<112>方向に 1.5° とした点以外は実施例21と同様である。

【0158】

<比較例4>

比較例4は、Si基板の主面の(111)面に対する傾斜角度を 0° 、すなわちSi基板の面方位を(111)面とした点以外は実施例21と同様である。

【0159】

<比較例5>

比較例5は、Si基板の主面の(111)面に対する傾斜角度を<112>方向に 2° とした点以外は実施例21と同様である。

【0160】

<比較例6>

比較例6は、Si基板の主面の(111)面に対する傾斜角度を<112>方向から 45° の方向(図12の矢印(B)参照)に 0.2° とした点以外は実施例21と同様である。

【0161】

<比較例7>

比較例7は、Si基板の主面の(111)面に対する傾斜角度を<110>方向(図12の矢印(C)参照)に 0.2° 傾けた点以外は実施例21と同様である。

【0162】

以上のプロセスにより製造した実施例21、22及び比較例4～7のIII族窒化物半導体層の表面を原子間力顕微鏡で観察して表面粗さを評価した。表面粗さを評価する範囲は $30\mu\text{m} \times 30\mu\text{m}$ と $10\mu\text{m} \times 10\mu\text{m}$ の2通りとした。その結果を図14に示す。

【0163】

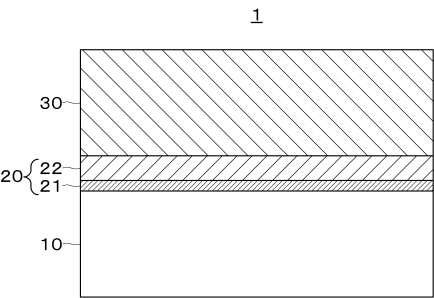
図14に示すように、 $30\mu\text{m} \times 30\mu\text{m}$ の広い範囲での表面粗さは実施例21、22では 1.2nm 以下となったが、比較例4～7では 1.6nm 以上となった。 $30\mu\text{m} \times 30\mu\text{m}$ での表面粗さが 1.3nm を超えるとデバイスに影響を与えるが、実施例21、22では 1.3nm を下回る良好な結果となった。また、 $10\mu\text{m} \times 10\mu\text{m}$ の狭い範囲での表面粗さは実施例21、22及び比較例4では 0.6nm 以下となったが、比較例5～7では 1.0nm 以上となった。 $10\mu\text{m} \times 10\mu\text{m}$ での表面粗さが 0.8nm を超えるとデバイスに影響を与えるが、実施例21、22では 0.8nm を下回る良好な結果となった。

【符号の説明】

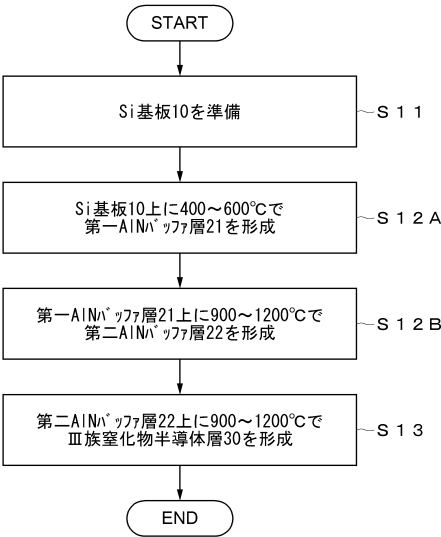
【0164】

- 1, 2, 3 III族窒化物半導体基板
- 10 Si基板
- 10a Si基板の表層部
- 20 AlNバッファ層
- 21 第一AlNバッファ層
- 22 第二AlNバッファ層
- 30 III族窒化物半導体層
- 31 第一III族窒化物半導体層
- 32 第二III族窒化物半導体層

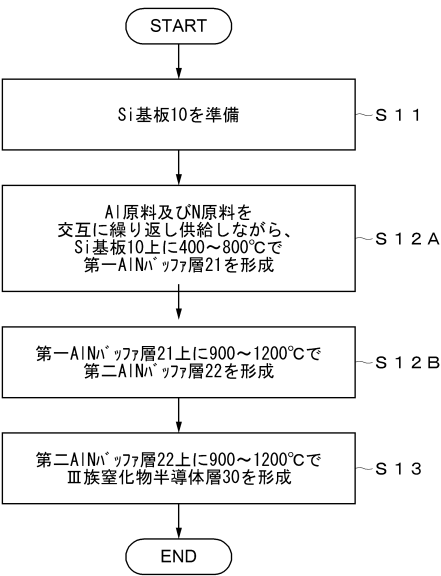
【図 1】



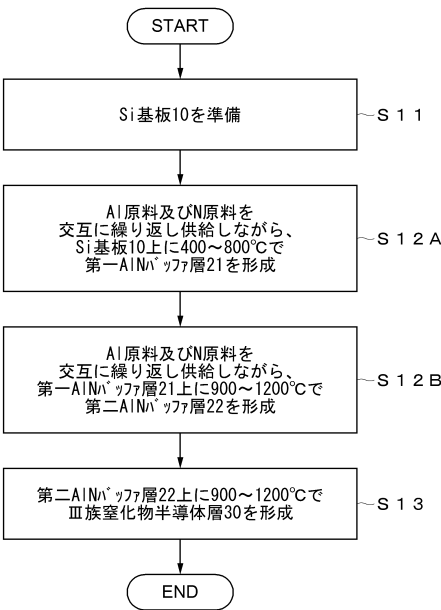
【図 2】



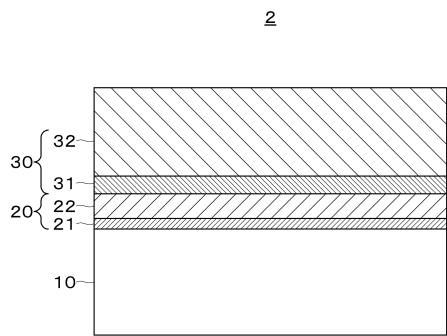
【図 3】



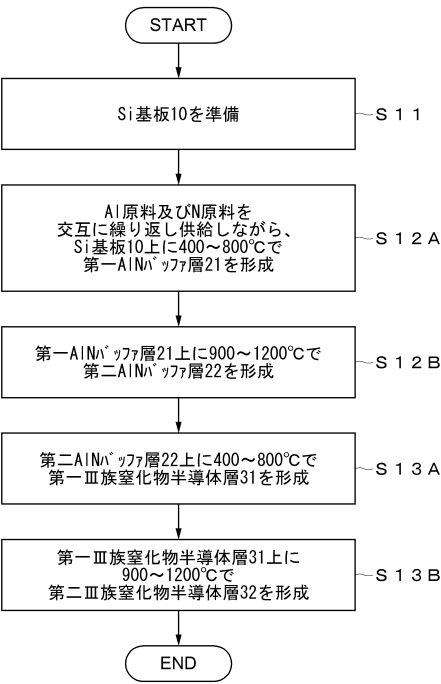
【図 4】



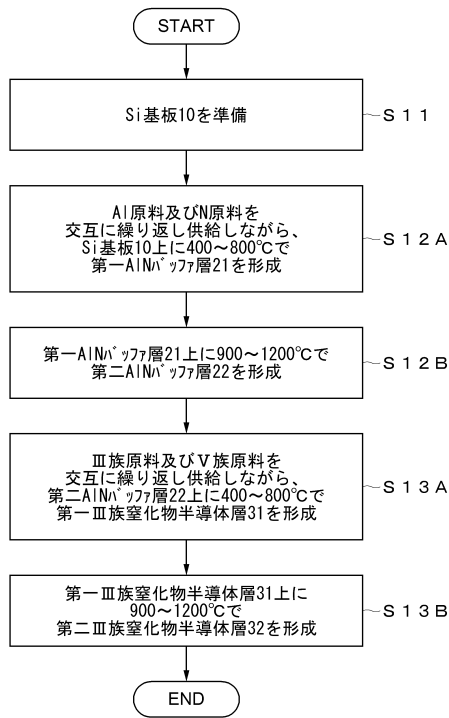
【図 5】



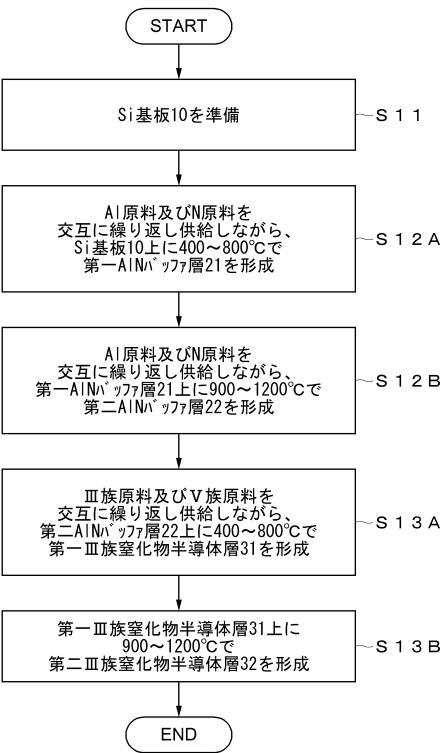
【図 6】



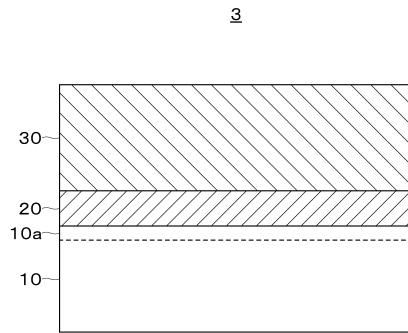
【図 7】



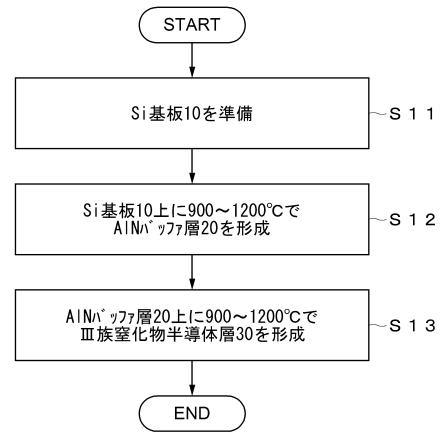
【図 8】



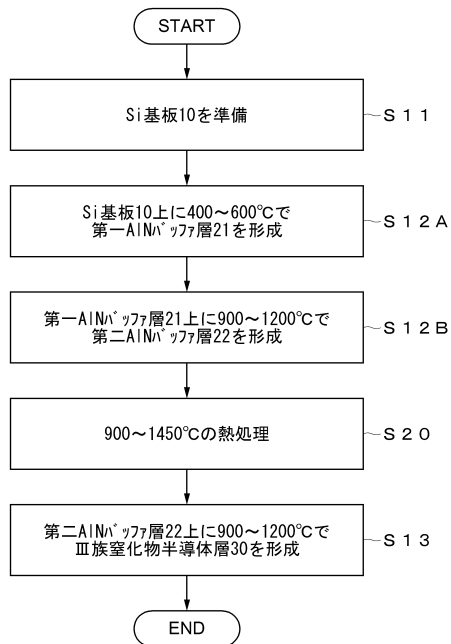
【図 9】



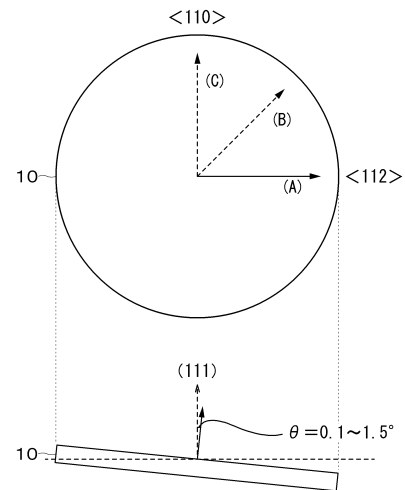
【図 10】



【図 11】



【図 12】



【図 1 3】

	条件	結晶性	Ga濃度	Al濃度	キャリア濃度
実施例1	AlN低温同時550℃→高温同時 GaN高温同時	1.2	0.05	0.04	0.05
実施例2	AlN低温交互550℃→高温同時 GaN高温同時	1.1	0.05	0.04	0.05
実施例3	AlN低温同時650℃→高温交互 GaN高温同時	1	0.05	0.02	0.04
実施例4	AlN低温同時650℃→高温同時 GaN低温同時→高温同時	1	0.02	0.04	0.02
実施例5	AlN低温同時650℃→高温同時 AlGaIn低温同時→高温同時	1	0.01	0.04	0.02
実施例6	AlN低温同時650℃→高温同時 GaIn低温交互→高温同時	1	0.01	0.04	0.02
実施例7	AlN低温交互650℃→高温交互 GaIn低温交互→高温同時	1	0.01	0.02	0.02
実施例8	Cドーパ基板	1	1	1	0.01
実施例9	Geドーパ基板	1	1	1	0.01
実施例10	Snドーパ基板	1	1	1	0.01
実施例11	Oドーパ基板	1	1	1	0.01
実施例12	Cドーパエビ	1	1	1	0.01
実施例13	Geドーパエビ	1	1	1	0.01
実施例14	Snドーパエビ	1	1	1	0.01
実施例15	Oドーパエビ	1	1	1	0.01
実施例16	Pドーパエビ	1	1	1	0.01
実施例17	P減少ドーパエビ	1	1	1	0.01
実施例18	Hイオン注入基板	1	1	1	0.01
実施例19	第一AlN層にPドーパ	1	1	1	0.01
実施例20	AlN層形成後に 1100℃で30分の熱処理	1	0.05	0.04	0.05
比較例1	AlN低温同時650℃→高温同時1100℃ GaN高温同時	1	1	1	1
比較例2	AlN低温同時350℃→高温同時1100℃ GaN高温同時	100	0.01	0.02	0.02
比較例3	AlN低温同時550℃→高温同時800℃ GaN高温同時	30	1	0.03	0.78

【図 1 4】

	条件	30um×30um粗さ (nm)	10um×10um粗さ (nm)
実施例21	<112>方向に0.2°	0.9	0.4
実施例22	<112>方向に1.5°	1.2	0.6
比較例4	0°	1.7	0.4
比較例5	<112>方向に2°	3.5	2.4
比較例6	<112>方向から45° の方向に0.2°	1.6	1.0
比較例7	<110>方向に0.2°	1.7	1.0

フロントページの続き

- (72)発明者 天野 浩
愛知県名古屋市千種区不老町1番 国立大学法人名古屋大学内
- (72)発明者 本田 善央
愛知県名古屋市千種区不老町1番 国立大学法人名古屋大学内

審査官 長谷川 直也

- (56)参考文献 国際公開第2016/132746 (WO, A1)
米国特許出願公開第2009/0191695 (US, A1)
特表2016-533643 (JP, A)
国際公開第2014/041736 (WO, A1)
特表2016-533645 (JP, A)
特開2012-049465 (JP, A)
特開2016-154221 (JP, A)
国際公開第2013/145404 (WO, A1)
特開2012-015305 (JP, A)
特開2006-351641 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
- H01L 21/02、21/205、21/31、21/365、
21/469、21/86、
C23C 16/00-16/56、
C30B 1/00-35/00