(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118266083 A
(43)申请公布日 2024.06.28

(21)申请号 202280076350.9
(22)申请日 2022.11.09
(30)优先权数据
2021-199024 2021.12.08 JP
(85)PCT国际申请进入国家阶段日
2024.05.16
(86)PCT国际申请的申请数据
PCT/JP2022/041782 2022.11.09
(87)PCT国际申请的公布数据
WO2023/106026 JA 2023.06.15
(71)申请人 松下知识产权经营株式会社
地址 日本
(72)发明人 矶野俊介 金原旭成 留河优子
(74)专利代理机构 永新专利商标代理有限公司 72002
专利代理师 高迪
(51)Int.Cl.
H01L 27/146(2006.01)

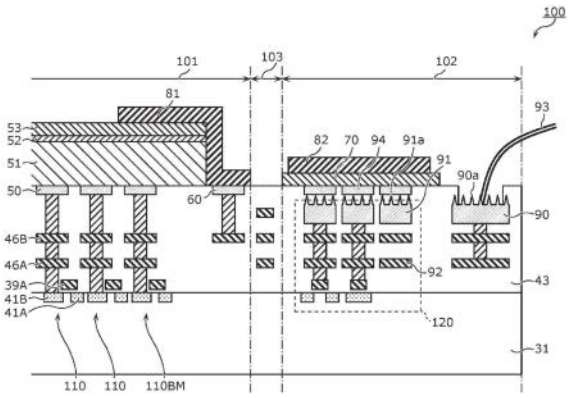
权利要求书2页 说明书16页 附图8页

(54)发明名称

摄像装置

(57)摘要

摄像装置具备:像素部,包括像素;周边电路部,被设置于像素部的周围,且包括周边电路;以及中间层,跨像素部与周边电路部延伸。周边电路部包括:遮光膜,位于中间层的上方;至少1个第1布线,位于中间层内,且含有铝;以及至少1个遮断层,位于至少1个第1布线与遮光膜之间。



CN 118266083 A

1.一种摄像装置,具备:

像素部,包括像素;

周边电路部,被设置于所述像素部的周围,且包括周边电路;以及

中间层,跨所述像素部与所述周边电路部延伸,

所述周边电路部包括:

遮光膜,位于所述中间层的上方;

至少1个第1布线,位于所述中间层内,且含有铝;以及

至少1个遮断层,位于所述至少1个第1布线与所述遮光膜之间。

2.如权利要求1所述的摄像装置,

所述像素部包括:

光电转换膜,位于所述中间层的上方;以及

上部电极,位于所述光电转换膜的上方,

所述周边电路部包括用于向所述上部电极供给电位的焊盘。

3.如权利要求2所述的摄像装置,

所述焊盘与所述至少1个第1布线位于同一层而且使用相同的材料形成。

4.如权利要求2或者3所述的摄像装置,

所述焊盘及所述至少1个第1布线各自的表面粗糙度为150nm以上。

5.如权利要求1至4中任一项所述的摄像装置,

所述至少1个遮断层含有比铝硬而且熔点比铝高的金属。

6.如权利要求1至5中任一项所述的摄像装置,

所述至少1个遮断层具有导电性。

7.如权利要求6所述的摄像装置,

所述至少1个第1布线包括多个第1布线,

所述至少1个遮断层包括多个遮断层,

所述多个第1布线在平面图中相互相离地配置,

所述多个遮断层在平面图中相互相离地配置,

所述多个遮断层中的各个遮断层与所述多个第1布线之中的对应的第1布线相应地配置。

8.如权利要求1至5中任一项所述的摄像装置,

所述至少1个遮断层具有绝缘性。

9.如权利要求8所述的摄像装置,

所述至少1个遮断层的膜密度比所述中间层的膜密度高。

10.如权利要求8或者9所述的摄像装置,

所述中间层包括四乙氧基硅烷膜,

所述至少1个遮断层包括氧化铝膜。

11.如权利要求1至10中任一项所述的摄像装置,

所述至少1个遮断层的宽度在平面图中与所述至少1个第1布线的宽度相同或者比所述至少1个第1布线的宽度大。

12.如权利要求1至11中任一项所述的摄像装置,还具备:

第2布线,含有铜,

所述至少1个第1布线的厚度比所述第2布线的厚度大。

13.如权利要求1至12中任一项所述的摄像装置,还具备:

基板,位于所述中间层的下方,

所述遮光膜与所述基板的表面的距离比5μm小。

14.如权利要求1至13中任一项所述的摄像装置,

所述至少1个遮断层在平面图中与所述至少1个第1布线重叠。

15.如权利要求1至14中任一项所述的摄像装置,

所述周边电路部包括样本保持电路,

所述遮光膜在平面图中与所述样本保持电路重叠。

摄像装置

技术领域

[0001] 本公开涉及摄像装置。

背景技术

[0002] 图像传感器具备多个像素,该多个像素包括产生与入射的光量相应的电信号的光检测元件,且以一维或者二维配置。层叠型图像传感器是指图像传感器之中的、具有其构造为在基板上层叠有光电转换膜的光检测元件作为像素的图像传感器。其一例在专利文献1至5中公开。

[0003] 在先技术文献

[0004] 专利文献

[0005] 专利文献1:日本特许第4729275号公报

[0006] 专利文献2:日本特开2019-016667号公报

[0007] 专利文献3:日本特开2005-328068号公报

[0008] 专利文献4:日本特许第5735318号公报

[0009] 专利文献5:国际公布第2021/084971号

发明内容

[0010] 本发明所要解决的课题

[0011] 在专利文献5所公开的图像传感器中,形成有具备遮光的功能和电屏蔽的功能的遮光层,以使被形成于周边电路部的晶体管稳定地动作。遮光层跨大范围包覆布线层。在该情况下,布线层有可能由于凸起或者电迁移等而与遮光层接触。在布线层与遮光层接触而造成短路的情况下,存在遮光层的电位变动或者经由遮光层在2个布线层间引起短路的情况,摄像装置的动作变得不稳定。

[0012] 于是,本公开提供能够使电路动作稳定的摄像装置。

[0013] 用于解决课题的手段

[0014] 本公开的一个方式所涉及的摄像装置具备:像素部,包括像素;周边电路部,被设置于所述像素部的周围,且包括周边电路;以及中间层,跨所述像素部与所述周边电路部延伸。所述周边电路部包括:遮光膜,位于所述中间层的上方;至少1个第1布线,位于所述中间层内,且含有铝;以及至少1个遮断层,位于所述至少1个第1布线与所述遮光膜之间。

[0015] 发明效果

[0016] 根据本公开,能够使摄像装置的电路动作稳定。

附图说明

[0017] 图1是表示实施方式1所涉及的摄像装置的电路构成的图。

[0018] 图2是实施方式1所涉及的摄像装置的像素的设备构造的截面图。

[0019] 图3是实施方式1所涉及的摄像装置的平面图。

[0020] 图4是图3的IV-IV线处的实施方式1所涉及的摄像装置的截面图。

[0021] 图5是比较例所涉及的摄像装置的截面图。

[0022] 图6是实施方式1的变形例所涉及的摄像装置的截面图。

[0023] 图7是实施方式2所涉及的摄像装置的截面图。

[0024] 图8是实施方式3所涉及的摄像装置的截面图。

具体实施方式

[0025] (本公开的概要)

[0026] 本公开的一个方式所涉及的摄像装置具备:像素部,包括像素;周边电路部,被设置于所述像素部的周围,且包括周边电路;以及中间层,跨所述像素部与所述周边电路部延伸。所述周边电路部包括:遮光膜,位于所述中间层的上方;至少1个第1布线,位于所述中间层内,且含有铝;以及至少1个遮断层,位于所述至少1个第1布线与所述遮光膜之间。

[0027] 由此,含有铝的第1布线由于电阻低,因此能够向周边电路部的电路稳定地供给电源。另外,例如,遮断层将第1布线的表面的凹凸的生长遮断,因此能够降低第1布线的表面的凹凸与遮光膜接触的可能性。因此,即使在遮光膜具有导电性的情况下,也能够抑制遮光膜与第1布线的导通、以及第1布线间经由遮光膜导通。由此,能够维持第1布线的电位或者信号特性,能够使摄像装置的电路动作稳定。

[0028] 另外,例如也可以是,所述像素部包括:光电转换膜,位于所述中间层的上方;以及上部电极,位于所述光电转换膜的上方,所述周边电路部包括用于向所述上部电极供给电位的焊盘。

[0029] 由此,能够利用焊盘向上部电极供给电源。

[0030] 另外,例如也可以是,所述焊盘与所述至少1个第1布线位于同一层,而且使用相同的材料形成。

[0031] 由此,能够利用相同的工艺(工序)形成焊盘和第1布线。能够减少工艺(工序)数量,因此能够减小制造偏差等,能够提高摄像装置的可靠性。

[0032] 另外,例如也可以是,所述焊盘及所述至少1个第1布线各自的表面粗糙度Ra为150nm以上。

[0033] 由此,通过焊盘的表面粗糙,能够使其与引线的接触变得牢固。因此,能够抑制由于环境变化及冲击等造成引线脱离的情况,能够实现电源的稳定供给。

[0034] 另外,例如也可以是,所述至少1个遮断层含有比铝硬而且熔点比铝高的金属。

[0035] 由此,能够有效地遮断由于凸起(晶须、小丘、hillock)或者迁移引起的铝的生长。

[0036] 另外,例如也可以是,所述至少1个遮断层具有导电性。

[0037] 由此,能够利用金属作为遮断层的材料,能够利用相同的工艺形成其他电极端子等和遮断层。

[0038] 另外,例如也可以是,所述至少1个第1布线包括多个第1布线,所述至少1个遮断层包括多个遮断层。所述多个第1布线也可以在平面图中相互相离地配置。所述多个遮断层也可以在平面图中相互相离地配置。所述多个遮断层中的各个遮断层也可以与所述多个第1布线之中的对应的第1布线相应地配置。

[0039] 由此,能够抑制第1布线间经由遮断层导通。由此,能够维持第1布线的电位或者信

号特性,能够使摄像装置的电路动作稳定。

[0040] 另外,例如也可以是,所述至少1个遮断层具有绝缘性。

[0041] 由此,能够抑制多个第1布线经由遮断层导通。

[0042] 另外,例如也可以是,所述至少1个遮断层的膜密度比所述中间层的膜密度高。

[0043] 由此,能够有效地遮断第1布线的表面的凹凸的生长。

[0044] 另外,例如也可以是,所述中间层包括四乙氧基硅烷膜,所述至少1个遮断层包括氧化铝膜。

[0045] 由此,例如能够将利用原子层沉积法形成的致密的氧化铝膜用作遮断层。能够由相同的氧化铝膜形成像素部的钝化膜和遮断层,因此能够减少工艺数量。

[0046] 另外,例如也可以是,所述至少1个遮断层的宽度在平面图中与所述至少1个第1布线的宽度相同或者比所述至少1个第1布线的宽度大。

[0047] 由此,例如能够由遮断层完全覆盖第1布线,因此能够遮断第1布线的表面的凹凸的生长。

[0048] 另外,例如也可以是,本公开的一个方式所涉及的摄像装置还具备含有铜的第2布线。所述至少1个第1布线的厚度比所述第2布线的厚度大。

[0049] 由此,能够使第1布线及焊盘的膜变厚。例如,在焊盘的厚度厚的情况下,能够抑制引线键合由于冲击而破损,能够使焊盘与引线的连接变得牢固。

[0050] 另外,例如也可以是,本公开的一个方式所涉及的摄像装置还具备:基板,位于所述中间层的下方。所述遮光膜与所述基板的表面的距离也可以比5μm小。

[0051] 由此,能够使基板与遮光膜的距离变短,因此能够由遮光膜抑制干扰光向设置于基板的杂质区域入射。因此,能够抑制在基板内产生漏电流及电位变动,能够使电路动作稳定。

[0052] 另外,例如也可以是,所述至少1个遮断层在平面图中与所述至少1个第1布线重叠。

[0053] 由此,由遮断层遮断第1布线的表面的凹凸的生长,因此能够进一步降低第1布线的表面的凹凸与遮光膜接触的可能性。

[0054] 另外,例如也可以是,所述周边电路部包括样本保持电路,所述遮光膜在平面图中与所述样本保持电路重叠。

[0055] 由此,能够由遮光膜抑制光向样本保持电路入射,因此能够抑制样本保持电路中保持的电荷量的变动。因此,能够抑制摄像装置所生成的图像的画质劣化。

[0056] 以下,参照附图具体说明实施方式。

[0057] 此外,以下说明的实施方式均示出概括性或者具体性的例子。以下的实施方式所示的数值、形状、材料、构成要素、构成要素的配置位置及连接方式、步骤、步骤的顺序等是一例,并非意在限定本公开。此外,关于以下实施方式中的构成要素之中独立权利要求中未记载的构成要素,作为任意的构成要素而被说明。

[0058] 另外,各图是示意图,不一定严密地图示。从而,例如,在各图中比例尺等不必须一致。另外,在各图中,关于实质上相同的构成赋予相同的标记,省略或者简化重复的说明。

[0059] 另外,在本说明书中,相同等表示要素间的关系性的用语、矩形等表示要素的形状的用语、以及数值范围不是仅表示严密的含义的表现,而是意味着也包含实质上等同的范

围、例如几％程度的差异的表现。

[0060] 另外,在本说明书中,“上方”及“下方”这样的用语不是指绝对性的空间识别中的上方向(铅直上方)及下方向(铅直下方),而用作基于层叠构成中的层叠顺序通过相对性的位置关系被规定的用语。另外,“上方”及“下方”这样的用语不仅适用于2个构成要素相互空开间隔配置且在2个构成要素之间存在别的构成要素的情况,而且也适用于2个构成要素相互紧贴配置且2个构成要素相接的情况。

[0061] (实施方式1)

[0062] [摄像装置的电路构成]

[0063] 首先,使用图1概括说明本实施方式所涉及的摄像装置的电路构成。

[0064] 图1是表示本实施方式所涉及的摄像装置100的电路构成的示意图。如图1所示,摄像装置100具备多个像素110、以及周边电路120。

[0065] 多个像素110在半导体基板上以二维即在行方向及列方向上排列,形成像素区域。此外,多个像素110也可以排列为一列。也就是说,摄像装置100也可以是线图像传感器。在本说明书中,行方向及列方向是指行及列各自延伸的方向。具体而言,垂直方向是列方向,水平方向是行方向。

[0066] 各像素110包括光检测部10和电荷检测电路25。光检测部10包括像素电极50、光电转换膜51及透明电极52。光检测部10的具体的构成在后文中说明。电荷检测电路25包括放大晶体管11、复位晶体管12和地址晶体管13。

[0067] 摄像装置100具备用于向透明电极52施加规定的电压的电压控制要素。电压控制要素例如包括电压控制电路、恒压源等电压产生电路、以及接地线等电压基准线。将电压控制要素所施加的电压称为控制电压。在本实施方式中,摄像装置100具备电压控制电路30作为电压控制要素。

[0068] 电压控制电路30既可以产生一定的控制电压,也可以产生值不同的多个控制电压。例如,电压控制电路30既可以产生2个以上的不同值的控制电压,也可以产生在规定的范围内连续地变化的控制电压。电压控制电路30基于对摄像装置100进行操作的操作者的指令、或者摄像装置100所具备的其他控制部等的指令,决定要产生的控制电压的值,并生成所决定的值的控制电压。电压控制电路30作为周边电路120的一部分,被设置在感光区域外。此外,感光区域在实质上与像素区域相同。

[0069] 在本实施方式中,如图1所示,电压控制电路30经由对置电极信号线16,向在行方向上排列的像素110的透明电极52施加控制电压。由此,电压控制电路30使像素电极50与透明电极52之间的电压变化,切换光检测部10的分光灵敏度特性。

[0070] 光照射到光检测部10,为了在像素电极50中积蓄电子作为信号电荷,像素电极50被设定为比透明电极52高的电位。此时,电子的移动方向与空穴的移动方向相反,因此从像素电极50朝向透明电极52流动电流。另外,光照射到光检测部10,为了在像素电极50中积累空穴作为信号电荷,像素电极50被设定为比透明电极52低的电位。此时,从透明电极52朝向像素电极50流动电流。

[0071] 像素电极50与放大晶体管11的栅极电极连接,由像素电极50收集的信号电荷被积蓄至位于像素电极50与放大晶体管11的栅极电极之间的电荷积蓄节点24。在本实施方式中,信号电荷是空穴。或者,信号电荷也可以是电子。

[0072] 电荷积蓄节点24中积蓄的信号电荷作为与信号电荷的量相应的电压被施加至放大晶体管11的栅极电极。放大晶体管11被包含在电荷检测电路25中,将栅极电极被施加的电压放大。地址晶体管13选择性地读出被放大后的电压作为信号电压。地址晶体管13也被称为行选择晶体管。复位晶体管12的源极及漏极中的一方与像素电极50连接,将电荷积蓄节点24中积蓄的信号电荷复位。换言之,复位晶体管12将放大晶体管11的栅极电极及像素电极50的电位复位。

[0073] 为了在多个像素110中选择性地进行上述的动作,摄像装置100包括电源布线21、垂直信号线17、地址信号线26和复位信号线27。这些布线及信号线与像素110分别连接。具体而言,电源布线21与放大晶体管11的源极及漏极中的一方连接。垂直信号线17与地址晶体管13的源极及漏极中的另一方、即未与放大晶体管11连接的一方连接。地址信号线26与地址晶体管13的栅极电极连接。另外,复位信号线27与复位晶体管12的栅极电极连接。

[0074] 周边电路120包括垂直扫描电路15、水平信号读出电路20、多个列信号处理电路19、多个负载电路18、多个差分放大器22、以及电压控制电路30。垂直扫描电路15也被称为行扫描电路。水平信号读出电路20也被称为列扫描电路。列信号处理电路19也被称为行信号积蓄电路。差分放大器22也被称为反馈放大器。

[0075] 垂直扫描电路15与地址信号线26及复位信号线27连接,以行为单位选择各行中配置的多个像素110,进行信号电压的读出及像素电极50的电位的复位。电源布线21向各像素110供给规定的电源电压。水平信号读出电路20与多个列信号处理电路19电连接。列信号处理电路19经由与各列对应的垂直信号线17,与各列中配置的像素110电连接。负载电路18与各垂直信号线17电连接。负载电路18与放大晶体管11形成源极跟随器电路。

[0076] 多个差分放大器22与各列对应地设置。差分放大器22的负侧的输入端子与对应的垂直信号线17连接。另外,差分放大器22的输出端子经由与各列对应的反馈线23连接至像素110。

[0077] 垂直扫描电路15通过地址信号线26,向地址晶体管13的栅极电极施加用于控制地址晶体管13的导通及关断的行选择信号。由此,扫描并选择作为读出对象的行。从被选择的行的像素110向垂直信号线17读出信号电压。另外,垂直扫描电路15经由复位信号线27,向复位晶体管12的栅极电极施加用于控制复位晶体管12的导通及关断的复位信号。由此,选择作为复位动作对象的像素110的行。垂直信号线17向列信号处理电路19传递从被垂直扫描电路15选择的像素110读出的信号电压。

[0078] 列信号处理电路19进行以相关双采样为代表的噪音抑制信号处理及模拟-数字转换(AD转换)等。具体而言,列信号处理电路19包括样本保持电路。样本保持电路包括电容器及晶体管等。样本保持电路对经由垂直信号线17读出的信号电压进行采样,并暂时地保持。与被保持的电压值相应的数字值向水平信号读出电路20读出。

[0079] 水平信号读出电路20从多个列信号处理电路19向水平共通信号线28顺次读出信号。

[0080] 差分放大器22经由反馈线23与复位晶体管12的漏极及源极中的另一方、即未与像素电极50连接的一方连接。因此,差分放大器22在地址晶体管13和复位晶体管12处于导通状态时,在负侧的输入端子接受地址晶体管13的输出值。差分放大器22进行反馈动作,以使放大晶体管11的栅极电位成为规定的反馈电压。此时,差分放大器22的输出电压值是0V或

者0V附近的正电压。反馈电压意味着差分放大器22的输出电压。

[0081] [像素的构成]

[0082] 以下使用图2说明摄像装置100的像素110的详细的设备构造。图2是示意性地表示本实施方式所涉及的摄像装置100的像素110的设备构造的截面的截面图。

[0083] 如图2所示,像素110包括半导体基板31、电荷检测电路25(未图示)和光检测部10。半导体基板31例如是p型硅基板。电荷检测电路25检测由像素电极50捕捉的信号电荷,并输出信号电压。电荷检测电路25包括放大晶体管11、复位晶体管12和地址晶体管13,被形成于半导体基板31。

[0084] 放大晶体管11、复位晶体管12及地址晶体管13各自是被形成于半导体基板31的电气元件的一例。放大晶体管11、复位晶体管12及地址晶体管13各自例如是MOSFET(金属氧化物半导体场效应晶体管(Metal Oxide Semiconductor Field Effect Transistor))。具体而言,放大晶体管11、复位晶体管12及地址晶体管13各自是n沟道MOSFET,但也可以是p沟道MOSFET。

[0085] 放大晶体管11具有n型杂质区域41C及41D、栅极绝缘层38B和栅极电极39B。n型杂质区域41C及41D被形成在半导体基板31内,各自作为漏极或者源极发挥功能。栅极绝缘层38B位于半导体基板31上。栅极电极39B位于栅极绝缘层38B上。

[0086] 复位晶体管12具有n型杂质区域41A及41B、栅极绝缘层38A和栅极电极39A。n型杂质区域41A及41B被形成在半导体基板31内,各自作为漏极或者源极发挥功能。栅极绝缘层38A位于半导体基板31上。栅极电极39A位于栅极绝缘层38A上。

[0087] 地址晶体管13具有n型杂质区域41D及41E、栅极绝缘层38C和栅极电极39C。n型杂质区域41D及41E被形成在半导体基板31内,各自作为漏极或者源极发挥功能。栅极绝缘层38C位于半导体基板31上。栅极电极39C位于栅极绝缘层38C上。

[0088] 栅极绝缘层38A、38B及38C使用绝缘性的材料形成。例如,栅极绝缘层38A、38B及38C具有硅氧化膜或硅氮化膜的单层构造或者它们的层叠构造。

[0089] 栅极电极39A、39B及39C各自使用导电性的材料形成。例如,栅极电极39A、39B及39C使用通过添加杂质而被赋予了导电性的多晶硅形成。或者,栅极电极39A、39B及39C也可以使用铜等金属材料形成。

[0090] n型杂质区域41A、41B、41C、41D及41E例如通过将磷(P)等n型杂质利用离子注入等掺杂至半导体基板31而形成。在图2所示的例中,n型杂质区域41D在放大晶体管11与地址晶体管13中被共用。由此,放大晶体管11与地址晶体管13被串联连接。此外,n型杂质区域41D也可以被分离至2个n型杂质区域。该2个n型杂质区域也可以经由布线层被电连接。

[0091] 在半导体基板31中,在相邻的像素110之间及放大晶体管11与复位晶体管12之间设置有元件分离区域42。通过元件分离区域42,对相邻的像素110间进行电分离。另外,通过设置元件分离区域42,抑制电荷积蓄节点24中积蓄的信号电荷的泄漏。元件分离区域42例如通过将p型杂质以高浓度掺杂至半导体基板31而形成。

[0092] 在半导体基板31的上表面设置有多层布线构造。多层布线构造包括多个层间绝缘层、1个以上的布线层、1个以上的插塞及1个以上的接触插塞。具体而言,在半导体基板31的上表面层叠有层间绝缘层43。层间绝缘层43是中间层的一例。层间绝缘层43例如是硅氧化膜、硅氮化膜或者四乙氧基硅烷(TEOS)膜等。在层间绝缘层43之中埋设有接触插塞45A及

45B、布线46A及46B、以及导电插塞47A及47B。此外,层间绝缘层43通过将多个绝缘层依次层叠而形成。层间绝缘层43的上表面例如是平坦的,与半导体基板31的上表面平行。

[0093] 接触插塞45A与复位晶体管12的n型杂质区域41B连接。接触插塞45B与放大晶体管11的栅极电极39B连接。布线46A将接触插塞45A与接触插塞45B连接。由此,复位晶体管12的n型杂质区域41B与放大晶体管11的栅极电极39B电连接。

[0094] 另外,布线46A经由导电插塞47A及47B以及布线46B与像素电极50连接。由此,n型杂质区域41B、栅极电极39B、接触插塞45A及45B、布线46A及46B、导电插塞47A及47B以及像素电极50构成电荷积蓄节点24。

[0095] 光检测部10被设置在层间绝缘层43上。光检测部10包括透明电极52、光电转换膜51、以及位于比透明电极52靠近半导体基板31的位置的像素电极50。

[0096] 光电转换膜51对从透明电极52侧入射的光进行转换,从而生成与入射的光的强度相应的信号电荷。光电转换膜51例如由有机半导体构成。光电转换膜51也可以包括1个或者多个有机半导体层。例如,光电转换膜51除了用于生成空穴-电子对的光电转换层之外,也可以还包括用于输送电子或者空穴的载流子输送层、以及用于阻碍载流子的阻碍层等。这些有机半导体层能够使用公知材料的有机p型半导体及有机n型半导体。此外,光电转换膜51例如也可以是有机供体分子与受体分子的混合膜、半导体型碳纳米管与受体分子的混合膜、或者含有量子点的膜等。光电转换膜51也可以使用非晶硅等无机材料形成。

[0097] 光电转换膜51被夹在透明电极52与像素电极50之间。在本实施方式中,光电转换膜51跨多个像素110连续地形成。具体而言,光电转换膜51在平面图中以覆盖摄像区域的大部分的方式形成为一片平板状。此外,光电转换膜51也可以按每个像素110分离设置。

[0098] 透明电极52是位于光电转换膜51的上方的上部电极的一例。透明电极52对于要检测的光而言是透明的,而且使用具有导电性的材料形成。例如,透明电极52使用氧化铟锡(ITO)、铝掺杂氧化锌(AZO)、镓掺杂氧化锌(GZO)等透明导电性半导体氧化膜形成。此外,透明电极52也可以使用其他透明导电性半导体形成,也可以使用薄到能够使光透射的程度的金属薄膜形成。

[0099] 透明电极52与光电转换膜51同样跨多个像素110连续地形成。具体而言,透明电极52在平面图中以覆盖摄像区域的大部分的方式形成为一片平板状。透明电极52连续地覆盖光电转换膜51的整个上表面。

[0100] 像素电极50是与上部电极对置且与上部电极之间隔着光电转换膜51的下部电极的一例。像素电极50按每个像素110设置。像素电极50例如使用铝、铜等金属、氮化钛或氮化钽等金属氮化物、或者通过掺杂杂质而被赋予了导电性的多晶硅等导电性材料形成。

[0101] 另外,光检测部10具备被形成在透明电极52的上表面的至少一部分上的绝缘层53。光检测部10还具备保护膜54。绝缘层53形成为覆盖透明电极52的上表面的至少一部分。保护膜54被设置在绝缘层53的上方。

[0102] 绝缘层53及保护膜54使用具有绝缘性的材料形成。例如,绝缘层53由氧化硅、氮化硅、氮氧化硅、或者有机或无机高分子材料等形成。绝缘层53及保护膜54例如对于摄像装置100要检测的波长的光而言是透明的。

[0103] 如图2所示,像素110在光检测部10的透明电极52的上方具备滤色器55。进而,像素110在滤色器55上具备微透镜56。此外,像素110也可以不具备绝缘层53、保护膜54、滤色器

55及微透镜56。

[0104] [摄像装置的端部的构造]

[0105] 接下来,使用图3及图4说明本实施方式所涉及的摄像装置100的端部的构造。

[0106] 图3是本实施方式所涉及的摄像装置100的平面图。图4是图3的IV-IV线处的本实施方式所涉及的摄像装置100的截面图。

[0107] 如图3及图4所示,摄像装置100具备像素部101、以及被设置在像素部101的周围的周边电路部102。另外,摄像装置100具备将像素部101与周边电路部102分离的分离部103。

[0108] 此外,在图3及图4中,省略了图2所示的保护膜54、滤色器55及微透镜56的图示。保护膜54例如被设置为覆盖绝缘层53、第1遮光膜81、第2遮光膜82及绝缘层70。滤色器55及微透镜56各自被设置在像素110的正上方向。滤色器55及微透镜56各自未被设置在第1遮光膜81的正上方向、以及分离部103及周边电路部102。

[0109] 像素部101在平面图中位于摄像装置100的中央,与配置有多个像素110的像素区域对应。周边电路部102以包围像素部101的周围的方式设置为环状。因此,分离部103也以包围像素部101的周围的方式设置为环状。分离部103是位于像素部101与周边电路部102之间的环状的区域。

[0110] 此外,周边电路部102也可以仅被设置在像素部101的周围的一部分。例如,在如图3所示平面图形状为矩形的像素部101的情况下,在沿着像素部101的轮廓的至少一边的部分也可以未设置周边电路部102。例如,周边电路部102也可以被设置在仅沿着像素部101的轮廓的一边的部分。或者,周边电路部102也可以沿着像素部101的轮廓的对置的两边或者相邻的两边设置。分离部103也是同样的。

[0111] [遮光膜]

[0112] 如图3及图4所示,像素部101包括第1遮光膜81。第1遮光膜81实现对透明电极52的供电以及像素110BM的遮光这2个功能。

[0113] 具体而言,第1遮光膜81具有导电性,且与透明电极52电连接。在本实施方式中,如图4所示,第1遮光膜81与透明电极52的端面接触。

[0114] 第1遮光膜81与被设置为在层间绝缘层43的上表面露出的电极端子60电连接。电极端子60在层间绝缘层43内与对置电极信号线16(参照图1)电连接。由此,透明电极52经由第1遮光膜81、电极端子60及对置电极信号线16与电压控制电路30(参照图1)电连接。也就是说,第1遮光膜81构成用于对透明电极52施加规定的电压的电气布线的一部分。第1遮光膜81被施加规定的电压,该电压的值能够与摄像装置100的动作状态相应地变动。也就是说,第1遮光膜81被施加变动电压。变动电压例如包括在曝光时施加的第1电压、以及在像素读出时施加的第2电压。与摄像装置100的动作状态相应地,将第1电压及第2电压选择性地经由第1遮光膜81施加至透明电极52。

[0115] 另外,第1遮光膜81覆盖作为像素部101中包含的多个像素110的一部分的像素110BM。像素110BM是用于摄像装置100的黑校正处理的像素,被第1遮光膜81覆盖以使光不入射。具体而言,第1遮光膜81在平面图中与光电转换膜51的上表面的一部分重叠。

[0116] 如图3所示,第1遮光膜81例如在平面图中沿着像素部101的外周以环状设置。比第1遮光膜81的内周靠内侧的区域是感光区域。即,通过在平面图中被配置在比第1遮光膜81的内周靠内侧的多个像素110进行光电转换,基于生成的信号电荷进行摄像。

[0117] 如图3及图4所示,周边电路部102包括第2遮光膜82。第2遮光膜82在平面图中与周边电路120的至少一部分重叠。具体而言,第2遮光膜82在平面图中与周边电路120中包含的样本保持电路(在图4中未示出)重叠。另外,第2遮光膜82也可以在平面图中与周边电路120中包含的样本保持电路以外的电路所包含的晶体管或者二极管重叠。

[0118] 样本保持电路等中包含的晶体管具有被形成于半导体基板31中的杂质区域作为源极或者漏极。杂质区域是被形成于p型的半导体基板31中的n型的杂质区域,因此在杂质区域的边界形成有pn结。另外,样本保持电路中包含的二极管也同样具有pn结。

[0119] 假如在光入射到这些pn结的情况下,由于入射的光而生成电荷,生成的电荷可能成为漏电流或者电位变动的原因。特别是,样本保持电路暂时地保持由像素110生成的信号电荷,因此由于在样本保持电路内生成信号电荷以外的电荷,由摄像装置100生成的图像的画质可能劣化。

[0120] 根据本实施方式,通过第2遮光膜82覆盖晶体管及二极管,能够抑制光入射到pn结。由此,能够使周边电路120稳定地动作。另外,能够抑制在样本保持电路内由于光生成除了信号电荷以外的电荷,因此能够抑制画质劣化。

[0121] 如图3所示,第2遮光膜82在平面图中沿着周边电路部102的内周设置为环状。此外,第2遮光膜82的平面图形状也可以不是环状,也可以是沿着周边电路部102的内周的一边的长矩形,或者是沿着周边电路部102的内周的两边的L形。

[0122] 第1遮光膜81及第2遮光膜82例如使用相同的材料形成。因此,第2遮光膜82与第1遮光膜81同样具有导电性。第1遮光膜81及第2遮光膜82例如是钛(Ti)或钼(Mo)等的金属膜、或者氮化钛(TiN)或氮化钽(TaN)等的金属氮化膜。

[0123] 在本实施方式中,如图4所示,周边电路部102还具备绝缘层70。第2遮光膜82被设置在绝缘层70的上方。具体而言,第2遮光膜82位于比层间绝缘层43的上表面靠上方、且至少比光电转换膜51的下表面高的位置。在本实施方式中,第2遮光膜82被设置为与绝缘层70的上表面接触。

[0124] 绝缘层70是位于第2遮光膜82与层间绝缘层43之间的绝缘层。绝缘层70在平面图中与层间绝缘层43的上表面重叠。由此,即使在布线构造的一部分在层间绝缘层43的上表面露出的情况下,也能够抑制露出的布线构造的一部分与第2遮光膜82接触而电导通。

[0125] 绝缘层70例如使用与绝缘层53相同的材料形成。因此,绝缘层70与绝缘层53同样具有透光性。具体而言,绝缘层70是硅氧化膜、硅氮化膜或者四乙氧基硅烷(TEOS)膜等。绝缘层70能够与绝缘层53以相同的工序形成。例如,在将光电转换膜51及透明电极52构图为规定形状之后,在包括透明电极52的上表面在内的整面上形成绝缘膜,并利用光刻及蚀刻进行构图,由此能够同时形成绝缘层53及绝缘层70。由此,绝缘层70的厚度与绝缘层53的厚度相同。当然,绝缘层70也可以使用不具有透光性的材料形成。

[0126] 另外,在本实施方式中,第1遮光膜81及第2遮光膜82能够以相同的工序形成。例如,在形成了绝缘层53及绝缘层70之后,以覆盖绝缘层53及绝缘层70的上表面的方式形成导电性的遮光膜,并利用光刻及蚀刻进行构图,由此能够同时形成第1遮光膜81及第2遮光膜82。由此,第1遮光膜81的厚度与第2遮光膜82的厚度相同。

[0127] 如图3及图4所示,第1遮光膜81与第2遮光膜82被分离。也就是说,第1遮光膜81与第2遮光膜82在物理上不连接。在平面图中的第1遮光膜81与第2遮光膜82之间包括分离部

103。分离部103例如是第1遮光膜81的外周侧的端部与绝缘层70之间的区域。此外,在图3中为了方便图示,表示了绝缘层70的内周侧的端部与第2遮光膜82的内周侧的端部一致的例子,但如图4所示,第2遮光膜82被设置在比绝缘层70的内周侧的端部靠外侧。

[0128] 或者,如图3所示,第2遮光膜82的内周侧的端部与绝缘层70的内周侧的端部也可以一致。即,分离部103也可以是第1遮光膜81的外周侧的端部与第2遮光膜82的内周侧的端部之间的区域。例如,在未设置绝缘层70的情况下,分离部103相当于第1遮光膜81的外周侧的端部与第2遮光膜82的内周侧的端部之间的区域。

[0129] 通过第1遮光膜81与第2遮光膜82分离,第1遮光膜81的电位的变动几乎不对第2遮光膜82造成影响。换言之,即使第1遮光膜81的电位发生了变动,第2遮光膜82的电位也保持一定,因此也充分抑制了对被第2遮光膜82覆盖的周边电路120造成的影响。因此,根据本实施方式,能够与第1遮光膜81的电位的变动无关地使周边电路120稳定地动作。

[0130] [焊盘]

[0131] 如图3及图4所示,周边电路部102具备1个以上的焊盘90。具体而言,多个焊盘90沿着摄像装置100的外周以环状排列配置。此外,摄像装置100是平面形状为矩形的片部件。

[0132] 焊盘90含有铝(Al)。焊盘90是供引线键合连接的电极部。使金属细线93压合至焊盘90并施加超声波振动来接合。由此,能够使焊盘90与封装的电极或印刷电路板的电极电连接。经由焊盘90向摄像装置100的外部取出信号或者向摄像装置100供给电源电位。例如,焊盘90被设置以向透明电极52供给电位。在图4中虽未图示,焊盘90经由布线91或者92与电极端子60连接,且经由第1遮光膜81与透明电极52连接。

[0133] 通过缩小焊盘90,能够实现包括摄像装置100在内的设备组的小型化及薄膜化。为了缩小焊盘90的面积,采用了利用超声波接合技术使引线与电极接合的方法。例如,作为金属细线93,能够使用金的数十微米的引线。

[0134] 但是,在一般的半导体设备中,有可能由于焊盘90与金属细线93的接合不充分并老化而发生脱离。或者,有可能发生在楔形接合(楔焊)加工时无法粘合而无法稳定地供给电流的问题。为了抑制发生这些问题,增加焊盘90与金属细线93的接触面积是有效的。在本实施方式所涉及的摄像装置100中,如图4所示,在焊盘90的表面形成有微细的凹凸90a。

[0135] 凹凸90a是被称为凸起(晶须、小丘、hillock)的微小的凹凸。焊盘90所包含的铝在被加热至接近熔点从而促进结晶生长的情况下,出现被称为凸起的微小的凹凸。通过积极地产生凸起,能够在焊盘90的表面形成凹凸90a,并增加上述的金属细线93的接合力。具体而言,在使用铝作为焊盘90的材料进行成膜之后,导入退火工艺,从而积极地促进凸起的生长。退火工艺例如在形成光电转换膜51之前执行。

[0136] 通过拉伸金属细线93并从焊盘90剥离,能够通过试验来测定粘合强度。通过该粘合强度强到某种程度,能够耐受在其后的工序中受到的应力、以及由于各种环境温度的变化引起的线膨胀系数之差所产生的拉伸强度。例如,焊盘90的表面粗糙度Ra为150nm以上。表现表面粗糙度的算术平均粗糙度Ra例如能够由接触式粗糙度计测定。

[0137] 此外,关于凸起的生长,铝的体积越大,结晶生长越大,表面凹凸越大。因此,焊盘90的膜厚例如形成得比其他布线厚。另外,在焊盘90与金属细线93进行超声波接合时,焊盘90被供给较大的能量。为了使得焊盘90不会由于该能量而发生剥离、变质、弯曲、缺失等形状变化,也将焊盘90形成得厚。例如,焊盘90的膜厚为500nm以上。

[0138] [布线]

[0139] 在本实施方式中,如图4所示,周边电路部102包括布线91和布线92。周边电路部102包括多个布线91及多个布线92。

[0140] 布线91是第1布线的一例。布线91位于层间绝缘层43内,且含有铝(Al)。具体而言,布线91与焊盘90位于同一层,而且使用相同的材料形成。也就是说,布线91与焊盘90能够利用相同的工艺形成。因此,布线91的厚度与焊盘90的厚度相同。例如,布线91的厚度为500nm以上。

[0141] 多个布线91例如被设定为相互不同的电位,或者被用于传送相互不同的信号。因此,多个布线91在平面图中相离地配置以不相互短路。

[0142] 布线92是第2布线的一例。布线92含有铜(Cu)。布线92位于层间绝缘层43内。具体而言,布线92与被设置于像素部101的布线46A或46B位于同一层,而且使用相同的材料形成。也就是说,布线92与布线46A或46B能够利用相同的工艺形成。因此,布线92的厚度与布线46A或46B的厚度相同。

[0143] 在如摄像装置100那样的图像传感器中,为了小型化而缩小像素大小、缩小周边电路部102的面积以及使布线微细化。例如,在被搭载于智能电话的图像传感器中,像素大小为亚微米级。在该情况下,为了使多个异电位布线在各像素内通过,布线46A及46B的布线宽度一般为20nm至50nm左右。在周边电路部102中也同样,布线92的布线宽度与像素部101内的布线46A及46B的布线宽度为同等程度。

[0144] 在布线46A、46B及92的形成工艺中,使用被称为双大马士革工艺的并用电镀与平坦化工艺的作法。但是,在该作法中,无法形成纵横比大的布线。其中,纵横比是在与布线所延伸的方向正交的截面中的布线的厚度与布线宽度之比。利用该作法形成的布线的纵横比最大也仅为3左右。因此,布线46A、46B及92的厚度最大为3×50nm=150nm。也就是说,可知布线92与布线91相比厚度只能为1/3以下。这意味着,布线92的电阻为布线91的电阻的3倍。

[0145] 为了从焊盘90经由周边电路部102向像素部101供给电源或者读出来自各像素的信号,使用电阻尽可能低的布线是有利的。因此,在周边电路部102中,通过使用含有铝的布线91作为信号布线及用于供给电位的布线,能够得到减少耗电等效果。

[0146] [遮断层]

[0147] 在本实施方式中,如图4所示,周边电路部102包括遮断层94。遮断层94被设置以避免布线91与第2遮光膜82接触。

[0148] 如上所述,周边电路部102包括用于对周边电路120进行遮光的第2遮光膜82。对周边电路部102通常不会设置光学透镜或者微透镜等来聚光。因此,作为应该被抑制向周边电路120入射的对象的干扰光有可能从随机的方向入射。此外,为了抑制该倾斜入射光,也可以针对包括pn结部的晶体管部分,留有余量地较大设置第2遮光膜82。

[0149] 另一方面,通过缩小第2遮光膜82的面积,能够适应于摄像装置100的小型化的需求。在该情况下,设置有pn结部的半导体基板31的表面与第2遮光膜82的距离例如为5μm以下即可。在平面图中,第2遮光膜82相对于pn结部例如留有50μm以上的余量进行包覆。由此,能够由第2遮光膜82对干扰光进行遮光并抑制向pn结部入射的干扰光。

[0150] 像这样,被设置于周边电路部102的第2遮光膜82设置在距半导体基板31的表面不远的位置。在该情况下,如图5所示,布线91与第2遮光膜82接触而产生导通的风险。在此,图

5是比较例所涉及的摄像装置100x的截面图。在比较例所涉及的摄像装置100x中未设置遮断层94。

[0151] 布线91利用与焊盘90相同的工艺形成。因此,在布线91的表面,与焊盘90的表面同样地形成有凹凸91a。在未设置遮断层94的情况下,如图5所示,凸起被促进生长而凹凸91a有可能与第2遮光膜82接触。第2遮光膜82距半导体基板31越近,凹凸91a与第2遮光膜82接触的可能性越高。

[0152] 如上所述,利用在形成光电转换膜51及第2遮光膜82之前的退火工艺使凸起生长。因此,在形成凹凸91a的时刻,第2遮光膜82尚未形成。通过在形成第2遮光膜82之前形成绝缘层70,能够避免凹凸91a与第2遮光膜82接触。

[0153] 但是,凹凸91a除了由于退火工艺而生长的凸起以外,在室温环境下也存在由于发生迁移现象而形成的情况。也就是说,在形成绝缘层70及第2遮光膜82之后,也有可能以贯通绝缘层70的方式形成凹凸91a,而凹凸91a与第2遮光膜82接触。像这样,仅设置绝缘层70是不够的。

[0154] 另外,是否接触也依赖于被设置在布线91上的绝缘膜的厚度。一般而言,在图像传感器中为了减小布线间的寄生电容,尽可能抑制噪声,作为绝缘膜材料大多使用被称为low-k的介电常数低的材料。作为绝缘膜材料的候选,可以举出旋转涂布玻璃(Spin On Glass)材料或者有机绝缘材料等。另外,作为能够耐受其后的CMP(化学机械研磨(Chemical Mechanical Polishing))工序的满足紧贴性及绝缘耐压的可靠性试验的材料,大多使用TEOS材料。

[0155] 一般而言,使用这些low-k材料形成的绝缘膜的弹性率低,且膜质疏松。因此,不具有能够抑制布线91所包含的铝的凸起的硬度。因此,有可能由于多个布线91与第2遮光膜82接触而发生导通。在该情况下发生如下问题:本来应该供给不同电位的多个布线91彼此短路,无法维持期望的信号特性。

[0156] 相对于此,在本实施方式所涉及的摄像装置100中,如图4所示,设置有位于布线91与第2遮光膜82之间的遮断层94。在遮断层94与第2遮光膜82之间配置有绝缘层70。也就是说,遮断层94与第2遮光膜82不接触。遮断层94将布线91的表面的凹凸91a的生长遮断。

[0157] 遮断层94含有比铝硬而且熔点比铝高的金属。具体而言,遮断层94含有弹性率比铝高的金属。更具体而言,遮断层94包含钛(Ti)、钼(Mo)、钽(Ta)或者钨(W)等高熔点材料。例如,遮断层94是包含Ti、Mo、Ta及W中的至少1个的金属层。这些材料也多被用作布线的金属阻挡层或者接触过孔层,与半导体工艺的适配性优异。

[0158] 由金属构成的遮断层94具有导电性。在该情况下,遮断层94按每个布线91设置。也就是说,周边电路部102包括多个遮断层94。多个遮断层94相互相离地配置。多个遮断层94中的各个遮断层94在平面图中与多个布线91之中的对应的布线91相应地配置。遮断层94的宽度例如在平面图中与布线91的宽度相同。在此,“宽度”是在与布线91所延伸的方向正交的截面中的与半导体基板31的主面平行的方向上的长度。由此,能够确保相邻的遮断层94间的间隔,并且抑制布线91的凹凸91a与第2遮光膜82的接触。

[0159] 此外,遮断层94的宽度也可以比布线91的宽度大。图6是本实施方式的变形例所涉及的摄像装置200的截面图。如图6所示,摄像装置200与图4所示的摄像装置100相比,具备遮断层294来替代遮断层94。

[0160] 遮断层294的宽度在平面图中比布线91的宽度大。例如,在平面观察的情况下,遮断层294完全覆盖布线91。由此,能够抑制布线91的表面的凹凸91a的生长,并更强地抑制第2遮光膜82与布线91接触。

[0161] 如上,在本实施方式所涉及的摄像装置100中,在布线91与第2遮光膜82之间设置有遮断层94。通过遮断层94,能够将布线91的表面的凹凸91a的生长遮断,并抑制布线91与第2遮光膜82接触。能够抑制第2遮光膜82与布线91导通、以及布线91间经由第2遮光膜82导通。由此,能够维持布线91的电位或者信号特性,能够使摄像装置100的电路动作稳定。

[0162] (实施方式2)

[0163] 接下来,关于实施方式2进行说明。

[0164] 实施方式2所涉及的摄像装置与实施方式1所涉及的摄像装置相比,遮断层的位置不同。以下以与实施方式1的区别点为中心进行说明,省略或者简化共通点的说明。

[0165] 图7是实施方式2所涉及的摄像装置300的截面图。如图7所示,摄像装置300与图4所示的摄像装置100相比,具备遮断层394来替代遮断层94。

[0166] 遮断层394被配置在层间绝缘层43的上表面。层间绝缘层43的上表面在像素部101及周边电路部102中是平坦的。因此,遮断层394的下表面距半导体基板31的高度与光电转换膜51的下表面距半导体基板31的高度相同。

[0167] 在实施方式2中,遮断层394利用与像素电极50不同的工艺形成。因此,遮断层394能够使用与像素电极50不同的材料形成为与像素电极50不同的厚度。在该情况下,对于遮断层394不要求电气特性及光学特性。也就是说,遮断层394也可以具有绝缘性,也可以具有透光性。例如,遮断层394也可以是Ti、Ta或者W等的氧化物或者氮化物。

[0168] 此外,在遮断层394具有绝缘性的情况下,遮断层394也可以不是按每个布线91分离。也就是说,也可以设置将多个布线91一并覆盖的1个遮断层394。

[0169] (实施方式3)

[0170] 接下来,关于实施方式3进行说明。

[0171] 实施方式3所涉及的摄像装置与实施方式1所涉及的摄像装置相比,不同点在于遮断层具有绝缘性。以下以与实施方式1的区别点为中心进行说明,省略或者简化共通点的说明。

[0172] 图8是实施方式3所涉及的摄像装置400的截面图。如图8所示,摄像装置400与图4所示的摄像装置100相比,具备绝缘层470及遮断层494来替代绝缘层70及遮断层94。

[0173] 遮断层494只要是具有致密的膜质的膜即可,即使不是使用特别的高熔点材料形成的膜,也能够抑制凸起。在实施方式3中,遮断层494的膜密度比层间绝缘层43的膜密度大。

[0174] 作为形成具有致密的膜质的遮断层494的方法,能够利用原子层沉积(ALD:Atomic Layer Deposition)法。在该ALD法中,由于按数个原子层使膜沉积,虽然成膜速率慢,但形成结晶性高且气体透过率低的致密的膜。

[0175] 遮断层494是使用与层间绝缘层43及绝缘层470不同的材料形成的绝缘膜。例如,遮断层494是利用ALD法形成的氧化铝膜。氧化铝膜具有绝缘性,被用作光电转换膜51所包含的有机半导体材料的钝化膜。因此,遮断层494不仅被设置于周边电路部102,而且也被设置于像素部101及分离部103。例如,遮断层494被设置于摄像装置400的大致整个区域(例如

除了焊盘90及其附近之外的整个区域)。

[0176] 在实施方式3中,与遮断层494同样,绝缘层470也被设置于摄像装置400的大致整个区域。绝缘层470例如是硅氧化膜、硅氮化膜等的保护绝缘层。

[0177] 此外,也可以不设置绝缘层470。也就是说,第2遮光膜82也可以与遮断层494的上表面接触设置。由于遮断层494具有绝缘性,因此即使遮断层494与第2遮光膜82接触,也能够抑制布线91与第2遮光膜82导通。

[0178] 如上,根据实施方式3所涉及的摄像装置400,能够将遮断层494不仅用于抑制铝的生长,而且也兼用作提高光电转换膜51的可靠性的钝化膜。具体而言,能够由1个遮断层494实现遮断功能及保护功能,因此与个别地形成各膜的情况相比能够简化工艺。

[0179] 此外,在形成遮断层494及绝缘层470之后形成第2遮光膜82。因此,第2遮光膜82利用与第1遮光膜81不同的工艺形成。由此,第2遮光膜82能够使用与第1遮光膜81不同的材料形成为与第1遮光膜81不同的厚度。

[0180] 另外,遮断层494只要是致密的膜即可,不限定于氧化铝膜。遮断层494也可以是硅氧化膜、氧化锆膜或者氧化铪膜。另外,遮断层494也可以具有由多个绝缘层构成的多层构造。

[0181] (其他实施方式)

[0182] 以上,关于1个或者多个方式所涉及的摄像装置,基于实施方式进行了说明,但本公开不限定于这些实施方式。只要不脱离本公开的主旨,对各实施方式实施本领域技术人员所想到的各种变形而得到的方式、以及对不同实施方式中的构成要素进行组合而构筑的方式都包含在本公开的范围内。

[0183] 例如,遮断层94的宽度也可以比布线91的宽度短。在布线91的间隔短的情况下,相邻的遮断层94彼此有可能接触。通过使遮断层94的宽度比布线91的宽度短,能够抑制遮断层94彼此接触,并抑制布线91经由遮断层94导通。例如,也可以对每1个布线91配置多个遮断层94。在平面图中,虽然布线91的表面的一部分未被遮断层94覆盖,但与没有遮断层94的情况相比能够抑制凹凸91a的生长。

[0184] 另外,上述的各实施方式在权利要求书或其等同的范围中能够进行各种变更、置换、附加、省略等。

[0185] 工业实用性

[0186] 本公开能够用作能够使电路动作稳定的摄像装置,例如能够利用于相机或者测距装置等。

[0187] 附图标记说明:

[0188] 10 光检测部

[0189] 11 放大晶体管

[0190] 12 复位晶体管

[0191] 13 地址晶体管

[0192] 15 垂直扫描电路

[0193] 16 对置电极信号线

[0194] 17 垂直信号线

[0195] 18 负载电路

[0196] 19 列信号处理电路

[0197] 20 水平信号读出电路

[0198] 21 电源布线

[0199] 22 差分放大器

[0200] 23 反馈线

[0201] 24 电荷积蓄节点

[0202] 25 电荷检测电路

[0203] 26 地址信号线

[0204] 27 复位信号线

[0205] 28 水平共通信号线

[0206] 30 电压控制电路

[0207] 31半导体基板

[0208] 38A、38B、38C栅极绝缘层

[0209] 39A、39B、39C栅极电极

[0210] 41A、41B、41C、41D、41E n型杂质区域

[0211] 42 元件分离区域

[0212] 43 层间绝缘层

[0213] 45A、45B接触插塞

[0214] 46A、46B布线

[0215] 47A、47B导电插塞

[0216] 50 像素电极

[0217] 51 光电转换膜

[0218] 52 透明电极

[0219] 53、70、470绝缘层

[0220] 54 保护膜

[0221] 55 滤色器

[0222] 56 微透镜

[0223] 60 电极端子

[0224] 81第1遮光膜

[0225] 82第2遮光膜

[0226] 90焊盘

[0227] 90a、91a凹凸

[0228] 91、92 布线

[0229] 93 金属细线

[0230] 94、294、394、494遮断层

[0231] 100、200、300、400摄像装置

[0232] 101 像素部

[0233] 102 周边电路部

[0234] 103 分离部

[0235] 110、110BM像素

[0236] 120周边电路

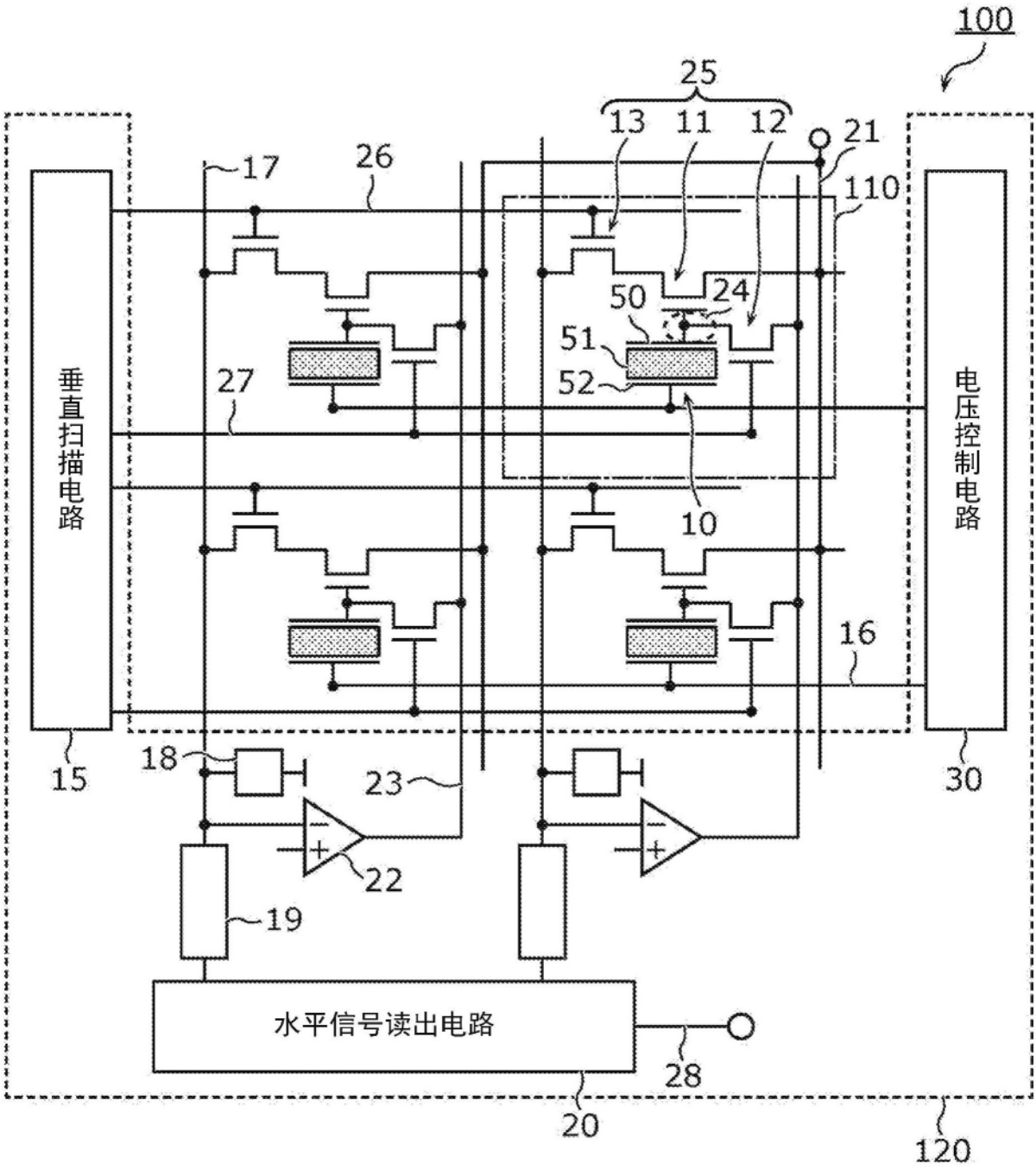

100
25
13
11
12
21
17
26
110
50
24
51
52
27
垂直扫描电路
电压控制电路
10
16
15
18
23
30
22
19
水平信号读出电路
28
20
120

图1

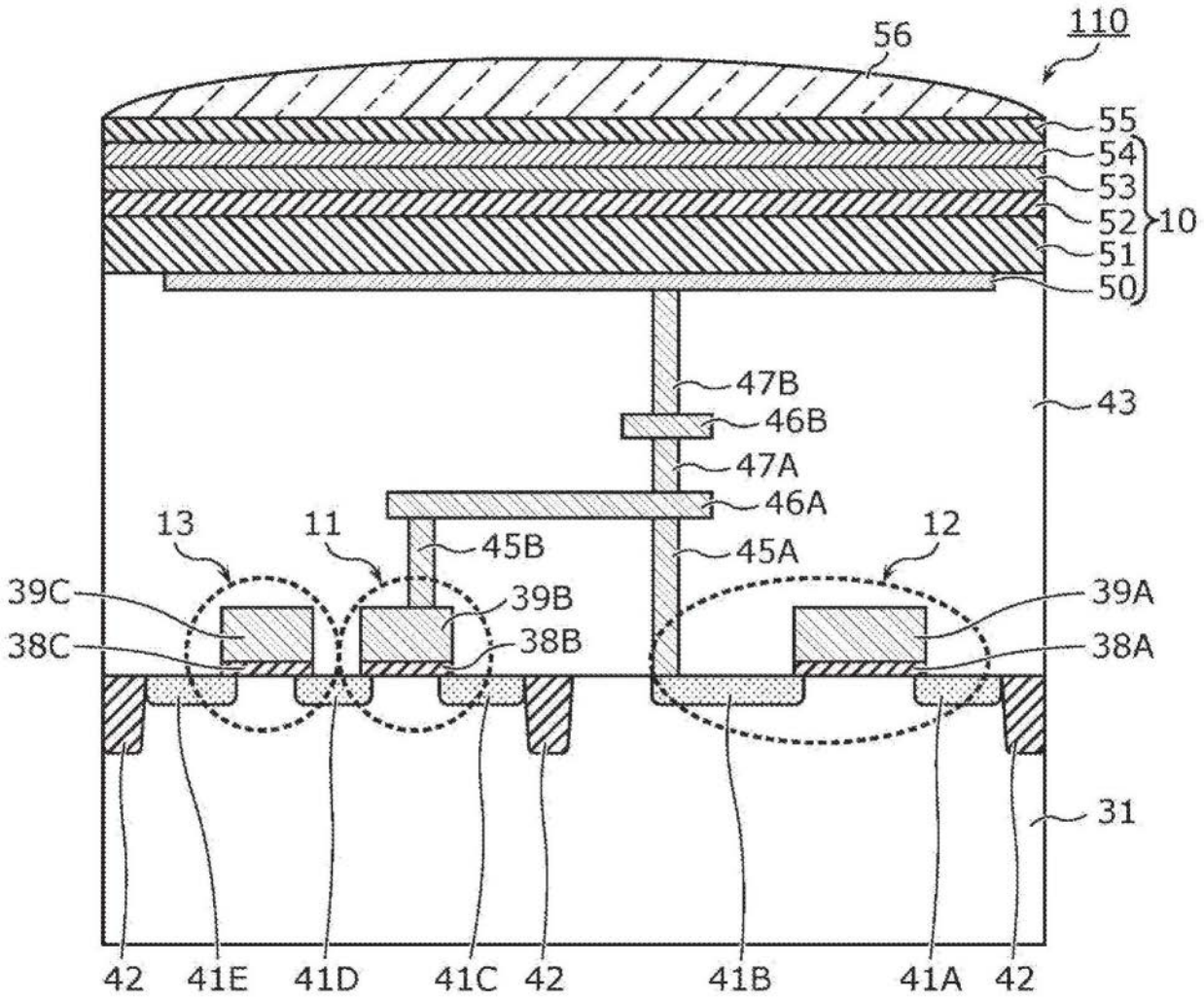

110
56
55
54
53
52
51
50
10
47B
46B
47A
46A
43
13
11
45B
45A
12
39C
39B
39A
38C
38B
38A
31
42
41E
41D
41C
42
41B
41A
42

图2

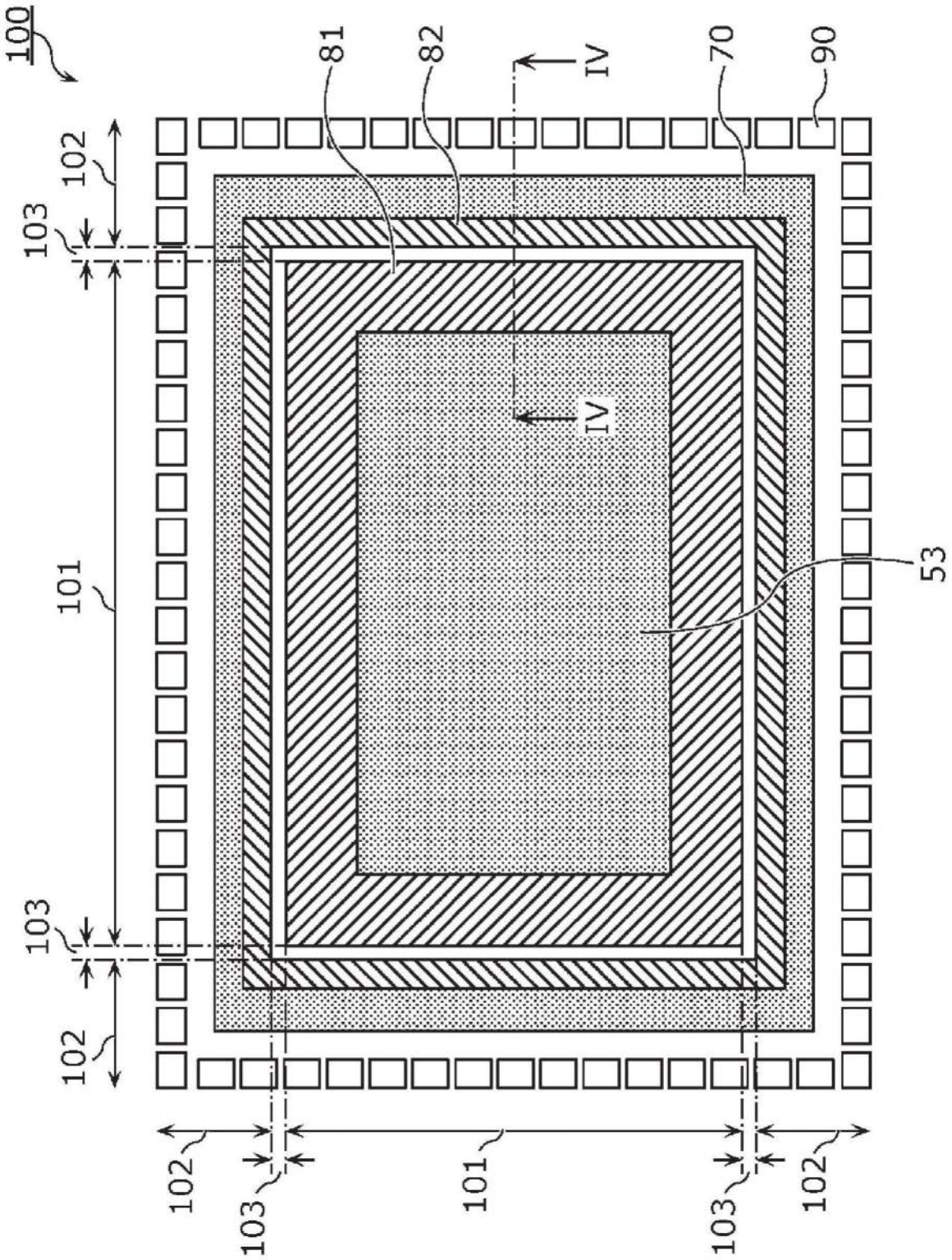


图3

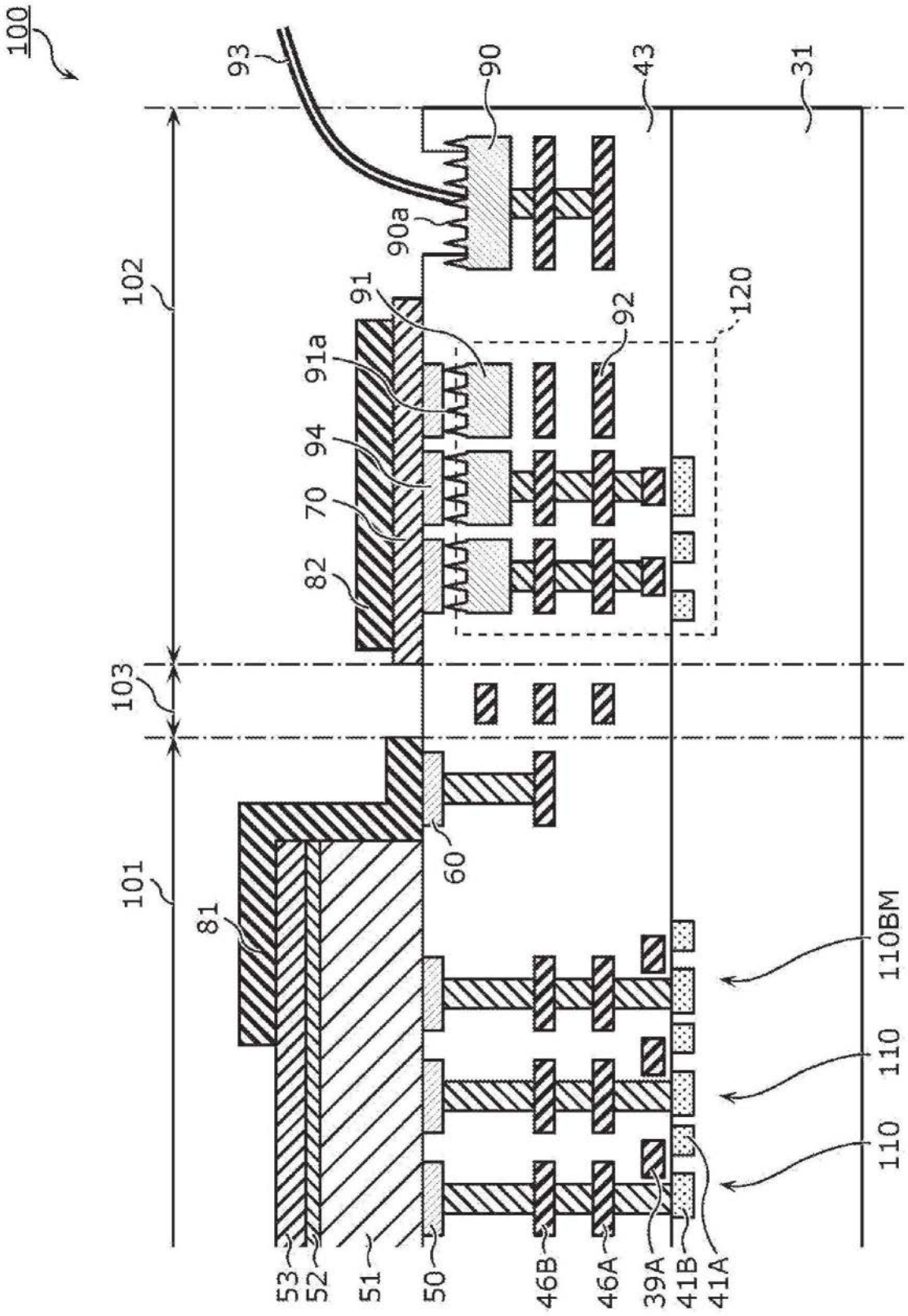

100
93
90
43
31
90a
102
91
120
92
91a
94
70
82
103
101
81
60
110BM
110
110
53
52
51
50
46B
46A
39A
41B
41A

图4

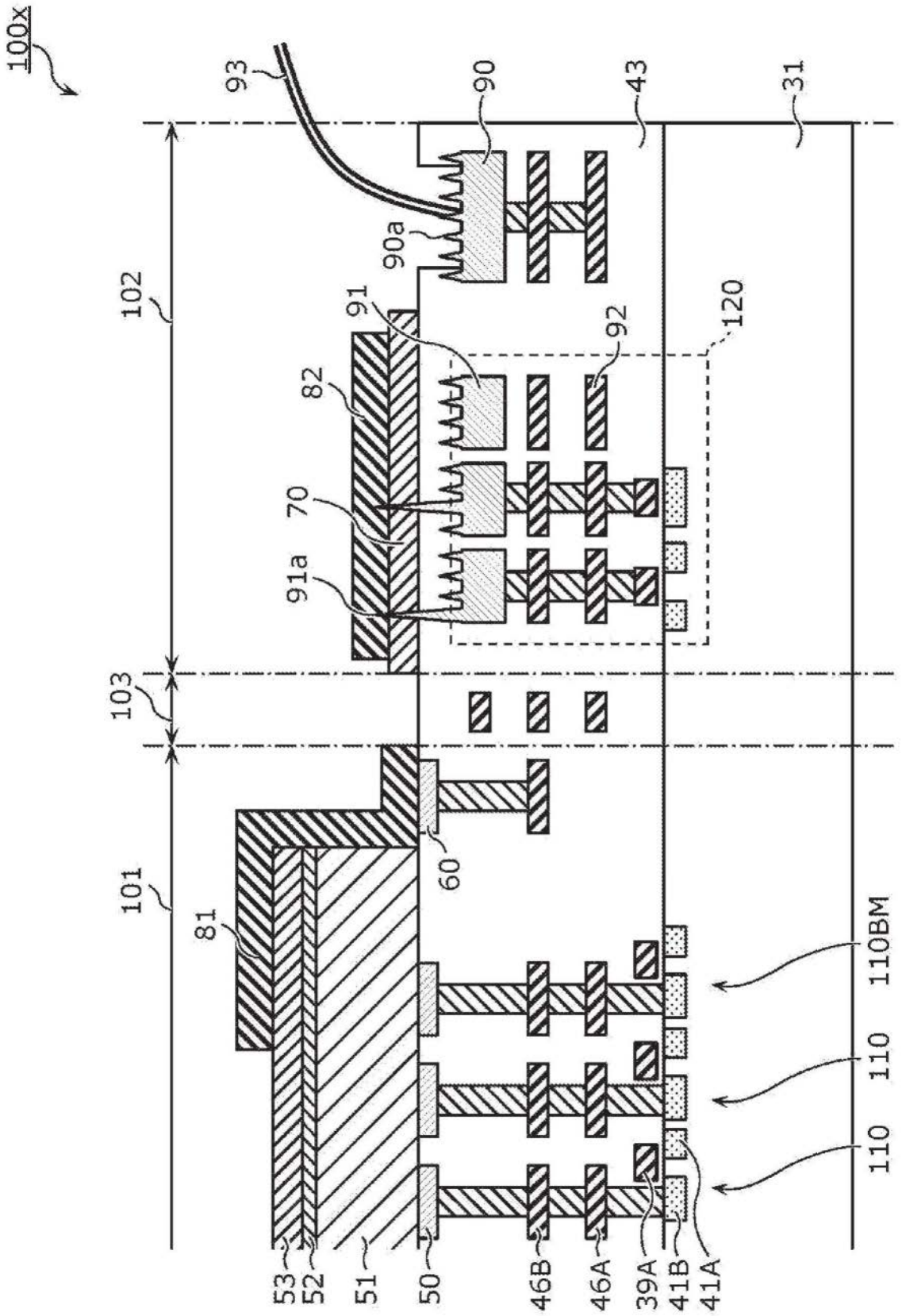

100x
93
90
43
31
90a
102
91
92
120
82
70
91a
103
101
81
60
110BM
110
110
53
52
51
50
46B
46A
39A
41B
41A

图5

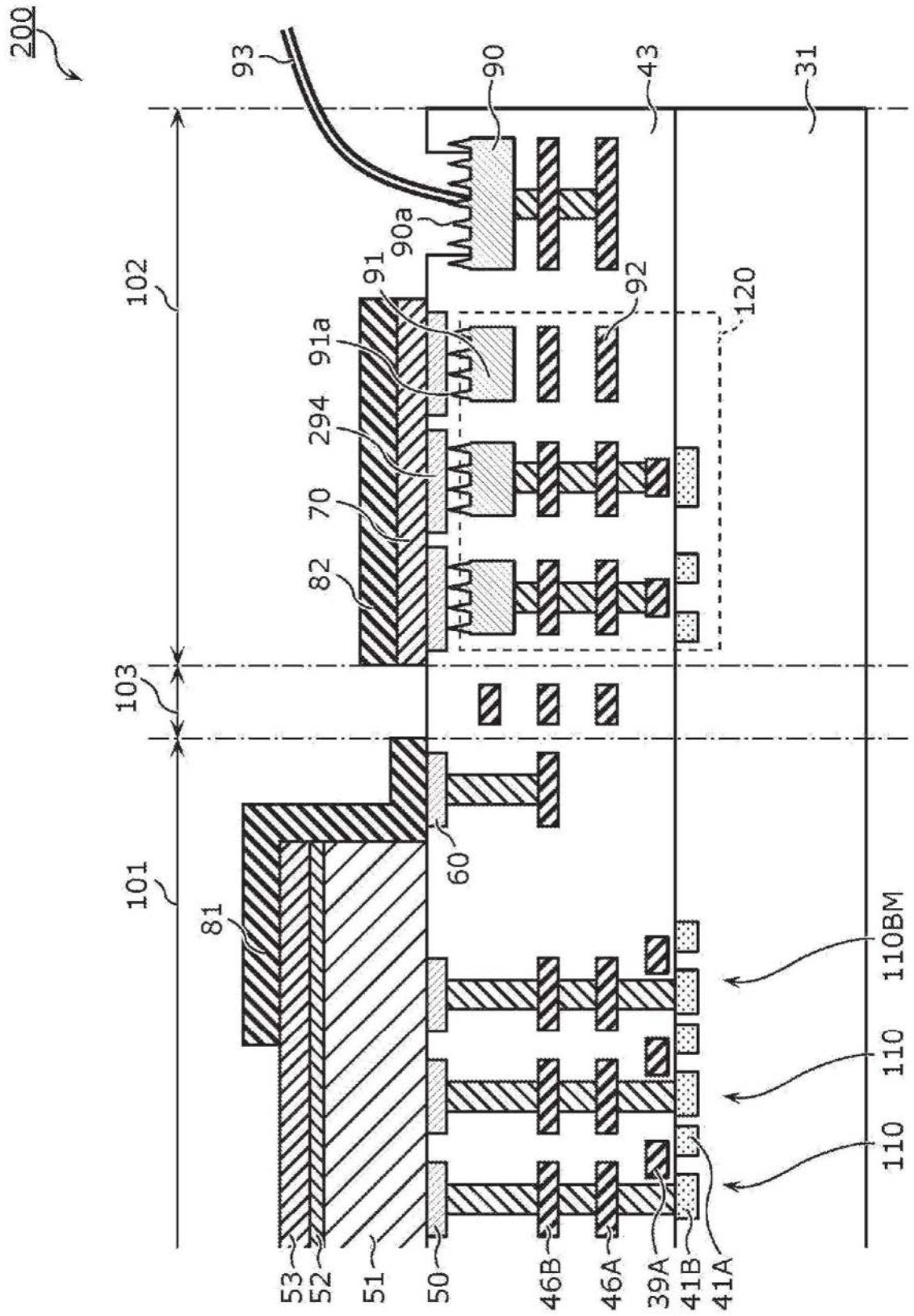

200
93
90
43
31
90a
91
92
120
102
91a
294
70
82
103
101
60
81
110BM
110
110
53
52
51
50
46B
46A
39A
41B
41A

图6

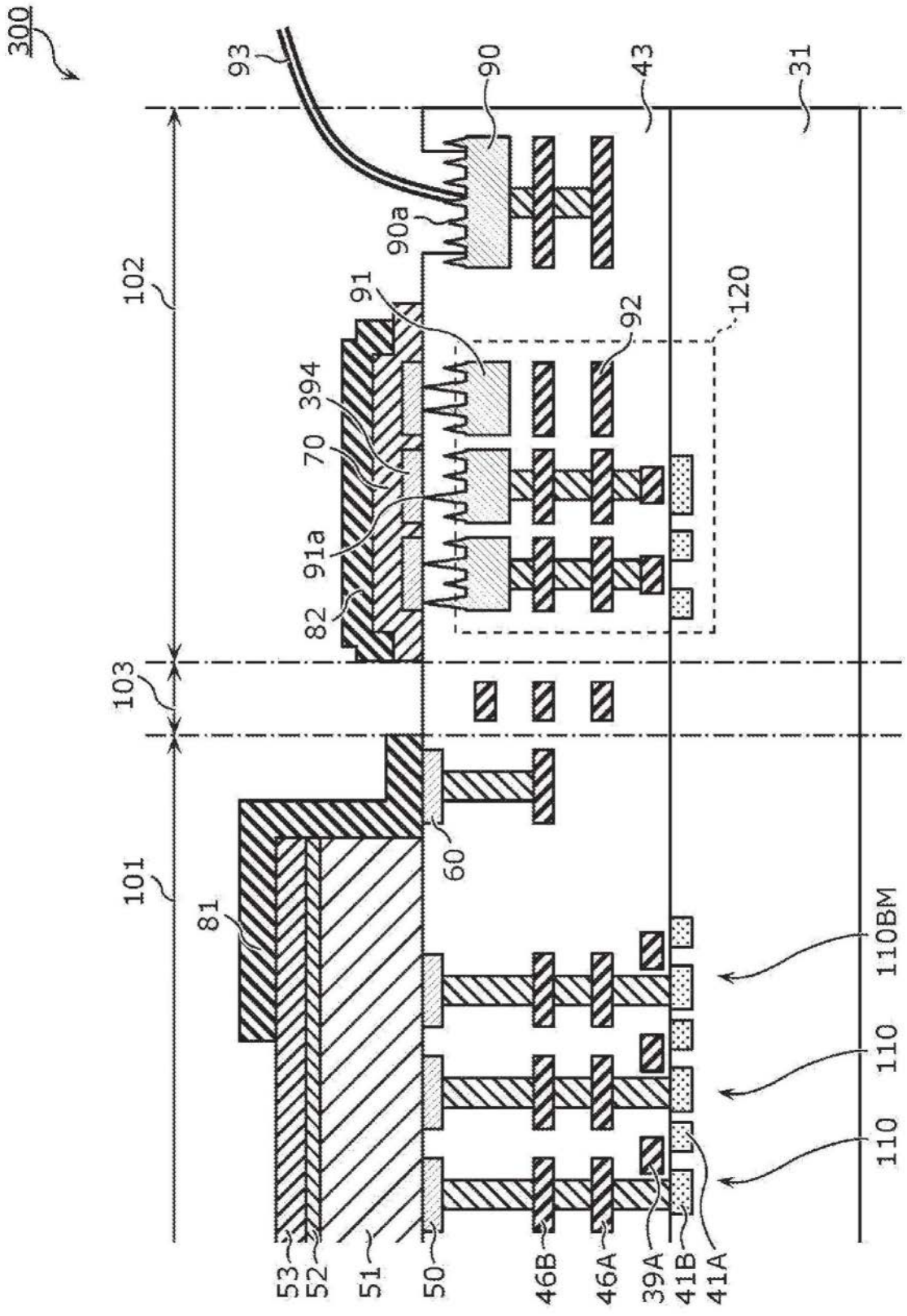

300
93
90
43
31
90a
102
91
92
120
394
70
91a
82
103
101
81
60
110BM
110
110
53
52
51
50
46B
46A
39A
41B
41A

图7

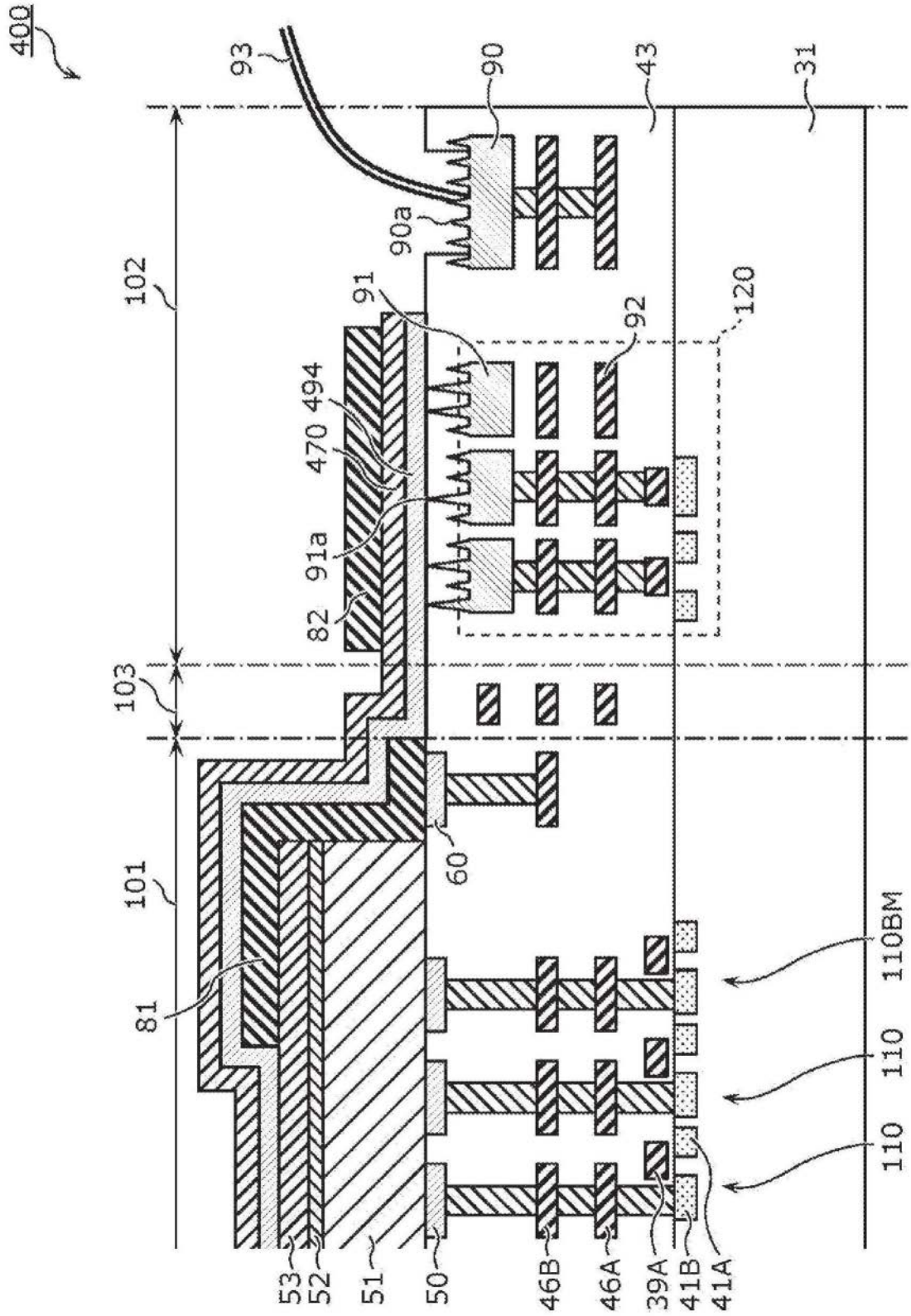

400
93
90
43
31
90a
102
91
92
120
494
470
91a
82
103
101
60
81
110BM
110
110
53
52
51
50
46B
46A
39A
41B
41A

图8