

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4635444号
(P4635444)

(45) 発行日 平成23年2月23日 (2011.2.23)

(24) 登録日 平成22年12月3日 (2010.12.3)

(51) Int. Cl. F I
H O 1 L 29/812 (2006.01) H O 1 L 29/80 H
H O 1 L 29/778 (2006.01)
H O 1 L 21/338 (2006.01)

請求項の数 7 (全 10 頁)

(21) 出願番号	特願2004-18928 (P2004-18928)	(73) 特許権者	000005120
(22) 出願日	平成16年1月27日 (2004.1.27)		日立電線株式会社
(65) 公開番号	特開2005-216967 (P2005-216967A)		東京都千代田区外神田四丁目14番1号
(43) 公開日	平成17年8月11日 (2005.8.11)	(74) 代理人	100071526
審査請求日	平成18年2月17日 (2006.2.17)		弁理士 平田 忠雄
		(72) 発明者	竹内 隆
			東京都千代田区大手町一丁目6番1号 日
			立電線株式会社内
		(72) 発明者	東谷 雅春
			東京都千代田区大手町一丁目6番1号 日
			立電線株式会社内
		審査官	原 和秀

最終頁に続く

(54) 【発明の名称】 電界効果トランジスタ用エピタキシャルウエハ

(57) 【特許請求の範囲】

【請求項1】

半絶縁性GaAs基板と、前記半絶縁性GaAs基板上に形成されるバッファ層と、前記バッファ層上に形成され自由電子が流れるチャンネル層とを有する電界効果トランジスタ用エピタキシャルウエハにおいて、

前記バッファ層は、半絶縁性GaAs基板側からp-GaAs層と、p-AlGaAs結晶層とを備え、前記p-AlGaAs結晶層は、キャリア濃度と層厚さとの積が $1.5 \times 10^{11} \sim 2.5 \times 10^{11} \text{ cm}^{-2}$ であることを特徴とする電界効果トランジスタ用エピタキシャルウエハ。

【請求項2】

前記バッファ層は、前記p-AlGaAs結晶層上に、前記p-AlGaAs結晶層よりもAl組成比の小さいp-AlGaAs層を備えることを特徴とする請求項1に記載の電界効果トランジスタ用エピタキシャルウエハ。

【請求項3】

前記チャンネル層の上層及び下層にキャリア供給層を備えることを特徴とする請求項1記載の電界効果トランジスタ用エピタキシャルウエハ。

【請求項4】

前記p-AlGaAs結晶層は、前記キャリア濃度が $2.5 \times 10^{17} \text{ cm}^{-3}$ 、前記層厚さが10nmであることを特徴とする請求項1記載の電界効果トランジスタ用エピタキシャルウエハ。

10

20

【請求項5】

前記結晶層は、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0.35 < x < 1.0$)であることを特徴とする請求項1記載の電界効果トランジスタ用エピタキシャルウエハ。

【請求項6】

前記結晶層は、Al元素、Ga元素およびIn元素のうちのいずれか2つの元素と、As元素またはP元素のうちのいずれか1つの元素の計3つの元素を含むことを特徴とする請求項1記載の電界効果トランジスタ用エピタキシャルウエハ。

【請求項7】

前記結晶層は、Al元素、Ga元素およびIn元素と、As元素またはP元素のうちのいずれか1つの元素の計4元素を含むことを特徴とする請求項1記載の電界効果トランジスタ用エピタキシャルウエハ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、FET (Field Effect Transistor: 電界効果トランジスタ) や HEMT (High Electron Mobility Transistor: 高電子移動度トランジスタ) などの電子デバイスに用いられる電界効果トランジスタ用エピタキシャルウエハに関し、特にソースドレイン電極間のリーク電流を低減した電界効果トランジスタ用エピタキシャルウエハに関する。

【背景技術】

【0002】

化合物半導体結晶を用いたFETやHEMT等の電界効果トランジスタは、シリコン半導体に比べて電子移動度が高いため、携帯電話や衛星放送受信機などの高速動作や高効率が要求される高周波機器の増幅器などに幅広く使用されている (例えば、特許文献1参照)。

【0003】

このような電界効果トランジスタは、半絶縁性GaAs基板の上に、有機金属気相成長法 (Metal Organic Vapor Phase Epitaxy、以下「MOVPE法」という。) により金属薄膜を成長させて製作される。

【0004】

MOVPE法は、III族有機金属原料ガスとV族原料ガスを、高純度水素キャリアガスとの混合ガスとして反応炉内に導入し、反応炉内で加熱された基板付近で原料が熱分解され、基板上に化合物半導体結晶がエピタキシャル成長する。

【0005】

図5は、従来のチャンネル層の上下にキャリア供給層を有したダブルヘテロ型高電子移動度トランジスタ (D-HEMT) の構造を示す。このダブルヘテロ型高電子移動度トランジスタ1は、半絶縁性GaAs基板2、半絶縁性GaAs基板2上に形成された高抵抗のp型導電性を示す膜からなる第1～第3のバッファ層30a～30cからなり、半絶縁性GaAs基板2上の残留不純物によるデバイス特性の劣化を抑えるバッファ層30と、自由電子を発生しチャンネル層6に電子を供給する第1および第2のキャリア供給層4、8と、チャンネル層6を流れる自由電子が第1および第2のキャリア供給層4、8のn型不純物によって散乱されるのを防ぐ第1および第2のスペーサ層5、7と、自由電子が流れるチャンネル層6と、ショットキー接合をするショットキー層9と、図示しないソース電極およびドレイン電極とのオーミック接合を行うコンタクト層10をそれぞれエピタキシャル成長させたものである。

【0006】

表3は、これらエピタキシャル層の詳細を示す。

【0007】

10

20

30

40

【表 3】

No.	エピタキシャル層名称	厚さ (nm)	タイプ	キャリア濃度 (cm ⁻³)	各層の名称
10	n-GaAs	186	n	3.5×10^{18}	コンタクト層
9	p-Al _{0.22} Ga _{0.78} As	33	p	1×10^{15}	ショットキー層
8	n-Al _{0.22} Ga _{0.78} As	14	n	1.5×10^{18}	第2のキャリア供給層
7	p-Al _{0.22} Ga _{0.78} As	2.3	p	1×10^{14}	第2のスペーサ層
6	un-In _{0.18} Ga _{0.88} As	14.1	—	—	チャンネル層
5	p-Al _{0.22} Ga _{0.78} As	2.3	p	1×10^{14}	第1のスペーサ層
4	n-Al _{0.22} Ga _{0.78} As	8	n	1.5×10^{18}	第1のキャリア供給層
3	p-Al _{0.22} Ga _{0.78} As	50	p	2×10^{15}	第3のバッファ層
2	p-Al _{0.26} Ga _{0.74} As	450	p	2×10^{15}	第2のバッファ層
1	p-GaAs	250	p	1×10^{15}	第1のバッファ層
—	半絶縁性GaAs基板	—	—	—	半絶縁性GaAs基板

10

【0008】

ここで、HEMTは、第1および第2のキャリア供給層4、8に隣接したチャンネル層6に二次元電子ガス(2 Dimension Electron Gas: 2DEG)を形成することによりイオン化不純物散乱を受けにくい高移動度の電子を利用するものである。

【0009】

【特許文献1】特許第3054216号公報(図3)

【発明の開示】

【発明が解決しようとする課題】

20

【0010】

しかし、従来のMOVPE法で作成された電界効果トランジスタ用エピタキシャルウエハの場合、半絶縁性GaAs基板とその上に形成されるエピタキシャル層との界面、正確には半絶縁性GaAs基板とバッファ層との界面に、低抵抗の導電層が形成される。このような低抵抗層が形成される原因は、半絶縁性GaAs基板の表面にもともとSiが付着しており、このSiがエピタキシャル結晶の成長中に結晶内に取り込まれ、n型キャリアとなってしまうためである。

【0011】

上記のような低抵抗層の存在するエピタキシャルウエハを用いて電界効果トランジスタを作成すると、エピタキシャル層と成長基板(鏡面ウエハ)との界面に存在する導電層を通じて、ソース電極とドレイン電極間にリーク電流が流れ、トランジスタの電気特性を悪化させるという問題がある。

30

【0012】

従って、本発明の目的は、ソースドレイン電極間のリーク電流を低減した電界効果トランジスタ用エピタキシャルウエハを提供することにある。

【課題を解決するための手段】

【0013】

本発明は、上記目的を達成するため、半絶縁性GaAs基板上に前記半絶縁性GaAs基板上の残留不純物によるデバイス特性劣化を抑えるバッファ層と、自由電子が流れるチャンネル層を有する電界効果トランジスタ用エピタキシャルウエハにおいて、前記バッファ層は、キャリア濃度と層厚さとの積がソースドレイン電極間のリーク電流を低減する所定の値の結晶層(リーク電流低減層)を備えることを特徴とする電界効果トランジスタ用エピタキシャルウエハを提供する。

40

【0014】

前記結晶層の前記所定の値は、 $1.5 \times 10^{11} \sim 2.5 \times 10^{11} \text{ cm}^{-2}$ であることが好ましい。

【0015】

前記バッファ層は、前記p-AlGaAs結晶層上に、前記p-AlGaAs結晶層よりもAl組成比の小さいp-AlGaAs層を備えることが好ましい。

【0016】

50

前記チャネル層の上層及び下層にキャリア供給層を備えることが好ましい。

【0017】

前記結晶層は、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0.35 < x < 1.0$) であることが好ましい。

【0018】

前記結晶層は、Al 元素、Ga 元素および In 元素のうちのいずれか 2 つの元素と、As 元素または P 元素のうちのいずれか 1 つの元素の計 3 つの元素を含むことが好ましい。

【0019】

前記結晶層は、Al 元素、Ga 元素および In 元素と、As 元素または P 元素のうちのいずれか 1 つの元素の計 4 つの元素を含むことが好ましい。

10

【発明の効果】

【0020】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、キャリア濃度と層厚さとの積がソースドレイン電極間のリーク電流を低減する所定の範囲の結晶層をバッファ層に備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

【0021】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、キャリア濃度とそのキャリア濃度を有する結晶の厚さとの積が $6.0 \times 10^{10} \sim 4.0 \times 10^{11} \text{ cm}^{-2}$ である結晶層を備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

20

【0022】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、結晶層は、他の層を介して前記バッファ層中に形成されるため、その結晶層がリークパスを効果的に打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

【0023】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、結晶層は、半絶縁性 GaAs 基板に接して形成されるため、キャリア濃度とそのキャリア濃度を有する結晶の厚さとの積が所定範囲の結晶層を備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

30

【0024】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、結晶層は、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0.35 < x < 1.0$) であるため、キャリア濃度とそのキャリア濃度を有する結晶の厚さとの積が所定範囲の結晶層を備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

【0025】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、結晶層は、Al 元素、Ga 元素および In 元素のうちのいずれか 2 つの元素と、As 元素または P 元素のうちのいずれか 1 つの元素の計 3 つの元素を含むため、キャリア濃度とそのキャリア濃度を有する結晶の厚さとの積が所定範囲の結晶層を備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

40

【0026】

本発明の電界効果トランジスタ用エピタキシャルウエハによれば、結晶層は、Al 元素、Ga 元素および In 元素と、As 元素または P 元素のうちのいずれか 1 つの元素の計 4 つの元素を含むため、キャリア濃度とそのキャリア濃度を有する結晶の厚さとの積が所定範囲の結晶層を備えるため、その結晶層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を小さくすることができた。

【発明を実施するための最良の形態】

【0027】

図 1 は、本発明の実施の形態に係るダブルヘテロ型高電子移動度トランジスタ (D-H

50

EMT)の構造を示す。このダブルヘテロ型高電子移動度トランジスタ1は、半絶縁性GaAs基板2と、半絶縁性GaAs基板2上に形成された高抵抗のp型導電性を示す膜からなる第1～第4のバッファ層3a～3dからなり、半絶縁GaAs基板2上の残留不純物によるデバイス特性の劣化を抑えるバッファ層3と、自由電子を発生しチャンネル層6に電子を供給する第1および第2のキャリア供給層4、8と、チャンネル層6を流れる自由電子が第1および第2のキャリア供給層4、8のn型不純物によって散乱されるのを防ぐ第1および第2のスペーサ層5、7と、自由電子が流れるチャンネル層6と、ショットキー接合をするショットキー層9と、図示しないソース電極およびドレイン電極とのオーミック接合を行うコンタクト層10とをそれぞれエピタキシャル成長させたものである。

【0028】

10

従来例と異なる点は、バッファ層3中にp型導電性を示すキャリア濃度(N_p 、単位は cm^{-3})とそのキャリア濃度を有する結晶の厚さ(単位は $\text{nm}=10^{-7}\text{cm}$)との積(N_d 積)が $6.0 \times 10^{10} \sim 4.0 \times 10^{11} \text{cm}^{-2}$ である第2のバッファ層3bを形成したことである。なお、第1のバッファ層3aと従来例の第1のバッファ層30aと、第3のバッファ層3cと従来例の第2のバッファ層30bと、および第4のバッファ層3dと従来例の第3のバッファ層30cとが対応し、同一の組成、同一のキャリア濃度および同一の層の厚さ(層厚さ)で形成されている。

【0029】

ここで、D-HEMTは、第1および第2のキャリア供給層4、8に隣接したチャンネル層6に二次元電子ガス(2Dimension Electron Gas: 2DEG)を形成することによりイオン化不純物散乱を受けにくい高移動度の電子を利用するものである。

20

【0030】

この実施の形態によれば、 N_d 積がある一定の範囲を持つ層をバッファ層3に含めることによって、この層がリークパスを打ち消すことができるので、ソースドレイン間のリーク電流を低減することができた。

【実施例1】

【0031】

図2は、MOVPE装置を示す。このMOVPE装置20は、真空ポンプおよび排気装置(図示せず)を備えた排気部26が接続された反応炉21と、基板27を載置するサセプタ22と、サセプタ22を加熱するヒータ23と、サセプタ22を回転、上下移動させる制御軸24と、基板27に向かって斜めまたは水平に原料ガスを供給する石英ノズル25と、Gaを発生するTMG(トリメチルガリウム)ガス発生装置31と、Alを発生するTMA(トリメチルアルミニウム)ガス発生装置32と、Asを発生する AsH_3 ガス発生装置33と、Inを発生するTMI(トリメチルインジウム)ガス発生装置34と、SiをドーピングするためのSiを発生するジシラン(Si_2H_6)ガス発生装置35等を備える。なお、必要に応じてガス発生装置の数を増減してもよい。窒素源として NH_3 が用いられ、キャリアガスとして H_2 が用いられる。成長させる金属によって原料ガスの組合せを変える。

30

【0032】

40

MOVPE装置20により薄膜を形成するには、例えば、以下のように行う。まず、基板27は、薄膜が形成される面を上にしてサセプタ22に保持され、反応炉21内に設置される。基板27をヒータ23により所定温度に保ち、III族有機金属原料ガスとV族原料ガスを、高純度水素キャリアガスとの混合ガスとして反応炉21内に導入する。導入された混合ガスは、加熱された基板27付近で原料ガスが熱分解され、基板27上に種々の組成からなる結晶をエピタキシャル成長させた。

【0033】

表1は、本実施例において作製したD-HEMTの半絶縁性GaAs基板2上に形成したエピタキシャル層の詳細を示す。「No.」は、半絶縁性GaAs基板2上にエピタキシャル成長させた順序を示す。n-、p-およびun-は、その結晶がそれぞれn型導電

50

性、p型導電性および半絶縁性であることを示している。

【0034】

【表1】

No.	エピタキシャル層名称	厚さ (nm)	タイプ	キャリア濃度 (cm^{-3})	各層の名称
11	n-GaAs	186	n	3.5×10^{18}	コンタクト層
10	p-Al _{0.22} Ga _{0.78} As	33	p	1×10^{15}	ショットキー層
9	n-Al _{0.22} Ga _{0.78} As	14	n	1.5×10^{18}	第2のキャリア供給層
8	p-Al _{0.22} Ga _{0.78} As	2.3	p	1×10^{14}	第2のスペーサ層
7	un-In _{0.18} Ga _{0.82} As	14.1	—	—	チャネル層
6	p-Al _{0.22} Ga _{0.78} As	2.3	p	1×10^{14}	第1のスペーサ層
5	n-Al _{0.22} Ga _{0.78} As	8	n	1.5×10^{18}	第1のキャリア供給層
4	p-Al _{0.22} Ga _{0.78} As	50	p	2×10^{15}	第4のバッファ層
3	p-Al _{0.26} Ga _{0.74} As	450	p	2×10^{15}	第3のバッファ層
2	p-Al _{0.38} Ga _{0.62} As	10	p	2.5×10^{17}	第2のバッファ層
1	p-GaAs	250	p	1×10^{15}	第1のバッファ層
—	半絶縁性GaAs基板	—	—	—	半絶縁性GaAs基板

10

【0035】

実施例では、No. 1の層としてp-GaAsからなる第1のバッファ層3aを250 nm成長させ、その上にNo. 2の層としてp-Al_{0.38}Ga_{0.62}Asからなる第2のバッファ層3bがリーク電流低減層として形成されている。リーク電流低減層は、p型導電性を示し、キャリア濃度 $2.5 \times 10^{17} \text{ cm}^{-3}$ 、厚さ10 nm、(Nd積： $2.5 \times 10^{11} \text{ cm}^{-2}$)である。以後、表1に示される層を成長させた。従来例とは、この第2のバッファ層3bの有無以外は、使用基板、成長条件、反応炉内の状態に至るまですべて同一である。

20

【0036】

成長後、2つのエピタキシャルウエハを同時に簡易プロセスにかけ、リーク電流測定用のサンプルを作成し、ソースドレイン間のリーク電流の測定を行った。

図3は、その測定結果を示す。

【0037】

表1の構造において、Nd積を変えてソースドレイン間のリーク電流を測定した。

30

図4は、Nd積を変えて15 V印加した時のソースドレイン間のリーク電流値を比較したグラフである。ここで、Nd積=0の時の値は、本発明の実施例におけるリーク電流低減層を成長していないとき(従来例)の値である。

【0038】

また、Nd積を一定にしてリーク電流低減層の位置を、バッファ層の途中に挿入した場合、バッファ層の最下部(半絶縁性GaAs基板の直上)に挿入した場合およびバッファ層の最上部に挿入した場合を比較した。

【0039】

表2は、電圧を15 V印可した時のソースドレイン間のリーク電流値を比較した結果を示す。

40

【0040】

【表 2】

	挿入位置	15V時のリーク電流 (A)
1	バッファ層の途中	1.81×10^{-10}
2	バッファ層の最下部 (基板直上)	1.72×10^{-10}
3	バッファ層の最上部	4.56×10^{-9}
4	挿入なし	5.59×10^{-8}

10

【0041】

本実施例の電界効果トランジスタ用エピタキシャルウエハによれば、従来品と比べて一桁以上リーク電流が小さくなった。また、電圧をかけていったときの急激な立ち上がりがなくなった。このためリーク電流値が低いほど、本発明のリーク電流低減層の効果があるといえる。これによりNd積は $6.0 \times 10^{10} \sim 4.0 \times 10^{11} \text{ cm}^{-2}$ の範囲で効果があることがわかる。リーク電流低減層をバッファ層の途中に挿入した場合と、最下部に挿入した場合の効果はほぼ同じであったが、バッファ層の最上部に挿入した場合では、効果があまり期待できない。したがって、バッファ層のどこに挿入しても効果は得られるが、より大きな効果を得るためには、バッファ層の最下部またはバッファ層の途中に挿入するのが良いことがわかる。

20

【0042】

なお、本発明は、バッファ層を有する各種電界効果トランジスタのすべてに適用することができる。

【図面の簡単な説明】

【0043】

【図1】本発明の実施の形態に係るD-HEMTの構造を示す断面図である。

【図2】本発明の実施の形態のD-HEMTを製作するためのMOVPE装置を示す図である。

【図3】本発明の実施例のD-HEMTのソースドレイン間のリーク電流測定結果を示す図である。

30

【図4】本発明の実施例のD-HEMTにおけるNd積とソースドレイン間のリーク電流の関係を示す図である。

【図5】従来のD-HEMTの構造を示す断面図である。

【符号の説明】

【0044】

- 1 ダブルヘテロ型高電子移動度トランジスタ
- 2 半絶縁性GaAs基板
- 3 バッファ層
- 3a 第1のバッファ層
- 3b 第2のバッファ層
- 3c 第3のバッファ層
- 3d 第4のバッファ層
- 4 第1のキャリア供給層
- 5 第1のスペーサ層
- 6 チャンネル層
- 7 第2のスペーサ層
- 8 第2のキャリア供給層
- 9 ショットキー層
- 10 コンタクト層
- 20 MOVPE装置

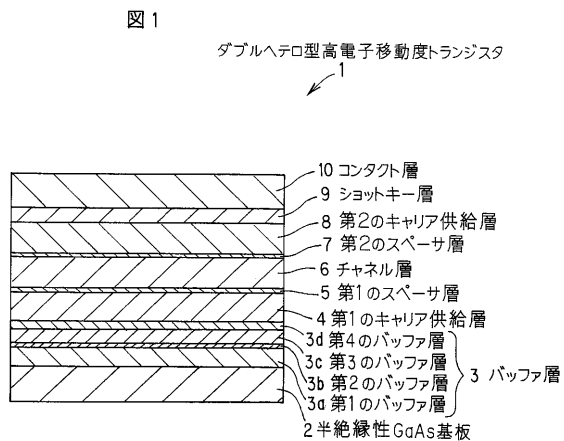
40

50

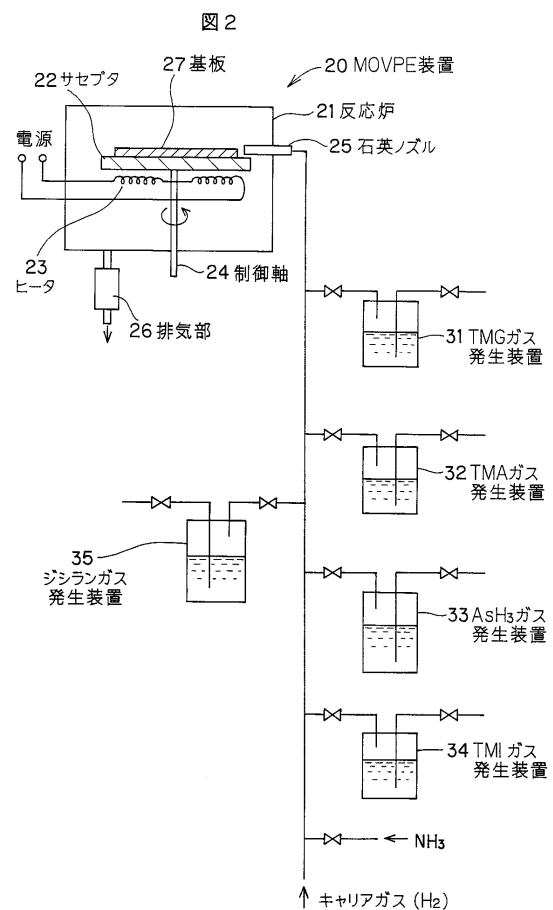
- 2 1 反応炉
- 2 2 サセプタ
- 2 3 ヒータ
- 2 4 制御軸
- 2 5 石英ノズル
- 2 6 排気部
- 2 7 基板
- 3 0 バッファ層
- 3 0 a 第1のバッファ層
- 3 0 b 第2のバッファ層
- 3 0 c 第3のバッファ層
- 3 1 TMGガス発生装置
- 3 2 TMAガス発生装置
- 3 3 AsH₃ガス発生装置
- 3 4 TMIガス発生装置
- 3 5 ジシランガス発生装置

10

【図 1】

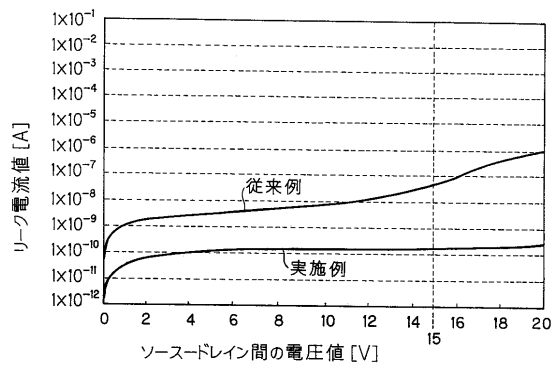


【図 2】



【図 3】

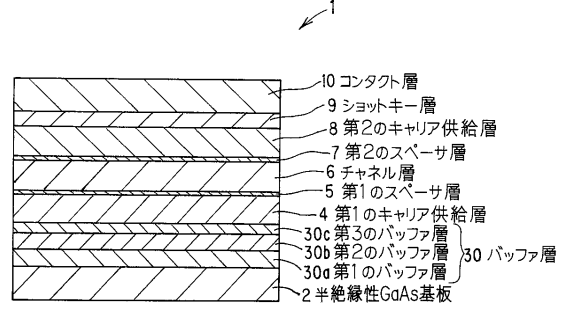
図 3



【図 5】

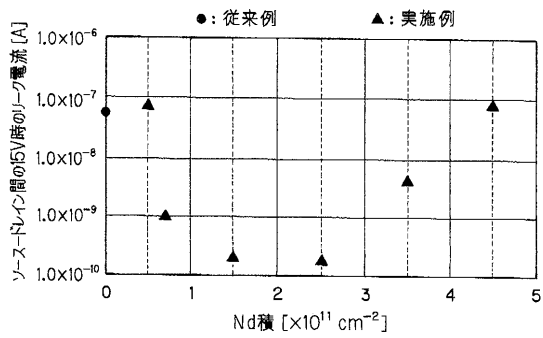
図 5

ダブルヘテロ型高電子移動度トランジスタ



【図 4】

図 4



フロントページの続き

- (56)参考文献 特開昭61-239674 (JP, A)
特開平04-340232 (JP, A)
特開平09-074106 (JP, A)
特開2000-307102 (JP, A)
特開2001-326345 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 21/338
H01L 29/778
H01L 29/812