



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월17일  
(11) 등록번호 10-1969444  
(24) 등록일자 2019년04월10일

(51) 국제특허분류(Int. Cl.)  
G02F 1/133 (2006.01) G09G 3/36 (2006.01)  
(21) 출원번호 10-2013-0004552  
(22) 출원일자 2013년01월15일  
심사청구일자 2018년01월05일  
(65) 공개번호 10-2014-0093357  
(43) 공개일자 2014년07월28일  
(56) 선행기술조사문헌  
KR100666640 B1  
KR1020060027023 A  
KR1020060032828 A  
KR1020090105450 A

(73) 특허권자  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
김태상  
경기 안양시 동안구 관악대로263번길 40-6, 나동 201호 (비산동, 한일주택)  
정훈  
경기도 파주시 한마음1길 25 101동 802호 (금촌동, 주공아파트)  
(74) 대리인  
네이트특허법인

전체 청구항 수 : 총 8 항

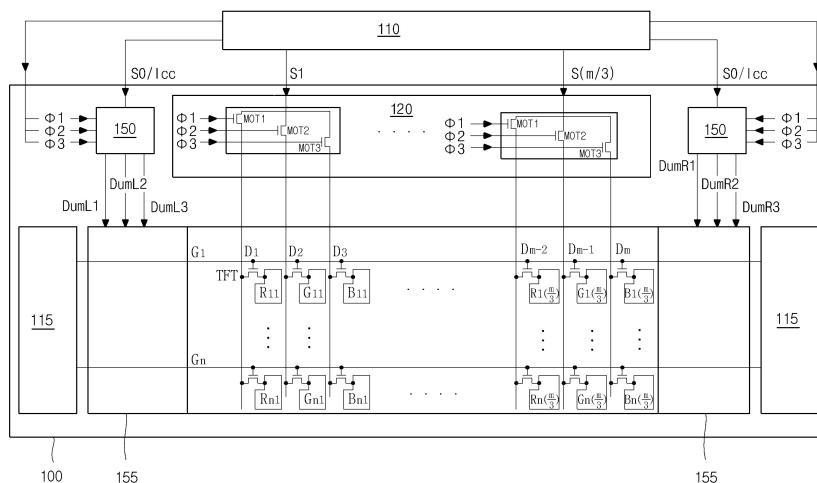
심사관 : 김민수

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은, m(m은 자연수) 개의 데이터라인들과 n(n은 자연수) 개의 게이트라인들이 교차되고, 제1 수평라인에는 R 액정셀들이 인접하여 배치되고, 제2 수평라인에는 G 액정셀들이 인접하여 배치되며, 제3 수평라인에는 B 액정셀들이 인접하여 배치되는 수직 RGB 화소 구조를 갖는 액정표시패널장치로서, 상기 데이터라인들에 데이터전압들을 공급하기 위한 데이터 구동회로와; 상기 데이터 구동회로의 m/k(k는 자연수이며, 하나의 디멀티플렉서에서 출력 채널의 개수) 개의 출력 채널들에 접속되는 소스 배선들과 상기 데이터라인들 사이에 배치되어 상기 m/k 개의 소스 배선들을 통해 시분할 되어 입력되는 데이터전압들을 기수번째 데이터라인들과 우수번째 데이터라인들에 시분할하여 분배하는 디멀티플렉서회로와; 상기 디멀티플렉서회로의 BTS 특성을 보상하기 위해 보상회로를 구비하는 것을 특징으로 하는 액정표시장치를 제공한다.

대표도



## 명세서

### 청구범위

#### 청구항 1

m(m은 자연수) 개의 데이터라인들과 n(n은 자연수) 개의 게이트라인들이 교차되고, 제1 수평라인에는 R 액정셀들이 인접하여 배치되고, 제2 수평라인에는 G 액정셀들이 인접하여 배치되며, 제3 수평라인에는 B 액정셀들이 인접하여 배치되는 수직 RGB 화소 구조를 갖는 액정표시패널장치로서,

상기 데이터라인들에 데이터전압들을 공급하기 위한 데이터 구동회로와;

상기 데이터 구동회로의 m/k(k는 자연수이며, 하나의 디멀티플렉서에서 출력 채널의 개수) 개의 출력 채널들에 접속되는 소스 배선들과 상기 데이터라인들 사이에 배치되어 상기 m/k 개의 소스 배선들을 통해 시분할되어 입력되는 데이터전압들을 기수번째 데이터라인들과 우수번째 데이터라인들에 시분할하여 분배하는 디멀티플렉서회로와;

상기 디멀티플렉서회로의 BTS 특성을 보상하기 위해 보상회로를 구비하는 것을 특징으로 하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 보상회로는 문턱전압을 센싱하기 위한 센싱 트랜지스터와;

상기 센싱 트랜지스터가 다이오드로 동작할 수 있게 전류패스로 구동되는 전류패스 트랜지스터와;

상기 센싱 트랜지스터에 스트레스를 턴 온, 오프 시키는 스위칭 트랜지스터와;

상기 센싱 트랜지스터로 정전류를 인가하는 전류인가 트랜지스터와;

상기 정전류를 상기 센싱 트랜지스터에서 방출하는 전류방출 트랜지스터와;

상기 센싱 트랜지스터에 충전된 전압을 방전시키는 리셋 트랜지스터로 구성되는 것을 포함하는 액정표시장치.

#### 청구항 3

제 2 항에 있어서,

상기 센싱 트랜지스터에 전류를 인가하는 정전류원과;

상기 스위칭 트랜지스터의 게이트에 신호를 인가하여 스위칭 트랜지스터의 턴 온, 오프를 결정하는 제1 제어신호와;

상기 전류인가 트랜지스터와 전류패스 트랜지스터 및 전류방출 트랜지스터에 신호를 인가하여 턴 온, 오프를 결정하는 제2 제어신호와;

상기 리셋 트랜지스터의 턴 온, 오프를 결정하는 제3 제어신호와;

상기 스위칭 트랜지스터의 턴 온, 오프를 결정하는 제4 제어신호를 포함하는 액정표시장치.

#### 청구항 4

제 2 항에 있어서,

상기 센싱 트랜지스터와 전류패스 트랜지스터와 더블 게이트형 스위칭 트랜지스터와 전류인가 트랜지스터와 전류방출 트랜지스터 및 리셋 트랜지스터는 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계

금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물 중 어느 하나로 구성되는 것을 포함하는 액정표시장치.

**청구항 5**

제 2항에 있어서,  
 상기 스위칭 트랜지스터는 더블 게이트로 형성하는 것을 포함하는 액정표시장치.

**청구항 6**

제 1 항에 있어서,  
 상기 보상회로는 상기  $m/k$  개의 소스 배선과 상기  $m$ 개의 데이터 배선의 비에 따라서 디멀티플렉서회로의 출력채널의 수가  $k$ 개로 달라지는 것을 포함하는 액정표시장치.

**청구항 7**

액정표시패널에서,  
 상기 액정표시패널이 구동하도록 데이터 구동회로에서 제1 신호를 출력하는 단계와;  
 상기 액정표시패널이 구동하도록 게이트 구동회로에서 제3 신호를 출력하는 단계와;  
 상기 제1 신호를 보상회로와 디멀티플렉서에 입력하는 단계와;  
 상기 보상회로의 스위칭 트랜지스터에 상기 제 3 신호를 입력하는 단계와;  
 상기 디멀티플렉서에서  $m/k$ ( $k$ 는 자연수이며, 하나의 디멀티플렉서에서 출력 채널의 개수)개의 소스배선과  $m$ 개의 데이터 배선으로 상기 액정표시 패널에 상기 제 1 신호를 분배하는 단계와;  
 상기 보상회로의 스위칭 트랜지스터에서 상기 제 3 신호를 입력받아 센싱 트랜지스터에서 전압을 센싱하는 단계와;  
 상기 센싱 트랜지스터에서 상기 데이터 구동회로로 센싱한 값을 출력하는 단계와;  
 상기 데이터 구동회로에서 상기 보상회로와 디멀티플렉서에 제2 신호를 출력하는 단계와;  
 상기 디멀티플렉서에서 액정표시패널로 상기 제2 신호를 분배하는 단계와;  
 상기 보상회로의 스위칭 트랜지스터에서 상기 제 3 신호를 받아 센싱 트랜지스터에서 전압을 센싱하는 단계와;  
 상기 센싱 트랜지스터에서 상기 데이터 구동회로로 센싱한 값을 출력하는 단계와;  
 상기 게이트 구동회로에서 제 4신호를 출력하는 단계를 포함하는 액정표시장치의 구동방법.

**청구항 8**

제 7 항에 있어서,  
 상기 게이트 구동회로에서 제3 신호를 출력하는 단계는,  
 상기 스위칭 트랜지스터에 로우(low)신호를 입력하는 단계와;  
 전류인가 트랜지스터와 전류패스 트랜지스터와 전류방출 트랜지스터에 하이(high) 신호를 입력하는 단계와;  
 상기 스위칭 트랜지스터가 턴 오프 되어 센싱 트랜지스터에 상기 제 3 신호를 출력하지 않는 단계와;  
 상기 전류패스 트랜지스터와 상기 전류인가 트랜지스터 및 상기 전류방출 트랜지스터는 턴 온 되어 센싱 트랜지

스터가 다이오드 형태로 구동되는 단계와;

상기 센싱 트랜지스터와 상기 전류인가 트랜지스터의 사이 구간의 전압변화를 센싱하는 단계와;

상기 데이터 구동회로에 상기 센싱 트랜지스터에서 센싱한 값을 출력하는 단계와;

상기 데이터 구동회로에서 상기 제2 신호를 출력하는 단계와;

리셋 트랜지스터(Tr)에서 상기 제4 신호를 입력받아 상기 센싱 트랜지스터와 상기 전류인가 트랜지스터 사이 구간의 전압을 방전하는 단계를 포함하는 액정표시장치의 구동 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 디멀티플렉서(DEMUX)에 산화물 박막트랜지스터를 사용해 고해상도 구현이 가능한 액정표시장치와 그 구동방법에 관한 것이다.

**배경 기술**

- [0002] 일반적으로 액정표시장치는 액정의 광학적 이방성을 이용한 장치이다.
- [0003] 즉, 액정표시장치는 전압이 가해지면 전계의 세기에 따라 액정의 분자배열이 바뀌고, 상기 액정의 분자배열에 따라 빛을 조절할 수 있는 특성을 이용하여 화상을 표현하는 장치로서, 액정셀들이 매트릭스 형태로 배열된 액정표시패널과 이 액정표시패널을 구동하기 위한 구동회로들을 구비한다.
- [0004] 이하, 첨부된 도면을 참조하여 조금 더 상세히 액정표시패널에 대해 설명한다.
- [0005] 도 1은 종래의 액정표시패널을 개략적으로 도시한 평면도이다.
- [0006] 도 1을 참조하면, 액정표시패널에는 게이트라인(GL)과 데이터라인(DL)이 교차되고 그 게이트라인(GL)과 데이터라인(DL)의 교차부에 액정셀(C1c)을 구동하기 위한 박막트랜지스터(Thin Film Transistor, 이하 "TFT"라 함)가 형성된다. TFT는 게이트라인(GL)을 통해 공급되는 스캔펄스(SP)에 응답하여 데이터라인을 통해 공급되는 데이터전압(Vd)을 액정셀(C1c)의 화소전극(Ep)에 공급한다. 이를 위하여 TFT의 게이트전극은 게이트라인(GL)에 접속되고, 소스전극은 데이터라인(DL)에 접속되며, 드레인전극은 액정셀(C1c)의 화소전극(Ep)에 접속된다. 액정셀(C1c)은 화소전극(Ep)에 공급되는 데이터전압(Vd)과 공통전극(Ec)에 공급되는 공통전압(Vcom)의 전위차로 충전된다. 이 전위차로 형성되는 전계에 의해 액정분자들의 배열이 바뀌면서 투과되는 빛의 광량이 조절되게 된다. 공통전극(Ec)은 액정셀(C1c)에 전계를 인가하는 방식에 따라 액정표시패널의 상부 유리기판 또는 하부 유리기판에 형성되며, 공통전극(Ec)과 액정셀(C1c) 화소전극(Ep) 사이에는 액정셀(C1c)의 충전 전압을 유지시키기 위한 스토리지 커패시터(Storage Capacitor : Cst)가 형성된다.
- [0007] 액정표시장치의 구동회로들에는 입력되는 디지털 비디오 데이터를 아날로그 데이터전압으로 변환하여 액정표시패널의 데이터라인들에 공급하기 위한 데이터 구동회로와 스캔펄스를 액정표시패널의 게이트라인들에 공급하기 위한 게이트 구동회로가 포함된다.
- [0008] 한편, 최근 액정표시장치의 고해상도와 네로우 베젤(Narrow Bezel)이 요구되고 있으며, 이에 부응하여 액정표시패널의 구동회로에서 고해상도를 구현하기 위해 출력 채널수를 증가시키고 네로우 베젤을 갖는 표시장치가 연구 중이다.
- [0009] 그 중 액정표시장치에 있어서 데이터 구동회로의 출력 채널수를 줄여 데이터 구동회로를 간소화하기 위해, 상대적으로 적은 수의 출력 채널들로부터 공급되는 데이터전압들을 다수의 데이터라인들로 분배하는 구동 방식이 제안된 바 있다. 이를 위해, 이 컬러 액정표시장치에는 디멀티플렉서회로가 더 포함된다.
- [0010] 이하 도 2를 참조하여 디멀티플렉서회로를 상세히 설명한다.
- [0011] 도 2는 데이터 구동회로의 출력 채널수를 줄이기 위한 디멀티플렉서회로를 설명하기 위한 도면이다.
- [0012] 도 2를 참조하면, 디멀티플렉서회로(20)는 도 2와 같이 데이터 구동회로(30)의 출력 채널들에 접속되는 m/k(m, k는 자연수) 개의 소스 배선들과 액정표시패널(20)에 형성된 m 개의 데이터라인들 사이에 배치되어 데이터 구동

회로(30)로부터의 데이터전압을 데이터라인들에 공급한다. 디멀티플렉서회로(20)는  $m/k$  개의 소스 배선들로부터의 데이터전압을  $m$  개의 데이터라인들에 공급함으로써 데이터 구동회로의 출력 채널들 수를 줄이게 된다. 이를 위해, 디멀티플렉서회로(20)는  $m/k$  개의 소스 배선들 중 어느 한 라인과  $k$  개의 데이터라인들 사이에 각각 접속된  $m/k$  개의 디멀티플렉서(DEMUX)들을 포함하며, 디멀티플렉서 각각은  $k$  개의 MUX TFT들을 포함한다.

[0013] 도 3은  $m/3$  개의 멀티플렉서를 포함하는 디멀티플렉서회로(20)를 도시한 회로도이고, 도 4는 도 2의  $m/3$ 개의 멀티플렉서의 제어신호의 타이밍도이다.

[0014] 도 3 및 도 4를 참조하여, 디멀티플렉서회로(20)가  $m/3$  개의 디멀티플렉서들(DMX1 내지 DMX( $m/3$ ))을 포함하고 있다면, 디멀티플렉서들(DMX1 내지 DMX( $m/3$ )) 각각은 3 개의 MUX TFT들(MT1 내지 MT3)을 구비하게 된다.

[0015] MUX TFT들(MT1 내지 MT3)은 도 4와 같이 제1 수평기간(1 H) 동안 순차적으로 턴 온되는 제어신호들( $\phi 1$  내지  $\phi 3$ )에 응답하여 각각 턴 온 됨으로써  $m/3$  개의 소스 배선들(S1 내지 S( $m/3$ ))로부터의 데이터전압들을 데이터라인들(D1 내지 D $m$ )에 공급하게 된다.

[0016] 다시 말해, 제1 MUX TFT들(MT1)은 제1 제어신호( $\phi 1$ )에 의해 턴 온 됨으로써  $3a-2$  ( $1 \leq a \leq m$ ,  $a$ 는 자연수)번째 데이터라인들을 통해 기수번째 R 데이터전압들( $R1, R3, \dots, R(m-1/3)$ )을 해당 액정셀들에 공급한다.

[0017] 제2 MUX TFT들(MT2)은 제2 제어신호( $\phi 2$ )에 의해 턴 온 됨으로써  $3a-1$  번째 데이터라인들을 통해 기수번째 G 데이터전압들( $G1, G3, \dots, G(m-1/3)$ )을 해당 액정셀들에 공급한다.

[0018] 제3 MUX TFT들(MT3)은 제3 제어신호( $\phi 3$ )에 의해 턴 온 됨으로써  $3a$  번째 데이터라인들을 통해 기수번째 B 데이터전압들( $B1, B3, \dots, B(m-1/3)$ )을 해당 액정셀들에 공급한다.

[0019] 그런데, 이러한 디멀티플렉서회로(20)를 이용하여 데이터 구동회로의 출력 채널수를 줄이는 액정표시장치에서 일정 시간 간격으로 턴 온되는 MUX TFT들에 의해 액정셀들 간 충전 타이밍이 종래의 제1 수평기간(1 H)에서 제2 수평기간( $1/3$  H)으로 달라지게 되어 MUX TFT들에게 고속의 스위칭 능력이 필요로 한다.

[0020] 하지만 종래의 일반적인 스위칭 소자로는 수소화된 비정질 실리콘( $a\text{-Si:H}$ )을 주로 이용하는데, 비정질 실리콘은 원자 배열이 무질서하기 때문에 약한 결합(weak Si-Si bond) 및 땀글링 본드(dangling bond)가 존재하여 빛 조사나 전기장 인가 시 준 안정상태로 변화되어 박막 트랜지스터 소자로 활용시 안정성이 문제로 대두되고 있으며, 특히 전기적 특성(낮은 전계효과 이동도 :  $0.1 \sim 1.0 \text{ cm}^2/\text{V} \cdot \text{s}$ )이 좋지 않아 고해상도 모델의 구현에 문제가 발생한다.

## 발명의 내용

### 해결하려는 과제

[0021] 본 발명에서는 위와 같이 액정표시장치의 디멀티플렉서 등가모델에서 트랜지스터의 채널의 신호전달 지연시간이 커지는 문제를 해결하고자 한다.

### 과제의 해결 수단

[0022] 위와 같은 과제의 해결을 위해, 본 발명은,  $m$ ( $m$ 은 자연수) 개의 데이터라인들과  $n$ ( $n$ 은 자연수) 개의 게이트라인들이 교차되고, 제1 수평라인에는 R 액정셀들이 인접하여 배치되고, 제2 수평라인에는 G 액정셀들이 인접하여 배치되며, 제3 수평라인에는 B 액정셀들이 인접하여 배치되는 수직 RGB 화소 구조를 갖는 액정표시패널장치로서, 상기 데이터라인들에 데이터전압들을 공급하기 위한 데이터 구동회로와; 상기 데이터 구동회로의  $m/k$ ( $k$ 는 자연수이며, 하나의 디멀티플렉서에서 출력 채널의 개수) 개의 출력 채널들에 접속되는 소스 배선들과 상기 데이터라인들 사이에 배치되어 상기  $m/k$  개의 소스 배선들을 통해 시분할 되어 입력되는 데이터 전압들을 기수번째 데이터라인들과 우수번째 데이터라인들에 시분할하여 분배하는 디멀티플렉서회로와; 상기 디멀티플렉서회로의 BTS 특성을 보상하기 위해 보상회로를 구비하는 것을 특징으로 하는 액정표시장치를 제공한다.

[0023] 이때, 상기 보상회로는 문턱전압을 센싱하기 위한 센싱 트랜지스터와; 상기 센싱 트랜지스터가 다이오드로 동작할 수 있게 전류패스로 구동되는 전류패스 트랜지스터와; 상기 센싱 트랜지스터에 스트레스를 턴 온, 오프 시키

는 스위칭 트랜지스터와; 상기 센싱 트랜지스터로 정전류를 인가하는 전류인가 트랜지스터와; 상기 정전류를 상기 센싱 트랜지스터에서 방출하는 전류방출 트랜지스터와; 상기 센싱 트랜지스터에 충전된 전압을 방전시키는 리셋 트랜지스터로 구성되는 것을 포함한다.

[0024] 또한, 상기 센싱 트랜지스터에 전류를 인가하는 정전류원과; 상기 스위칭 트랜지스터의 게이트에 신호를 인가하여 스위칭 트랜지스터의 턴 온, 오프를 결정하는 제1 제어신호와; 상기 전류인가 트랜지스터와 전류패스 트랜지스터 및 전류방출 트랜지스터에 신호를 인가하여 턴 온, 오프를 결정하는 제2 제어신호와; 상기 리셋 트랜지스터의 턴 온, 오프를 결정하는 제3 제어신호와; 상기 스위칭 트랜지스터의 턴 온, 오프를 결정하는 제4 제어신호를 포함한다.

[0025] 이때, 상기 센싱 트랜지스터와 전류패스 트랜지스터와 스위칭 트랜지스터와 전류인가 트랜지스터와 전류방출 트랜지스터 및 리셋 트랜지스터는 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계 금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물 중 어느 하나로 구성되는 것을 포함한다.

[0026] 이때, 상기 스위칭 트랜지스터는 더블 게이트로 형성하는 것을 포함한다.

[0027] 그리고, 상기 보상회로는 상기  $m/k$  개의 소스 배선과 상기  $m$ 개의 데이터 배선의 비에 따라서 디멀티플렉서회로의 출력채널의 수가  $k$ 개로 달라지는 것을 포함한다.

[0028] 또한 본 발명은 액정표시패널에서, 상기 액정표시패널이 구동하도록 데이터 구동회로에서 제1 신호를 출력하는 단계와; 상기 액정표시패널이 구동하도록 게이트 구동회로에서 제3 신호를 출력하는 단계와; 상기 제1 신호를 보상회로와 디멀티플렉서에 입력하는 단계와; 상기 보상회로의 스위칭 트랜지스터에 상기 제 3 신호를 입력하는 단계와; 상기 디멀티플렉서에서  $m/k$ ( $k$ 는 자연수이며, 하나의 디멀티플렉서에서 출력 채널의 개수)개의 소스배선과  $m$ 개의 데이터 배선으로 상기 액정표시 패널에 상기 제 1 신호를 분배하는 단계와; 상기 보상회로의 스위칭 트랜지스터에서 상기 제 3 신호를 입력받아 센싱 트랜지스터에서 전압을 센싱하는 단계와; 상기 센싱 트랜지스터에서 상기 데이터 구동회로로 센싱한 값을 출력하는 단계와; 상기 데이터 구동회로에서 상기 보상회로와 디멀티플렉서에 제2 신호를 출력하는 단계와; 상기 디멀티플렉서에서 액정표시패널로 상기 제2 신호를 분배하는 단계와; 상기 보상회로의 스위칭 트랜지스터에서 상기 제 3 신호를 받아 센싱 트랜지스터에서 전압을 센싱하는 단계와; 상기 센싱 트랜지스터에서 상기 데이터 구동회로로 센싱한 값을 출력하는 단계와; 상기 게이트 구동회로에서 제 4신호를 출력하는 단계를 포함하는 액정표시장치의 구동방법을 제공한다.

[0029] 이때, 상기 게이트 구동회로에서 제3 신호를 출력하는 단계는, 상기 스위칭 트랜지스터에 로우(low)신호를 입력하는 단계와; 전류인가 트랜지스터와 전류패스 트랜지스터와 전류방출 트랜지스터에 하이(high) 신호를 입력하는 단계와; 상기 스위칭 트랜지스터가 턴 오프 되어 센싱 트랜지스터에 상기 제 3 신호를 출력하지 않는 단계와; 상기 전류패스 트랜지스터와 상기 전류인가 트랜지스터 및 상기 전류방출 트랜지스터는 턴 온 되어 센싱 트랜지스터가 다이오드 형태로 구동되는 단계와; 상기 센싱 트랜지스터와 상기 전류인가 트랜지스터의 사이 구간의 전압변화를 센싱하는 단계와; 상기 데이터 구동회로에 상기 센싱 트랜지스터에서 센싱한 값을 출력하는 단계와; 상기 데이터 구동회로에서 상기 제2 신호를 출력하는 단계와; 리셋 트랜지스터(Tr)에서 상기 제4 신호를 입력받아 상기 센싱 트랜지스터와 상기 전류인가 트랜지스터 사이 구간의 전압을 방전하는 단계를 포함한다.

**발명의 효과**

[0030] 본 발명은 액정표시장치에, 디멀티플렉서를 사용하여 소스 배선의 수를 줄이고 범퍼패드의 수를 감소하여, 데이터 링크라인의 간격을 좁혀 고해상도 액정디스플레이에서 네로우 베젤을 확보할 수 있고, 디멀티플렉서에 산화물 박막트랜지스터를 사용할 때 산화물 박막트랜지스터의 특성상 나타나는 변화를 보상할 수 있는 효과가 있다.

**도면의 간단한 설명**

[0031] 도 1은 종래의 액정표시장치를 개략적으로 도시한 평면도이다.  
 도 2는 데이터 구동회로의 출력 채널수를 줄이기 위한 디멀티플렉서회로를 설명하기 위한 도면이다.  
 도 3은  $m/3$  개의 멀티플렉서를 포함하는 디멀티플렉서회로를 도시한 회로도이다.

- 도 4는 도 2의 m/3개의 멀티플렉서의 제어신호의 타이밍도이다.
- 도 5는 본 발명의 일실시예에 따른 디멀티플렉서 구동방식의 액정표시장치를 개략적으로 도시한 회로도이다.
- 도 6는 산화물 박막트랜지스터의 BTS(Bias Temperature Stress)곡선을 도시한 도면이다.
- 도 7은 본 발명의 제1 실시예에 따른 보상회로를 개략적으로 도시한 회로도이다.
- 도 8은 본 발명의 제1 실시예를 적용한 액정표시장치의 보상회로를 개략적으로 도시한 회로도이다.
- 도 9는 마더 글래스(Mother Glass)에서 산화물 TFT의 균일성(Uniformity)을 측정하기 위해 측정구역을 정한 도면이다.
- 도 10는 도 9의 측정구역에 따른 측정치를 나타낸 도면이다.
- 도 11는 액티브 백 채널 게이트(Active Back Channel Gate)를 이용한 더블(Doule) 게이트 구조의 단면도이다.
- 도 12은 도 11를 적용한 기관의 문턱전압 시프트 특성곡선이다.
- 도 13은 본발명의 제2 실시예에 따른 보상회로를 개략적으로 도시한 회로도이다
- 도 14는 본 발명의 제2 실시예를 적용한 액정표시장치의 보상회로를 개략적으로 도시한 회로도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0032] 이하, 첨부된 도면을 참조하여 본 발명의 액정표시장치에 대해 자세히설명한다.
- [0033] 도 5는 본 발명의 제 1 실시예에 따른 디멀티플렉서 구동방식의 액정표시장치를 개략적으로 도시한 회로도이다.
- [0034] 도 5를 참고하면, 본 발명의 제1 실시예에 따른 디멀티플렉서 구동방식의 액정표시장치는 다수의 데이터라인들(D1 내지 Dm)과 다수의 게이트라인들(G1 내지 Gn)이 교차되고 그 교차영역에 마련되는  $m \times n$ 개의 액정셀들과 이 액정셀들을 구동하기 위한 TFT가 형성된 액정표시패널(100)과, 입력되는 다수의 제어신호들( $\phi 1, \phi 2, \phi 3$ )에 응답하여 m/3 개의 소스 배선들(S1 내지 Sm/3)로부터 입력되는 데이터전압을 m 개의 데이터라인들(D1 내지 Dm)로 시분할 하여 분배하는 디멀티플렉서회로(120)와, 디지털 비디오 데이터를 아날로그 데이터전압으로 변환하여 액정표시패널의 데이터라인들에 공급하기 위한 데이터 구동회로와 스캔펄스를 액정표시패널의 게이트라인들에 공급하기 위한 게이트 구동회로를 포함한다.
- [0035] 이때 디멀티플렉서회로(120)는 데이터 구동회로(110)의 출력 채널들에 접속되는 소스 배선들(S1 내지 Sm/3)과 데이터라인들(D1 내지 Dm) 사이에 배치되어 한 개의 소스 배선을 통해 시분할되어 입력되는 데이터전압들을 세 개의 데이터라인들에 분배하여 공급한다.
- [0036] 디멀티플렉서회로(120)는 m/3 개의 소스 배선들(S1 내지 Sm/3)로부터의 데이터전압을 m 개의 데이터라인들(D1 내지 Dm)에 공급함으로써 데이터 구동회로의 출력 채널들 수를 데이터라인들의 갯수에 비해 1/3로 줄인다. 이는 본 발명의 제1 실시예로 m/k(m,k는 자연수)개의 소스 배선들과 m개의 데이터라인들의 비로 필요에 따라 달라질 수 있다.
- [0037] 이를 위해, 디멀티플렉서회로(120)는 m/3 개의 소스 배선들(S1 내지 Sm/3) 중 어느 한 라인과 m 개의 데이터라인들 사이에 각각 접속된 m/3 개의 디멀티플렉서들(DMX1 내지 DMX(m/3))을 포함하며, 디멀티플렉서 각각은 3 개의 MUX 산화물 TFT들(MOT1, MOT2, MOT3)을 포함한다.
- [0038] 이때, MUX 산화물 TFT들(MOT1, MOT2, MOT3)는 인가되는 바이어스와 온도에 의해 시간에 따라 BTS(Bias Temperature Stress)를 받는데, BTS로 인하여 MUX Oxide TFT들(MOT1, MOT2, MOT3)의 특성이 변화한다.
- [0039] 따라서 MUX Oxide TFT들(MOT1, MOT2, MOT3)이 받는 BTS를 보상하기 위한 보상회로(150)를 액정표시패널(100)에 형성하고, 보상회로에서 데이터전압을 공급받는 더미(Dummy)영역(155)을 형성한다.
- [0040] 도 6는 산화물 박막트랜지스터의 BTS(Bias Temperature Stress)곡선을 도시한 도면이다.
- [0041] 도 6를 참조하면, 산화물 박막트랜지스터의 BTS곡선은 산화물 TFT 기관에 온도와 바이어스를 가하여 스트레스를 준 후 측정된 값과 상온의 정상상태 값을 비교하여 도시한 곡선이다.
- [0042] 산화물 TFT의 BTS 특성은, 트랜지스터의 게이트 노드에 양(Positive)의 바이어스가 스트레스(Stress)로 작용하면 도 6의 PBTS(Positive Bias Temperature Stress)와 같이 초기값(Initial)과 대비하여 오른쪽으로 이동한다.

이와 반대로 게이트 노드에 음(Negative)의 바이어스가 스트레스로 작용하면 NBST(Negative Bias Temperature Stress)과 같이 초기값(Initial)과 대비하여 왼쪽으로 이동한다.

- [0043] 따라서, 산화물 TFT의 구동전압 관점에서 보았을 때 A 영역에서 초기의 바이어스와 온도에 영향을 받지 않은 산화물 TFT는 오프 특성을 보이는 반면 음의 바이어스가 스트레스로 작용한 산화물 TFT는 온 특성을 보인다.
- [0044] 또한 B 영역에서 초기의 산화물 TFT는 온 특성을 보이는 반면 양의 바이어스가 스트레스로 작용한 산화물 박막 트랜지스터는 오프 특성을 보인다.
- [0045] 이와 같이 산화물 TFT에 음의 바이어스가 스트레스로 작용하면, 시간이 지나면서 동일한 구동전압에서 전하의 이동도가 증가하는 특성이 발생하여 오작동을 일으킨다.
- [0046] 또한 양의 바이어스가 스트레스로 작용하면, 시간이 지나면서 동일한 구동전압에서 전하이동도가 감소하고 채널 저항이 증가하는 현상이 발생한다. 이는 비정질 실리콘 TFT를 사용한 경우와 특성이 비슷해지는 것이다.
- [0047] 따라서 산화물 TFT의 문턱전압 시프트(shift)는 디멀티플렉서를 구성하는 산화물 TFT의 특성저하로 표시품위에 문제로 발생하는데, 이는 액정표시장치의 신뢰성 문제로 산화물 TFT를 디멀티플렉서에 적용하기 힘든 문제이다.
- [0048] 이러한 문제를 해결하기 위해 본 발명에서는 보상회로(도 4의 150)를 제안한다.
- [0049] 도 7은 본 발명의 제1 실시예에 따른 보상회로를 개략적으로 도시한 회로이다.
- [0050] 도 7를 참조하면, 본 발명의 제1 실시예에 따른 보상회로는 문턱전압을 센싱하기 위한 센싱 TFT(MOT)와 센싱 TFT(MOT)를 센싱할 수 있도록 동작하는 전류패스 TFT(Td)와 센싱 TFT(MOT)에 BTS를 인가하는 스위칭 TFT(Tg)와 정전류를 센싱 TFT(MOT)로 인가하는 전류인가 TFT(Ti)와 정전류를 센싱 TFT(MOT)에서 방출하는 전류방출 TFT(Tv) 및 센싱 TFT(MOT)에 충전된 전압을 방전시키는 리셋 TFT(Tr)로 구성되어 있다.
- [0051] 그리고, 보상회로의 센싱 TFT(MOT)에 전류를 인가하는 정전류원(Constant Current)과 스위칭 TFT(Tg)의 게이트를 제어하는 제1 제어신호(Vcon1)와 전류인가 TFT(Ti)와 전류패스 TFT(Td) 및 전류방출 TFT(Tv)의 게이트를 제어하는 제2 제어신호(Vcon2)와 센싱 TFT(MOT)의 전압을 방출할 수 있도록 리셋 TFT(Tr)의 게이트를 제어하는 제3 제어신호(Vst(N+1))가 게이트 구동회로로부터 인가되고, 스위칭 TFT(Tg)가 순차적으로 스위칭할 수 있게 제어하는 제4 제어신호( $\phi$ )가 데이터 구동회로로부터 인가된다.
- [0052] 이때, 센싱 TFT(MOT)는 디멀티플렉서회로의 TFT의 문턱전압 시프트 정도를 대변하기 위한 센싱 TFT(MOT)로 디멀티플렉서의 BTS 특성을 대변한다.
- [0053] 또한, 센싱 TFT(MOT)와 전류패스 TFT(Td)와 스위칭 TFT(Tg)와 전류인가 TFT(Ti)와 전류방출 TFT(Tv) 및 리셋 TFT(Tr)는 예를들어 In-Sn-Zn-0계 금속 산화물, In-Al-Zn-0계 금속 산화물, Sn-Ga-Zn-0계 금속 산화물, Al-Ga-Zn-0계 금속 산화물, Sn-Al-Zn-0계 금속 산화물, In-Zn-0계 금속 산화물, Sn-Zn-0계 금속 산화물, Al-Zn-0계 금속 산화물, In-0계 금속 산화물, Sn-0계 금속 산화물, 및 Zn-0계 금속 산화물등 금속 산화물 중 어느 하나로 구성될 수 있다.
- [0054] 이때, 제1 제어신호(Vcon1)가 로우(low), 제2 제어신호(Vcon2)가 하이(high) 상태가 되면, 스위칭 TFT(Tg)는 오프되어 더 이상 센싱 TFT(MOT)에 BTS를 주지 않으며, 전류패스 TFT(Td)와 전류인가 TFT(Ti) 및 전류방출 TFT(Tv)는 온 상태가 되어 센싱 TFT(MOT)가 다이오드 형태로 구동된다.
- [0055] 이때, 센싱 TFT(MOT)의 제1 노드(Anode)의 전압변화는 문턱전압 시프트 변화를 나타낸다.
- [0056] 이와 같이 일정량의 전류를 인가하여 형성된 초기 센싱 TFT(MOT)의 제1 노드(Anode)의 전압을 기준으로 산화물 TFT의 BTS에 따른 문턱전압의 음과 양의 시프트 정도가 제1 노드의 전압변화로 나타나는데 이것을 데이터 구동 회로에서 센싱하여 그 편차에 따라 제4 제어신호 전압을 조절해 산화물 TFT의 BTS로 인한 특성 변화를 보상한다.
- [0057] 이후, 문턱전압 시프트 센싱의 정확도를 높이기 위해 리셋 TFT(Tr)가 제 2노드(Cathode)를 방전시킨다.
- [0058] 이때, 일반적인 TFT-다이오드 연결의 경우 문턱전압의 음의 시프트 정도를 대변할 수 없기 때문에 일정량의 전류를 인가하여 형성된 초기 센싱 TFT(MOT)의 제1 노드(Anode) 전압을 기준으로 산화물 TFT의 BTS에 따른 문턱전압 시프트정도가 제1 노드(Anode)의 전압변화로 문턱전압 시프트 센싱을 하기 위해 제1 노드(Anode) 쪽 정전류원(Constant Current)이 필요하다.
- [0059] 이와 같은 방법으로 센싱된 문턱전압의 편차가 디멀티플렉서의 문턱전압 시프트 영향을 방지하기 위한 보상 값



으로 사용되어, 구동시간 동안 받는 BTS 영향을 보상한다.

- [0060] 도 8은 본 발명의 제 1 실시예를 적용한 액정표시장치의 보상회로를 개략적으로 도시한 회로도이다.
- [0061] 도 8을 참조하면, 본 발명의 제 1 실시예를 적용한 액정표시장치의 보상회로는 문턱전압을 센싱하기 위한 제 1 센싱 TFT(MOT1)와 제 1 센싱 TFT(MOT1)를 센싱할 수 있도록 동작하는 제 1 전류패스 TFT(Td1)와 제 1 센싱 TFT(MOT1)에 BTS를 인가하는 제 1 스위칭 TFT(Tg1)와 정전류를 제 1 센싱 TFT(MOT1)로 인가하는 제 1 전류인가 TFT(Ti1)와 정전류를 제 1 센싱 TFT(MOT1)에서 방출하는 제 1 전류방출 TFT(Tv1) 및 제 1 센싱 TFT(MOT1)에 충전된 전압을 방전시키는 제 1 리셋 TFT(Tr1)를 포함한다.
- [0062] 또한, 제 1 센싱 TFT(MOT1)와 대응되는 제 2 센싱 TFT(MOT2) 및 제 3 센싱 TFT(MOT3)와 제 1 전류패스 TFT(Td1)와 대응되는 제 2 전류패스 TFT(Td2) 및 제 3 전류패스 TFT(Td3)와, 제 1 스위칭 TFT(Tg1)과 대응되는 제 2 스위칭 TFT(Tg2) 및 제 3 스위칭 TFT(Tg3)와, 제 1 전류인가 TFT(Ti1)와 대응되는 제 2 전류인가 TFT(Ti2) 및 제 3 전류인가 TFT(Ti3)와, 제 1 전류방출 TFT(Tv1)와 대응되는 제 2 전류방출 TFT(Tv2) 및 제 3 전류방출 TFT(Tv3)와, 제 1 리셋 TFT(Tr1)와 대응되는 제 2 리셋 TFT(Tr2) 및 제 3 리셋 TFT(Tr3)로 구성되어 있다.
- [0063] 이때, 제 1 스위칭 TFT(Tg1)의 게이트를 제어하는 제 5 제어신호(Vcon1a)와 제 1 전류인가 TFT(Ti1)와 제 1 전류패스 TFT(Td1) 및 제 1 전류방출 TFT(Tv1)의 게이트를 제어하는 제 8 제어신호(Vcon2a)가 게이트 구동회로로부터 인가되며, 제 5 제어신호(Vcon1a)와 대응되는 제 6 제어신호(Vcon1b) 및 제 7 제어신호(Vcon1c)와, 제 8 제어신호(Vcon2a)와 대응되는 제 8 제어신호(Vcon2b) 및 제 8 제어신호(Vcon2c)가 게이트 구동회로로부터 인가된다.
- [0064] 그리고, 데이터 구동회로에서 보상회로의 센싱 TFT들(MOT1, MOT2, MOT3)에 인가되는 전류(ICC)와 스위칭 TFT들(Tg1, Tg2, Tg3)이 순차적으로 스위칭할 수 있게 제어하는 제 10 제어신호( $\phi 1$ )와 제 11 제어신호( $\phi 2$ ) 및 제 12 제어신호( $\phi 3$ )가 데이터 구동회로로부터 인가된다.
- [0065] 이때, 센싱 TFT들(MOT1, MOT2, MOT3)은 디멀티플렉서 TFT의 문턱전압 시프트 정도를 대변하기 위한 센싱 트랜지스터로 디멀티플렉서의 BST 특성을 대변한다.
- [0066] 그리고, 센싱 TFT들(MOT1, MOT2, MOT3)과 전류패스 TFT들(Td1, Td2, Td3)과 스위칭 TFT들(Tg1, Tg2, Tg3)과 전류인가 TFT들(Ti1, Ti2, Ti3)과 전류방출 TFT들(Tv1, Tv2, Tv3) 및 리셋 TFT들(Tr1, Tr2, Tr3)은 예를 들어 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계 금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물 중 어느 하나로 구성될 수 있다.
- [0067] 이때, 제 5 제어신호(Vcon1a)가 로우(low), 제 8 제어신호(Vcon2a)가 하이(high) 상태가 되면, 제 1 스위칭 TFT(Tg1)는 오프되어 더 이상 제 1 센싱 TFT(MOT1)에 BTS를 주지 않으며, 제 1 전류패스 TFT(Td1)와 제 1 전류인가 TFT(Ti1) 및 제 1 전류방출 TFT(Tv1)는 온 상태가 되어 제 1 센싱 TFT(MOT1)가 다이오드 형태로 구동된다.
- [0068] 이때, 제 1 센싱 TFT(MOT1)의 제 1 노드(Anode)의 전압변화는 문턱전압 시프트 변화를 나타낸다.
- [0069] 또한 제 5 제어신호(Vcon1a)에 대응되는 제 6 제어신호(Vcon1b) 및 제 7 제어신호(Vcon1c)가 로우 상태가 되고, 제 8 제어신호(Vcon2a)에 대응되는 제 11 제어신호(Vcon2b) 및 제 10 제어신호(Vcon2c)가 하이 상태가 되면, 제 2 센싱 TFT(MOT2) 및 제 3 센싱 TFT(MOT3)도 다이오드 형태로 구동된다.
- [0070] 이때, 각각의 센싱 TFT들(MOT1, MOT2, MOT3)의 소스와 각각의 전류인가 TFT들(Ti1, Ti2, Ti3)의 드레인 사이 제 3 노드의 전압변화는 문턱전압 시프트 변화를 나타낸다.
- [0071] 이와 같이 데이터 구동회로에서 전류를 인가하여 형성된 초기 센싱 TFT들(MOT1, MOT2, MOT3)와 전류인가 TFT들(Ti1, Ti2, Ti3)의 사이 제 3 노드의 전압을 기준으로 산화물 TFT의 BTS에 따른 문턱전압의 음과 양의 시프트 정도가 제 3 노드의 전압변화로 나타나는데 이것을 데이터 구동회로에서 센싱하여 그 편차에 따라 제 10 제어신호와 제 11 제어신호 및 제 12 제어신호 전압을 조절해 산화물 TFT의 BTS로 인한 특성 변화를 보상한다.
- [0072] 또한, 본 도면에 도시하지 않았지만 정확한 센싱을 위하여 제 1 센싱 TFT(MOT1)의 전압을 방출할 수 있도록 제 1 리셋 TFT(Tr1)의 게이트를 제어하는 제 13 제어신호(Vsta(N+1))가 게이트 구동회로로부터 인가될 수 있고, 제 13 제어신호(Vsta(N+1))에 대응되는 제 14 제어신호(Vstb(N+1)) 및 제 15 제어신호(Vstc(N+1))가 인가될 수 있다.
- [0073] 한편, 본 발명에 쓰이는 산화물 TFT는 마더글래스(Mother glass)의 특성에 따라 초기 문턱전압에 변화가 생긴다.

- [0074] 도 9는 마더글래스에서 산화물 TFT의 균일성을 측정하기 위해 측정구역을 정한 도면이고, 도 10는 도 9의 측정 구역에 따른 측정치를 나타낸 도면이다.
- [0075] 도 9 및 도 10을 참조하면, 마더 글래스(Mother glass, 500)를 9개의 구역으로 나누고 9개의 구역에서의 초기 문턱전압을 측정하면 초기 문턱전압이 구역마다 균일하게 분포되지 않고 마더 글래스(500)의 특성에 따라 구역마다 다르게 측정된다.
- [0076] 도시된 바와 같이 측정구역은 9개의 구역으로 나눌 수 있는데, 이는 측정의 편의를 위해 나눈 예이고, 측정구역은 필요에 따라 다수의 구역으로 나눌 수 있다.
- [0077] 이때, 측정에 따른 산화물 TFT의 인접 문턱전압 균일성(Uniformity)은 보통 ' $\pm 0.5V$ '인데, 도 10과 같이 마더 글래스(500)의 특성에 따라 초기 문턱전압의 균일성은 은 ' $2.0V \sim \pm 3.0V$ ' 수준이 될 수 있다.
- [0078] 따라서, 초기의 문턱전압이 서로 다른 특성곡선을 갖게 되므로 예를 들어 A 전압영역에서 구동하는 산화물 TFT가 마더 글래스(500)의 특성에 따라 초기 문턱전압이 달라져 신호를 받아 구동이 되는 산화물 TFT와 초기 문턱전압이 음의 영역으로 시프트되어 구동이 되지 않는 산화물 TFT로 나뉘질 수 있고, 그에 따라 산화물 TFT에 오작동이 일어나 신호를 제대로 보내지 못하는 문제가 발생한다.
- [0079] 본 발명은 초기 문턱전압이 마더 글래스(500)에 따라 변화하는 특성을 보상하기 위해 더블게이트 구조를 제안한다.
- [0080] 도 11는 액티브 백 채널 게이트(Active Back Channel Gate)를 이용한 더블(Double) 게이트 구조의 단면도이고, 도 12는 도 11의 초기 문턱전압 시프트 특성곡선이다.
- [0081] 도 11 및 도 12를 참조하면, 더블게이트 구조(280)는 기판 상부에 제1 게이트(210)가 위치하고, 그 상부에 제1 게이트(210)를 절연하기 위한 절연층(220)이 위치하고, 그 상부에 반도체층(230)이 위치한다. 그 상부에는 에치 스톱퍼층(240)이 위치하고, 그 상부에는 소스(254) 및 드레인(252)이 위치한다. 그리고 그 상부에 패시베이션막(260)과 제2 게이트(215)가 위치한다.
- [0082] 이때 반도체층(230)은 예를들어 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계 금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물을 이용하여 산화물 반도체층을 형성할 수 있다.
- [0083] 또한, 드레인 전극(252)은 소스 전극(254)과 소정 간격으로 이격되어 서로 마주하도록 형성되고, 패시베이션막(260)의 재질은 무기물질로 이루어질 수 있는데, 예를 들어 산화실리콘( $SiO_2$ ), 질화실리콘( $SiN_x$ ) 중 하나를 포함한다.
- [0084] 위와 같이 더블게이트구조(280) TFT로 보상회로를 형성하면, 초기 문턱전압을 센싱하여 마더 글래스(도 9의 500)의 특성에 따라 초기 문턱전압이 음의 영역으로 시프트 되어있을 경우 제2 게이트(215)로 전압을 인가해 초기 문턱전압을 음의 영역에서 양의 영역으로 시프트할 수 있다. 이와 같이 초기 문턱전압의 보상을 실시하면 산화물 TFT가 음의 영역에서 오작동이 발생하는 것을 방지하여 문턱전압의 특이값에 영향을 받지 않고 센싱할 수 있다.
- [0085] 도 13은 본발명의 제2 실시예에 따른 보상회로를 개략적으로 도시한 회로도이다.
- [0086] 도 13을 참조하면, 본 발명의 제2 실시예에 따른 보상회로는 문턱전압을 센싱하기 위한 센싱 TFT(MOT)와 센싱 TFT(MOT)를 센싱할 수 있도록 동작하는 전류패스 TFT(Td)와 센싱 TFT(MOT)에 BTS를 인가하는 더블게이트형 스위칭 TFT(DTg)와 정전류를 센싱 TFT(MOT)로 인가하는 전류인가 TFT(Ti)와 정전류를 센싱 TFT(MOT)에서 방출하는 전류방출 TFT(Tv)및 센싱 TFT(MOT)에 충전된 전압을 방전시키는 리셋 TFT(Tr)로 구성되어 있다.
- [0087] 그리고, 보상회로의 센싱 TFT(MOT)에 전류를 인가하는 정전류원(Constant Current)과 스위칭 TFT(Tg)의 게이트를 제어하는 제1 제어신호( $V_{con1}$ )와 전류인가 TFT(Ti)와 전류패스 TFT(Td) 및 전류방출 TFT(Tv)의 게이트를 제어하는 제2 제어신호( $V_{con2}$ )와 센싱 TFT(MOT)의 전압을 방출할 수 있도록 리셋 TFT(Tr)의 게이트를 제어하는 제3 제어신호( $V_{st}(N+1)$ )가 게이트 구동회로로부터 인가되고, 스위칭 TFT(Tg)가 순차적으로 스위칭할 수 있게 제어하는 제4 제어신호( $\phi$ )가 데이터 구동회로로부터 인가된다.
- [0088] 이때, 센싱 TFT(MOT)는 디멀티플렉서회로의 TFT의 문턱전압 시프트 정도를 대변하기 위한 센싱 TFT(MOT)로 디멀티플렉서의 BTS 특성을 대변하는데, 초기 문턱전압이 마더 글래스(도 9의 500)의 특성에 따라 음의 영역으로 시

프트 되어있을 경우 데이터 구동회로에서 더블 게이트형 스위칭 TFT(DTg)의 제2 게이트(도 11의 215)로 전압을 인가해 초기 문턱전압을 음의 영역에서 양의 영역으로 시프트할 수 있다.

[0089] 이와 같이 초기 문턱전압의 보상을 실시하면 보상회로의 산화물 TFT가 음의 영역에서 오작동이 발생하는 것을 방지하여 문턱전압의 특이값에 영향을 받지 않고 센싱할 수 있다.

[0090] 그리고, 센싱 TFT(MOT)와 전류패스 TFT(Td)와 더블 게이트형 스위칭 TFT(DTg)와 전류인가 TFT(Ti)와 전류방출 TFT(Tv) 및 리셋 TFT(Tr)는 예를들어 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계 금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물 중 어느 하나로 구성될 수 있다.

[0091] 도 14는 본 발명의 제2 실시예를 적용한 액정표시장치의 보상회로를 개략적으로 도시한 회로이다.

[0092] 도 14를 참조하면, 본 발명의 제2 실시예를 적용한 액정표시장치의 보상회로는 문턱전압을 센싱하기 위한 제1 센싱 TFT(MOT1)와 제1 센싱 TFT(MOT1)를 센싱할 수 있도록 동작하는 제1 전류패스 TFT(Td1)와 제1 센싱 TFT(MOT1)에 BTS를 인가하는 제1 더블 게이트형 스위칭 TFT(DTg1)와 정전류를 제1 센싱 TFT(MOT1)로 인가하는 제1 전류인가 TFT(Ti1)와 정전류를 제1 센싱 TFT(MOT1)에서 방출하는 제1 전류방출 TFT(Tv1) 및 제1 센싱 TFT(MOT1)에 충전된 전압을 방전시키는 제1 리셋 TFT(Tr1)를 포함한다.

[0093] 또한, 제1 센싱 TFT(MOT1)와 대응되는 제2 센싱 TFT(MOT2) 및 제3 센싱 TFT(MOT3)와 제1 전류패스 TFT(Td1)와 대응되는 제2 전류패스 TFT(Td2) 및 제3 전류패스 TFT(Td3)와, 제1 더블 게이트형 스위칭 TFT(DTg1)과 대응되는 제2 더블 게이트형 스위칭 TFT(DTg2) 및 제3 더블 게이트형 스위칭 TFT(DTg3)와, 제1 전류인가 TFT(Ti1)와 대응되는 제2 전류인가 TFT(Ti2) 및 제3 전류인가 TFT(Ti3)와, 제1 전류방출 TFT(Tv1)와 대응되는 제2 전류방출 TFT(Tv2) 및 제3 전류방출 TFT(Tv3)와, 제1 리셋 TFT(Tr1)와 대응되는 제2 리셋 TFT(Tr2) 및 제3 리셋 TFT(Tr3)로 구성되어 있다.

[0094] 이때, 제1 스위칭 TFT(Tg1)의 게이트를 제어하는 제5 제어신호(Vcon1a)와 제1 전류인가 TFT(Ti1)와 제1 전류패스 TFT(Td1) 및 제1 전류방출 TFT(Tv1)의 게이트를 제어하는 제 8 제어신호(Vcon2a)가 게이트 구동회로로부터 인가되며, 제5 제어신호(Vcon1a)와 대응되는 제6 제어신호(Vcon1b) 및 제7 제어신호(Vcon1c)와, 제8 제어신호(Vcon2a)와 대응되는 제8 제어신호(Vcon2b) 및 제8 제어신호(Vcon2c)가 게이트 구동회로로부터 인가된다.

[0095] 그리고, 데이터 구동회로에서 보상회로의 센싱 TFT들(MOT1, MOT2, MOT3)에 인가되는 전류(ICC)와 스위칭 TFT들(Tg1, Tg2, Tg3)이 순차적으로 스위칭할 수 있게 제어하는 제10 제어신호( $\phi 1$ )와 제11 제어신호( $\phi 2$ ) 및 제12 제어신호( $\phi 3$ )가 데이터 구동회로로부터 인가된다

[0096] 이때, 센싱 TFT들(MOT1, MOT2, MOT3)은 디멀티플렉서 TFT의 문턱전압 시프트 정도를 대변하기 위한 센싱 트랜지스터로 디멀티플렉서의 BST 특성을 대변하는데, 초기 문턱전압이 마더 글래스(도 9의 500)의 특성에 따라 음의 영역으로 시프트 되어있을 경우 데이터 구동회로에서 더블 게이트형 스위칭 TFT들(DTg1, DTg2, DTg3)의 제2 게이트(도 11의 215)로 전압을 인가해 초기 문턱전압을 음의 영역에서 양의 영역으로 시프트할 수 있다.

[0097] 이와 같이 초기 문턱전압의 보상을 실시하면 보상회로의 산화물 TFT가 음의 영역에서 오작동이 발생하는 것을 방지하여 문턱전압의 특이값에 영향을 받지 않고 센싱할 수 있다.

[0098] 그리고, 센싱 TFT들(MOT1, MOT2, MOT3)와 전류패스 TFT들(Td1, Td2, Td3)과 더블 게이트형 스위칭 TFT들(DTg1, DTg2, DTg3)과 전류인가 TFT들(Ti1, Ti2, Ti3)과 전류방출 TFT(Tv1, Tv2, Tv3) 및 리셋 TFT(Tr1, Tr2, Tr3)는 예를들어 In-Sn-Zn-O계 금속 산화물, In-Al-Zn-O계 금속 산화물, Sn-Ga-Zn-O계 금속 산화물, Al-Ga-Zn-O계 금속 산화물, Sn-Al-Zn-O계 금속 산화물, In-Zn-O계 금속 산화물, Sn-Zn-O계 금속 산화물, Al-Zn-O계 금속 산화물, In-O계 금속 산화물, Sn-O계 금속 산화물, 및 Zn-O계 금속 산화물등 금속 산화물 중 어느 하나로 구성될 수 있다.

[0099] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**부호의 설명**

[0100]

100 : 액정표시패널

110 : 데이터 구동회로

115 : 게이트 구동회로

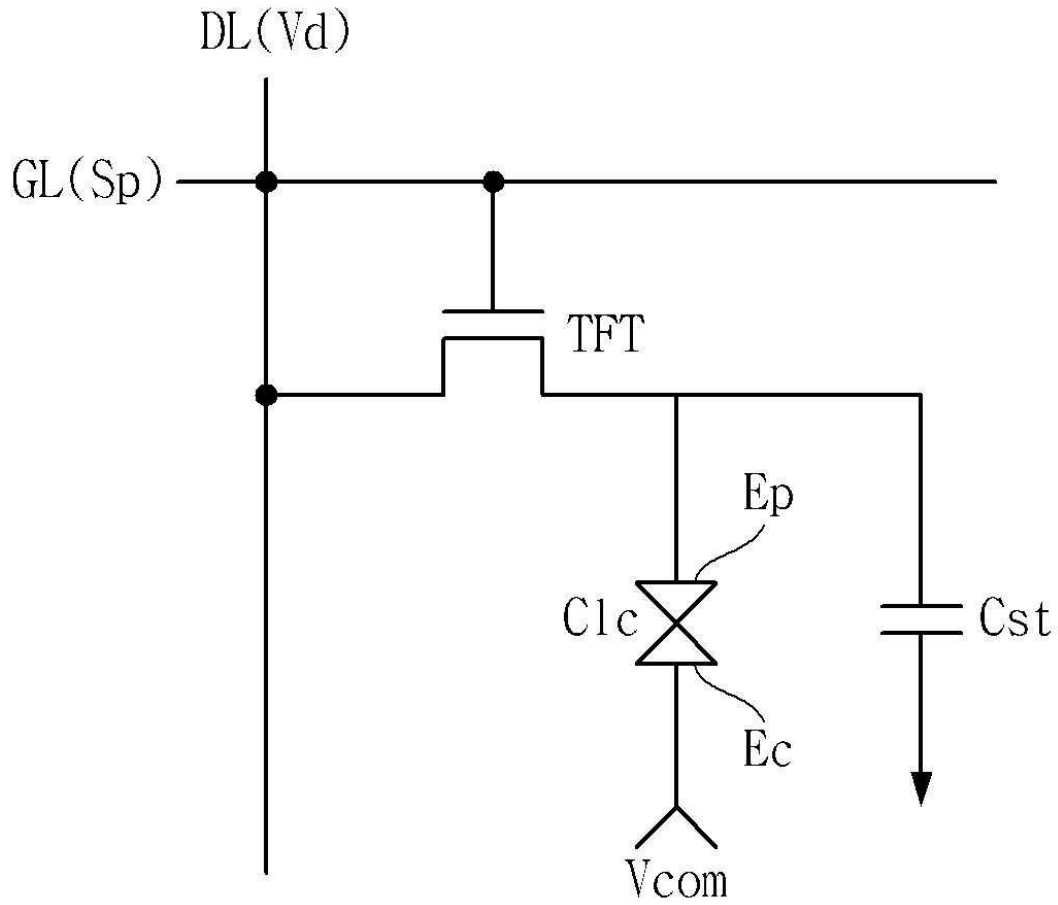
120 : 디멀티플렉서회로

150 : 보상회로

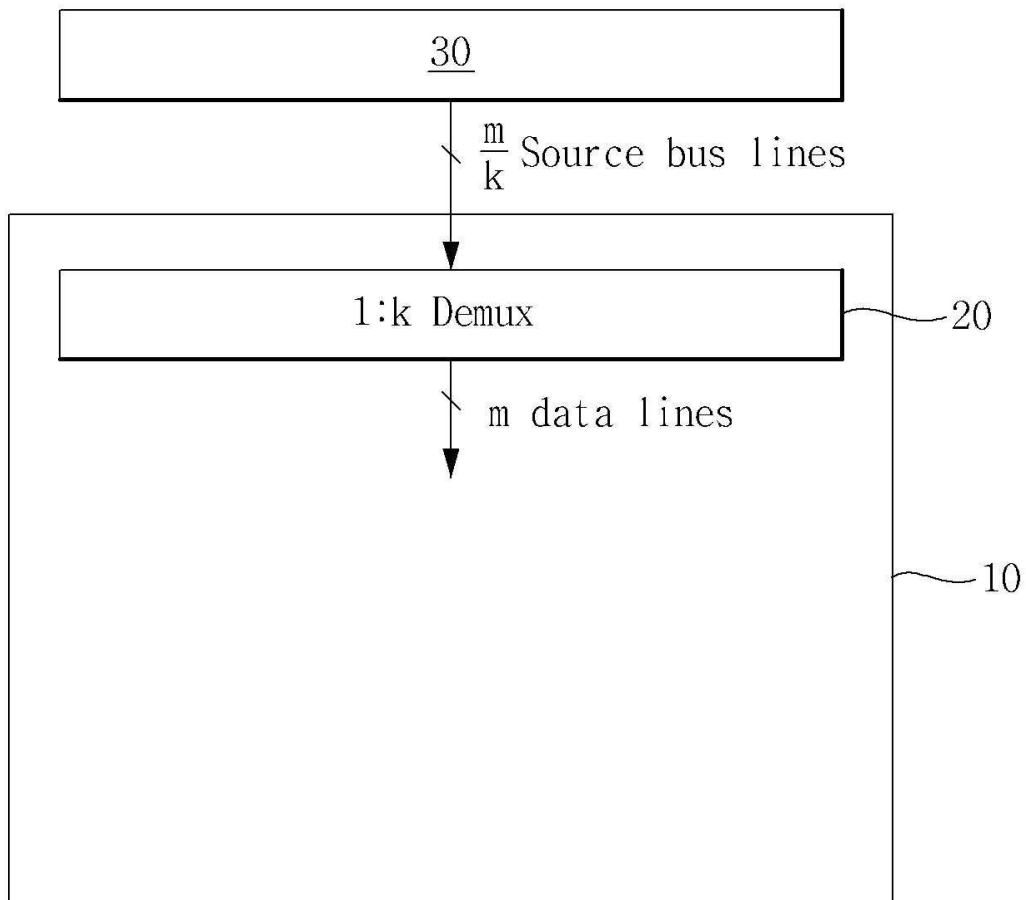
155 : 터미영역

도면

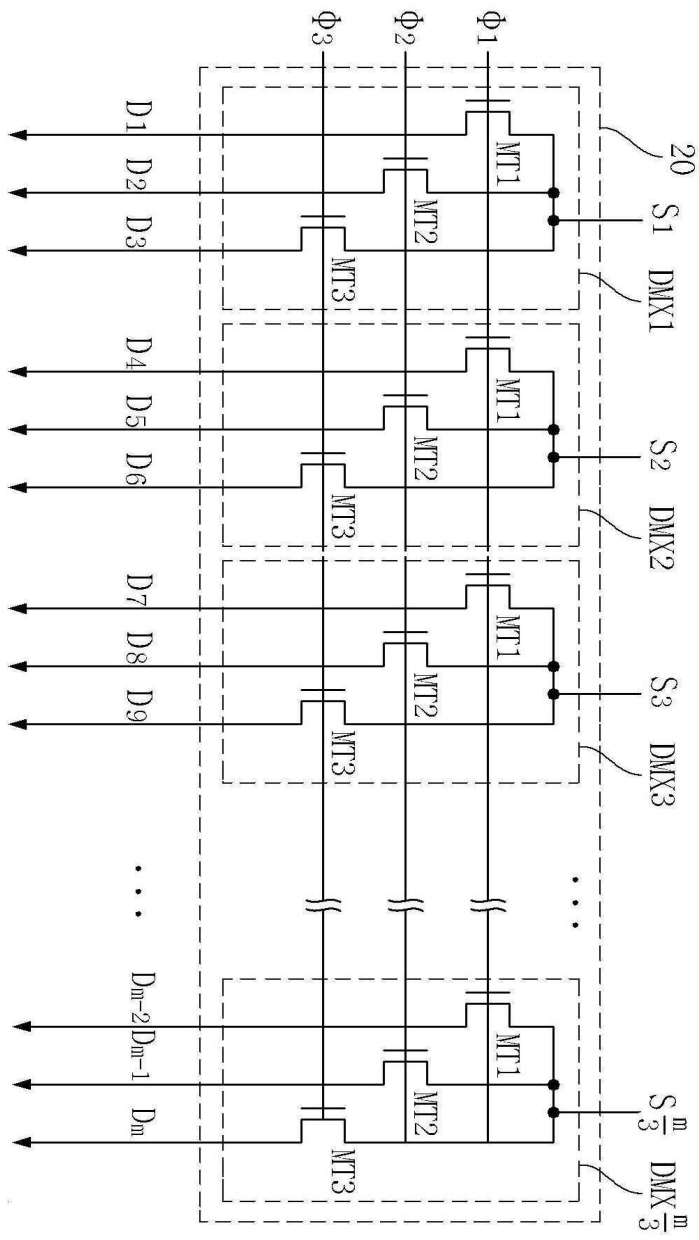
도면1



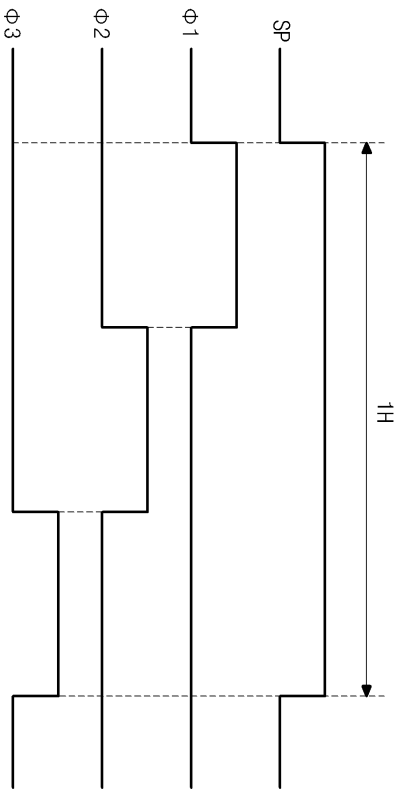
도면2



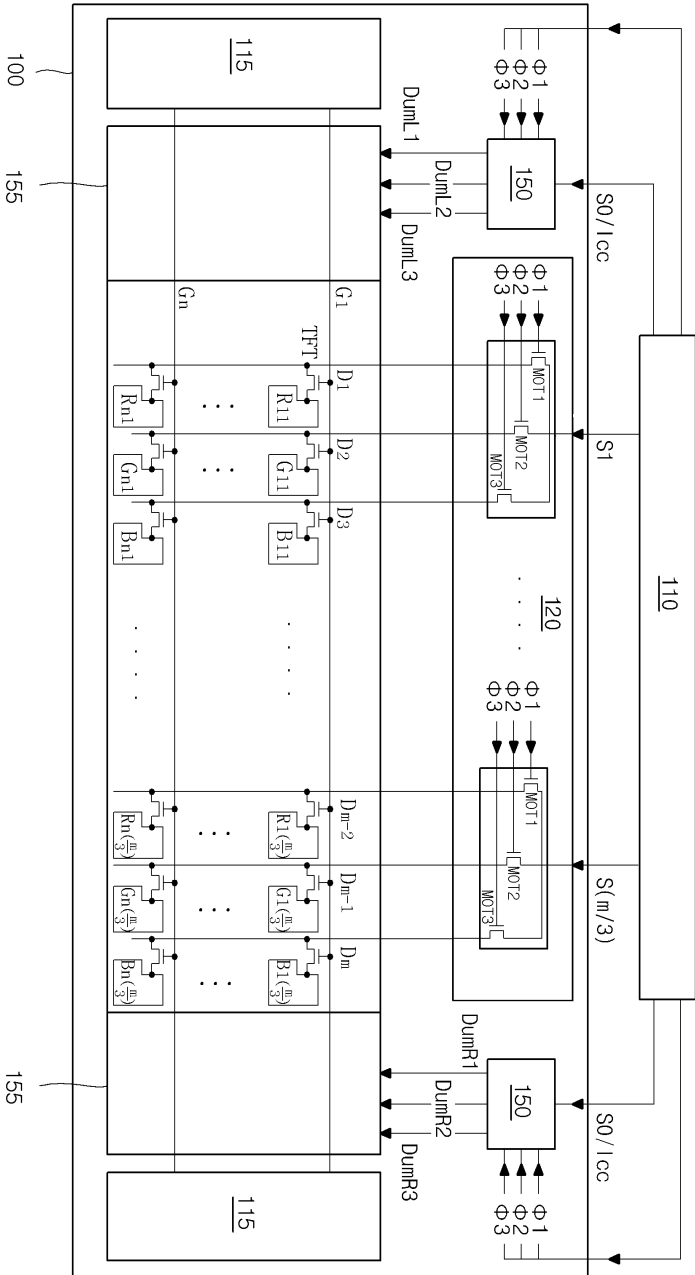
도면3



도면4

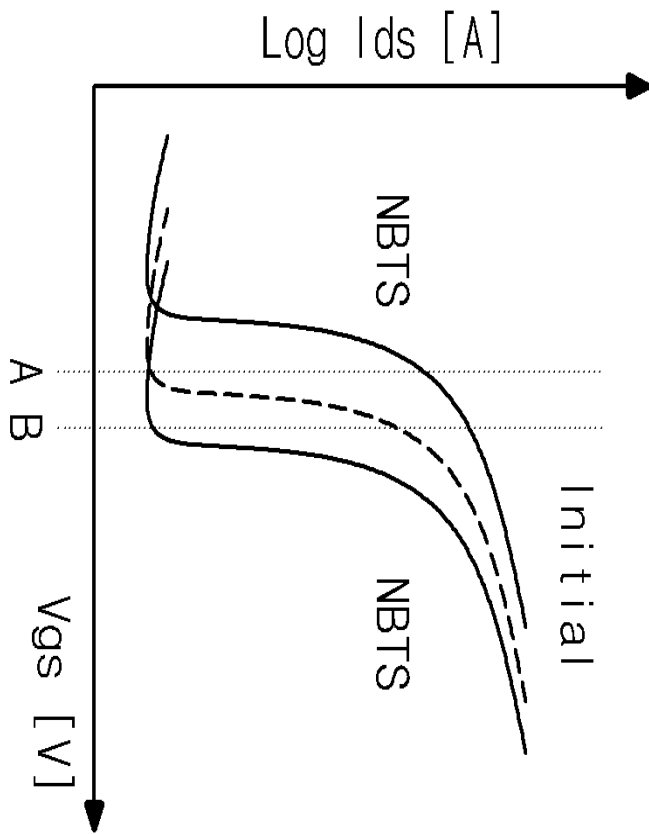


도면5

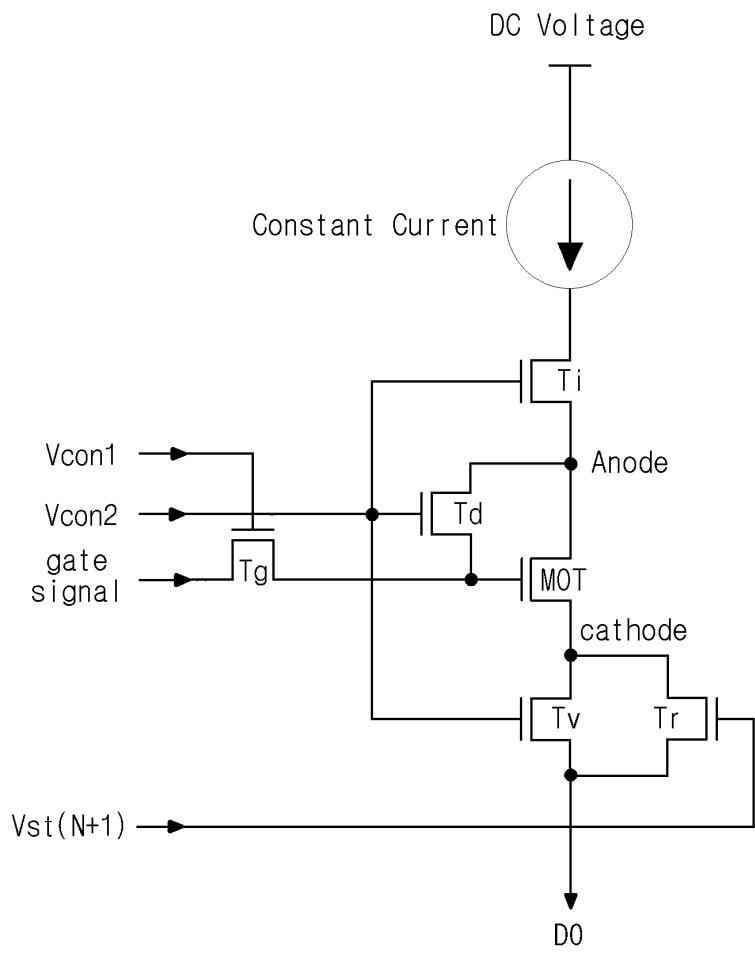




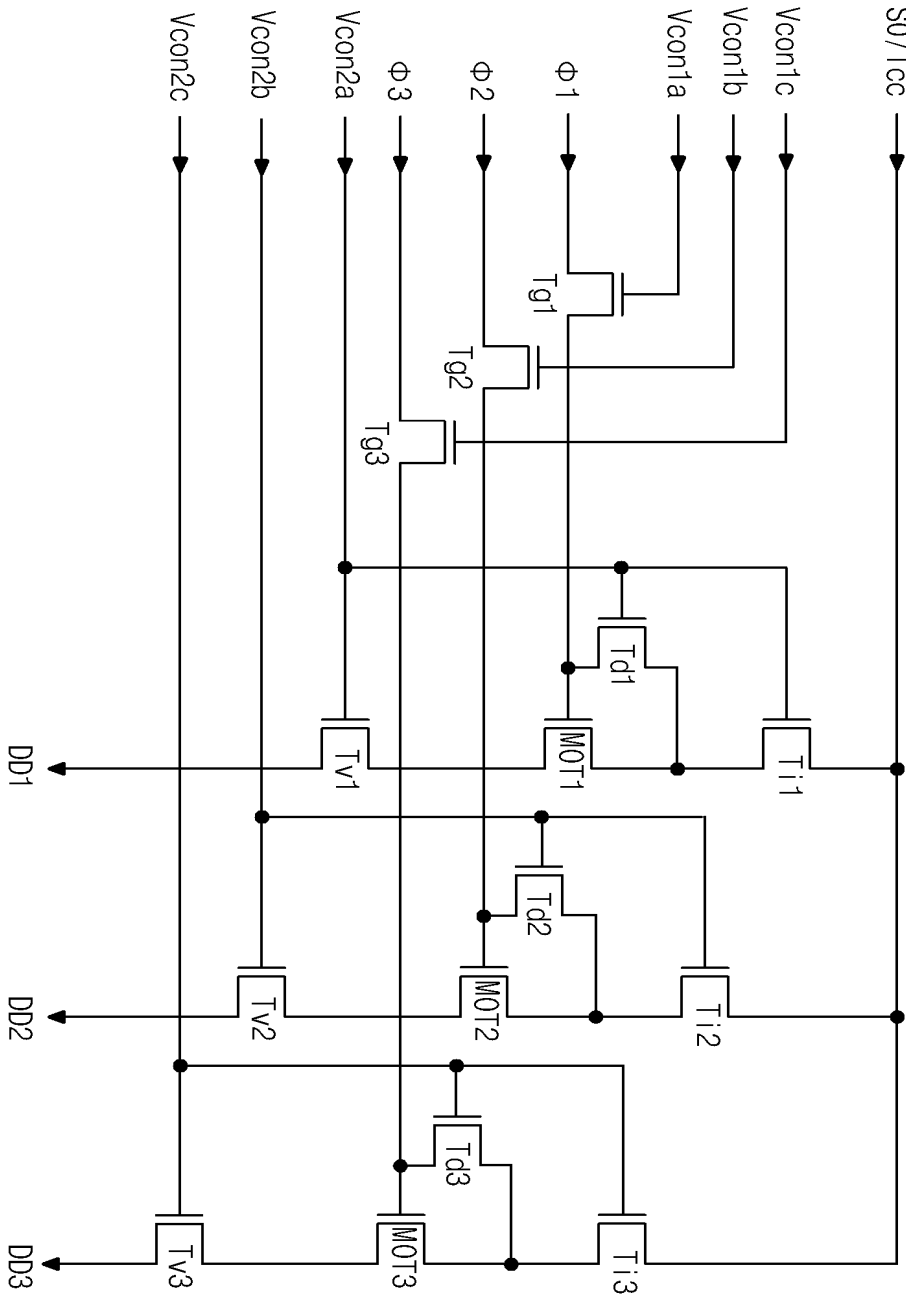
도면6



도면7



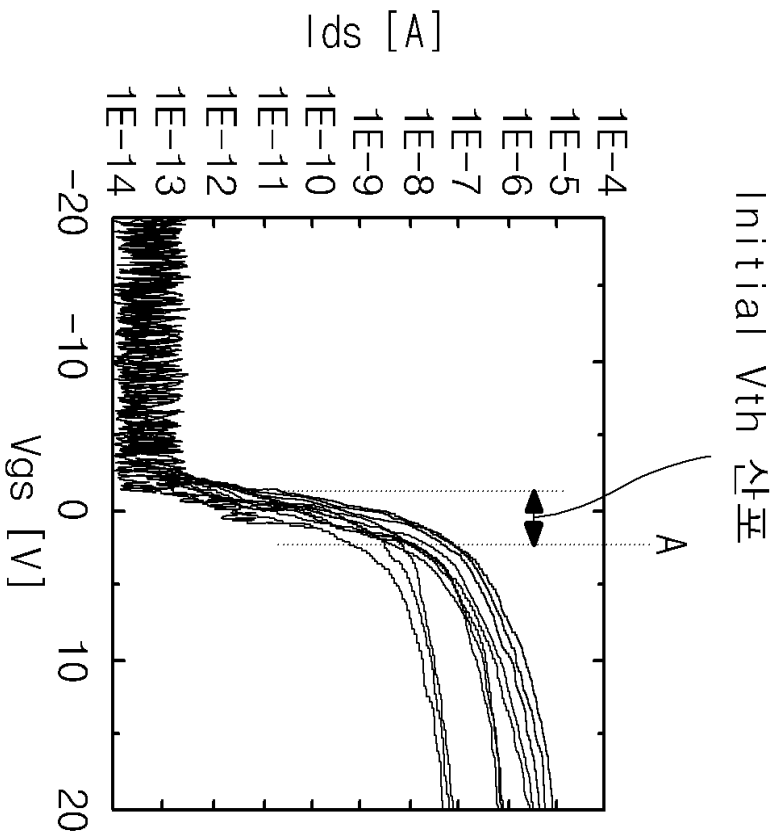
도면8



500

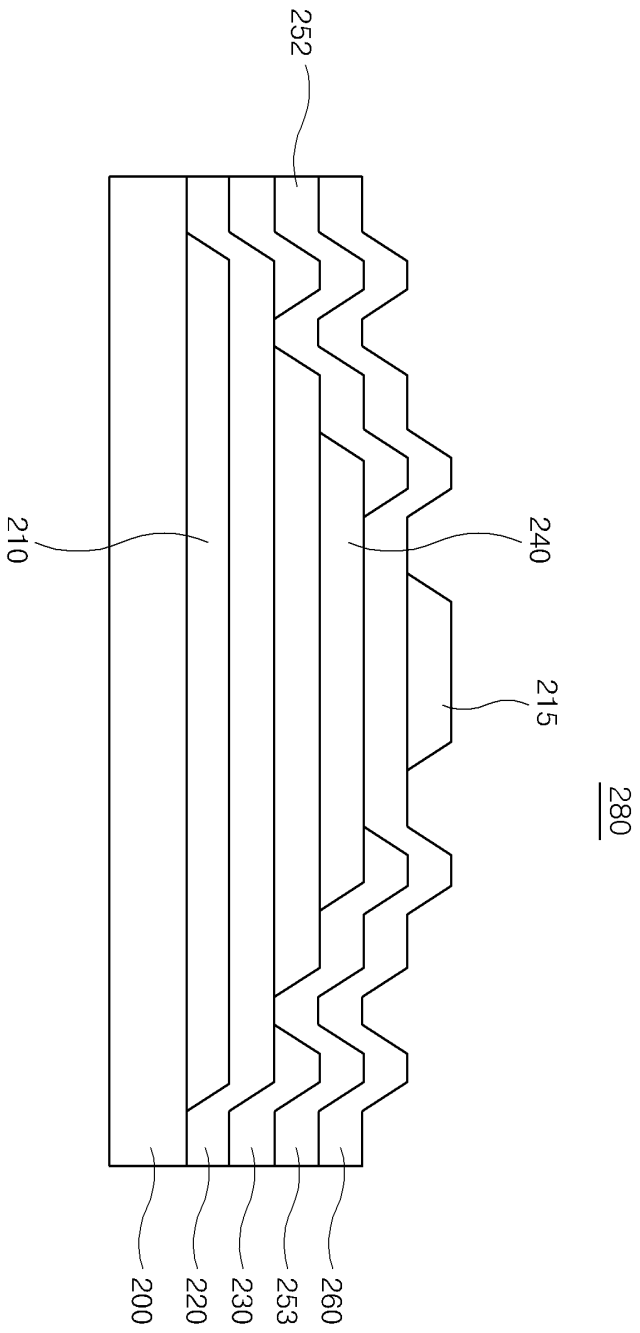
1	2	3
4	5	6
7	8	9

도면9

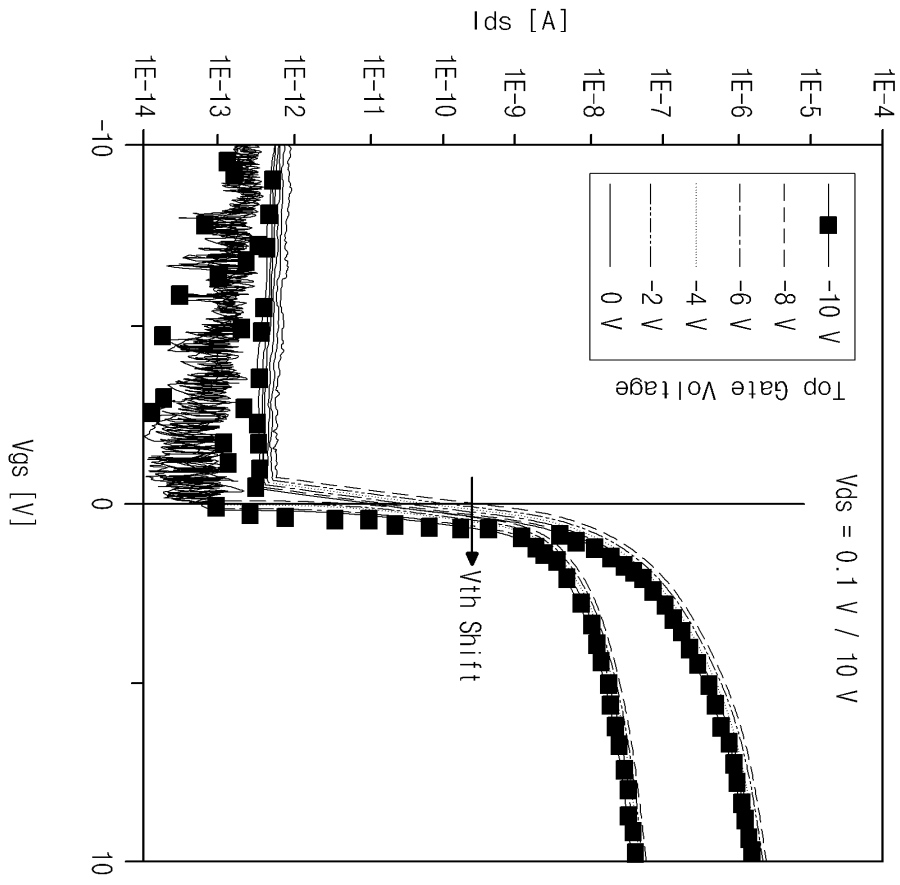


도면10

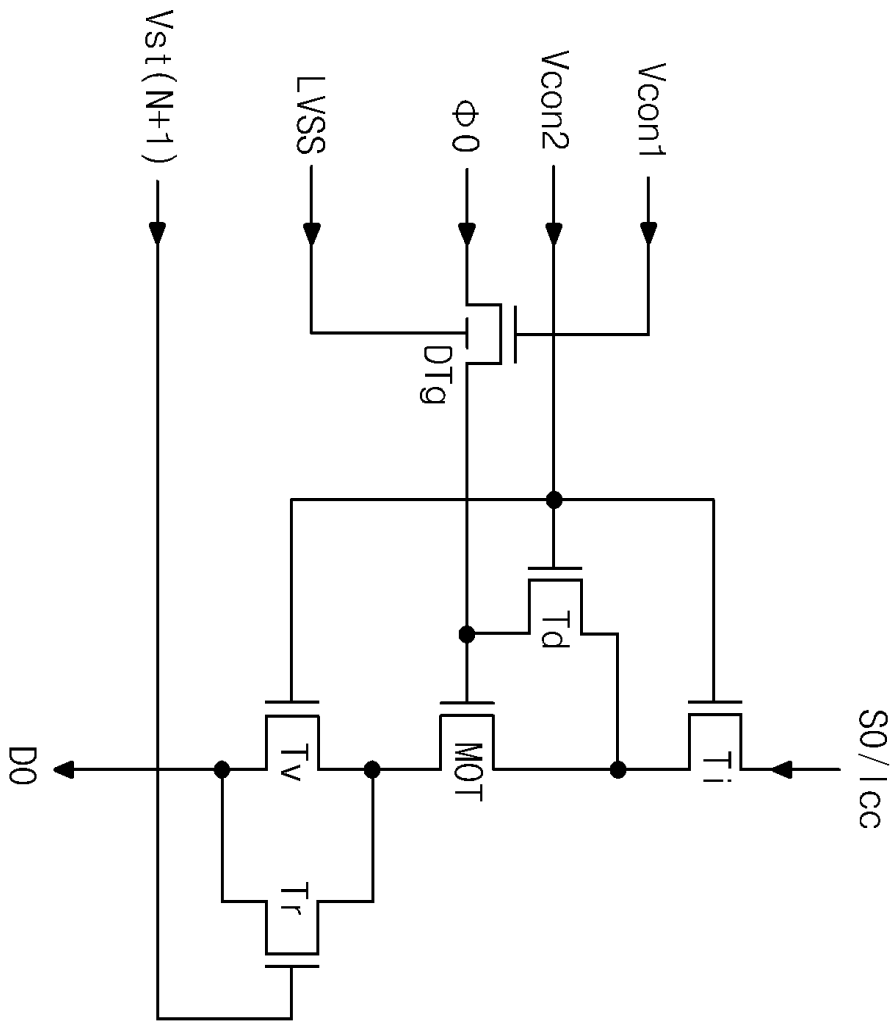
도면11



도면12



도면13



도면14

