



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I601466 B

(45) 公告日：中華民國 106 (2017) 年 10 月 01 日

(21) 申請案號：102117152 (22) 申請日：中華民國 102 (2013) 年 05 月 15 日  
 (51) Int. Cl. : H05K3/28 (2006.01) H05K3/34 (2006.01)  
 (30) 優先權：2012/05/16 日本 2012-112016  
 (71) 申請人：日本特殊陶業股份有限公司 (日本) NGK SPARK PLUG CO., LTD. (JP)  
 日本  
 (72) 發明人：西田智弘 NISHIDA, TOMOHIRO (JP)；森聖二 MORI, SEIJI (JP)；若園誠  
 WAKAZONO, MAKOTO (JP)  
 (74) 代理人：丁國隆  
 (56) 參考文獻：  
 TW 200706076A  
 審查人員：夏美琳  
 申請專利範圍項數：7 項 圖式數：16 共 45 頁

(54) 名稱

配線基板

WIRING SUBSTRATE

(57) 摘要

本發明係獲得一種可提高填充於電子零件與配線基板之間隙的底層填料(underfill)之流動性的配線基板。

關於本發明之配線基板，係一種具有分別積層有一層以上絕緣層及導體層的積層體之配線基板，其特徵在於具備：複數個連接端子，其係互相間隔而形成於前述積層體上；填充構件，其係填充於前述複數個連接端子間，和前述複數個連接端子的各側面之至少一部分抵接；及阻焊劑層，其係積層於前述積層體上，具有露出前述複數個連接端子的開口；前述填充構件的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙。

The present application is to obtain a wiring board which is capable of increasing flowability of underfill filled into a gap between an electronic part and a wiring substrate.

A wiring substrate according to the present invention is a wiring substrate which comprises a lamination where at least one insulation layer and at least one conductor layer are laminated, characterized in that it comprises a plurality of connection terminals which are spaced from each other and formed on the lamination, a filling member filled among the plurality of connection terminals and abutted against at least one part of each lateral side of the plurality of connection terminals and a solder resist layer laminated on the lamination and having openings exposing the plurality of connection terminals, and surface roughness of the filling member is rougher than surface roughness of a top surface of the solder resist layer.

指定代表圖：

符號簡單說明：

3 . . . 增建層

4 . . . 填充構件

5 . . . 阻焊劑層

5a . . . 開口

D1 . . . 填充構件 4  
之厚度

D2 . . . 連接端子 T1  
之厚度(高度)

F . . . 主面

H1 . . . 填充構件 4  
之表面

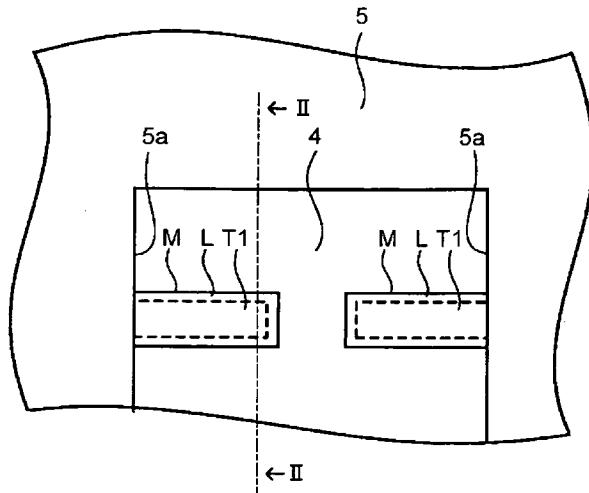
H2 . . . 阻焊劑層 5  
之上面

H3 . . . 開口 5a 之  
內周面

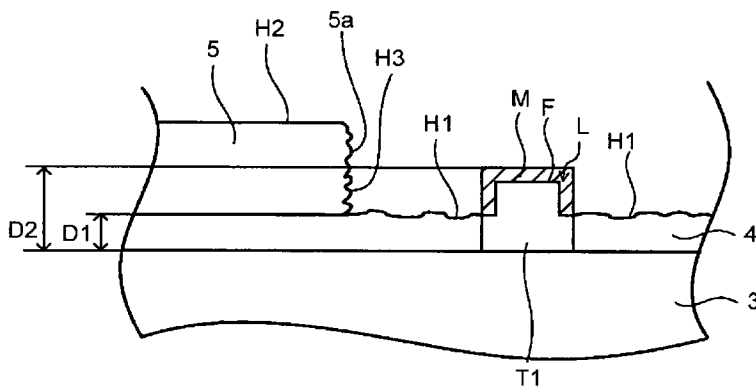
L . . . 階差

M . . . 金屬電鍍層

T1 . . . 連接端子



( a )



( b )

第3圖

## 發明摘要

※ 申請案號：102117152

※ 申請日：102/05/15

※IPC 分類：H05K 3/28 (2006.01)  
H05K 3/34 (2006.01)

### 【發明名稱】(中文/英文)

配線基板

WIRING SUBSTRATE

### 【中文】

本發明係獲得一種可提高填充於電子零件與配線基板之間隙的底層填料(underfill)之流動性的配線基板。

關於本發明之配線基板，係一種具有分別積層有一層以上絕緣層及導體層的積層體之配線基板，其特徵在於具備：複數個連接端子，其係互相間隔而形成於前述積層體上；填充構件，其係填充於前述複數個連接端子間，和前述複數個連接端子的各側面之至少一部分抵接；及阻焊劑層，其係積層於前述積層體上，具有露出前述複數個連接端子的開口；前述填充構件的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙。

**【英文】**

The present application is to obtain a wiring board which is capable of increasing flowability of underfill filled into a gap between an electronic part and a wiring substrate.

A wiring substrate according to the present invention is a wiring substrate which comprises a lamination where at least one insulation layer and at least one conductor layer are laminated, characterized in that it comprises a plurality of connection terminals which are spaced from each other and formed on the lamination, a filling member filled among the plurality of connection terminals and abutted against at least one part of each lateral side of the plurality of connection terminals and a solder resist layer laminated on the lamination and having openings exposing the plurality of connection terminals, and surface roughness of the filling member is rougher than surface roughness of a top surface of the solder resist layer.

**【代表圖】**

**【本案指定代表圖】**：第 3 圖。

**【本代表圖之符號簡單說明】**：

3	增建層
4	填充構件
5	阻焊劑層
5 a	開口
D1	填充構件 4 之厚度
D2	連接端子 T1 之厚度(高度)
F	主面
H1	填充構件 4 之表面
H2	阻焊劑層 5 之上面
H3	開口 5 a 之內周面
L	階差
M	金屬電鍍層
T1	連接端子

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：

無。

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

## 【發明名稱】(中文/英文)

配線基板

WIRING SUBSTRATE

## 【技術領域】

【0001】本發明係關於一種形成有用於將電子零件連接於主面的複數個連接端子之配線基板。

## 【先前技術】

【0002】通常，在配線基板的主面(表面)上形成有和半導體晶片連接用的端子(以下稱為連接端子)。於近幾年，此連接端子的高密度化持續進展，所配置的連接端子之間隔(間距)變得狹窄。因此，採用將複數個連接端子配置於阻焊劑層同一開口內的NSMD(非焊罩界定)之配線基板被提案。

【0003】然而，將複數個連接端子配置於同一開口內時，塗布於連接端子表面的焊料會流出到鄰接的連接端子，有連接端子間短路(short)之虞。於是，為了防止塗布於連接端子表面的焊料流出到鄰接的連接端子，有一種在各連接端子間設有絕緣性隔壁的技術(參照例如專利文獻1)。

【0004】但是，設有隔壁時，此隔壁於安裝電子零件(例如半導體晶片)之際，會妨礙填充於電子零件與配線基板的間隙之底層填料的流動。因此，底層填料無法被均勻地填充於電子零件與配線基板的間隙，有產生破斷或

腐蝕等不良情況之虞。

[先前技術文獻]

[專利文獻]

**【0005】**

[專利文獻1]日本特開2009-212228號公報

**【發明內容】**

[發明欲解決之課題]

**【0006】**本發明之目的在於獲得一種可提高填充於電子零件與配線基板之間隙之底層填料的流動性的配線基板。

[解決課題之手段]

**【0007】**爲了達成上述目的，本發明係一種具有分別層積有一層以上絕緣層及導體層的積層體之配線基板，其特徵在於具備：複數個連接端子，其係互相間隔而形成於前述積層體上；填充構件，其係填充於前述複數個連接端子間，和前述複數個連接端子各側面的至少一部分抵接；及阻焊劑層，其係層積於前述積層體上，具有露出前述複數個連接端子的開口；前述填充構件的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙。

**【0008】**藉由本發明，使填充於前述複數個連接端子間的填充構件的表面粗糙度比阻焊劑層上面的表面更粗糙。因此，當和半導體晶片連接之際，成爲填充於半導體晶片與配線基板之間隙之底層填料的流動性提高。因此，可防止在連接端子間於底層填料上產生孔洞(void)，在回焊時，可防止焊料流出到此孔洞中而使連接端子

間短路(short)。

【0009】再者，在本發明之一形態方面，其特徵在於：前述填充構件的表面粗糙度(Ra)為 $0.06\mu\text{m} \sim 0.8\mu\text{m}$ 。藉由使填充構件的表面粗糙度(Ra)成爲 $0.06\mu\text{m} \sim 0.8\mu\text{m}$ ，而使底層填料的流動性更加提高。

【0010】此外，在本發明之其他形態方面，其特徵在於：前述阻焊劑層的表面粗糙度(Ra)為 $0.02\mu\text{m} \sim 0.25\mu\text{m}$ 。藉由使阻焊劑層的表面粗糙度(Ra)成爲 $0.02\mu\text{m} \sim 0.25\mu\text{m}$ ，可抑制底層填料從阻焊劑層的開口流出到外側。

【0011】此外，在本發明之其他形態方面，其特徵在於：前述阻焊劑層具有的前述開口內周面的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙。藉由使阻焊劑層具有的開口內周面的表面粗糙度比阻焊劑層上面的表面粗糙度更粗糙，而使開口內周面的底層填料的流動性提高。

【0012】此外，在本發明之其他形態方面，其特徵在於：前述填充構件作用爲阻焊劑。藉由填充構件作用爲阻焊劑，可抑制焊料殘留於填充構件上，連接端子間短路(short)。

【0013】再者，在本發明之其他形態方面，其特徵在於：前述連接端子的至少一部分從前述填充構件的表面突出。藉由使連接端子從填充構件的表面突出，而和對象側端子的連接成爲容易。

[發明之效果]

【0014】如以上說明，藉由本發明，可獲得一種可提

高填充於電子零件與配線基板之間隙之底層填料的流動性的配線基板。

**【圖式簡單說明】**

**【0015】**

第1圖為關於第1實施形態之配線基板的平面圖(表面側)。

第2圖為關於第1實施形態之配線基板的一部分剖面圖。

第3圖為關於第1實施形態之配線基板表面側之連接端子的構造圖。

第4圖為關於第1實施形態之配線基板的製造步驟圖(核心基板步驟)。

第5圖為關於第1實施形態之配線基板的製造步驟圖(增建步驟)。

第6圖為關於第1實施形態之配線基板的製造步驟圖(增建步驟)。

第7圖為關於第1實施形態之配線基板的製造步驟圖(填充步驟)。

第8圖為第4填充方法的說明圖。

第9圖為關於第1實施形態之配線基板的製造步驟圖(阻焊劑層步驟)。

第10圖為關於第1實施形態之配線基板的製造步驟圖(電鍍步驟)。

第11圖為關於第1實施形態之配線基板的製造步驟圖(後端步驟)。

第12圖為關於第2實施形態之配線基板的平面圖(表面側)。

第13圖為關於第2實施形態之配線基板的一部分剖面圖。

第14圖為關於第2實施形態之配線基板表面側之連接端子的構造圖。

第15圖為關於其他實施形態之配線基板之填充構件上面形狀的圖。

第16圖為關於實施例之配線基板表面的圖像。

### 【實施方式】

#### [實施發明之形態]

【0016】以下，就本發明之實施形態，一面參照圖面，一面詳細地進行說明。再者，在以下的說明中，係以在核心基板上形成有增建層的配線基板為例而說明本發明之實施形態，但只要是形成有複數個連接端子的配線基板即可，也可以是例如不具有核心基板的配線基板。

#### 【0017】(第1實施形態)

第1圖為第1實施形態之配線基板100的平面圖(表面側)。第2圖為第1圖之線段I-I之配線基板100的一部分剖面圖。第3圖為形成於配線基板100表面側之連接端子T1的構造圖。第3圖(a)為連接端子T1的上面圖。第3圖(b)為第3圖(a)之線段II-II的剖面圖。再者，在以下的說明中，係以連接半導體晶片之側為表面側，以連接主機板(motherboard)或插座等(以下稱為主機板等)之側為背面側。

**【0018】(配線基板100的構造)**

第1～第3圖所示的配線基板100具備：核心基板2；增建層3(表面側)，其形成有複數個和半導體晶片(未圖示)的連接端子T1，層積於核心基板2的表面側；填充構件4，其層積於增建層3上，填充複數個連接端子T1間；阻焊劑層5，其層積於填充構件4上，形成有露出連接端子T1至少一部分的開口5a；增建層13(背面側)，其形成有複數個和主機板等(未圖示)的連接端子T11，層積於核心基板2的背面側；及阻焊劑層14，其層積於增建層13上，形成有露出連接端子T11至少一部分的開口14a。

**【0019】**核心基板2為以耐熱性樹脂板(例如雙馬來醯亞胺三氮雜苯樹脂板)、或纖維強化樹脂板(例如玻璃纖維強化環氧樹脂)等所構成的板狀樹脂製基板。在核心基板2的表面及背面分別形成有構成金屬配線L1、L11的核心導體層21、22。此外，在核心基板2上形成有由鑽頭等所貫穿設置的貫通孔23，在其內壁面形成有使核心導體層21、22互相導通的貫通孔導體24。再者，貫通孔23為環氧樹脂等的樹脂製填孔材25所填充。

**【0020】(表面側的構造)**

增建層3係由層積於核心基板2表面側的樹脂絕緣層31、33及導體層32、34所構成。樹脂絕緣層31係由熱硬化性樹脂組成物所構成，在表面上形成有構成金屬配線L2的導體層32。此外，在樹脂絕緣層31上形成有電性連接核心導體層21與導體層32的通路35。樹脂絕緣層33係由熱硬化性樹脂組成物所構成，在表層上形成有具有複

數個連接端子 T1 的導體層 34。此外，在樹脂絕緣層 33 上形成有電性連接導體層 32 與導體層 34 的通路 36。此處，樹脂絕緣層 31、33 及導體層 32 構成積層體。

【0021】通路 35、36 分別具有通路孔 37a 與設於其內周面的通路導體 37b、在底面側設置成和通路導體 37b 導通的通路焊墊 37c、及在和通路焊墊 37c 相反側從通路導體 37b 的開口周緣向外突出的通路連接盤 (land) 37d。

【0022】連接端子 T1 為用於和半導體晶片連接的連接端子。連接端子 T1 為沿著半導體晶片的安裝區域的內周而配置的所謂週邊 (peripheral) 型的連接端子。半導體晶片藉由和此連接端子 T1 電性連接而被安裝於配線基板 100 上。為了使和後述的填充構件 4 的接著性提高，各連接端子 T1 的其表面被粗糙化。

【0023】此外，即使是不使各連接端子 T1 的表面粗糙化的情況，也可以在將 Sn(錫)、Ti(鈦)、Cr(鉻)、Ni(鎳) 的任一金屬元素塗布於各連接端子 T1 的表面而形成金屬層後，藉由在此金屬層上施以偶合劑處理來提高和後述的填充構件 4 的黏著性。偶合劑主要具有使金屬或無機材與樹脂等的有機材的密合性良好的作用。關於偶合劑，有矽烷偶合劑、鈦酸鹽系偶合劑、鋁酸鹽系偶合劑等，但使用矽烷偶合劑更好。就矽烷偶合劑而言，有例如胺基矽烷、環氧矽烷、苯乙烯矽烷等。

【0024】此外，各連接端子 T1 在第 1 主面 F 的外周形成有階差 L，該第 1 主面 F 係和與構成增建層 3 的樹脂絕緣層 33 之抵接面對向，包含此階差 L 的連接端子 T1 之露出面為

金屬電鍍層 M 所覆蓋。當將半導體晶片安裝於配線基板 100 上之際，藉由使塗布於半導體晶片之連接端子上的回焊，電性連接半導體晶片之連接端子與連接端子 T1。再者，金屬電鍍層 M 係以由選自例如 Ni 層、Sn 層、Ag 層、Pd 層、Au 層等金屬層的單一或複數層(例如 Ni 層/Au 層、Ni 層/Pd 層/Au 層)所構成。此外，也可以施以防銹用的 OSP(Organic Solderability Preservative；有機可焊保護劑)處理來取代金屬電鍍層 M。此外，也可以在包含階差 L 的連接端子 T1 之露出面上塗布焊料，也可以進一步以金屬電鍍層 M 覆蓋包含階差 L 的連接端子 T1 之露出面後，在此金屬電鍍層 M 上塗布焊料。再者，關於在連接端子 T1 之露出面上塗布焊料的方法，後述之。

【0025】填充構件 4 為層積於增建層 3 上的絕緣性構件，其材質較佳為和阻焊劑層 5 相同。填充構件 4 以和形成於增建層 3 表層上的各連接端子 T1 側面密合的狀態填充於連接端子 T1 間。填充構件 4 之表面 H1 的表面粗糙度比後述阻焊劑層 5 之上表面 H2 的表面粗糙度更粗糙。因此，當將連接端子 T1 和半導體晶片連接之際，填充於半導體晶片與配線基板 100 間隙的底層填料的流動性提高。因此，可防止在連接端子 T1 間於底層填料上產生孔洞，在回焊時，可防止焊料流出到此孔洞中而連接端子 T1 間短路(short)。

【0026】再者，填充構件 4 之表面 H1 的表面粗糙度最好在 Ra(中心線平均粗糙度)為  $0.06\mu\text{m} \sim 0.8\mu\text{m}$  或者在 Rz(十點平均粗糙度)為  $1.0\mu\text{m} \sim 9.0\mu\text{m}$ 。藉由使填充構件 4 之

表面 H1 的表面粗糙度在 Ra(中心線平均粗糙度)成爲  $0.06\mu\text{m} \sim 0.8\mu\text{m}$  或者在 Rz(十點平均粗糙度)成爲  $1.0\mu\text{m} \sim 9.0\mu\text{m}$ ，當將連接端子 T1 和半導體晶片連接之際，填充於半導體晶片與配線基板 100 之間隙的底層填料的流動性更加提高。

【0027】此外，填充構件 4 之厚度 D1 比連接端子 T1 之厚度(高度)D2 更薄。即，連接端子 T1 的至少一部分從填充構件 4 之表面 H1 突出。藉由使連接端子 T1 從填充構件 4 之表面 H1 突出，和半導體晶片之端子的連接變的容易。

【0028】阻焊劑層 5 覆蓋和連接端子 T1 連接的配線圖案，並且具有使沿著半導體晶片安裝區域的內周而配置的連接端子 T1 露出的開口 5a。阻焊劑層 5 之開口 5a 成爲在同一開口內配置複數個連接端子 T1 的 NSMD 形狀。此處，阻焊劑層 5 之上面 H2 的表面粗糙度低於填充構件 4 之表面 H1 的表面粗糙度。因此，阻焊劑層 5 之上面 H2 係底層填料的流動性比填充構件 4 之表面 H1 更低，可抑制底層填料從阻焊劑層 5 之開口 5a 流出到外側。

【0029】再者，阻焊劑層 5 之上面 H2 的表面粗糙度最好在 Ra(中心線平均粗糙度)爲  $0.02\mu\text{m} \sim 0.25\mu\text{m}$  或者在 Rz(十點平均粗糙度)爲  $0.6\mu\text{m} \sim 5.0\mu\text{m}$ 。藉由使阻焊劑層 5 之上面 H2 的表面粗糙度在 Ra(中心線平均粗糙度)成爲  $0.02\mu\text{m} \sim 0.25\mu\text{m}$  或者在 Rz(十點平均粗糙度)成爲  $0.6\mu\text{m} \sim 5.0\mu\text{m}$ ，可進一步抑制底層填料從阻焊劑層 5 之開口 5a 流出到外側。

【0030】此外，阻焊劑層 5 具有的開口 5a 之內周面 H3

的表面粗糙度比阻焊劑層5之上面H2的表面粗糙度更粗糙。藉由使阻焊劑層5具有的開口5a之內周面H3的表面粗糙度比阻焊劑層5之上面H2的表面粗糙度更粗糙，而使開口5a之內周面H3的底層填料的流動性提高。因此，底層填料不流到填充構件4之表面H1與開口5a之內周面H3之間，可有效地防止孔洞產生。

【0031】再者，阻焊劑層5具有的開口5a之內周面H3的表面粗糙度最好在Ra(中心線平均粗糙度)為 $0.06\mu\text{m} \sim 0.8\mu\text{m}$ 或者在Rz(十點平均粗糙度)為 $1.0\mu\text{m} \sim 9.0\mu\text{m}$ 。藉由使阻焊劑層5具有的開口5a之內周面H3的表面粗糙度在Ra(中心線平均粗糙度)成爲 $0.06\mu\text{m} \sim 0.8\mu\text{m}$ 或者在Rz(十點平均粗糙度)成爲 $1.0\mu\text{m} \sim 9.0\mu\text{m}$ ，而使開口5a之內周面H3的底層填料的流動性更加提高。因此，底層填料不流到填充構件4之表面H1與開口5a之內周面H3之間，可更加有效地防止孔洞產生。

#### 【0032】(背面側的構造)

增建層13係由層積於核心基板2背面側的樹脂絕緣層131、133及導體層132、134所構成。樹脂絕緣層131係由熱硬化性樹脂組成物所構成，在背面上形成有構成金屬配線L12的導體層132。此外，在樹脂絕緣層131上形成有電性連接核心導體層22與導體層132的通路135。樹脂絕緣層133係由熱硬化性樹脂組成物所構成，在表層上形成有具有1個以上的連接端子T11的導體層134。此外，在樹脂絕緣層133上形成有電性連接導體層132與導體層134的通路136。

【0033】通路 135、136 分別具有通路孔 137a 與設於其內周面的通路導體 137b、在底面側設置成和通路導體 137b 導通的通路焊墊 137c、及在和通路焊墊 137c 相反側從通路導體 137b 的開口周緣向外突出的通路連接盤 (land) 137d。

【0034】連接端子 T11 為被利用作為用於將配線基板 100 連接於主機板等的背面連接盤 (PGA 焊墊、BGA 焊墊) 的連接端子，形成於除了配線基板 100 的大致中心部之外的外周區域上，以包圍前述大致中心部的方式排列成矩形狀。此外，連接端子 T11 的表面之至少一部分為金屬電鍍層 M 所覆蓋。

【0035】阻焊劑層 14 係將薄膜狀的阻焊劑料層積於增建層 13 的表面上而形成。在阻焊劑層 14 上形成有使各連接端子 T11 之表面的一部分露出的開口 14a。因此，各連接端子 T11 成為表面的一部分利用開口 14a 而從阻焊劑層 14 露出的狀態。即，阻焊劑層 14 之開口 14a 成為露出各連接端子 T11 之表面的一部分的 SMD 形狀。再者，和阻焊劑層 5 之開口 5a 不同，阻焊劑層 14 之開口 14a 形成於各連接端子 T11 上。

【0036】在開口 14a 內，以經由金屬電鍍層 M 而和連接端子 T11 電性連接的方式形成有焊球 B，該焊球 B 係由例如 Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-Sb 等實質上不含 Pb 的焊料所構成。再者，將配線基板 100 安裝於主機板等之際，藉由使配線基板 100 之焊球 B 回流，將連接端子 T11 電性連接於主機板等的連接端子。

**【0037】(配線基板的製造方法)**

第4圖～第11圖為顯示關於第1實施形態之配線基板100製造步驟的圖。以下，參照第4圖～第11圖，就配線基板100的製造方法進行說明。

**【0038】(核心基板步驟：第4圖)**

準備在板狀樹脂製基板的表面及背面貼附有銅箔的銅箔積層板。此外，對於銅箔積層板使用鑽頭進行開孔加工，在預定位置上預先形成成爲貫通孔23的貫穿孔。然後，依照習知的手法，藉由進行無電鍍銅及電鍍銅，在貫通孔23內壁形成貫通孔導體24，在銅箔積層板的兩面形成鍍銅層(參照第4圖(a))。

**【0039】**其後，以環氧樹脂等的樹脂填充材25填充通路導體24內。再將形成於銅箔積層板兩面的銅箔上的鍍銅層蝕刻成希望的形狀而在銅箔積層板的表面及背面分別形成構成金屬配線L1、L11的核心導體層21、22，得到核心基板2(參照第4圖(b))。再者，貫通孔23形成步驟後，最好進行去除加工部分的污跡的去污處理。

**【0040】(增建步驟：第5圖～第6圖)**

將以成爲樹脂絕緣層31、131的環氧樹脂爲主要成分的薄膜狀絕緣樹脂材料分別疊合而配置於核心基板2的表面及背面。然後，以真空壓接熱壓機加壓加熱此積層物，一面使薄膜狀絕緣樹脂材料熱硬化一面壓接。其次，使用習知的雷射加工裝置進行雷射照射，在樹脂絕緣層31、131上分別形成通路孔37a、137a(參照第5圖(a))。

【0041】接著，將樹脂絕緣層31、131的表面粗糙化後，進行無電鍍，在包含通路孔37a、137a內壁的樹脂絕緣層31、131上形成無電鍍銅層。其次，將光阻層積層於形成於樹脂絕緣層31、131上的無電鍍銅層上，進行曝光、顯影，將電鍍光阻形成為希望的形狀。

【0042】其後，將此電鍍光阻作為遮罩，利用電鍍進行鍍銅，得到希望的鍍銅圖案。其次，剝離電鍍光阻，去除存在於電鍍光阻下的無電鍍銅層，形成構成金屬配線L2、L12的導體層32、132。此外，於此時也形成由通路導體37b、137b、通路焊墊37c、137c及通路連接盤37d、137d所構成的通路35、135(參照第5圖(b))。

【0043】其次，將以成為樹脂絕緣層33、133的環氧樹脂為主要成分的薄膜狀絕緣樹脂材料分別疊合而配置於導體層32、132上。然後，以真空壓接熱壓機加壓加熱此積層物，一面使薄膜狀絕緣樹脂材料熱硬化一面壓接。其次，使用習知的雷射加工裝置進行雷射照射，在樹脂絕緣層33、133上分別形成通路孔37a、137a(參照第6圖(a))。

【0044】接著，和形成導體層32、132時同樣，在形成有通路孔37a、137a的樹脂絕緣層33、133上分別形成具有連接端子T1、T11的導體層34、134及通路36、136(參照第6圖(b))。

【0045】(填充步驟：第7圖)

其次，以填充構件4填充構成增建層3表層的複數個連接端子T1間到低於連接端子T1的位置。再者，為了以

填充構件4填充連接端子T1間，最好預先將連接端子T1的表面(特別是側面)粗糙化。連接端子T1的表面可藉由用例如MEC etchBOND(MEC公司製造)等的蝕刻液進行處理而粗糙化。此外，也可以將Sn(錫)、Ti(鈦)、Cr(鉻)、Ni(鎳)的任一金屬元素塗布於各連接端子T1的表面而形成金屬層後，在此金屬層上施以偶合劑處理，使和填充構件4的接著性提高，以取代將各連接端子T1的表面粗糙化。

【0046】就在連接端子T1間填充填充構件4的方法而言，可採用各種手法。以下，就將此填充構件4填充於連接端子T1間的填充方法進行說明。再者，在下述第1～第4的填充方法中，可使用印刷、層積、滾塗、旋塗等各種的手法作為塗布成為填充構件4的絕緣性樹脂的方法。

【0047】(第1填充方法)

在此第1填充方法方面，係在表層形成有連接端子T1的增建層3表面薄薄地塗布熱硬化性的絕緣性樹脂並使其熱硬化後，藉由將硬化的絕緣性樹脂研磨到低於連接端子T1，將填充構件4填充於連接端子T1間。藉由此研磨，可使填充構件4之表面H1變粗糙。

【0048】(第2填充方法)

在此第2填充方法方面，係在表層形成有連接端子T1的增建層3表面薄薄地塗布熱硬化性的絕緣性樹脂後，以溶解絕緣性樹脂的溶劑去除覆蓋連接端子T1上面的多餘的絕緣性樹脂後，藉由使其熱硬化，將填充構件4填充於連接端子T1間。藉由此去除，可使填充構件4之表面H1

變粗糙。

**【0049】(第3填充方法)**

在此第3填充方法方面，係在表層形成有連接端子T1的增建層3表面厚厚地塗布熱硬化性的絕緣性樹脂並使其熱硬化後，遮蔽半導體元件安裝區域以外的區域，藉由利用RIE(Reactive Ion Etching；反應性離子蝕刻)等將絕緣性樹脂乾式蝕刻到低於連接端子T1，將填充構件4填充於連接端子T1間。再者，採用此第3填充方法將填充構件4填充於連接端子T1間時，一體形成填充構件4與阻焊劑層5。此外，藉由此乾式蝕刻，可使填充構件4之表面H1及開口5a之內周面H3變粗糙。

**【0050】(第4填充方法)**

第8圖為第4填充方法的說明圖。以下，參照第8圖，就第4填充方法進行說明。在此第4填充方法方面，係在表層形成有配線導體T1的增建層3表面厚厚地塗布光硬化性的絕緣性樹脂後(參照第8圖(a))，將之後應成爲阻焊劑層之開口5a的區域的內側區域遮蔽，使絕緣性樹脂曝光、顯影，使應成爲開口5a外側區域的絕緣性樹脂光硬化(參照第8圖(b))。其次，將此製造中途的配線基板100短時間(未感光部的絕緣性樹脂表面若干膨潤程度的時間)浸漬於碳酸鈉水溶液(濃度1重量%)中(參照第8圖(c))。其後，進行水洗，使膨潤的絕緣性樹脂乳化(參照第8圖(d))。其次，從製造中途的配線基板100去除膨潤、乳化的絕緣性樹脂(參照第8圖(e))。將上述浸漬及水洗分別一次或分別幾次反覆到未光硬化的絕緣性樹脂上端的位

置成爲低於各配線導體 T1 上端的位置。其後，利用熱或紫外線使絕緣性樹脂硬化。再者，採用此第 4 填充方法將填充構件 4 填充於連接端子 T1 間時，一體形成填充構件 4 與阻焊劑層 5。此外，藉由浸漬及水洗，可使填充構件 4 之表面 H1 及開口 5a 之內周面 H3 變粗糙。

**【0051】(阻焊劑層步驟：第 9 圖)**

在填充構件 4 及增建層 3 的表面分別加壓層積薄膜狀的阻焊劑料。使積層的薄膜狀阻焊劑料曝光、顯影，得到形成有使各連接端子 T1 表面及側面露出的 NSMD 形狀的開口 5a 的阻焊劑層 5、及形成有使各連接端子 T11 表面一部分露出的 SMD 形狀的開口 14a 的阻焊劑層 14。再者，在填充步驟中採用上述的第 1、第 2 填充方法時，進行使阻焊劑層 5 的開口 5a 之內周面 H3 變粗糙的處理(例如研磨或蝕刻)。此外，在填充步驟中採用上述的第 3、第 4 填充方法時，由於一體形成填充構件 4 與阻焊劑層 5，所以在此步驟中，無需層積阻焊劑層 5。

**【0052】(電鍍步驟：第 10 圖)**

其次，利用過硫酸鈉等蝕刻連接端子 T1 的露出面，去除連接端子 T1 表面的氧化膜等雜質，並且在連接端子 T1 之主面 F 的周圍形成階差 L。其後，藉由使用還原劑的無電還原電鍍，在連接端子 T1、T11 的露出面上形成金屬電鍍層 M。藉由無電置換電鍍在連接端子 T1 的露出面上形成金屬電鍍層 M 時，置換連接端子 T1 露出面的金屬而形成金屬電鍍層 M。因此，即使不利用過硫酸鈉等蝕刻連接端子 T1 的露出面，也可以在連接端子 T1 之主面 F 的

周圍形成階差L。

【0053】此外，在連接端子T1的露出面上塗布焊料時，可依照塗布的焊料層的厚度選擇以下兩種方法。

【0054】(第1塗布方法)

將厚度為 $5\sim 30\mu\text{m}$ 的焊料層塗布於連接端子T1的露出面上時，僅少許蝕刻(軟蝕刻)連接端子T1的露出面，去除形成於連接端子T1露出面上的氧化膜。此時，在連接端子T1之主面F的周圍形成階差L。其次，將混合了含有Sn(錫)粉末、Ag(銀)、Cu(銅)等金屬的離子性化合物及助焊劑的糊劑(例如HARIMA化成股份有限公司：超級焊料(製品名稱))以覆蓋連接端子T1露出面全面的方式薄薄地塗布於整個SMD形狀的開口14a內。其後，進行回流，在連接端子T1的露出面上形成由Sn與Ag或者Sn、Ag及Cu的合金所構成的焊料層。

【0055】(第2塗布方法)

將厚度為 $10\mu\text{m}$ 以下的焊料層塗布於連接端子T1的露出面上時，僅少許蝕刻(軟蝕刻)連接端子T1的露出面，去除形成於連接端子T1露出面上的氧化膜。此時，在連接端子T1之主面F的周圍形成階差L。其次，藉由在連接端子T1的露出面上進行無電鍍Sn(錫)，形成鍍Sn層，以覆蓋此鍍Sn層全面的方式塗布助焊劑。其後，進行回流，使電鍍於連接端子T1上的鍍Sn層溶解而在連接端子T1之主面F上形成焊料層。此時，溶解的Sn利用表面張力凝聚於連接端子T1之主面F上。

【0056】(後端步驟：第11圖)

利用焊料印刷，在形成於連接端子 T11 上的金屬電鍍層 M 上塗布焊糊後，以預定的溫度與時間進行回流，在連接端子 T11 上形成焊球 B。

【0057】如以上，在關於第 1 實施形態之配線基板 100 方面，填充構件 4 之表面 H1 的表面粗糙度比後述阻焊劑層 5 之上表面 H2 的表面粗糙度更粗糙。因此，當將連接端子 T1 和半導體晶片連接之際，填充於半導體晶片與配線基板 100 間隙的底層填料的流動性提高。因此，可防止在連接端子 T1 間於底層填料上產生孔洞，在回焊時，可防止焊料流出到此孔洞中而連接端子 T1 間短路 (short)。

【0058】此外，由於使填充構件 4 之表面 H1 的表面粗糙度在 Ra (中心線平均粗糙度) 成爲  $0.06\mu\text{m} \sim 0.8\mu\text{m}$  或者在 Rz (十點平均粗糙度) 成爲  $1.0\mu\text{m} \sim 9.0\mu\text{m}$ ，所以當將連接端子 T1 和半導體晶片連接之際，填充於半導體晶片與配線基板 100 的間隙之底層填料的流動性更加提高。

【0059】此外，填充構件 4 之厚度 D1 比連接端子 T1 之厚度 (高度) D2 更薄。即，連接端子 T1 的至少一部分從填充構件 4 之表面 H1 突出。藉由使連接端子 T1 從填充構件 4 之表面 H1 突出，而使和半導體晶片之端子的連接變的容易。

【0060】再者，阻焊劑層 5 之上表面 H2 的表面粗糙度低於填充構件 4 之表面 H1 的表面粗糙度。因此，阻焊劑層 5 之上表面 H2 係底層填料的流動性比填充構件 4 之表面 H1 更低，可抑制底層填料從阻焊劑層 5 之開口 5a 流出到外側。

【0061】此外，由於使阻焊劑層 5 之上表面 H2 的表面粗

糙度在  $R_a$ (中心線平均粗糙度)成爲  $0.02\mu\text{m} \sim 0.25\mu\text{m}$  或者在  $R_z$ (十點平均粗糙度)成爲  $0.6\mu\text{m} \sim 5.0\mu\text{m}$ ，所以可進一步抑制底層填料從阻焊劑層 5 之開口 5a 流出到外側。

【0062】此外，阻焊劑層 5 具有的開口 5a 之內周面 H3 的表面粗糙度比阻焊劑層 5 之上面 H2 的表面粗糙度更粗糙。藉由使阻焊劑層 5 具有的開口 5a 之內周面 H3 的表面粗糙度比阻焊劑層 5 之上面 H2 的表面粗糙度更粗糙，而使開口 5a 之內周面 H3 的底層填料的流動性提高。因此，底層填料不流到填充構件 4 之表面 H1 與開口 5a 之內周面 H3 之間，可有效地防止孔洞產生。

【0063】此外，由於使阻焊劑層 5 具有的開口 5a 之內周面 H3 的表面粗糙度在  $R_a$ (中心線平均粗糙度)成爲  $0.06\mu\text{m} \sim 0.8\mu\text{m}$  或者在  $R_z$ (十點平均粗糙度)成爲  $1.0\mu\text{m} \sim 9.0\mu\text{m}$ ，所以開口 5a 之內周面 H3 的底層填料的流動性更加提高。因此，底層填料不流到填充構件 4 之表面 H1 與開口 5a 之內周面 H3 之間，可更加有效地防止孔洞產生。

【0064】再者，由於在與和構成連接端子 T1 的增建層 3 之樹脂絕緣層 33 的抵接面對向的第 1 主面 F 的外周形成有階差 L，所以塗布於連接端子 T1 上的焊料的直徑不變大，可將連接端子 T1 更加窄間距化。此外，由於在將和連接端子 T1 的填充構件 4 的抵接面粗糙化之後，將填充構件 4 填充於連接端子 T1 間，所以連接端子 T1 與填充構件 4 的黏著強度提高。因此，可抑制連接端子 T1 在中途的製造步驟中剝落之虞。

【0065】(第 2 實施形態)

第 12 圖為第 2 實施形態之配線基板 200 的平面圖(表面側)。第 13 圖為第 12 圖的線段 I-I 之配線基板 200 的一部分剖面圖。第 14 圖為形成於配線基板 200 表面側之連接端子 T2 的構造圖。第 14 圖 (a) 為連接端子 T2 的上面圖。第 14 圖 (b) 為第 14 圖 (a) 的 II-II 的剖面圖。以下，參照第 12 圖～第 14 圖，就配線基板 200 的構造進行說明，但對於和參照第 1 圖～第 3 圖而說明的配線基板 100 相同的構造，則附上相同的符號而省略重複的說明。

**【0066】(表面側的構造)**

在配線基板 200 的表面側形成有和核心導體層 21 電性連接的蓋電鍍層 41，此蓋電鍍層 41 與導體層 32 及導體層 32 與導體層 34 分別由填充通路 42 及填充通路 43 所電性連接。填充通路 42、43 具有通路孔 44a 與利用電鍍而填充於通路孔 44a 內側的通路導體 44b。此外，在增建層 3 的最表層僅形成後述的連接端子 T2，和連接端子 T2 在同一層連接的配線圖案或覆蓋配線圖案的阻焊劑層未被形成。此處，樹脂絕緣層 31、33 及導體層 32 構成積層體。

**【0067】**形成於配線基板 200 表面側的連接端子 T2 成為配置於整個半導體晶片安裝區域的所謂區域凸塊型的連接端子。連接端子 T2 為和半導體晶片連接的端子。半導體晶片藉由和此連接端子 T2 電性連接而被安裝於配線基板 200 上。為了使和填充構件 4 的黏著性提高，各連接端子 T2 的其表面被粗糙化。連接端子 T2 的表面可藉由用例如 MEC etchBOND(MEC 公司製造) 等的蝕刻液進行處理而粗糙化。

【0068】此外，連接端子 T2 在與和構成增建層 3 之樹脂絕緣層 33 的抵接面對向的第 1 主面 F 的外周形成有階差 L，包含此階差的連接端子 T2 之露出面由金屬電鍍層 M 所覆蓋。當將半導體晶片安裝於配線基板 200 上之際，藉由使塗布於半導體晶片之連接端子上的回焊，電性連接半導體晶片之連接端子與連接端子 T2。再者，也可以塗布焊料、施以防銹用的 OSP 處理以取代金屬電鍍層 M。

【0069】金屬電鍍層 M 形成於連接端子 T2 上係藉由下述而進行：利用過硫酸鈉等蝕刻連接端子 T2 的露出面，在連接端子 T2 之主面 F 的周圍形成階差 L 後，藉由使用還原劑的無電還原電鍍，在連接端子 T2 的露出面上形成金屬電鍍層 M。再者，藉由無電置換電鍍在連接端子 T2 的露出面上形成金屬電鍍層 M 時，置換連接端子 T2 露出面的金屬而形成金屬電鍍層 M。因此，即使不利用過硫酸鈉等蝕刻連接端子 T2 的露出面，也可以在連接端子 T2 之主面 F 的周圍形成階差 L。

【0070】此外，配線基板 200 之複數個連接端子 T2 從樹脂絕緣層 33 突出，表面及側面露出。因此，和配線基板 100 之連接端子 T1 同樣，以絕緣性構件即填充構件 4 填充連接端子 T2 間。再者，填充構件 4 係以和形成於增建層 3 表層的複數個連接端子 T2 之各側面密合的狀態填充於連接端子 T2 間。

【0071】填充構件 4 之表面 H1 的表面粗糙度比後述阻焊劑層 5 之上表面 H2 的表面粗糙度更粗糙，其表面粗糙度在 Ra(中心線平均粗糙度)為  $0.06\mu\text{m} \sim 0.8\mu\text{m}$  或者在 Rz(十點

平均粗糙度)爲 $1.0\mu\text{m}\sim 9.0\mu\text{m}$ 。再者，填充構件4之厚度D1比連接端子T2之厚度(高度)D3更薄。即，連接端子T1的至少一部分從填充構件4之表面H1突出。再者，填充構件4可利用在第1實施形態中說明的第1~第4填充方法填充於連接端子T2間。

**【0072】**阻焊劑層5具有使配置於整個半導體晶片安裝區域的連接端子T2露出的開口5a。阻焊劑層5之開口5a成爲在同一開口內配置複數個連接端子T2的NSMD形狀。此處，阻焊劑層5之上面H2的表面粗糙度低於填充構件4之表面H1的表面粗糙度，其表面粗糙度在Ra(中心線平均粗糙度)爲 $0.02\mu\text{m}\sim 0.25\mu\text{m}$ 或者在Rz(十點平均粗糙度)爲 $0.6\mu\text{m}\sim 5.0\mu\text{m}$ 。

**【0073】**此外，阻焊劑層5具有的開口5a之內周面H3的表面粗糙度比阻焊劑層5之上面H2的表面粗糙度更粗糙。此阻焊劑層5具有的開口5a之內周面H3的表面粗糙度最好在Ra(中心線平均粗糙度)爲 $0.06\mu\text{m}\sim 0.8\mu\text{m}$ 或者在Rz(十點平均粗糙度)爲 $1.0\mu\text{m}\sim 9.0\mu\text{m}$ 。藉由使阻焊劑層5具有的開口5a之內周面H3的表面粗糙度在Ra(中心線平均粗糙度)成爲 $0.06\mu\text{m}\sim 0.8\mu\text{m}$ 或者在Rz(十點平均粗糙度)成爲 $1.0\mu\text{m}\sim 9.0\mu\text{m}$ ，而使開口5a之內周面H3的底層填料的流動性更加提高。因此，底層填料不流到填充構件4之表面H1與開口5a之內周面H3之間，可更加有效地防止孔洞產生。

**【0074】**(背面側的構造)

在配線基板200的背面側形成有和核心導體層22電

性連接的蓋電鍍層 141，此蓋電鍍層 141與導體層 132及導體層 132與導體層 134分別由填充通路 142及填充通路 143所電性連接。填充通路 142、143具有通路孔 144a與利用電鍍而填充於通路孔 144a內側的通路導體 144b。

【0075】再者，第 2 實施形態的配線基板 200 具有的效果和第 1 實施形態的配線基板 100 相同。

[實施例]

【0076】發明者們藉由參照第 4 圖～第 11 圖而說明的配線基板 100 之製作方法，製作了兩個配線基板 A、B。再者，配線基板 100 之填充構件 4 係利用參照第 8 圖而說明的第 4 填充方法進行填充。配線基板 A 與配線基板 B 係在填充構件 4 及阻焊劑層 5 上使用不同的材料之點不同。發明者們製作了配線基板 A、B 後，安裝半導體晶片，確認底層填料的流動性。

【0077】第 16 圖為放大關於實施例之配線基板表面的圖像。第 16 圖 (a) 為配線基板 A 的填充構件 4 之表面 H1 的放大圖像。第 16 圖 (b) 為配線基板 A 的阻焊劑層 5 之上面 H2 的放大圖像。

【0078】其次，發明者們測定製作的配線基板 A、B 之表面粗糙度。表 1 中顯示配線基板 A、B 之表面粗糙度 (Ra)，表 2 中顯示配線基板 A、B 之表面粗糙度 (Rz)。再者，Ra、Rz 分別為平均測定 18 點的值。由以下表 1、表 2 的測定結果得知，配線基板 A、B 兩者都是填充構件 4 之表面 H1 的表面粗糙度 (Ra、Rz) 比阻焊劑層 5 之上面 H2 的表面粗糙度 (Ra、Rz) 更粗糙。

【0079】 [表 1]

配線基板	測定位置	測定點數	Ra( $\mu\text{m}$ )	標準偏差( $\sigma$ )	最小值( $\mu\text{m}$ )	最大值( $\mu\text{m}$ )
A	H1	18	0.276667	0.140168	0.06	0.44
A	H2	18	0.038889	0.012314	0.02	0.06
B	H1	18	0.470000	0.134864	0.24	0.79
B	H2	18	0.220556	0.014742	0.19	0.26

[表 2]

配線基板	測定位置	測定點數	Rz( $\mu\text{m}$ )	標準偏差( $\sigma$ )	最小值( $\mu\text{m}$ )	最大值( $\mu\text{m}$ )
A	H1	18	1.96833	0.84529	0.92	3.97
A	H2	18	0.90389	0.23200	0.62	1.53
B	H1	18	6.06222	1.53739	3.54	8.72
B	H2	18	3.99278	0.83967	1.99	5.01

【0080】其次，發明者們將半導體晶片安裝於製作的配線基板 A、B 上，確認在底層填料的流動性上沒有問題。此外，確認底層填料沒有從阻焊劑層 5 的開口 5a 流出到外側。

【0081】(其他實施形態)

在參照第 1 圖 ~ 第 3 圖而說明的配線基板 100 及參照第 12 圖 ~ 第 14 圖而說明的配線基板 200 方面，係分別填充於連接端子 T1、T2 間的填充構件 4 之上面成為平坦 (flat)，但填充構件 4 之上面未必需要為平坦 (flat)，例如如第 15 圖所示，即使填充構件 4 之上面成為帶有圓形的所謂內圓角 (fillet) 形狀，也可以得到同樣的效果。

【0082】此外，在參照第 1 圖 ~ 第 3 圖而說明的配線基板 100 及參照第 12 圖 ~ 第 14 圖而說明的配線基板 200 方面，係以絕緣性樹脂構成填充構件 4 及阻焊劑層 5，但構成填充構件 4 及阻焊劑層 5 的材料並不受特別限定，也可以用絕緣性樹脂中添加有二氧化矽等粒狀填充物的絕緣材料構成。在用含有填充物的絕緣材料構成填充構件 4 及阻

焊劑層5的情況下，藉由改變填充物的粒徑，容易將填充構件4之表面H1或阻焊劑層5的開口之內周面H3的表面粗糙度控制於任意值。

【0083】以上，雖然將本發明一面舉出具體例一面詳細地說明，但本發明並不受上述內容限定，只要不脫離本發明的範疇就可進行所有的變形或變更。例如，在上述具體例中，就配線基板100、200為經由焊球B而和主機板等連接的BGA基板的形態進行了說明，但也可以作為設有針腳或連接盤以取代焊球B的所謂PGA(Pin Grid Array；針腳柵格陣列)基板或LGA(Land Grid Array；平面柵格陣列)基板而將配線基板100、200和主機板等連接。

【0084】此外，在本實施例中，採用第1填充方法或第2填充方法的情況，係在形成填充構件4後形成阻焊劑層5，但也可以在形成阻焊劑層5後形成填充構件4。

#### 【符號說明】

##### 【0085】

100、200	配線基板
2	核心基板
3	增建層
4	填充構件
5	阻焊劑層
5a	開口
13	增建層
14	阻焊劑層

14a	開口
21、22	核心導體層
23	貫通孔
24	貫通孔導體
25	樹脂製填孔材
31、33	樹脂絕緣層
32、34	導體層
35、36	通路
37a	通路孔
37b	通路導體
37c	通路焊墊
37d	通路連接盤
41	蓋電鍍層
42、43	填充通路
44a	通路孔
44b	通路導體
131、133	樹脂絕緣層
132、134	導體層
135、136	通路
137a	通路孔
137b	通路導體
137c	通路焊墊
137d	通路連接盤
141	蓋電鍍層
142、143	填充通路

144a	通路孔
144b	通路導體
B	焊球
F	主面
L	階差
L1、L2	金屬配線
L11、L12	金屬配線
M	金屬電鍍層
T1、T2、T11	連接端子

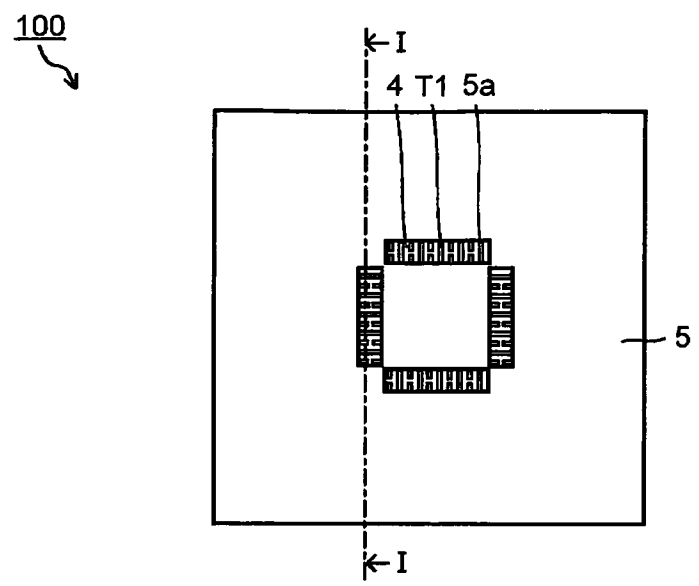
## 申請專利範圍

1. 一種配線基板，係具有分別積層有一層以上絕緣層及導體層的積層體，其特徵在於具備：
  - 複數個連接端子，其係互相間隔而形成於前述積層體上；
  - 填充構件，其係填充於前述複數個連接端子間，和前述複數個連接端子的各側面之至少一部分抵接；及
  - 阻焊劑層，其係積層於前述積層體上，具有露出前述複數個連接端子的開口；
  - 前述填充構件的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙；
  - 前述填充構件的表面與前述阻焊劑層的表面及側面係連續地形成。
2. 如申請專利範圍第1項之配線基板，其中前述填充構件的表面粗糙度(Ra)為 $0.06\mu\text{m} \sim 0.8\mu\text{m}$ 。
3. 如申請專利範圍第1項之配線基板，其中前述阻焊劑層的表面粗糙度(Ra)為 $0.02\mu\text{m} \sim 0.25\mu\text{m}$ 。
4. 如申請專利範圍第1項之配線基板，其中前述阻焊劑層具有的前述開口之內周面的表面粗糙度比前述阻焊劑層上面的表面粗糙度更粗糙。
5. 如申請專利範圍第1項之配線基板，其中前述填充構件作用為阻焊劑。
6. 如申請專利範圍第1至5項中任一項之配線基板，其中前述連接端子的至少一部分從前述填充構件的表面突

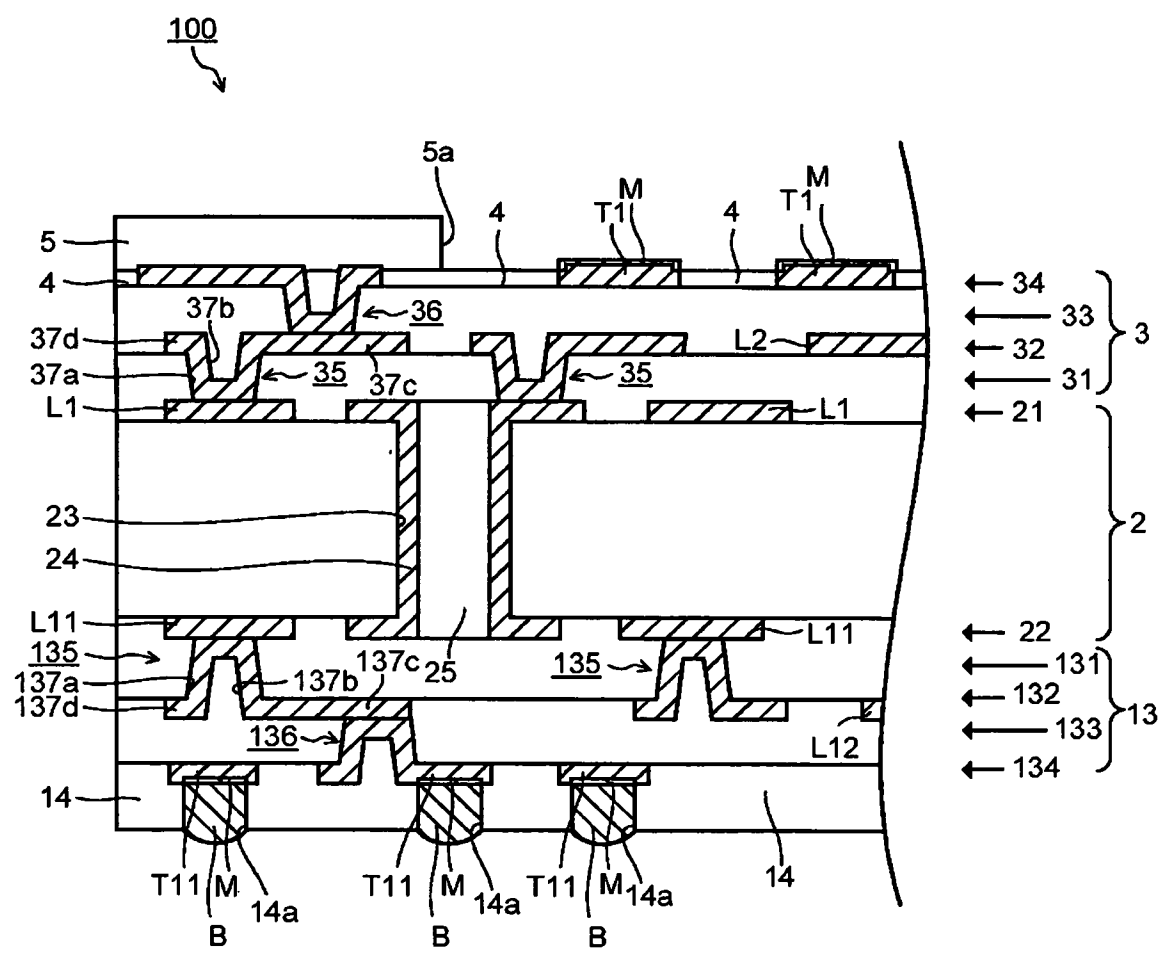
出。

- 7.如申請專利範圍第1項之配線基板，其中前述填充構件與前述阻焊劑層係一體形成。

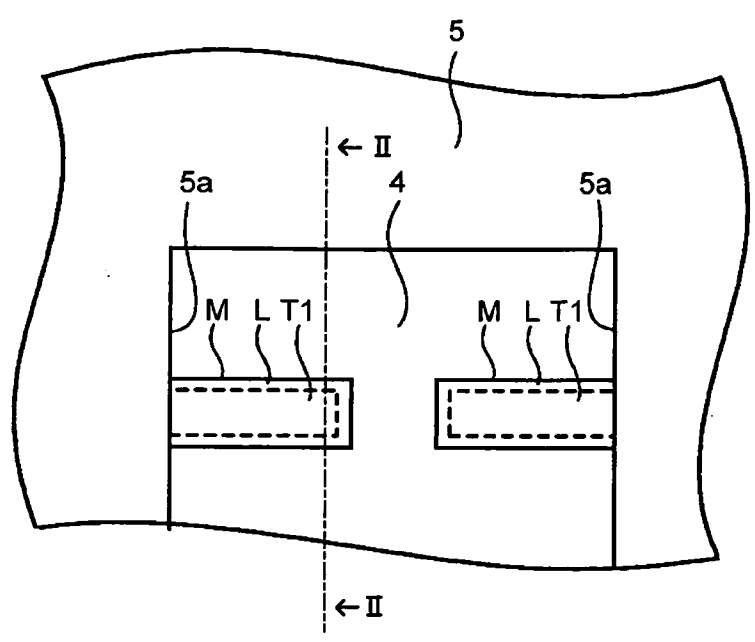
圖式



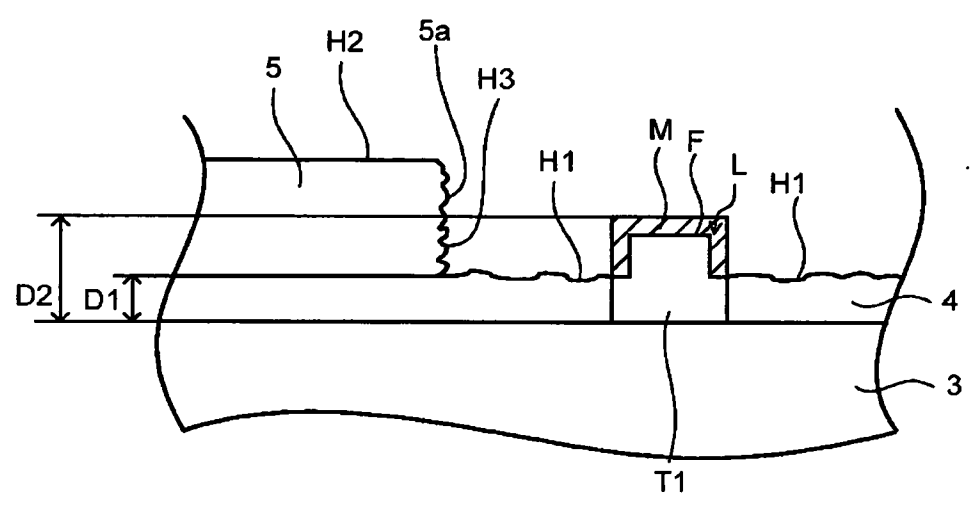
第1圖



第2圖

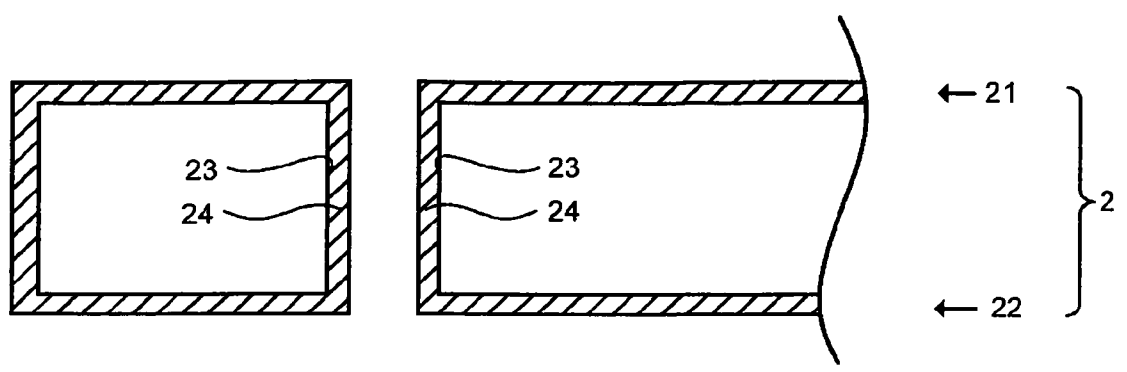


( a )

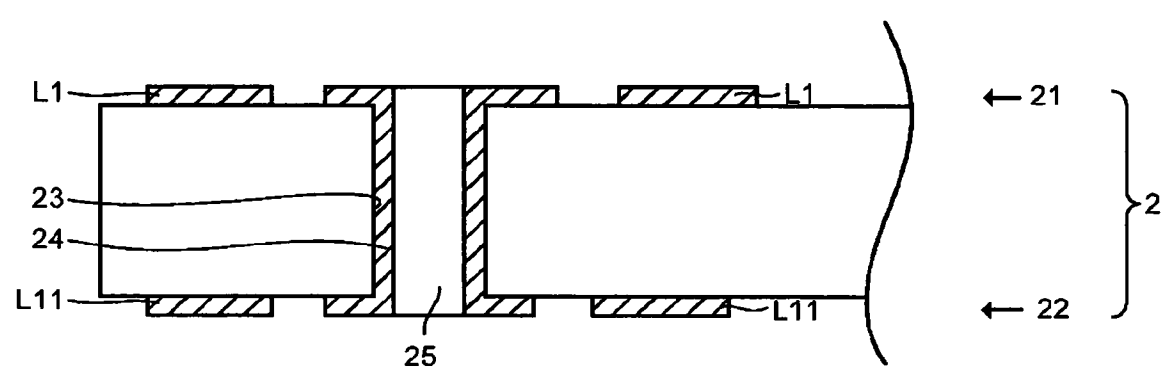


( b )

第3圖

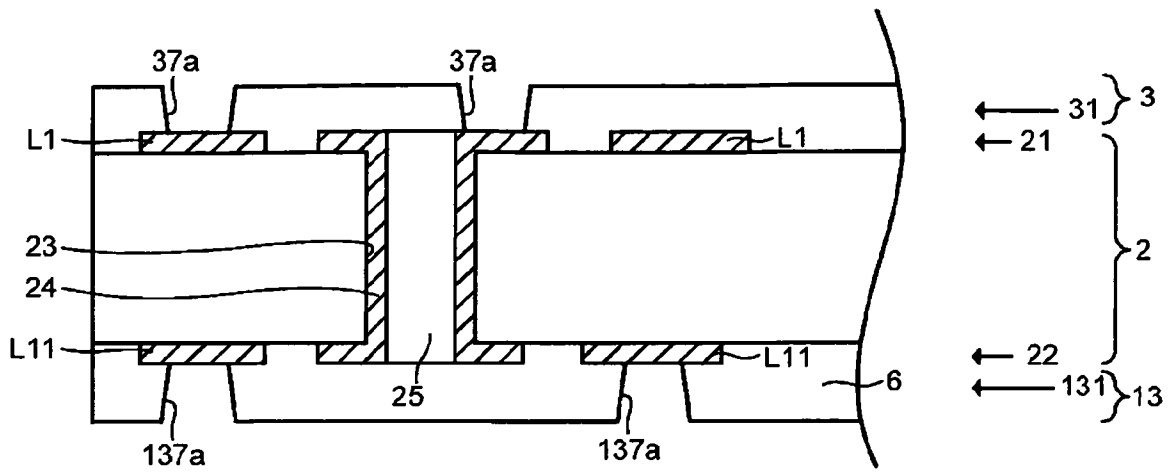


(a)

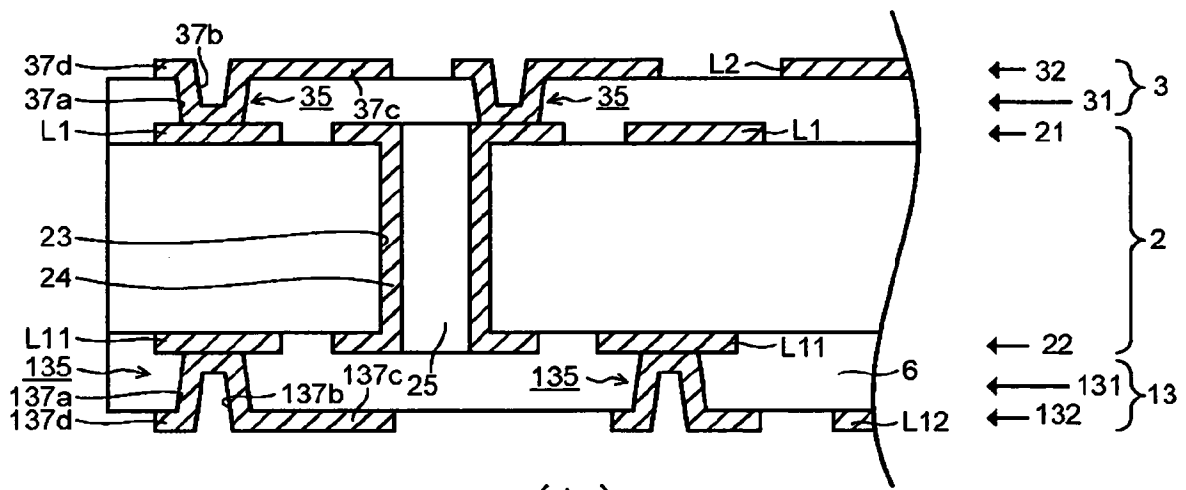


(b)

第4圖

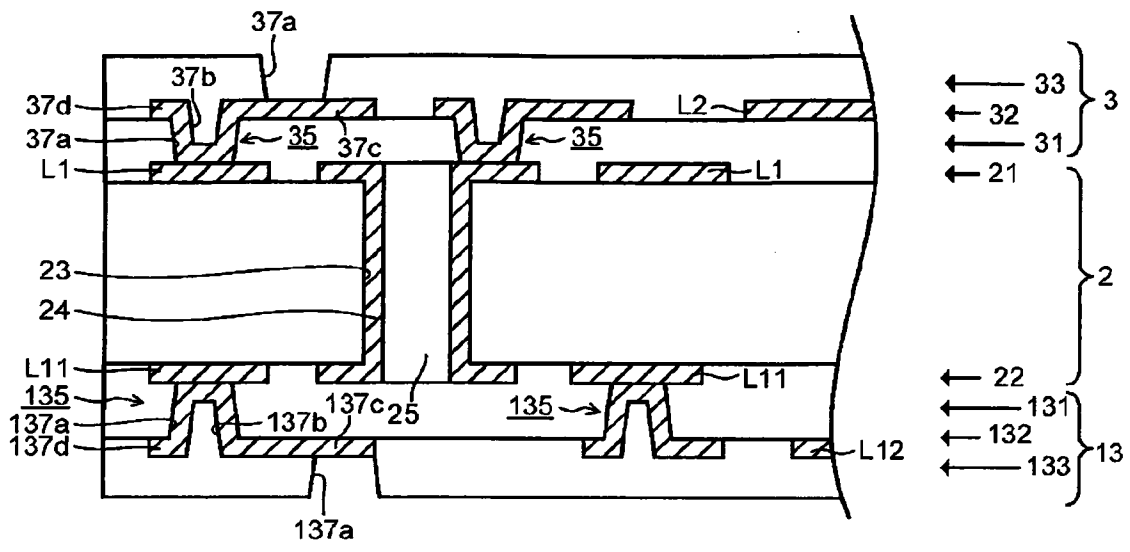


(a)

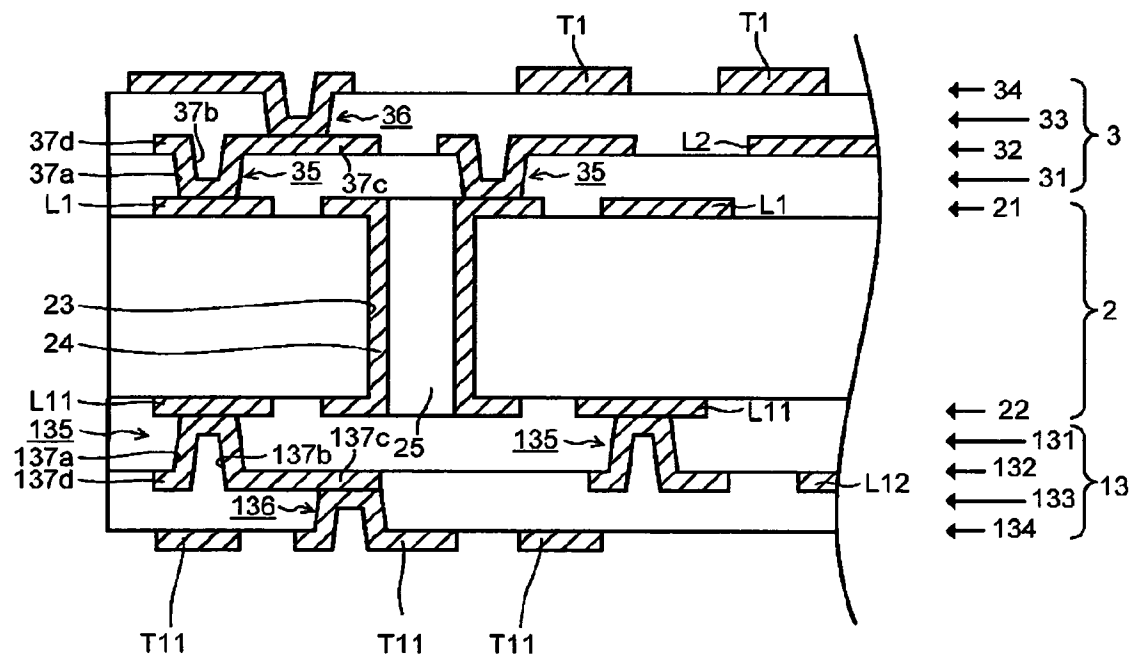


(b)

第5圖

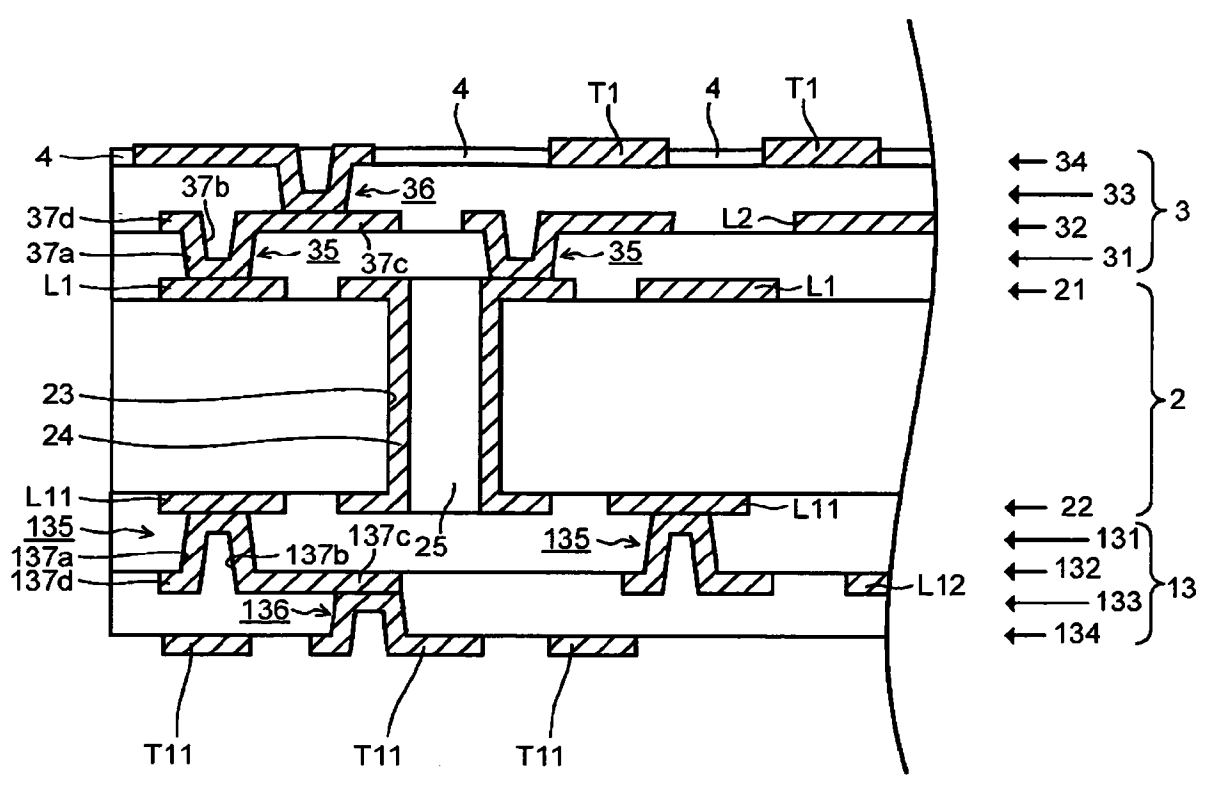


(a)

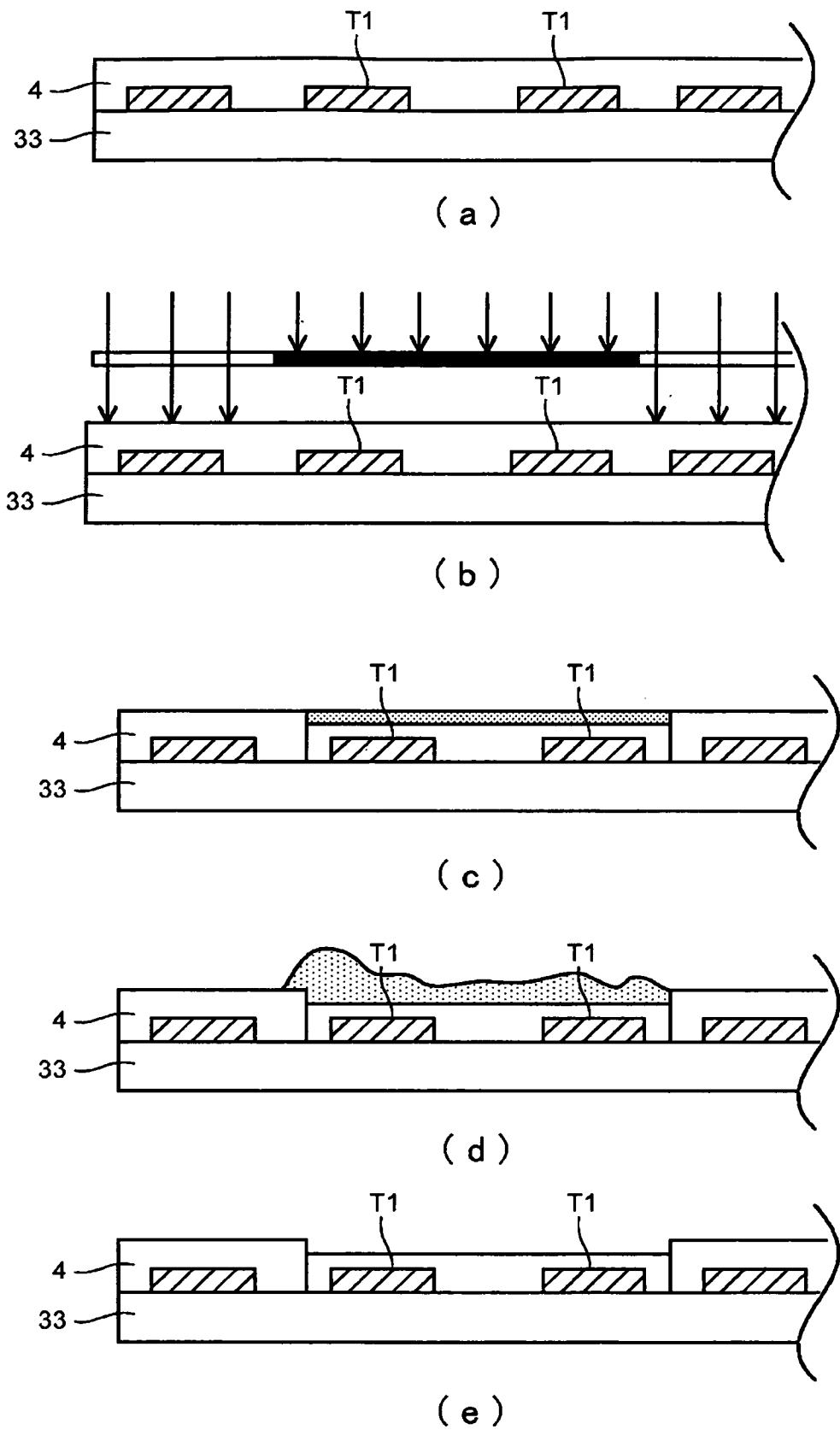


(b)

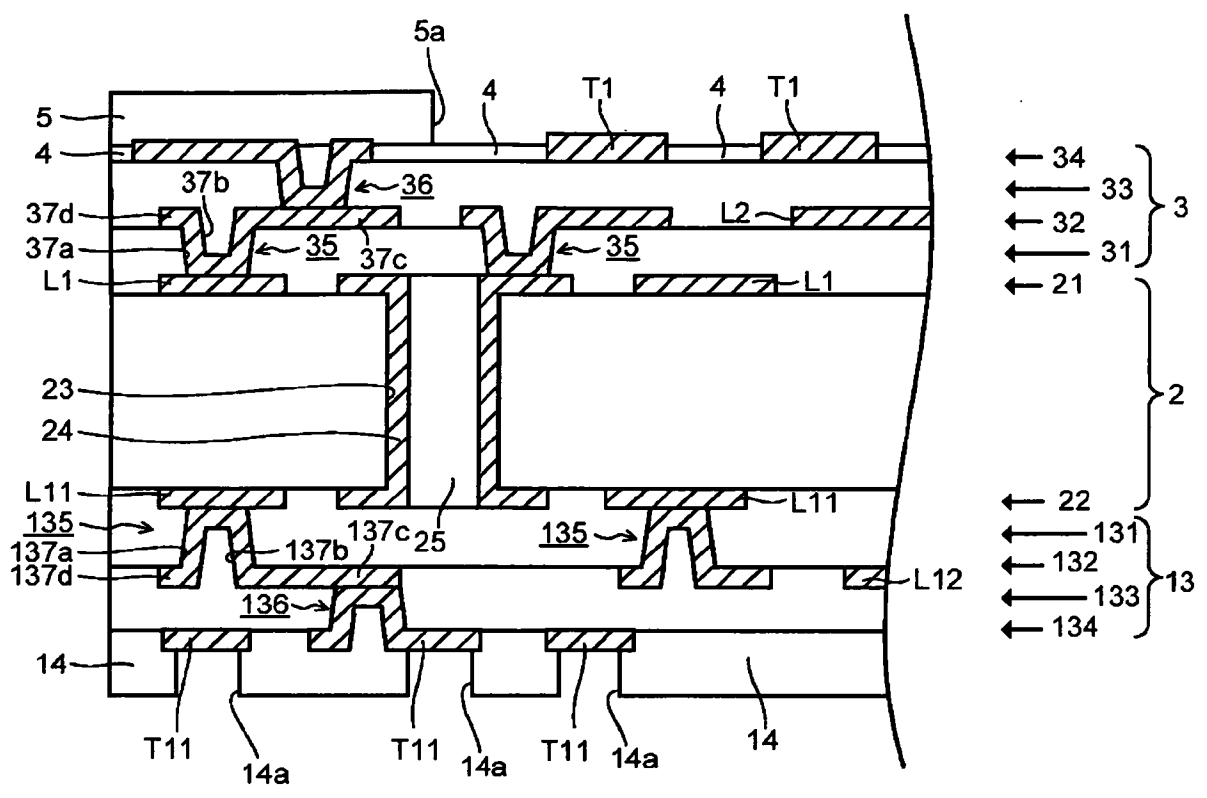
第6圖



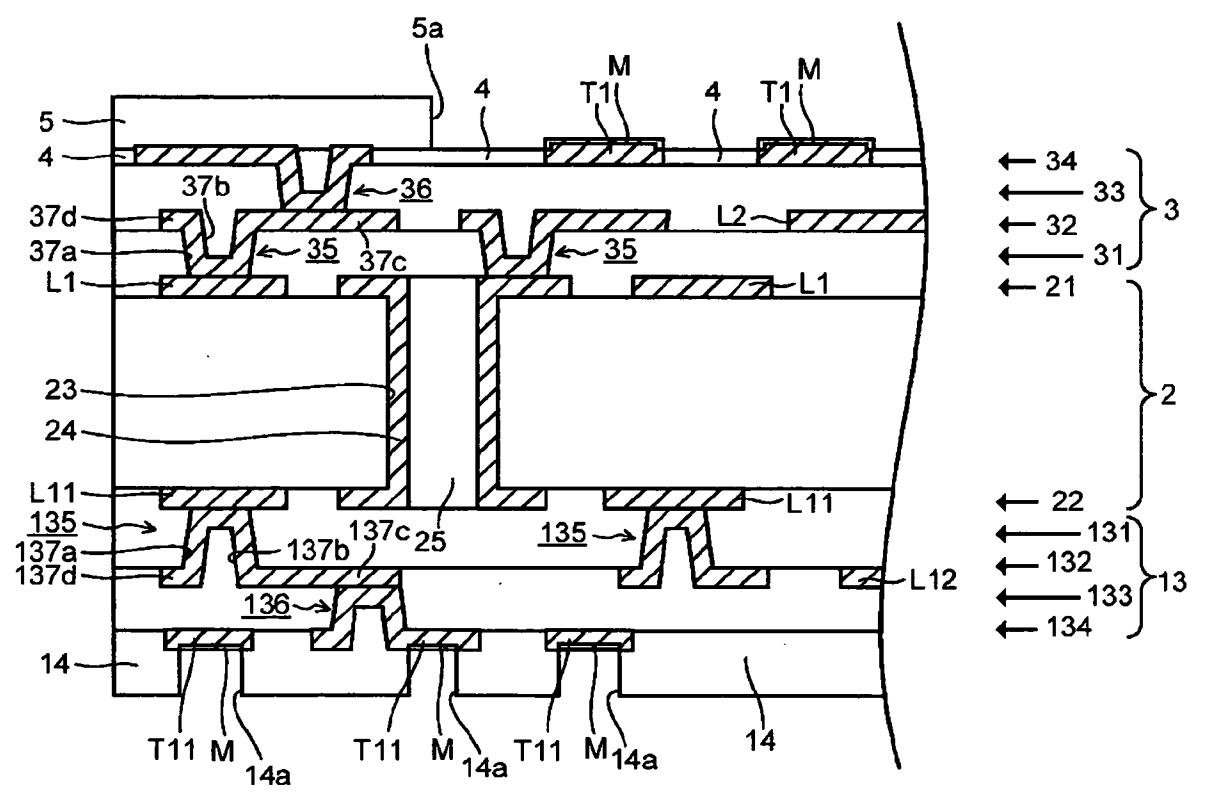
第7圖



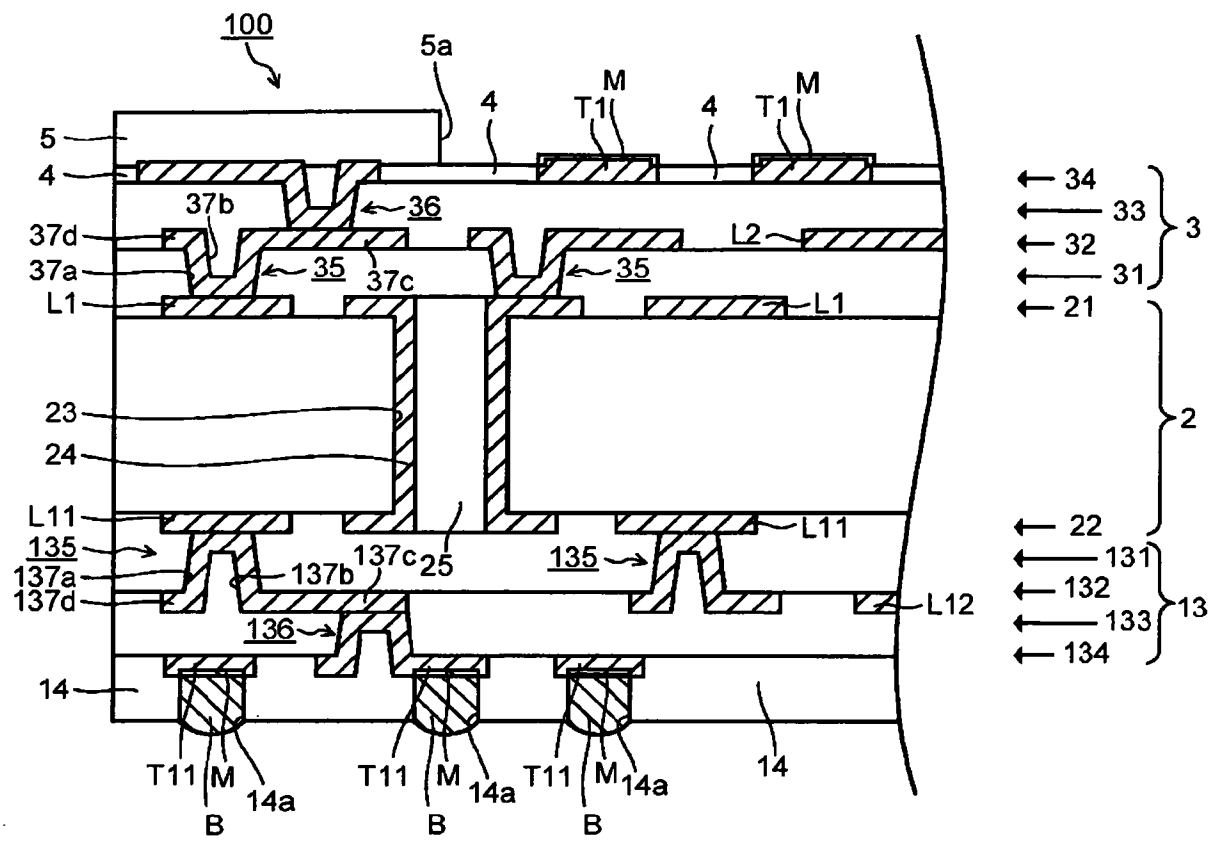
第8圖



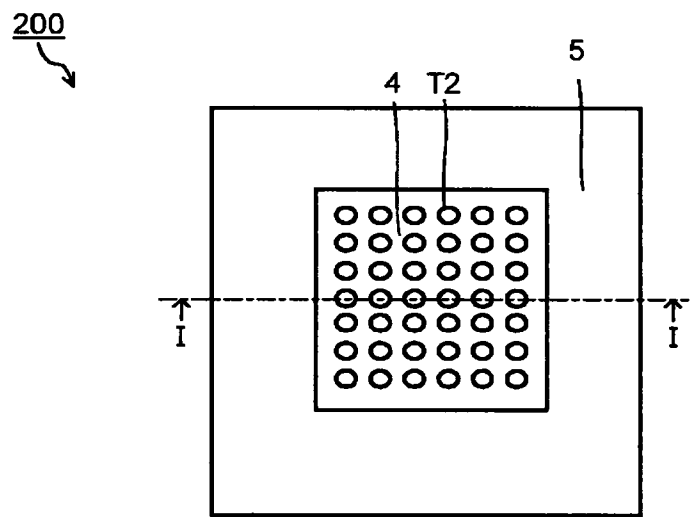
第9圖



第10圖

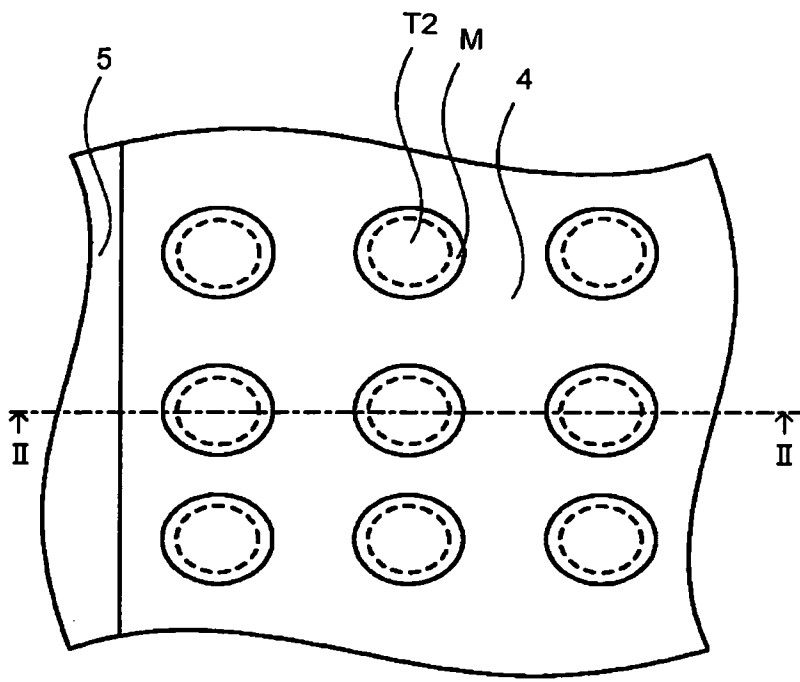


第11圖

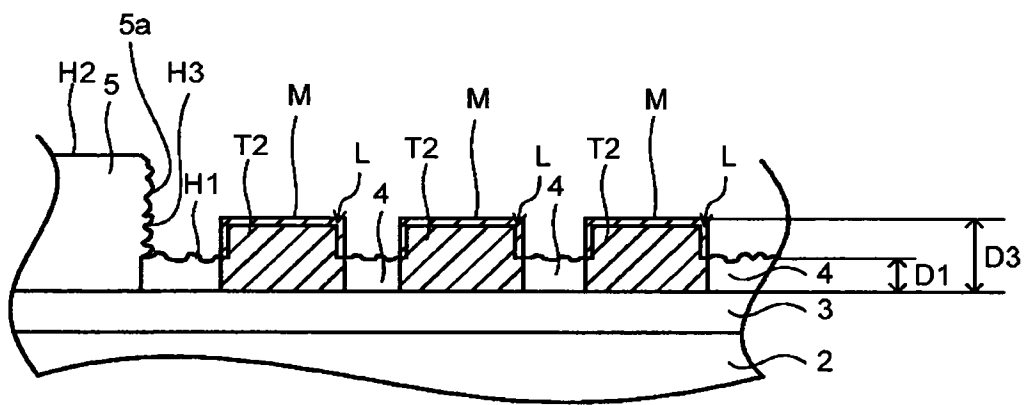


第12圖



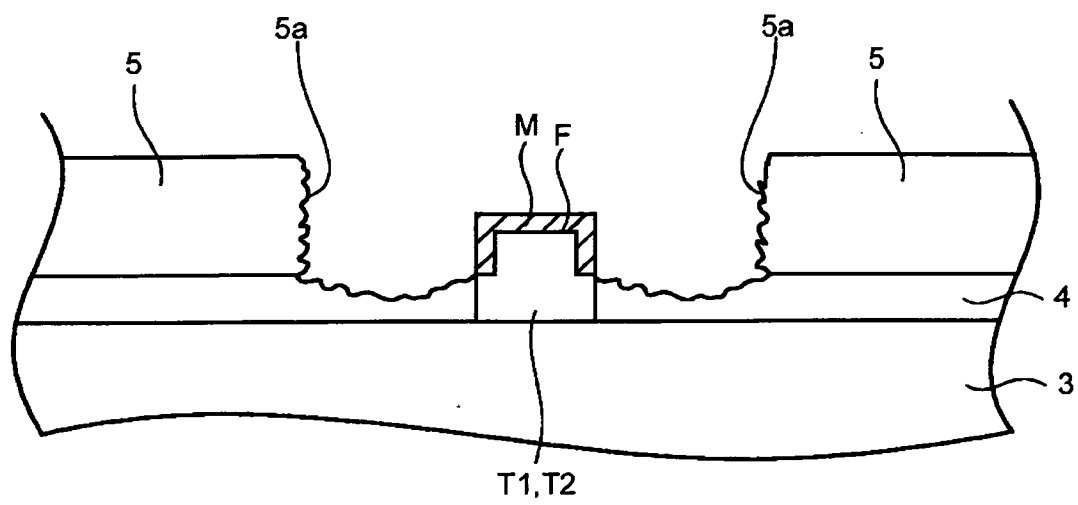


(a)



(b)

第14圖



第15圖