

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 18 日 (18.06.2020)



(10) 国际公布号
WO 2020/119641 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01) **G02F 1/1362** (2006.01)

(21) 国际申请号: PCT/CN2019/124047

(22) 国际申请日: 2019 年 12 月 9 日 (09.12.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811521945.2 2018 年 12 月 12 日 (12.12.2018) CN

(71) 申请人: 惠科股份有限公司(**HKC CORPORATION LIMITED**) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(72) 发明人: 陈伟(**CHEN, Wei**); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业

园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。纪飞林(**JI, Feilin**); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理事务所(**CENFO INTELLECTUAL PROPERTY AGENCY**); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路 3 号奥特讯电力大厦 201, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** ARRAY SUBSTRATE, DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 阵列基板、显示面板及显示装置

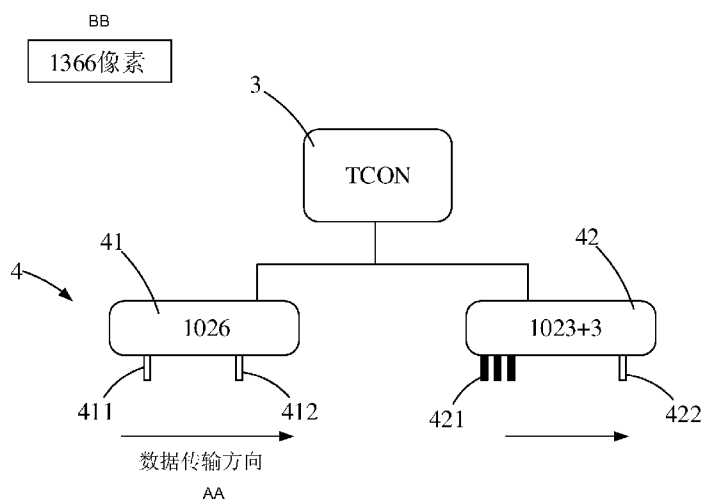


图 2

AA Data transmission direction
BB 1366 pixels

(57) **Abstract:** Disclosed are an array substrate, a display panel and a display device. The array substrate comprises a substrate (9) and a source driving module (4), wherein data lines (1) are laid on the substrate (9), the number of data lines (1) is defined as N, and N is not exactly divisible by 6; the source driving module (4) comprises a first driving chip (41) and a second driving chip (42); the first driving chip (41) comprises first output pins (411) and first floating pins (412); the second driving chip (42) comprises second output pins (422) and second floating pins (421); and the number of first output pins (411) is defined as x1, the number of first floating pins (412) is defined as y1, the number of second output pins (422) is defined as x2, and the number of second floating pins (421) is defined as y2, and thus, $x1 + x2 = N$ and $x1 + y1 = x2 + y2$.

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种阵列基板、显示面板及显示装置, 其中, 阵列基板包括基板(9)以及源极驱动模块(4), 基板(9)上铺设数据线(1), 定义数据线(1)的数量为N, 则N不能被6整除; 源极驱动模块(4)包括第一驱动芯片(41)及第二驱动芯片(42), 第一驱动芯片(41)包括第一输出引脚(411)及第一悬空引脚(412), 第二驱动芯片(42)包括第二输出引脚(422)及第二悬空引脚(421), 定义第一输出引脚(411)的数量为x1, 第一悬空引脚(412)的数量为y1, 第二输出引脚(422)的数量为x2, 第二悬空引脚(421)的数量为y2, 则 $x1+x2=N$; $x1+y1=x2+y2$ 。

说明书

发明名称：阵列基板、显示面板及显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2018年12月12日申请的，申请号为201811521945.2，名称为“阵列基板、显示面板及显示装置”的中国专利申请的优先权，在此将其全文引入作为参考。

技术领域

[0003] 本申请涉及液晶显示技术领域，特别涉及一种阵列基板、显示面板及显示装置。

背景技术

[0004] 这里陈述的仅提供与本申请有关的背景信息，而不必然的构成限定性技术。

[0005] 薄膜晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display，TFT-LCD）是利用夹在液晶层上电场强度的变化，改变液晶分子的转向，从而控制透光的强弱来显示图像。

[0006] 通常，TFT-LCD的阵列基板中具有两种架构，一种为常规（Normal）架构，另一种为双栅线（Dual gate）架构，与常规架构相比，双栅线架构增加了栅极线的数量，减少了数据线的数量，进而减少了用以向数据线传输像素数据的源极驱动芯片的数量，增加了栅极驱动芯片的数量，由于市面上源极驱动芯片的价格高于栅极驱动芯片，因此与常规架构相比，采用双栅线架构的成本更低。

[0007] 但是当TFT-LCD的横排像素无法被4整除时，由于时序控制器（Timing Controller，TCON）与驱动芯片间通过微型低压差分信号（Mini Low Voltage Differential Signaling，Mini-LVDS）传输，当Mini-LVDS的输出信号为3对（pair）时，由于Mini-LVDS是双总线的拓扑结构，会导致该类TFT-LCD在显示画面时出现画面信息缺失的现象，导致该类TFT-LCD无法使用双栅线架构。

发明概述

问题的解决方案

技术解决方案

- [0008] 本申请的主要目的是提出一种阵列基板。
- [0009] 本申请提出的阵列基板，基于双栅线架构，包括：
- [0010] 时序控制器；
- [0011] 基板，铺设有数据线，定义所述数据线的数量为 N ，则 $N \neq 6$ ；以及
- [0012] 源极驱动模块，连接于所述时序控制器与所述基板之间，所述源极驱动模块包括第一驱动芯片及第二驱动芯片，所述第一驱动芯片包括第一输出引脚及第一悬空引脚，所述第二驱动芯片包括第二输出引脚及第二悬空引脚，
- [0013] 定义所述第一输出引脚的数量为 x_1 ，所述第一悬空引脚的数量为 y_1 ，所述第二输出引脚的数量为 x_2 ，所述第二悬空引脚的数量为 y_2 ，则
- [0014] $x_1 + x_2 = N$ ；
- [0015] $x_1 + y_1 = x_2 + y_2$ 。
- [0016] 本申请技术方案所提供的阵列基板，通过在第一驱动芯片上设置第一悬空引脚，在第二驱动芯片上设置第二悬空引脚的方式，通过使第一输出引脚加第一悬空引脚的数量与第二输出引脚与第二悬空引脚的数量相等，这样，在传输图像数据时，只需时序控制器在向源极驱动模块传输的图像数据中插入虚拟一定份的虚拟数据至第一悬空引脚和/或第二悬空引脚中，以使第一驱动芯片与第二驱动芯片输出等量数据，这样，就能避免阵列基板在显示画面时，出现子像素数据缺失的现象，从而避免画面信息的丢失，进而解决横排像素无法被4整除的TFT-LCD无法使用双栅线架构的问题，降低了此类TFT-LCD的制造成本。

对附图的简要说明

附图说明

- [0017] 为了更清楚地说明本申请实施例的技术方案，下面将对本申请实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图示出的结构获得其他的附图。
- [0018] 图1为显示区域像素为 1366×768 且基于双栅线架构的阵列基板的结构示意图
- [0019] 图2为本申请一实施例中时序控制器与源极驱动模块间的数据传输示意图；
- [0020] 图3为图2所示实施例中阵列基板的结构示意图；

[0021] 图4为本申请另一实施例中时序控制器与源极驱动模块间的数据传输示意图。

[0022] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

发明实施例

本发明的实施方式

[0023] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请的一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0024] 需要说明，若本申请实施例中有涉及方向性指示（诸如上、下、左、右、前、后……），则该方向性指示仅设置为解释在某一特定姿态（如附图所示）下各部件之间的相对位置关系、运动情况等，如果该特定姿态发生改变时，则该方向性指示也相应地随之改变。

[0025] 另外，若本申请实施例中有涉及“第一”、“第二”等的描述，则该“第一”、“第二”等的描述仅设置为描述目的，而不能理解为指示或暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。另外，全文中出现的“和/或”的含义为，包括三个并列的方案，以“A和/或B”为例，包括A方案，或B方案，或A和B同时满足的方案。另外，各个实施例之间的技术方案可以相互结合，但是必须是以本领域普通技术人员能够实现为基础，当技术方案的结合出现相互矛盾或无法实现时应当认为这种技术方案的结合不存在，也不在本申请要求的保护范围之内。

[0026] 请参照图1所示，图1为显示区域像素为1366*768且基于双栅线架构的阵列基板的结构示意图，该阵列基板的基板上铺设有数据线1。通常，显示面板显示一个像素的画面需要阵列基板同时输出3个子像素7（即R/G/B）的信息，在常规架构中，由于一根数据线1只控制一个子像素7，因此横排像素为1366的阵列基板需要 $1366*3=4098$ 根数据线1，而在双栅线架构中，由于一根数据线1能够控制两个子像素7，因此双栅线架构的阵列基板上只需要铺设 $1366*3/2=2049$ 根数据信号。

[0027] 一般而言，阵列基板要显示画面，需要时序控制器3将接收到的图像数据按一定的时间顺序排序，然后通过源极驱动芯片传递到每根数据线1上，为每个子像

素7传递不同的电压信号，使每个子像素7以不同的亮度显示。这其中，每块源极驱动芯片最大拥有1026个输出通道，源极驱动芯片与数据线1之间通过输出引脚相连通，即一块源极驱动芯片最多可向1026根数据线1传输数据，因此在1366像素基板的双栅线架构中，需要至少两块源极驱动芯片，以向2049根数据线1传输数据信息。

[0028] 再进一步，时序控制器3与驱动芯片之间的数据传输是通过微型低压差分信号（Mini Low Voltage Differential Signaling, Mini-LVDS）实现的。从拓扑结构上看，Mini-LVDS具有两根总线，每根总线分别携带左半面板与右半面板的图像数据（即两根总线分别传输阵列基板显示区域一半的图像数据）。在传输时，时序控制器3会将一行像素的数据均分为两份，分别传递给负责阵列基板左半面板及右半面板的源极驱动芯片，在本实施例中，时序控制器3的数据会分别传输给两块源极驱动芯片，那么，理论上每块源极驱动芯片接收到 $2049/2=1024.5$ 份数据，即每块源极驱动芯片有1024.5个输出通道与数据线1相连接，但是实际上无论是输出通道还是数据线1都是以正整数为单位的。因此，在实际设计时，两块源极驱动芯片将分别连接1025根及1024根数据线1。以这种情况为例，第684个像素的R子像素7，与第1025根数据线1相连接，第684个像素的G子像素7、B子像素7由第1026根数据线1控制，而由于每块源极驱动芯片从时序控制器3处接收到的数据仅为1024.5根数据线1控制的像素数据，因此实际上第1025根数据线1仅能向第683个像素的B子像素7传输电压信号，这样就导致了阵列基板在显示画面时，第684个像素的R子像素7无法被点亮，从而导致了图像数据的缺失；同时连接有1024根数据线1的驱动芯片无法完整输出1024.5数据线1所承载的数据信息，因此另一半面板上的某个像素也会缺失一个子像素7的图像数据，这样就导致了阵列基板在显示图像时画面信息的缺失。因此，对于横排像素为1366的阵列基板无法采用双栅线架构，造成了这种横排像素为1366的阵列基板成本居高不下。

[0029] 需要说明的是，本申请所指的横排像素并非限定阵列基板上水平方向上的像素，而是指阵列基板上由数据线1负责传输的电压信号的像素。同时，通过合理的计算可知，凡是横排像素无法被4整除的阵列基板，基于上述原因，均无法使用

双栅线架构。

[0030] 本申请提出一种阵列基板，旨在解决横排像素无法被4整除的面板无法使用双栅线架构的技术问题。

[0031] 在本申请实施例中，请结合图2与图3所示，该阵列基板包括时序控制器3、基板9、以及源极驱动模块4，其中基板9铺设有数据线1，定义数据线1的数量为N，则 $N \neq 6$ ；源极驱动模块4连接于时序控制器3与基板9之间，该源极驱动模块包括第一驱动芯片41及第二驱动芯片42，其中第一驱动芯片41包括第一输出引脚411及第一悬空引脚412，第二驱动芯片42包括第二输出引脚422及第二悬空引脚421；

[0032] 定义第一输出引脚411的数量为 x_1 ，第一悬空引脚412的数量为 y_1 ；

[0033] 第二输出引脚422的数量为 x_2 ，第二悬空引脚421的数量为 y_2 ；

[0034] 则，

[0035] $x_1 + x_2 = N$ ；

[0036] $x_1 + y_1 = x_2 + y_2$ 。

[0037] 需要说明的是，符号“ $\nmid$ ”在数学中表示的意思为“不整除”，即“ $N \nmid 6$ ”表示的意思为N不能被6整除，由于数据线1的数量 $N = \text{阵列基板的横排像素} \times 3/2$ ，因此 $N \nmid 6$ 即表示阵列基板的横排像素不能被4整除。

[0038] 还需要说明的是，本申请中所述的第一输出引脚411指的是第一驱动芯片41与数据线1相连接并可传输子像素7电压信号的引脚，第一悬空引脚412是指第一驱动芯片41与数据线1相连接，但所传输的数据无法在阵列基板的显示区域中显示，或既不与数据线1连接，所传输的数据也无法在阵列基板的显示区域中显示的引脚。这其中，在本申请所公开的技术方案中，第一悬空引脚412或第二悬空引脚421的数量可设置为0。同时，由于第二输出引脚422与第一输出引脚411的功能相同，第二悬空引脚421与第一悬空引脚412的功能相同，此处不再赘述。

[0039] 可以理解，本申请技术方案所提供的阵列基板，通过在第一驱动芯片41上设置第一悬空引脚412，在第二驱动芯片42上设置第二悬空引脚421的方式，通过使第一输出引脚411加第一悬空引脚412的数量与第二输出引脚422与第二悬空引脚421的数量相等，这样，在传输图像数据时，只需时序控制器3在向源极驱动模

块4传输的图像数据中插入虚拟一定份的虚拟数据至第一悬空引脚412和/或第二悬空引脚421中，以使第一驱动芯片41与第二驱动芯片42输出等量数据，这样，就能避免阵列基板在显示画面时，出现子像素7数据缺失的现象，从而避免画面信息的丢失，进而解决横排像素无法被4整除的TFT-LCD无法使用双栅线架构的问题，降低了此类TFT-LCD的制造成本。

[0040] 需要说明的是，本申请所指的虚拟数据，是指由时序控制器3插入至图像数据中数据信息，其可以为任何形式的数据，但是只能定向传输给第一悬空引脚412和/或第二悬空引脚421，因此无法在阵列基板的显示区域显示出来。

[0041] 具体地，在本实施例中，以1366*768像素的阵列基板为例，解释通过本申请的技术方案如何使横排像素不能被4整除的阵列基板使用双栅线架构。此时， $N=1366*3/2=2049$ ，设置第一输出引脚411的数量 $x_1=1026$ ，第二输出引脚422的数量 $x_2=1023$ ，则第一悬空引脚412的数量 $y_1=0$ ，第二悬空引脚421的数量 $y_2=3$ 。

[0042] 在进行视频输出时，时序控制器3实际收到的2049根数据线1图像数据，但是在在本实施例中，第一驱动芯片41与第二驱动芯片42共有 $x_1+y_1+x_2+y_2=1026+0+1023+3=2052$ 个输出引脚，即2052个输出通道的数据。此时，时序控制器3向源极驱动模块4传输图像数据时，会在收到的2049份数据中插入3份非画面数据的虚拟数据，得到占用为2052个输出通道的暂存数据，并将该暂存数据均为两份，分别传输给第一驱动芯片41及第二驱动芯片42，由于第一驱动芯片41的第一输出引脚411的数量为1026，第二驱动芯片42的第二输出引脚422的数量为1023，因此，时序控制器3所插入的3份虚拟数据会传输给第二驱动芯片42的3个第二悬空引脚421，由于第二悬空引脚421所传输的数据不会在阵列基板的显示区域显示，因此阵列基板的显示区域，实际所显示的画面与时序控制器3所接收到的画面一致，从而避免了画面信息的缺失，进而实现了双栅线架构，从而降低了阵列基板的制造成本。

[0043] 从上述内容可知，无论阵列基板采用偶数块源极驱动芯片还是奇数块源极芯片与数据线1相连接，都可用本申请的技术方案实现双栅线架构，本申请奇数方案的核心在通过在源极驱动芯片中设置悬空引脚，并使时序控制器3在向源极驱动模块4传输数据时，插入一定量的虚拟数据，以使源极驱动模块4的左右两侧均

能传输完整的图像数据。

[0044] 需要说明的是，本申请在源极驱动芯片中所设置的悬空引脚并非限定为3个，而是可以根据具体横排像素的不同，插入不同数量的悬空引脚，无论第一悬空引脚412还是第二悬空引脚421的数量均可根据实际生产应用作出适应性的调整。

[0045] 在本实施例中，数据线1的数量 $N=2049$ ，即阵列基板的横排像素为1366，而在实际生产应用中，1366*768像素的阵列基板在便携计算机中的应用十分广泛，因此针对1366*768像素的阵列基板使用双栅线架构，具有广泛的应用场景，以及巨大的经济效益。当然，本申请所公开的技术方案，也并非仅针对于横排像素为1366的阵列基板。

[0046] 请继续结合图2与图3所示，从前述内容可知，在本实施例中， $x1=1026$ ， $y1=0$ ， $x2=1023$ ， $y2=3$ ，即仅在第二驱动芯片42上设置第二悬空引脚421，而不设置第一悬空引脚412。这样设置的好处在于，首先，请结合图1与图2所示，此时，第684个像素的三个子像素7分别由第1025根数据线1及第1026根数据线1控制，由于在Mini-LVDS传输协议下，第一驱动芯片41负责传输阵列基板显示区域左半部分的图像数据，通过将第一输出芯片的第一输出引脚411设置为1026个，能够使第684个像素，即一个像素的所有子像素7由同一根总线传输，进而避免一个像素的子像素7通过不同的总线传输，相应的，为平衡Mini-LVDS两根总线中所传输的数据量，时序控制器3在向第二驱动芯片42传输的视频中插入3份虚拟数据，这样，第二驱动芯片42上就相应设置3个第二悬空引脚421。

[0047] 需要说明的是，当一个像素的三个子像素7分别有Mini-LVDS的两根总线传输时，为使显示画面不出现撕裂感，时序控制器3会提高输出频率，以增加阵列基板所显示画面的刷新频率，这样会导致时序控制器3的功耗增加，同时导致时序控制器3的温度上升，不利于时序控制器3性能的发挥。因此使一个像素的所有子像素7由Mini-LVDS的同一根总线传输，不仅能够提高阵列基板画面显示的稳定性，同时能够降低功耗，保证时序控制器3性能发挥的稳定性。

[0048] 还需要说明的是，在本申请的其他实施例中，针对横排像素为1366的阵列基板，还可通过如下数据设置第一驱动芯片41及第二驱动芯片42以实现双栅线架构

:

[0049] (1) $x1=1025, y1=0; x2=1024, y2=1;$

[0050] (2) $x1=1025, y1=1; x2=1024, y2=2。$

[0051] 再者，由于仅第二驱动芯片42上需设置有第二悬空引脚421，而无需在第一驱动芯片41上设置第一悬空引脚412，因此能够节约工程量，减少阵列基板的制造时间并降低成本。

[0052] 可选地，请继续参照图2所示，在本实施例中，多个第二悬空引脚421相邻设置。由于时序控制器3在向源极驱动模块4传输视频数据时，需要通过自身的设置插入与第二悬空引脚421数量相同的虚拟数据，并将该虚拟数据定向传输给第二悬空引脚421，因此将多个第二悬空引脚421设置为相邻，能够减少时序控制器3的运算量，以降低时序控制器3的发热与能耗。且从制作工艺的角度而言，将多个第二悬空引脚421设置为相邻的形式，相较于多个第二悬空引脚421离散设置而言也更为简单。可以理解，在某些设置有第一悬空引脚412的实施例中，多个第一悬空引脚412也可相邻设置。需要说明的是，在本申请的其他实施例中，多个第二悬空引脚421也可离散分布设置。

[0053] 可选地，多个第二悬空引脚421设置于第二驱动芯片42的同一侧。由于TFT-LCD显示屏是逐行打开的，图像数据在源极驱动芯片上进行传输时，是从源极驱动芯片的一侧传输向另一侧的。对于时序控制器3而言，将第二悬空引脚421设置于第二悬空引脚421的一侧，在向第二驱动芯片42传输虚拟数据时，只需在图像数据的始端或末端插入虚拟数据即可，所需要的运算量更低，能耗相对也更低。从第二驱动芯片42的制造工艺上来说，将多个第二悬空引脚421的物理位置设置于第二驱动芯片42的同一侧，相较于将第二悬空引脚421设置于第二驱动芯片42的中部位置而言更为简单，制造第二驱动芯片42所需要时间也更少。当然，对于第一悬空引脚412也可以用与第二悬空引脚421相同的方式设置。需要说明的是，在本申请的其他实施例中，第二悬空引脚421也可设置于第二驱动芯片42的中间。

[0054] 可选地，请继续参照图2所示，在本实施例中，时序控制器3所传输的数据自第一驱动芯片41向第二驱动芯片42的方向传输，即时序控制向源极驱动模块4传输

的数据设置为单向传输，相应的，多个第二悬空引脚421同设于第二驱动芯片42靠近第一驱动芯片41的一端。可以理解，由于图像数据单向传输的，这样可减少时序控制器3自身的计算量，以降低时序控制器3的能耗。而多个第二悬空引脚421同设于第二驱动芯片42靠近第一驱动芯片41的一侧，相当于第二悬空引脚421设置于第二驱动芯片42于数据传输的始端，这样，对于时序控制器3而言，插入并传输虚拟数据所需的运算量更低，有利于降低时序控制器3的功耗。需要说明的是，在其他实施例中，第二悬空引脚421也可设置于第二驱动芯片42上数据传输方向的末端。还需要说明的是，在其他实施例中，图像数据也可自第一驱动芯片41及第二驱动芯片42相互靠近的一侧向第一驱动芯片41及第二驱动芯片42相互远离的一侧传输。

[0055] 可选地，阵列基板上铺设有连接线5，第二悬空引脚421通过连接线5与辅助像素单元6相连接。需要说明的是，一般而言，阵列基板包括显示区域与非显示区域，在阵列基板的显示区域中，彩膜基板的R、G、B三个子像素7之间、及非显示区域均设置有黑矩阵，以实现对光源的遮挡，非显示区域设置的黑矩阵的边缘一般与显示区域对齐。在阵列基板的设计中，各种设备在其动作起始端和动作结束端的均一性较差，而在其工作中间段的均一性较好，为了保证显示区域内各个像素单元的工艺的均一线，通常会在黑矩阵中设置辅助像素单元6（Dummy Pixel）。辅助像素单元6的设计基本与显示区域内的像素单元结构一致，但是通常辅助像素单元6内的TFT器件会被去除。

[0056] 可以理解，由于辅助像素单元6本就存在于阵列基板内，且辅助像素单元6无法在显示区域显示，通过连接线5将第二悬空引脚421与辅助像素单元6相连接，使得时序控制器3插入的虚拟信号可以与图像数据相同或相近，简化时序控制器3的运算难度，以实现对虚拟数据的输出，同时能够降低阵列基板的设计难度，以便于阵列基板的制造，提高产品的良品率。

[0057] 具体地，在本实施例中，连接线5的材质及形成方式与数据线1相同，这样可进一步降低阵列基板的制造难度，适合大批量生产。在其他实施例中，连接线5也可以其他方式形成。

[0058] 需要说明的是，在本申请的其他实施例中，第二悬空引脚421也可直接与负载

相连接，也可通过连接线5间接与负载相连接，只要该负载不对阵列基板画面的显示造成干扰与影响即可，示例性的，该负载可以为电阻等。

[0059] 还需要说明的是，在本申请某些设置有第一悬空引脚412的实施例中，第一悬空引脚412也可通过连接线5与辅助像素单元6相连接。

[0060] 请参照图4所示，可选地，在本申请的某一示例性实施例中，当 $2052 < N < 3078$ 时，源极驱动模块4还包括第三驱动芯片43，该第三驱动芯片43位于第一驱动芯片41及第二驱动芯片42之间，该第三驱动芯片43包括第三输出引脚及第三悬空引脚431，定义该第三输出引脚的数量为 x_3 ，定义该第三悬空引脚431的数量为 y_3 ，则

[0061] $x_1 = x_2 = 1026$,

[0062] $x_3 = N - x_1 - x_2$,

[0063] $(x_3 + y_3) \mid 2$ 。

[0064] 需要说明的是，在数学公式中，符号“ $\mid$ ”标示的意思是整除，即“ $(x_3 + y_3) \mid 2$ ”表明第三输出引脚与第三悬空引脚431的数量之和能够被2整除。同时，由于第三输出引脚的功能与第一输出引脚411相同，第三悬空引脚431的功能与第一悬空引脚412相同，此处不再赘述。

[0065] 可以理解，当 $2052 < N < 3078$ 时，阵列基板需要使用三块源极驱动芯片以向数据线1传输数据，根据Mini-LVDS传输方式，第三驱动芯片43所传输的数据会被均分至阵列基板的左右两半显示区域内，为避免传输过程中导致画面信息的丢失，可在第三驱动芯片43中设置一定数量的第三悬空引脚431，相同的，时序控制器3在向源极驱动模块4传输图像数据时，会插入与第三悬空引脚431数量相同的虚拟数据，并传输给第三悬空引脚431，以平衡第三驱动芯片43左右两侧输出的数据，使第三驱动芯片43的左右两侧均能输送完整的图像数据，进而避免图像数据在传输过程中缺失。

[0066] 具体地，请继续参照图4所示，根据阵列基板的横排像素换算可知，此时需要至少3块源极驱动芯片控制数据线1。此时阵列基板上铺设的数据线1的数量 $N = 1766 * 3 / 2 = 2649$ ，此时 $x_1 = x_2 = 1026$ ，则第三输出引脚 $x_3 = N - x_1 - x_2 = 2649 - 1026 - 1025 = 597$ ，设置第三悬空引脚431的数量 $y_3 = 3$ 。于是，在实际传输数据的过程中第二驱

动芯片42接收到的图像数据为 $597/2=298.5$ 份，为避免传输过程中画面数据的丢失，我们在第三驱动芯片43中插入了3个第三悬空引脚431，同时设置时序控制器3在向第三驱动芯片43传输图像数据时，会插入3份虚拟数据，并将这3份虚拟数据传输至第三驱动芯片43的3个第三悬空引脚431中，进而平衡了第三驱动芯片43左右两侧传输的图像数据，进而避免了画面数据的丢失，从而实现双栅线架构。

[0067] 需要说明的是，在本申请所公开的技术方案中，第三悬空引脚431的数量也并非限位为3个，也可根据实际生产应用作出适应性的调整。

[0068] 还需要说明的是，与第一悬空引脚412或第二悬空引脚421相同，在本申请设置第三悬空引脚431的实施例中，第三悬空引脚431也可通过连接线5与辅助像素单元6相连接，或直接与负载相连接，显然，第三悬空引脚431也可与第一悬空引脚412或第二悬空引脚421以相同的形式设置，如将多个第三悬空引脚431设置为相邻的形式。

[0069] 本申请还提出一种显示面板，该显示面板包括阵列基板，该阵列基板的具体结构参照上述实施例，由于本申请所提出的显示面板采用了上述所有实施例的全部技术方案，因此至少具有上述实施例的技术方案所带来的所有效果，在此不再一一赘述。

[0070] 本申请还提出一种显示装置，该显示装置包括阵列基板，该阵列基板的具体结构参照上述实施例，由于本申请所提出的显示装置采用了上述所有实施例的全部技术方案，因此至少具有上述实施例的技术方案所带来的所有效果，在此不再一一赘述。

[0071] 以上所述仅为本申请的可选实施例，并非因此限制本申请的专利范围，凡是在本申请的发明构思下，利用本申请说明书及附图内容所作的等效结构变换，或直接/间接运用在其他相关的技术领域均包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种阵列基板，基于双栅线架构，其中，包括：
- 时序控制器；
- 基板，铺设有数据线，定义所述数据线的数量为 N ，则 $N \geq 6$ ；以及
- 源极驱动模块，连接于所述时序控制器与所述基板之间，所述源极驱动模块包括第一驱动芯片及第二驱动芯片，所述第一驱动芯片包括第一输出引脚及第一悬空引脚，所述第二驱动芯片包括第二输出引脚及第二悬空引脚，
- 定义所述第一输出引脚的数量为 x_1 ，所述第一悬空引脚的数量为 y_1 ，所述第二输出引脚的数量为 x_2 ，所述第二悬空引脚的数量为 y_2 ，则
- $$x_1 + x_2 = N;$$
- $$x_1 + y_1 = x_2 + y_2。$$
- [权利要求 2] 如权利要求1所述的阵列基板，其中，所述 $N=2049$ ，所述 $x_1=1026$ ，所述 $x_2=1023$ 。
- [权利要求 3] 如权利要求1所述的阵列基板，其中，所述 $N=2049$ ，所述 $x_1=1025$ ，所述 $y_1=0$ ，所述 $x_2=1024$ ，所述 $y_2=1$ 。
- [权利要求 4] 如权利要求1所述的阵列基板，其中，所述 $N=2049$ ，所述 $x_1=1025$ ，所述 $y_1=1$ ，所述 $x_2=1024$ ，所述 $y_2=2$ 。
- [权利要求 5] 如权利要求2所述的阵列基板，其中，多个所述第二悬空引脚相邻设置。
- [权利要求 6] 如权利要求2所述的阵列基板，其中，多个所述第二悬空引脚离散分布设置。
- [权利要求 7] 如权利要求2所述的阵列基板，其中，多个所述第二悬空引脚同设于所述第二驱动芯片的一侧。
- [权利要求 8] 如权利要求7所述的阵列基板，其中，所述时序控制器的传输数据自所述第一驱动芯片向所述第二驱动芯片的方向传输，所述第二悬空引脚设置于所述第二驱动芯片靠近所述第一驱动芯片的一端。
- [权利要求 9] 如权利要求2所述的阵列基板，其中，多个所述第二悬空引脚设于所

述第二驱动芯片的中间。

[权利要求 10] 如权利要求1所述的阵列基板，其中，所述阵列基板上铺设有连接线，所述第二悬空引脚通过连接线与辅助像素单元相连接。

[权利要求 11] 如权利要求10所述的阵列基板，其中，所述连接线与所述数据线材质相同。

[权利要求 12] 如权利要求1所述的阵列基板，其中，所述第二悬空引脚与负载相连接。

[权利要求 13] 如权利要求12所述的阵列基板，其中，所述负载为电阻。

[权利要求 14] 如权利要求1所述的阵列基板，其中，所述阵列基板上铺设有连接线，所述第一悬空引脚通过所述连接线与辅助像素单元相连接。

[权利要求 15] 如权利要求1所述的阵列基板，其中，当 $2052 < N < 3078$ 时，所述源极驱动模块还包括第三驱动芯片，所述第三驱动芯片位于所述第一驱动芯片及所述第二驱动芯片之间，所述第三驱动芯片包括第三输出引脚及第三悬空引脚，定义所述第三输出引脚的数量为 x_3 ，所述第三悬空引脚的数量为 y_3 ，则

$$x_1 = x_2 = 1026;$$

$$x_3 = N - x_1 - x_2;$$

$$(x_3 + y_3) \leq 2。$$

[权利要求 16] 一种显示面板，其中，包括阵列基板，所述阵列基板基于双栅线架构，包括：时序控制器；

基板，铺设有数据线，定义所述数据线的数量为 N ，则 $N \geq 6$ ；以及

源极驱动模块，连接于所述时序控制器与所述基板之间，所述源极驱动模块包括第一驱动芯片及第二驱动芯片，所述第一驱动芯片包括第一输出引脚及第一悬空引脚，所述第二驱动芯片包括第二输出引脚及第二悬空引脚，

定义所述第一输出引脚的数量为 x_1 ，所述第一悬空引脚的数量为 y_1 ，

所述第二输出引脚的数量为 x_2 ，所述第二悬空引脚的数量为 y_2 ，则

$$x_1 + x_2 = N;$$

$$x1+y1=x2+y2。$$

- [权利要求 17] 一种显示装置，其中，包括阵列基板，所述阵列基板基于双栅线架构，包括：时序控制器；
- 基板，铺设于数据线上，定义所述数据线的数量为N，则 $N \geq 6$ ；以及
- 源极驱动模块，连接于所述时序控制器与所述基板之间，所述源极驱动模块包括第一驱动芯片及第二驱动芯片，所述第一驱动芯片包括第一输出引脚及第一悬空引脚，所述第二驱动芯片包括第二输出引脚及第二悬空引脚，
- 定义所述第一输出引脚的数量为x1，所述第一悬空引脚的数量为y1，所述第二输出引脚的数量为x2，所述第二悬空引脚的数量为y2，则
- $$x1+x2=N；$$
- $$x1+y1=x2+y2。$$

附图

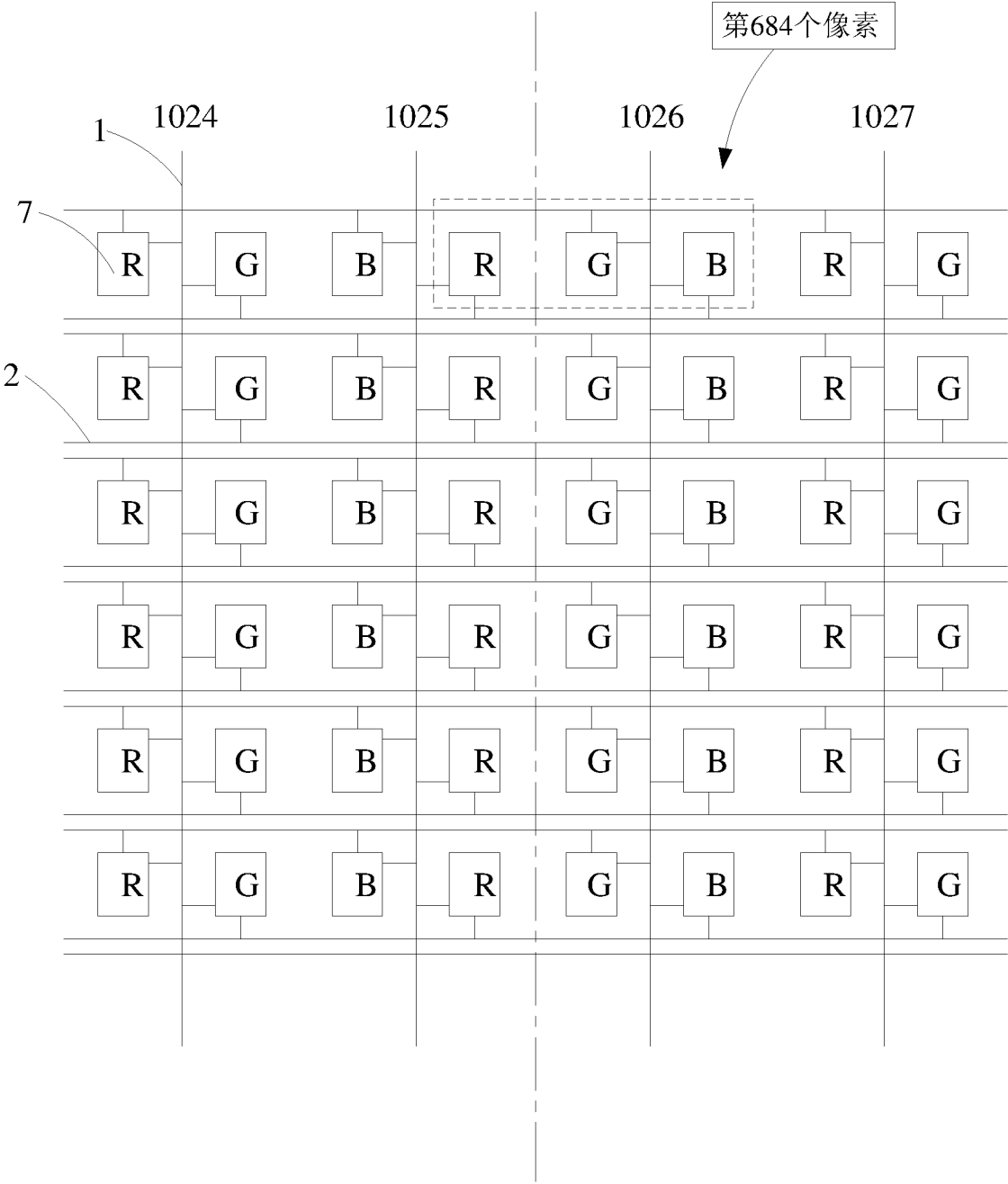


图 1

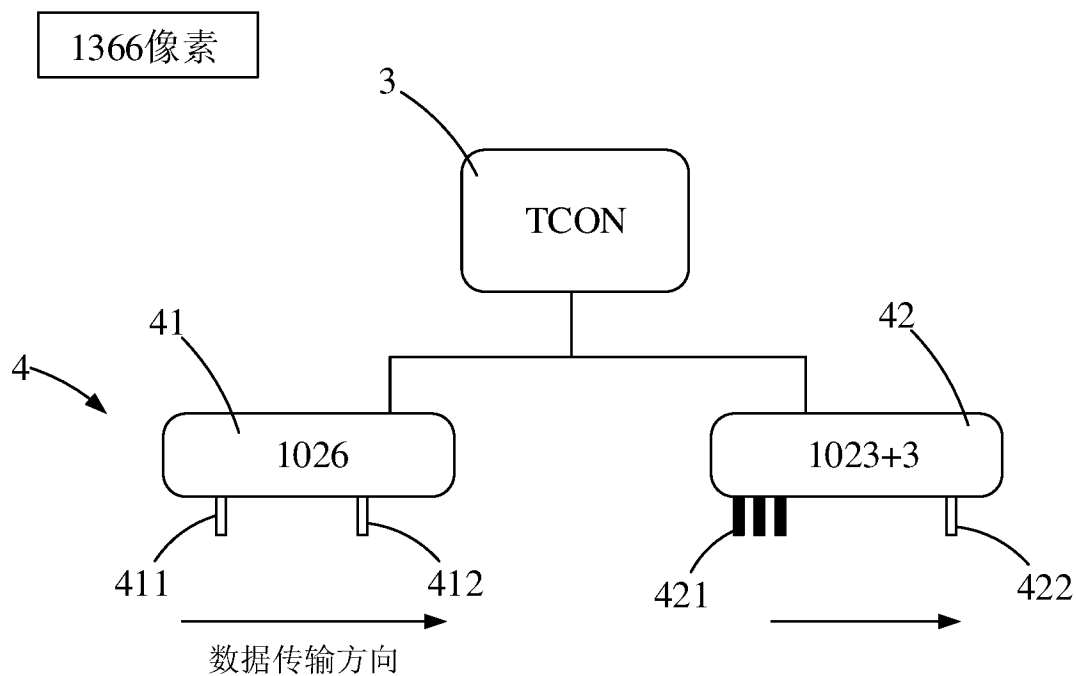


图 2

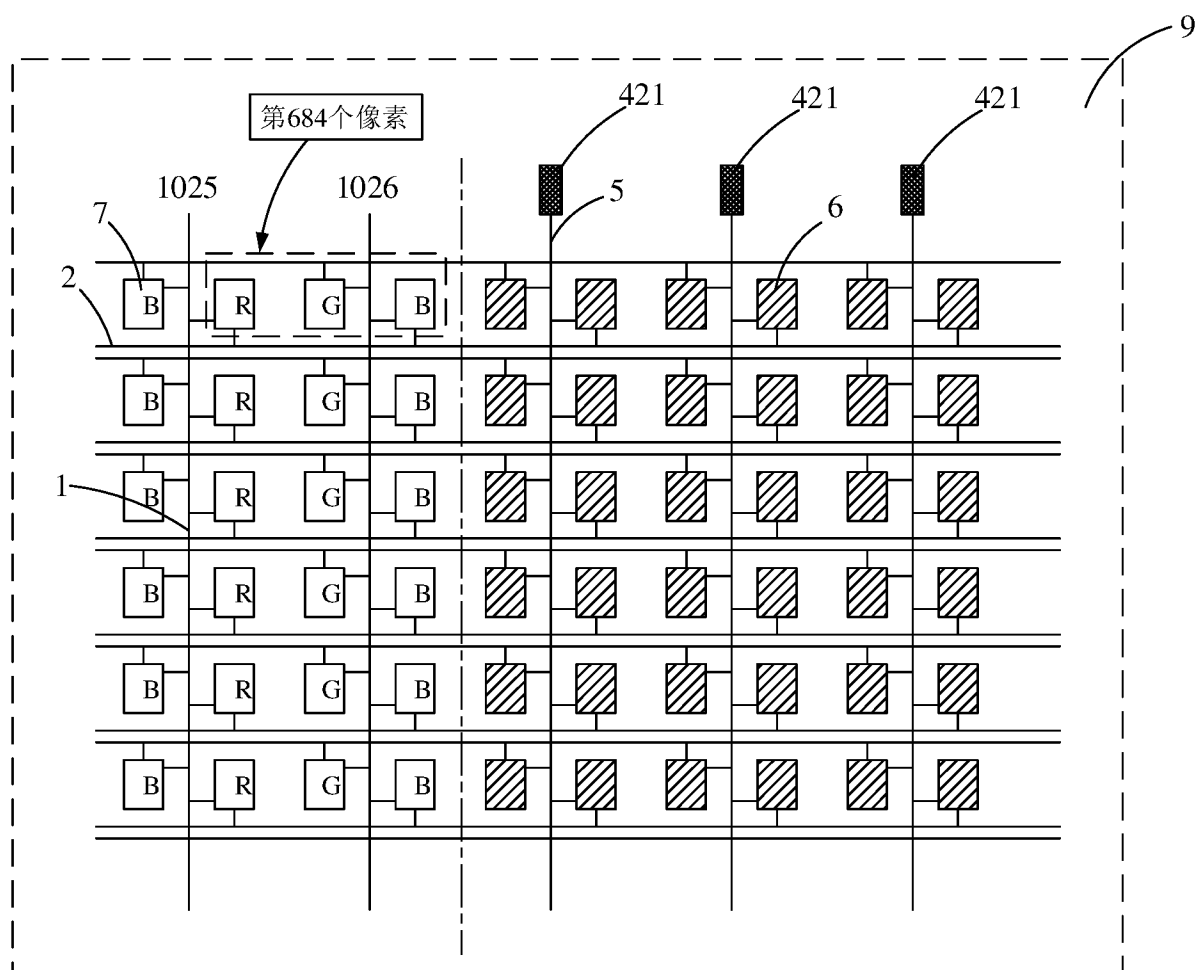


图 3

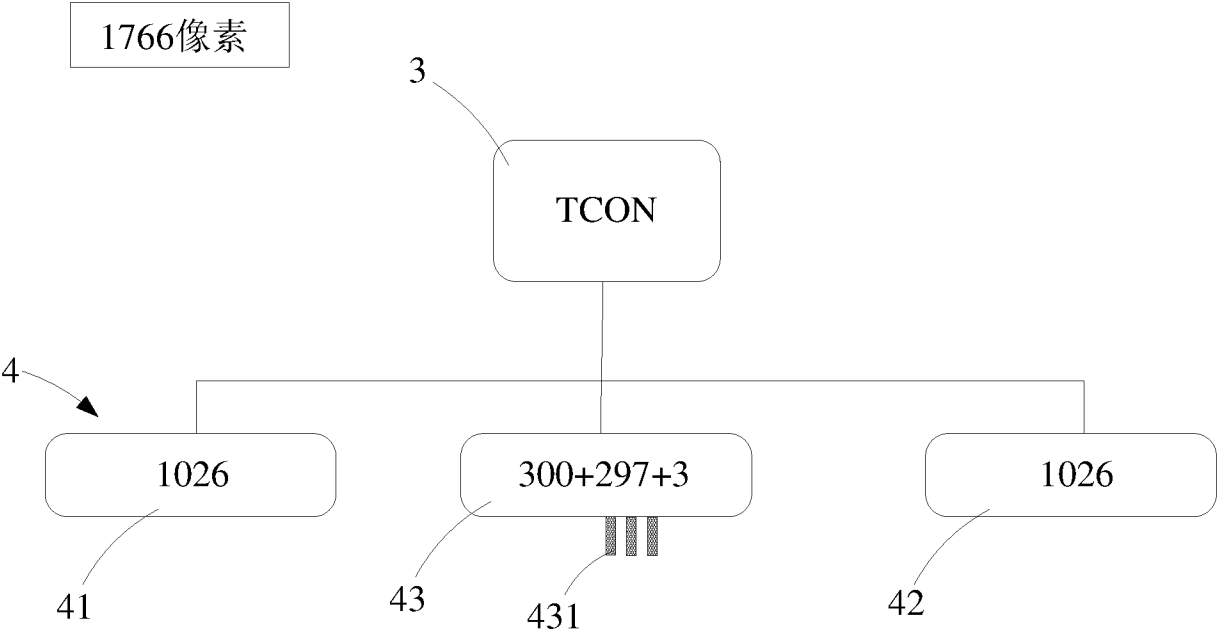


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/124047

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i; G02F 1/1362(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-, G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: 惠科股份有限公司, 数据线, 扫描线, 源, 驱动芯片, 驱动IC, 驱动器, 引脚, 接脚, 端子, 引线, 配线, 通道, 冗余, 闲置, 虚拟, 数据, 双栅, 双扫描, data, line?, channel?, signal, scan, source, driv+, chip?, pin?, idle, dummy

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109637473 A (HKC CORPORATION LIMITED) 16 April 2019 (2019-04-16) claims 1-10, description, paragraphs [0043]-[0090], and figures 2-4	1-17
X	KR 20080043515 A (LG DISPLAY CO., LTD.) 19 May 2008 (2008-05-19) description, paragraphs 13-48, and figure 5	1-17
X	CN 101409067 A (REALTEK SEMICONDUCTOR CORP.) 15 April 2009 (2009-04-15) description, pages 1-5, and figures 1 and 2	1-17
X	US 2006139291 A1 (CHO, S. D. et al.) 29 June 2006 (2006-06-29) description, paragraphs [0051]-[0093], and figures 5-8	1-17
A	CN 101799604 A (SHENCHAO OPTOELECTRONIC (SHENZHEN) CO., LTD.) 11 August 2010 (2010-08-11) entire document	1-17
A	US 2014063023 A1 (SAMSUNG DISPLAY CO., LTD.) 06 March 2014 (2014-03-06) entire document	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

21 February 2020

Date of mailing of the international search report

06 March 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/124047

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109637473	A	16 April 2019	None			
KR	20080043515	A	19 May 2008	None			
CN	101409067	A	15 April 2009	CN	101409067	B	01 December 2010
US	2006139291	A1	29 June 2006	US	7782312	B2	24 August 2010
				KR	101096712	B1	22 December 2011
				KR	20060075193	A	04 July 2006
CN	101799604	A	11 August 2010	CN	101799604	B	18 July 2012
US	2014063023	A1	06 March 2014	KR	20140030437	A	12 March 2014
				KR	101922686	B1	28 November 2018
				US	9196182	B2	24 November 2015

国际检索报告

国际申请号

PCT/CN2019/124047

A. 主题的分类 G09G 3/36(2006.01)i; G02F 1/1362(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 3/-, G02F 1/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, WPI, EPDOC: 惠科股份有限公司, 数据线, 扫描线, 源, 驱动芯片, 驱动IC, 驱动器, 引脚, 接脚, 端子, 引线, 配线, 通道, 冗余, 闲置, 虚拟, 数据, 双栅, 双扫描, data, line?, channel?, signal, scan, source, driv+, chip?, pin?, idle, dummy																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 109637473 A (惠科股份有限公司) 2019年 4月 16日 (2019 - 04 - 16) 权利要求1-10、说明书第[0043]-[0090]段、附图2-4</td> <td>1-17</td> </tr> <tr> <td>X</td> <td>KR 20080043515 A (LG DISPLAY CO., LTD.) 2008年 5月 19日 (2008 - 05 - 19) 说明书第13-48段、附图5</td> <td>1-17</td> </tr> <tr> <td>X</td> <td>CN 101409067 A (瑞昱半导体股份有限公司) 2009年 4月 15日 (2009 - 04 - 15) 说明书第1-5页、附图1-2</td> <td>1-17</td> </tr> <tr> <td>X</td> <td>US 2006139291 A1 (CHO, Soon Dong et al.) 2006年 6月 29日 (2006 - 06 - 29) 说明书第[0051]-[0093]段、附图5-8</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 101799604 A (深超光电深圳有限公司) 2010年 8月 11日 (2010 - 08 - 11) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>US 2014063023 A1 (SAMSUNG DISPLAY CO., LTD.) 2014年 3月 6日 (2014 - 03 - 06) 全文</td> <td>1-17</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 109637473 A (惠科股份有限公司) 2019年 4月 16日 (2019 - 04 - 16) 权利要求1-10、说明书第[0043]-[0090]段、附图2-4	1-17	X	KR 20080043515 A (LG DISPLAY CO., LTD.) 2008年 5月 19日 (2008 - 05 - 19) 说明书第13-48段、附图5	1-17	X	CN 101409067 A (瑞昱半导体股份有限公司) 2009年 4月 15日 (2009 - 04 - 15) 说明书第1-5页、附图1-2	1-17	X	US 2006139291 A1 (CHO, Soon Dong et al.) 2006年 6月 29日 (2006 - 06 - 29) 说明书第[0051]-[0093]段、附图5-8	1-17	A	CN 101799604 A (深超光电深圳有限公司) 2010年 8月 11日 (2010 - 08 - 11) 全文	1-17	A	US 2014063023 A1 (SAMSUNG DISPLAY CO., LTD.) 2014年 3月 6日 (2014 - 03 - 06) 全文	1-17
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 109637473 A (惠科股份有限公司) 2019年 4月 16日 (2019 - 04 - 16) 权利要求1-10、说明书第[0043]-[0090]段、附图2-4	1-17																					
X	KR 20080043515 A (LG DISPLAY CO., LTD.) 2008年 5月 19日 (2008 - 05 - 19) 说明书第13-48段、附图5	1-17																					
X	CN 101409067 A (瑞昱半导体股份有限公司) 2009年 4月 15日 (2009 - 04 - 15) 说明书第1-5页、附图1-2	1-17																					
X	US 2006139291 A1 (CHO, Soon Dong et al.) 2006年 6月 29日 (2006 - 06 - 29) 说明书第[0051]-[0093]段、附图5-8	1-17																					
A	CN 101799604 A (深超光电深圳有限公司) 2010年 8月 11日 (2010 - 08 - 11) 全文	1-17																					
A	US 2014063023 A1 (SAMSUNG DISPLAY CO., LTD.) 2014年 3月 6日 (2014 - 03 - 06) 全文	1-17																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2020年 2月 21日		国际检索报告邮寄日期 2020年 3月 6日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 张小丽 电话号码 86-(10)-53962636																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/124047

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	109637473	A	2019年 4月 16日	无	
KR	20080043515	A	2008年 5月 19日	无	
CN	101409067	A	2009年 4月 15日	CN	101409067 B 2010年 12月 1日
US	2006139291	A1	2006年 6月 29日	US	7782312 B2 2010年 8月 24日
				KR	101096712 B1 2011年 12月 22日
				KR	20060075193 A 2006年 7月 4日
CN	101799604	A	2010年 8月 11日	CN	101799604 B 2012年 7月 18日
US	2014063023	A1	2014年 3月 6日	KR	20140030437 A 2014年 3月 12日
				KR	101922686 B1 2018年 11月 28日
				US	9196182 B2 2015年 11月 24日