



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0105243
(43) 공개일자 2019년09월16일

(51) 국제특허분류(Int. Cl.)
H01J 37/32 (2006.01)
(52) CPC특허분류
H01J 37/32577 (2013.01)
H01J 37/32715 (2013.01)
(21) 출원번호 10-2019-7025615
(22) 출원일자(국제) 2018년01월29일
심사청구일자 없음
(85) 번역문제출일자 2019년08월30일
(86) 국제출원번호 PCT/US2018/015688
(87) 국제공개번호 WO 2018/144374
국제공개일자 2018년08월09일
(30) 우선권주장
15/424,405 2017년02월03일 미국(US)

(71) 출원인
어플라이드 머티어리얼스, 인코포레이티드
미국 95054 캘리포니아 산타 클라라 바우어스 애
브뉴 3050
(72) 발명자
코, 트래비스
미국 94085 캘리포니아 서니베일 웨스트 잉글우드
애비뉴 311
크라우스, 필립 앤더슨
미국 95125 캘리포니아 새너제이 브로드웨이 애비
뉴 1006
(뒷면에 계속)
(74) 대리인
특허법인 남엔남

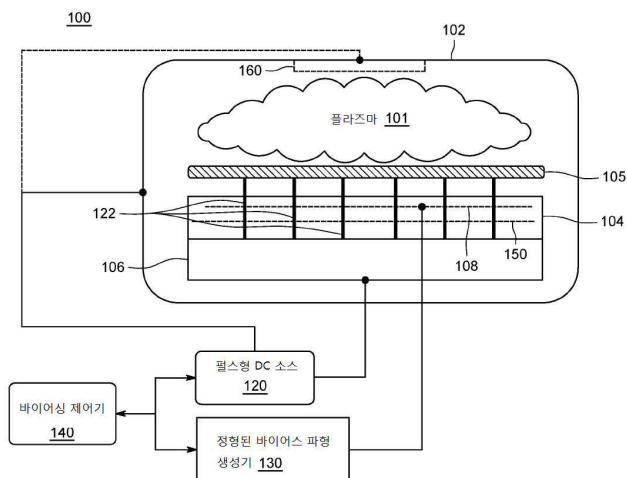
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **플라즈마 반응기에서의 투닝가능한 워크피스 바이어싱을 위한 시스템**

(57) 요약

플라즈마 반응기에서의 투닝가능한 워크피스 바이어싱을 위한 시스템들 및 방법들이 본원에서 제공된다. 일부 실시예들에서, 시스템은, 워크피스(workpiece)에 대해 플라즈마 프로세싱을 수행하는 플라즈마 챔버; 워크피스에 직접적으로 커플링된 제1 펄스형 전압 소스; 워크피스에 용량성 커플링된 제2 펄스형 전압 소스; 및 워크피스로 지향되는 이온들의 폴릭스의 이온 에너지 분포를 조정(tailor)하기 위해, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 기초하여, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스를 독립적으로 제어하는 바이어싱 제어기를 포함한다.

대 표 도 - 도1



(72) 발명자

도프, 레오니드

미국 95124 캘리포니아 새너제이 포틀라 레드우드
레인 4786

고팔라자, 프라부

미국 95131 캘리포니아 새너제이 티 로즈 서클
1305

명세서

청구범위

청구항 1

워크피스(workpiece)에 대해 플라즈마 프로세싱을 수행하는 플라즈마 챔버;

상기 플라즈마 챔버 내의 상기 워크피스에 직접적으로 커플링된 제1 펠스형 전압 소스;

상기 워크피스에 용량성 커플링된 제2 펠스형 전압 소스; 및

상기 워크피스로 지향되는 이온들의 플럭스의 이온 에너지 분포를 조정(tailor)하기 위해, 상기 제1 펠스형 전압 소스 및 상기 제2 펠스형 전압 소스의 하나 이상의 파라미터들에 기초하여, 상기 제1 펠스형 전압 소스 및 상기 제2 펠스형 전압 소스를 독립적으로 제어하는 바이어싱 제어기

를 포함하는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 2

제1 항에 있어서,

상기 제2 펠스형 전압 소스는 정형된 바이어스 과형(shaped bias waveform)을 출력하는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 3

제1 항에 있어서,

상기 바이어싱 제어기는 상기 제1 펠스형 전압 소스 및 상기 제2 펠스형 전압 소스를 선택적으로(alternatively) 펠싱하는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 4

제1 항에 있어서,

상기 제1 펠스형 전압 소스는 고 전압으로 제1 펠스를 공급하며, 제1 펠스 동안의 상기 고 전압의 최대치는 대략 1 내지 10 kV의 범위인,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 5

제4 항에 있어서,

상기 제2 펠스형 전압 소스는 저 전압 내지 중간 전압의 연속적인 범위에서 하나 이상의 전압들을 포함하는 제2 펠스를 공급하며, 상기 범위는 대략 0 내지 대략 1.5 kV인,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 6

제1 항 내지 제5 항 중 어느 한 항에 있어서,

상기 플라즈마 챔버는,

상기 워크피스를 지지하는 정전 척;

상기 정전 척을 지지하는 베이스(base);

복수의 핀들 – 상기 복수의 핀들 각각은 하나의 단부에서 상기 베이스에 직접적으로 커플링되고, 그리고 다른 단부에서 상기 워크피스에 직접적으로 커플링되도록 구성됨 –; 및

상기 정전 척 내에 매립된 척킹 메시(chucking mesh)

를 더 포함하는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 7

제6 항에 있어서,

상기 제1 펄스형 전압 소스는 상기 베이스에 커플링되며, 상기 제1 펄스형 전압 소스로부터 공급되는 전압은 상기 복수의 핀들을 통해 상기 워크피스에 직접적으로 커플링되는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 8

제7 항에 있어서,

상기 제2 펄스형 전압 소스는 상기 척킹 메시에 직접적으로 커플링되며, 상기 척킹 메시는 상기 워크피스에 용량성 커플링되도록 구성되는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 9

제8 항에 있어서,

상기 바이어싱 제어기는, 상기 워크피스에서 감지되는 전압들에 기초하여, 상기 제2 펄스형 전압 소스에 의해 방출되는 파형을 변형하기 위해, 상기 하나 이상의 파라미터들을 조절하도록 구성되는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 10

제1 항 내지 제5 항 중 어느 한 항에 있어서,

상기 플라즈마 챔버는,

상기 워크피스를 지지하는 정전 척;

상기 정전 척을 지지하는 베이스; 및

상기 정전 척 내에 매립된 척킹 메시

를 더 포함하며,

상기 제1 펄스형 전압 소스는 복수의 제1 펄스형 전압 소스들을 더 포함하고, 상기 복수의 제1 펄스형 전압 소스들 각각은 상기 베이스로부터 전기적으로 절연된 하나 이상의 핀들에 개별적으로 커플링되고, 상기 하나 이상의 핀들은 상기 플라즈마 챔버 내의 상기 워크피스에 직접적으로 커플링되도록 구성되는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 11

제1 항 내지 제5 항 중 어느 한 항에 있어서,

상기 제1 펄스형 전압 소스는 대략 100 내지 100,000 Hz의 펄스 주파수로 고 전압 펄스들을 방출하는,

튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 12

제11 항에 있어서,

상기 제2 펄스형 전압 소스는 대략 400 kHz의 펄스 주파수로 펄스들을 방출하는,
튜닝가능한 워크피스 바이어싱을 위한 시스템.

청구항 13

제1 펄스형 전압 소스에 의해 고 전압을 생성하고, 상기 고 전압을 플라즈마 챔버 내의 워크피스에 커플링시키는 단계;

제2 펄스형 전압 소스에 의해 저 및 중간 전압들 중 하나 이상을 생성하는 단계;

상기 저 및 중간 전압들 중 하나 이상을 상기 워크피스에 용량성 커플링시키는 단계; 및

상기 워크피스에서의 이온 분포를 조정하기 위해, 상기 제1 펄스형 전압 소스 및 상기 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 따라, 바이어싱 제어기에 의해 상기 고 전압, 및 상기 저 및 중간 전압들 중 하나 이상을 편성하는 단계

를 포함하는,

플라즈마 챔버에서의 튜닝가능한 워크피스 바이어싱을 위한 방법.

청구항 14

제13 항에 있어서,

상기 바이어싱 제어기는 상기 제2 펄스형 전압 소스에 대한 입력으로서 바이어스 파형을 수용(accept)하며, 상기 바이어싱 제어기는, 상기 워크피스에서 감지되는 전압들에 기초하여, 상기 제2 펄스형 전압 소스에 의해 방출되는 파형을 변형하기 위해, 상기 하나 이상의 파라미터들을 조절하는,

플라즈마 챔버에서의 튜닝가능한 워크피스 바이어싱을 위한 방법.

청구항 15

제13 항에 있어서,

상기 제1 펄스형 전압 소스는 고 전압을 공급하고, 펄스 동안의 상기 고 전압의 최대치는 대략 1 내지 10 kV이고, 상기 제2 펄스형 전압 소스는 저 전압 내지 중간 전압의 연속적인 범위에서 하나 이상의 전압들을 공급하고, 상기 범위는 대략 0 내지 대략 1.5 kV인 것; 또는

상기 제1 펄스형 전압 소스는 대략 100 내지 100,000 Hz의 펄스 주파수로 고 전압 펄스들을 방출하고, 상기 제2 펄스형 전압 소스는 대략 400 kHz의 펄스 주파수로 펄스들을 방출하는 것

중 적어도 하나인,

플라즈마 챔버에서의 튜닝가능한 워크피스 바이어싱을 위한 방법.

발명의 설명**기술 분야**

[0001] 본 개시내용의 실시예들은 일반적으로, 플라즈마 반응기에서의 튜닝가능한 워크피스 바이어싱(tunable workpiece biasing)을 위한 시스템에 관한 것이다.

배경 기술

[0002] 이온 충격은 대개, 반도체 워크피스, 예컨대 웨이퍼를 프로세싱하기 위한 예칭 및 화학 기상 증착(CVD) 프로세스들에서 화학적 및 물리적 프로세스들을 위한 활성화 에너지의 소스로서 사용된다. 현재, 웨이퍼 바이어싱 기술은 무선 주파수(RF) 바이어싱 기법을 사용한다. 이들 RF 기법들은 일반적으로, 웨이퍼 내에 주입될 이온들을 가속시키기 위해 단일 주파수 RF 바이어싱을 사용하며, 이는 웨이퍼에 걸쳐 상당히 잘 알려져 있는 이

온 에너지 분포를 발생시킨다. 그러나, 특정 이온 에너지(eV)에서의 이온들의 밀도는 항상, 잘 알려져 있는 양들로 분포되며, 그 분포는 RF 바이어싱을 사용하여 튜닝가능하지 않다. 주어진 이온 에너지에서의 이온들의 집단의 신중한 제어에 의한 애칭 프로세스의 최적화는 현재 가능하지 않으며, 프로세스 결과들에 대한 상이한 이온 에너지들의 영향은 상세히 알려져 있지 않다.

[0003] 따라서, 본 발명자들은, 최대 이온 에너지, 및 저 및 중간 이온 에너지들의 분포를 독립적으로 제어하도록 이온 에너지를 조정(tailor)하기 위해 프로세싱 챔버들이 튜닝가능하게 될 수 있게 하는 시스템, 또는 다시 말해서, 플라즈마 반응기에서의 튜닝가능한 워크피스 바이어싱을 위한 시스템을 제공하였다.

발명의 내용

[0004] [0004] 플라즈마 반응기에서의 튜닝가능한 워크피스 바이어싱을 위한 시스템들 및 방법들이 본원에서 제공된다. 일 실시예에서, 시스템은, 워크피스에 대해 플라즈마 프로세싱을 수행하는 플라즈마 챔버; 워크피스에 직접적으로 커플링된 제1 펄스형 전압 소스; 워크피스에 용량성 커플링된 제2 펄스형 전압 소스; 및 워크피스로 지향되는 이온들의 플럭스의 이온 에너지 분포를 조정하기 위해, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 기초하여, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스를 독립적으로 제어하는 바이어싱 제어기를 포함한다. 바이어싱 제어기는 하나 이상의 프로세서들 및 메모리를 포함할 수 있고, 여기서, 메모리는 컴퓨터 명령들의 세트를 포함하며, 그 컴퓨터 명령들의 세트는, 하나 이상의 프로세서들에 의해 실행되는 경우, 시스템으로 하여금, 워크피스로 지향되는 이온들의 플럭스의 이온 에너지 분포를 조정하기 위해, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 기초하여, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스를 독립적으로 제어하게 한다.

[0005] [0005] 다른 실시예는 플라즈마 챔버에서의 튜닝가능한 워크피스 바이어싱을 위한 방법을 제공한다. 방법은, 제1 펄스형 전압 소스에 의해 고 전압을 생성하고, 고 전압을 플라즈마 챔버 내의 워크피스에 커플링시키는 단계; 제2 펄스형 전압 소스에 의해 저 및 중간 전압들 중 하나 이상을 생성하는 단계; 저 및 중간 전압들 중 하나 이상을 워크피스에 용량성 커플링시키는 단계; 및 워크피스에서 이온 분포를 조정하기 위해, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 따라, 바이어싱 제어기에 의해 고 전압, 및 저 및 중간 전압들 중 하나 이상을 편성하는 단계를 포함한다.

[0006] [0006] 또 다른 실시예에서, 튜닝가능한 워크피스 바이어싱을 위한 시스템은, 워크피스에 대해 플라즈마 프로세싱을 수행하는 플라즈마 챔버; 복수의 제1 펄스형 전압 소스들 – 복수의 제1 펄스형 전압 소스들 각각은 플라즈마 챔버의 베이스로부터 전기적으로 절연된 하나 이상의 핀들에 개별적으로 커플링되고, 하나 이상의 핀들은 플라즈마 챔버 내의 워크피스에 직접적으로 커플링됨 –; 워크피스에 용량성 커플링된 제2 펄스형 전압 소스; 및 워크피스로 지향되는 이온들의 플럭스의 이온 에너지 분포를 조정하기 위해, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스의 하나 이상의 파라미터들에 기초하여, 제1 펄스형 전압 소스 및 제2 펄스형 전압 소스를 독립적으로 제어하는 바이어싱 제어기를 포함한다.

[0007] [0007] 본 개시내용의 다른 및 추가적인 실시예들이 아래에서 설명된다.

도면의 간단한 설명

[0008] 앞서 간략히 요약되고 아래에서 더 상세히 논의되는 본 개시내용의 실시예들은 첨부된 도면들에 도시된 본 개시내용의 예시적인 실시예들을 참조하여 이해될 수 있다. 그러나, 첨부된 도면들은 본 개시내용의 단지 전형적인 실시예들을 예시하는 것이므로 범위를 제한하는 것으로 간주되지 않아야 하는데, 이는 본 개시내용이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

[0009] 도 1은 본 개시내용의 예시적인 실시예들에 따른, 튜닝가능한 워크피스 바이어싱을 위한 시스템을 예시하는 블록도이다.

[0010] 도 2는 본 개시내용의 예시적인 실시예들에 따른 바이어싱 제어기의 블록도이다.

[0011] 도 3은 본 개시내용의 예시적인 실시예들에 따른, 도 1의 장치에 의해 생성된 이온 분포 곡선의 일 예이다.

[0012] 도 4는 본 개시내용의 예시적인 실시예들에 따른, 플라즈마 챔버에서 반도체 워크피스에 걸친 이온 분포를 조정하는 방법을 표현하는 흐름도이다.

[0013] 도 5는 본 개시내용의 예시적인 실시예들에 따른, 정형된 바이어스 파형(shaped bias waveform) 생성기

에 의해 방출되고 플라즈마 챔버에 커플링되는 정형된 펄스 바이어스 파형을 예시한다.

[0014] 도 6은 본 개시내용의 예시적인 실시예들에 따른, 펄스형 DC 소스에 의해 방출된 주기적인 파형을 예시한다.

[0015] 도 7은 본 개시내용의 예시적인 실시예들에 따른, 튜닝가능한 워크피스 바이어싱을 위한 시스템의 다른 실시예의 블록도이다.

[0016] 도 8은 본 개시내용의 예시적인 실시예들에 따른, 튜닝가능한 워크피스 바이어싱을 위한 시스템의 또 다른 실시예의 블록도이다.

[0017] 이해를 용이하게 하기 위해, 도면들에 대해 공통인 동일한 엘리먼트들을 지정하기 위해 가능한 경우 동일한 참조 번호들이 사용되었다. 도면들은 실척대로 도시된 것이 아니고, 명확성을 위해 간략화될 수 있다. 일 실시예의 엘리먼트들 및 특징들은 추가적인 설명 없이 다른 실시예들에 유익하게 포함될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0009]

[0018] 플라즈마 반응기에서의 튜닝가능한 워크피스 바이어싱을 위한 방법 및 장치의 실시예들이 본원에서 제공된다. 일부 실시예들에서, 플라즈마 반응기에서의 튜닝가능한 워크피스 바이어싱을 위한 시스템은 플라즈마 반응기에 커플링된 고 전압 펄스형 DC 소스(제1 펄스형 전압 소스), 및 플라즈마 반응기의 정전 척에 매립된 와이어 메시를 통해 저 및 중간 전압들을 공급하는 제2 펄스형 전압 소스를 포함한다. 고 전압 펄스형 DC 소스와 저 및 중간 전압들을 위한 제2 전압 소스를 조합함으로써, 이온 에너지 분포들은, 1,000 내지 10,000 eV의 범위에서 에너지를 갖는 이온들의 그룹을 생성하도록 고 전압 펄스형 DC 소스를 시프팅함으로써 제어가능하게 되는 한편, 더 낮은 이온 에너지들은 0 내지 1,500 eV의 범위에서 이온 에너지들의 피크들 또는 심지어 대역들을 형성하도록 튜닝될 수 있다. 따라서, 이온 에너지 분포는, 원하는 이온 에너지 분포를 제공하기 위해, 저 및 고 에너지 범위들에서 조정된다.

[0010]

[0019] 도 1은 본 개시내용의 예시적인 실시예들에 따른, 튜닝가능한 워크피스 바이어싱을 위한 시스템(100)을 예시하는 블록도이다.

[0011]

[0020] 다양한 실시예들에서, 도 1의 시스템(100)은, 캘리포니아, 산타클라라의 어플라이드 머티어리얼스, 인코 포레이티드로부터 입수가능한 AVATAR®, ADVANTEDGE™ MESA™, SYM3®, DPS®, PRECISION®, 및 PRODUCER®™ 프로세스 챔버들 또는 다른 프로세스 챔버들과 같은 플라즈마 프로세싱 챔버의 컴포넌트들을 포함할 수 있다.

[0012]

[0021] 시스템(100)은, 플라즈마 챔버(102), 정전 척(104), 냉각 베이스(106), 척킹 메시(chucking mesh)(108), 펄스형 DC 소스(120)(또는 펄싱 소스), 정형된 바이어스 파형 생성기(130), 바이어싱 제어기(140), 에지 링(150), 및 애노드(160)를 포함한다. 예시적인 실시예들에 따르면, 척킹 메시(108)는 정전 척(104)에 매립된다. 정전 척(104)은 워크피스를 지지하는 한편, 냉각 베이스(106)는 정전 척(104)을 지지한다. 플라즈마 챔버(102)는 복수의 핀들(122)을 더 포함하며, 그 복수의 핀들(122)은 하나의 단부에서 냉각 베이스(106) 상에 배치되고, 정전 척(104)을 통해 연장되어 다른 단부에서 웨이퍼(105)와 접촉한다.

[0013]

[0022] 플라즈마 챔버(102)는, 플라즈마(101)에 워크피스, 이를테면 웨이퍼(105)를 노출시킴으로써, 워크피스, 이를테면 웨이퍼(105)에 대해 다양한 동작들 및 프로세스들을 수행한다. 웨이퍼(105)는 플라즈마 챔버(102) 내부에 배치되고, 반응물 가스들이 챔버 내로 도입되며, 가스들이 전자기 에너지로 조사되어, 플라즈마(101)가 점화되고 유지된다.

[0014]

[0023] 플라즈마(101)를 형성하는 가스들의 조성에 따라, 플라즈마(101)는 웨이퍼(105)로부터 특정 박막을 에칭하는 데 채용될 수 있거나, 또는 웨이퍼(105) 상에 박막 층을 증착하는 데 채용될 수 있다. 플라즈마(101)는 일반적으로, 높은 이온 밀도를 가지며, 그에 따라, 웨이퍼에 대해 높은 에칭 또는 증착 레이트가 달성될 수 있고, 그리고 또한 그에 따라, 주어진 에칭 또는 증착 프로세스를 수행하는 데 요구되는 시간이 더 적어지게 되어 처리량이 증가된다.

[0015]

[0024] 바이어싱 제어기(140)에 의해, 펄스형 DC 소스(120)와 정형된 바이어스 파형 생성기(130)의 독립적인 제어가 유지된다. 일부 실시예들에서, 바이어싱 제어기(140)는, 펄스형 DC 소스(120) 및 정형된 바이어스 파형 생성기(130)에 대한 파라미터들을 수신 및 세팅하는 독립적인 컴퓨터 시스템이다.

[0016]

[0025] 펄스형 DC 소스들은 웨이퍼를 프로세싱하기 위한 애플리케이션들, 이를테면 이온 주입에서 이전에 사용되어 왔다. 일부 애플리케이션들, 이를테면 반도체들에서의 쉘로우 정션(shallow junction) 형성을 위해, 플라

즈마 도핑 시스템들이 사용된다. 플라즈마 도핑 시스템에서, 캐소드로서 기능하는 전도성 플래튼(platen) 상에 반도체 웨이퍼가 배치된다. 원하는 도편트 재료를 함유하는 이온화가능 가스가 챔버 내에 도입되고, 플래튼과 애노드 또는 챔버 벽들 사이에 고 전압 펄스가 인가되어, 웨이퍼 부근에 플라즈마 시스(plasma sheath)가 설정된다. 인가된 전압은 플라즈마 내의 이온들이 플라즈마 시스를 횡단하여 웨이퍼 내에 주입되게 한다. 플라즈마 도핑 시스템들에서, 펄스형 DC 소스로부터의 고 전압 펄스는 플라즈마로부터의 양의 이온들을 웨이퍼 쪽으로 가속시키며, 플라즈마 도핑 애플리케이션들에서, 주입의 깊이는 웨이퍼와 애노드(또는 챔버 벽) 사이에 인가되는 전압에 관련된다. 펄스형 DC 소스를 사용하는 플라즈마 도핑 시스템은 제US 5,354,381호 및 제US 6,020,592호에서 더 설명된다.

[0017] [0026] 펄스형 DC 소스(120)는, 핀들(122) 및 애노드(160)(또는 대안적으로, 챔버 벽들)를 통해, 고 전압을 워크피스, 이를테면 웨이퍼(105)에 직접적으로 커플링시킨다. 실시예들에서, 펄스형 DC 소스(120)는 주기적인 파형, 예컨대 도 6에 예시된 파형(600)의 형태로 고 전압 펄스들을 생성하며, 여기서, 파형의 하나의 사이클은 전압이 비-제로(zero)인 제1 부분 및 전압이 제로인 제2 부분을 포함한다. 예시적인 실시예들에서, 제1 부분 동안의 비-제로 전압은 대략 1 내지 10 kV의 범위이다. 실시예들에서, 제1 부분은 사이클의 지속기간의 5% 내지 95%이며; 이는 종종, 주기적인 파형의 뉴터 사이클이 5% 내지 95%인 것으로서 표현된다. 실시예들에서, 주기적인 파형의 펄스 주파수는 100 Hz 내지 100,000 Hz이다.

[0018] [0027] 실시예들에서, 파형(600)의 제1 부분은 제1 비-제로 전압 및 제2 비-제로 전압을 포함한다. 실시예들에서, 제1 비-제로 전압 및 제2 비-제로 전압은 시간적으로 순차적이다. 실시예들에서, 비-제로 전압은 연속적인 펄스들에서 하나 이상의 값일 수 있다. 실시예들에서, 비-제로 전압은 제1 사이클 수에 대해 하나의 값일 수 있고, 제2 사이클 수에 대해 제2 값일 수 있다. 실시예들에서, 제1 사이클 수 및 제2 사이클 수는 반복된다.

[0019] [0028] 도 7에 도시된 다른 실시예에 따르면, 핀들(122)을 통해 펄스형 DC 소스와 워크피스가 직접적으로 접촉되지만, 각각의 핀은 베이스로부터 전기적으로 절연되고, 각각의 다른 핀으로부터 전기적으로 절연된다. 핀들(122) 각각은 독립적인 펄스형 DC 소스, 예컨대 펄스형 DC 소스(702-1, 702-2, 702-3, 및 702-4)(일괄적으로, 펄스형 DC 소스(702))에 개별적으로 연결된다. 도 8에 예시된 또 다른 실시예에서, 베이스로부터 전기적으로 절연된 핀들(804)의 제1 그룹은 제1 펄스형 DC 소스(802-1)에 연결되고, 그리고 베이스로부터 전기적으로 절연된 핀들(806)의 제2 그룹은 제2 펄스형 DC 소스(802-2)에 연결되며(일괄적으로, 펄스형 DC 소스(802)), 그에 따라, 핀들의 제1 및 제2 그룹들은 어떠한 공통 멤버들도 갖지 않는다. 일반적으로, 독립적인 펄스형 DC 소스들에 핀들을 커플링시키는 것은 워크피스에 걸친 이온 분포의 국부적인 공간적 제어를 가능하게 하며, 이는 프로세싱 시스템에서 다른 불-균일성들에 대한 조절을 가능하게 한다. 또한, 시스템은 이전의 프로세스들로부터 웨이퍼 상에 존재하는 불-균일성들에 대해 조절될 수 있거나 또는 후속 프로세스들에서 예상되는 불-균일성들에 대해 조절될 수 있다. 그러한 실시예들에서, 각각의 핀에 대한 펄스형 DC 소스들을 독립적으로 제어하는 것은 웨이퍼의 에지에서의 에지 효과들을 보상한다.

[0020] [0029] 도 7 및 도 8에서 설명되는 실시예들에서, 정형된 바이어스 파형 생성기(130)는 선택적이며, 펄스형 DC 소스들(702 및 802)은, 바이어싱 제어기(140)에 의해 각각의 소스에 걸친 전압들을 제어함으로써, 조정된 이온 분포들을 제공한다. 정형된 바이어스 파형 생성기(130)는 워크피스에 걸친 이온 분포의 조정을 향상시키기 위해, 또는 워크피스의 특화된 피처(specialized feature)들 내의 이온 주입을 위해 포함될 수 있다.

[0021] [0030] 정형된 바이어스 파형 생성기(130)는 척킹 메시(108)에 직접적으로 커플링되지만, 일부 실시예들에서, 정형된 바이어스 파형 생성기(130)는 전력 전극(113)에 커플링될 수 있다. 척킹 메시(108)에 파형 바이어스(예컨대, 도 6에 도시됨)를 인가함으로써, 척 캐페시턴스에 걸친 전압 강하는, 바이어스 펄스의 인가 동안의 임의의 시간에, 워크피스(예컨대, 웨이퍼(105)) 표면에서 측정가능한 전압 진폭이 실질적으로 펄스의 전압 진폭에 근접할 정도로(즉, 0% 내지 5% 초과로 변화되지 않음) 작게 된다.

[0022] [0031] 척킹 메시(108)는 웨이퍼(105)에 용량성 커플링된다. 정형된 바이어스 파형 생성기(130)는 0 내지 1.5 kV(예컨대, 저 전압 내지 중간 전압)의 예시적인 범위의 펄스형 전압들을 공급한다. 일부 실시예들에서, 정형된 바이어스 파형 생성기(130)는 척킹 메시(108)를 통해 웨이퍼(105)에 일정한 또는 연속적인 전압을 제공하는 한편, 다른 실시예들에서, 정형된 바이어스 파형 생성기(130)는 전압 램프(ramp)들을 제공하도록 구성되어, 광대역 이온 에너지 분포를 가능하게 한다. 광대역 이온 에너지 분포에서, 이온들은 제1 이온 에너지 내지 제2 이온 에너지의 연속적인 범위의 에너지들을 획득하며, 여기서, 제2 이온 에너지는 제1 이온 에너지보다 더 크다. 실시예들에서, 제1 이온 에너지는 정형된 바이어스 파형 생성기(130)의 커플링으로 인해 가속되는 이온들 중 95%의 이온들의 에너지보다 더 작은 에너지로서 정의된다. 일부 실시예들에서, 제2 이온 에너지는 정형

된 바이어스 파형 생성기(130)의 커플링으로 인해 가속되는 이온들 중 95%의 이온들의 에너지보다 더 큰 에너지로서 정의된다. 일 실시예에 따르면, 제1 이온 에너지는 10 eV이며, 제2 이온 에너지는 3000 eV이다.

[0023] [0032] 실시예에서, 펄스형 DC 소스(120)로부터의 고 전압 주기적인 파형은 펄스 주파수가 100 Hz 내지 100,000 Hz에서 변화될 수 있는 한편, 일부 실시예들에 따르면, 정형된 바이어스 파형 생성기(130)는 400 kHz로 펄싱한다. 일부 실시예들에서, 정형된 바이어스 파형 생성기(130)로부터 방출되는 펄스들은, 펄스형 DC 소스(120)로부터의 DC 전압이 제로인, DC 펄싱 사이클의 제2 부분 동안, 발생한다.

[0024] [0033] 바이어싱 제어기(140)는 DC 펄싱 사이클의 제1 부분 동안의 펄스형 DC 소스(120)로부터의 비-제로 전압을 1kV 내지 10 kV의 임의의 값으로 세팅함으로써 이온 에너지 분포들을 제어하는 한편, 더 낮은 및 중간 이온 에너지들은 0 kV 내지 1.5 kV의 범위에서 에너지의 대역들 또는 피크들을 형성하도록 튜닝될 수 있다. 따라서, 이온 에너지 분포는, 원하는 분포를 제공하기 위해, 저, 중간, 및 고 에너지 범위들에서 조정될 수 있다. 그러한 이온 에너지 분포 제어는, 예컨대, 이온들이 웨이퍼(105) 내의 고 종횡비 피쳐들의 바닥에 도달하도록 요구되는 실시예들에서 유리하다. 하나의 그러한 애플리케이션은 3D-NAND 메모리 홀 에칭이며, 여기서, 종횡비들은 일상적으로 30:1 초과이다.

[0025] [0034] 펄스형 DC 사이클의 제2 부분 동안, 바이어싱 제어기(140)는, 예컨대 전압 프로브(또는 어떤 다른 동등한 수단)를 통해, 웨이퍼(105)로부터 수신된 전압을 평가하고, 그리고 전압이 이전의 판독들로부터 변화된 경우, 및/또는 전압이 미리 결정된 전압 레벨의 허용오차 내에 있지 않은 경우, 바이어싱 제어기(140)는, 웨이퍼(105)에서의 전압이 일정하게 유지되게 하고 그리고/또는 미리 결정된 전압 레벨의 허용오차 내에 유지되도록, 정형된 바이어스 파형 생성기(130)에 의해 척킹 메시(108)에 제공되는 전압을 조절하기 위해, 정형된 바이어스 파형 생성기(130)에 통신될 제어 신호를 결정한다.

[0026] [0035] 일 실시예에서, 바이어싱 제어기(140)는 정형된 바이어스 파형 생성기(130)에 통신할 제어 신호를 결정하기 위한 반복 프로세스를 구현한다. 예컨대, 일 실시예에서, 수신된 전압이 조절을 필요로 하는 것으로 결정할 시에, 바이어싱 제어기(140)는, 정형된 바이어스 파형 생성기(130)에 의해 척킹 메시(108)에 공급되는 전압의 조절을 발생시키기 위해, 정형된 바이어스 파형 생성기(130)에 신호를 통신한다. 조절 후에, 웨이퍼(105)에서의 전압은 바이어싱 제어기(140)에 의해 다시 평가된다. 웨이퍼(105)에서 캡처된 전압이 더 일정하게 되거나 또는 미리 결정된 전압 레벨의 허용오차에 더 근접하게 되었지만, 여전히 더 많은 조절을 필요로 하는 경우, 바이어싱 제어기(140)는, 정형된 바이어스 파형 생성기(130)에 의해 척킹 메시(108)에 공급되는 전압에 대해, 동일한 방향의 조절을 발생시키기 위해, 정형된 바이어스 파형 생성기(130)에 다른 제어 신호를 통신한다. 조절 후에, 기판에서 캡처된 전압이 덜 일정하게 되거나 또는 미리 결정된 전압 레벨로부터 더 멀어진 경우, 바이어싱 제어기(140)는, 정형된 바이어스 파형 생성기(130)에 의해 척킹 메시(108)에 공급되는 전압에 대해, 반대 방향의 조절을 발생시키기 위해, 정형된 바이어스 파형 생성기(130)에 다른 제어 신호를 통신한다. 그러한 조절들은, 기판에서의 전압이 일정하게 유지되고 그리고/또는 미리 결정된 전압 레벨의 허용오차 내에 유지될 때까지, 계속 이루어질 수 있다. 일 실시예에서, 바이어싱 제어기(140)는 웨이퍼(105)로부터의 판독으로부터의 전압 신호를 디지털화하고, 디지털화된 전압 신호를 바이어스 공급부에 통신하여, 정형된 펄스 바이어스 파형을 주기적으로 조절함으로써, 웨이퍼(기판) 전압이 일정하게 유지되게 하고 그리고/또는 미리 결정된 전압 레벨의 허용오차 내에 유지되게 한다.

[0027] [0036] 본 원리들에 따른 다른 실시예들에서, 프로세싱되는 워크피스(예컨대, 웨이퍼(105))에서의 전압을 표현하는 신호는 선택적인 에지 링(150)을 사용하여 캡처될 수 있다. 예컨대, 일 실시예에서, 그리고 도 3을 다시 참조하면, 프로세싱되는 기판에서의 전압을 표현하는 전압 측정들을 감지하기 위해 에지 링(150)이 사용된다. 본 원리들에 따른 일 실시예에서, 에지 링(150)은 척킹 메시(108) 바로 아래에 위치되고, 그리고 정형된 바이어스 파형 생성기(130)가 척킹 메시(108) 대신에 전력 전극에 직접적으로 커플링되는 실시예에 따르면, 정형된 바이어스 파형 생성기(130)가 커플링될 수 있는 임의의 전력 전극의 에지들과 오버래핑할 정도로 충분히 크다. 에지 링(150)의 조성 및 위치로 인해, 에지 링(150)은 프로세싱되는 워크피스에서의 전압을 감지하기 위해, 프로세싱되는 워크피스에 전기적으로 커플링되며, 그 전압은, 예컨대, 워크피스에서의 실제 전압의 5 내지 7 퍼센트 이내이다.

[0028] [0037] 정형된 바이어스 파형 생성기(130)로부터의 저 및 중간 에너지 이온들은 펄스형 DC 소스(120)로부터의 고 에너지 피크를 보완하고, 다른 유익한 특성들을 촉진시킨다. 예컨대, 저 및 중간 에너지 이온들은 폴리머 층의 증착을 돋고, 그에 따라, 깊은 에칭들에서 흙이 감소되고, 마스크 선택성들이 개선된다.

[0029] [0038] 도 2는 본 개시내용의 예시적인 실시예들에 따른 바이어싱 제어기(140)의 블록도이다.

- [0030] [0039] 이온 분포를 조정하기 위한 방법 및 장치의 다양한 실시예들이 바이어싱 제어기(140)에 의해 실행될 수 있다. 일 실시예에 따르면, 바이어싱 제어기(140)는 하나 이상의 CPU들(1 내지 N), 지원 회로들(204), I/O 회로들(206), 및 시스템 메모리(208)를 포함한다. 시스템 메모리(208)는 튜닝 파라미터들(210) 및 바이어싱 프로그램(220)을 더 포함할 수 있다. CPU들(1 내지 N)은 시스템 메모리(208)에 있는 하나 이상의 애플리케이션들을 실행하도록 동작한다. 바이어싱 제어기(140)는 위에서 설명된 실시예들의 임의의 다른 시스템, 디바이스, 엘리먼트, 가능성, 또는 방법을 구현하기 위해 사용될 수 있다. 예시된 실시예들에서, 바이어싱 제어기(140)는 프로세서-실행가능한 실행가능 프로그램 명령들로서 방법(400)(도 4)을 구현하도록 구성될 수 있다. 바이어싱 프로그램(220)은 웨이퍼(105)에 결친 조정된 이온 분포를 위해, 펄스형 DC 소스(120)와 정형된 바이어스 과형 생성기(130) 둘 모두의 동작을 제어한다.
- [0031] [0040] 상이한 실시예들에서, 바이어싱 제어기(140)는 개인용 컴퓨터 시스템, 데스크톱 컴퓨터, 랩톱, 노트북 또는 넷북 컴퓨터, 메인프레임 컴퓨터 시스템, 핸드헬드 컴퓨터, 워크스테이션, 네트워크 컴퓨터, 모바일 디바이스, 이를테면 스마트 폰 또는 PDA, 소비자 디바이스, 또는 일반적으로는 임의의 타입의 컴퓨팅 또는 전자 디바이스를 포함하는(그러나 이에 제한되지는 않음) 다양한 타입들의 디바이스들 중 임의의 디바이스일 수 있다.
- [0032] [0041] 다양한 실시예들에서, 바이어싱 제어기(140)는 하나의 프로세서를 포함하는 단일 프로세서 시스템일 수 있거나, 또는 여러 프로세서들(예컨대, 2개, 4개, 8개, 또는 다른 적합한 수)을 포함하는 다중 프로세서 시스템일 수 있다. CPU들(1 내지 N)은 명령들을 실행할 수 있는 임의의 적합한 프로세서일 수 있다. 예컨대, 다양한 실시예들에서, CPU들(1 내지 N)은 다양한 ISA(instruction set architecture)들 중 임의의 것을 구현하는 범용 또는 임베디드 프로세서들일 수 있다. 다중 프로세서 시스템들에서, CPU들(1 내지 N) 각각은 일반적으로(그러나 필수적인 것은 아님), 동일한 ISA를 구현할 수 있다.
- [0033] [0042] 시스템 메모리(208)는 CPU들(1 내지 N)에 의해 액세스 가능한 프로그램 명령들 및/또는 데이터를 저장하도록 구성될 수 있다. 다양한 실시예들에서, 시스템 메모리(208)는 임의의 적합한 메모리 기술, 이를테면, SRAM(static random access memory), SDRAM(synchronous dynamic RAM), 비휘발성/플래시-타입 메모리, 또는 임의의 다른 타입의 메모리를 사용하여 구현될 수 있다. 예시된 실시예에서, 위에서 설명된 실시예들의 엘리먼트들 중 임의의 엘리먼트를 구현하는 프로그램 명령들 및 데이터는 시스템 메모리(208) 내에 저장될 수 있다. 다른 실시예들에서, 프로그램 명령들 및/또는 데이터는 상이한 타입들의 컴퓨터-액세스가능 매체들 상에서, 또는 시스템 메모리(208) 또는 바이어싱 제어기(140)와 분리되어 있는 유사한 매체들 상에서, 수신, 전송, 또는 저장될 수 있다.
- [0034] [0043] 일 실시예에서, I/O 회로들(206)은 CPU들(1 내지 N)과 시스템 메모리(208)와 디바이스 내의 임의의 주변 디바이스들 사이의 I/O 트래픽을 조정하도록 구성될 수 있으며, 그 임의의 주변 디바이스들은 네트워크 인터페이스 또는 다른 주변 인터페이스들, 이를테면 입력/출력 디바이스들을 포함한다. 일부 실시예들에서, I/O 회로들(206)은, 하나의 컴포넌트(예컨대, 시스템 메모리(208))로부터의 데이터 신호들을 다른 컴포넌트(예컨대, CPU들(1 내지 N))에 의해 사용하는 데 적합한 포맷으로 변환시키기 위해, 임의의 필요한 프로토콜, 타이밍, 또는 다른 데이터 변환들을 수행할 수 있다. 일부 실시예들에서, I/O 회로들(206)은, 예컨대, USB(Universal Serial Bus) 표준 또는 PCI(Peripheral Component Interconnect) 버스 표준의 변형과 같은 다양한 타입들의 주변 버스들을 통해 부착된 디바이스들에 대한 지원을 포함할 수 있다. 일부 실시예들에서, I/O 회로들(206)의 기능은, 예컨대, 노스 브리지(north bridge) 및 사우스 브리지(south bridge)와 같은 2개 이상의 별개의 컴포넌트들로 분할될 수 있다. 또한, 일부 실시예들에서, 시스템 메모리(208)에 대한 인터페이스와 같은, I/O 회로들(206)의 기능성 중 일부 또는 전부는 CPU들(1 내지 N)에 직접적으로 통합될 수 있다.
- [0035] [0044] 네트워크 인터페이스는, 바이어싱 제어기(140)와 네트워크에 부착된 다른 디바이스들, 이를테면 하나 이상의 디스플레이 디바이스들(미도시) 또는 하나 이상의 외부 시스템들 사이에서, 또는 노드들 사이에서, 데이터가 교환될 수 있게 하도록 구성될 수 있다. 다양한 실시예들에서, 네트워크는, LAN(Local Area Network)들(예컨대, 이더넷 또는 회사 네트워크), WAN(Wide Area Network)들(예컨대, 인터넷), 무선 데이터 네트워크들, 일부 다른 전자 데이터 네트워크, 또는 이들의 일부 조합을 포함하는(그러나 이에 제한되지는 않음) 하나 이상의 네트워크들을 포함할 수 있다. 다양한 실시예들에서, 네트워크 인터페이스는, 유선 또는 무선 일반 데이터 네트워크들, 이를테면 예컨대 임의의 적합한 타입의 이더넷 네트워크를 통한 통신; 텔레커뮤니케이션(telecommunication)/텔레포니(telephony) 네트워크들, 이를테면 아날로그 음성 네트워크들 또는 디지털 광섬유통신 네트워크들을 통한 통신; 스토리지 에어리어 네트워크(storage area network)들, 이를테면 파이버 채널 SAN(Fiber Channel SAN)들을 통한 통신; 또는 임의의 다른 적합한 타입의 네트워크 및/또는 프로토콜을 통한 통

신을 지원할 수 있다.

[0036] 일부 실시예들에서, 입력/출력 디바이스들은 하나 이상의 디스플레이 단자들, 키보드들, 터치 패드들, 스캐닝 디바이스들, 음성 또는 광학 인식 디바이스들, 또는 하나 이상의 바이어싱 제어기(140)에 의해 데이터를 입력하거나 또는 데이터에 액세스하는 데 적합한 임의의 다른 디바이스들을 포함할 수 있다. 다수의 입력/출력 디바이스들이 존재할 수 있거나, 또는 바이어싱 제어기(140)의 다양한 노드들 상에 분포될 수 있다. 일부 실시예들에서, 유사한 입력/출력 디바이스들이 바이어싱 제어기(140)와 분리되어 있을 수 있고, 그리고 유선 또는 무선 연결을 통해, 이를테면 네트워크 인터페이스를 통해 바이어싱 제어기(140)의 하나 이상의 노드들과 상호작용할 수 있다.

[0037] [0046] 일부 실시예들에서, 예시된 컴퓨터 시스템은 도 4의 흐름도들에 의해 예시된 방법들과 같은, 위에서 설명된 방법들 중 임의의 방법을 구현할 수 있다. 다른 실시예들에서, 상이한 엘리먼트들 및 데이터가 포함될 수 있다.

[0038] [0047] 당업자는 바이어싱 제어기(140)가 단지 예시적인 것일 뿐이고, 실시예들의 범위를 제한하는 것으로 의도되지 않은 것을 인식할 것이다. 특히, 컴퓨터 시스템 및 디바이스들은, 컴퓨터들, 네트워크 디바이스들, 인터넷 어플라이언스(Internet appliance)들, PDA들, 무선 전화들, 페이저들 등을 포함하는, 다양한 실시예들의 표시된 기능들을 수행할 수 있는 하드웨어 또는 소프트웨어의 임의의 조합을 포함할 수 있다. 바이어싱 제어기(140)는 또한, 예시되지 않은 다른 디바이스들에 연결될 수 있거나, 또는 대신에, 독립형 시스템으로서 동작할 수 있다. 부가하여, 일부 실시예들에서, 예시된 컴포넌트들에 의해 제공되는 기능성은 더 적은 컴포넌트들로 결합될 수 있거나, 또는 부가적인 컴포넌트들로 분배될 수 있다. 유사하게, 일부 실시예들에서, 예시된 컴포넌트들 중 일부의 기능성이 제공되지 않을 수 있거나, 그리고/또는 다른 부가적인 기능성이 이용가능할 수 있다.

[0039] [0048] 당업자는 또한, 다양한 아이템들이 사용되는 동안 스토리지 상에 또는 메모리 내에 저장되어 있는 것으로 예시되어 있지만, 이들 아이템들, 또는 이들의 부분들이 메모리 관리 및 데이터 무결성의 목적들을 위해 메모리와 다른 스토리지 디바이스들 사이에서 전송될 수 있음을 인식할 것이다. 대안적으로, 다른 실시예들에서, 소프트웨어 컴포넌트들 중 일부 또는 전부는 다른 디바이스 상의 메모리에서 실행될 수 있고, 그리고 컴퓨터-간 통신을 통해, 예시된 컴퓨터 시스템과 통신할 수 있다. 데이터 구조들 또는 시스템 컴포넌트들 중 일부 또는 전부는 또한, 적절한 드라이브에 의해 판독될 휴대용 물품 또는 컴퓨터-액세스가능 매체(이들의 다양한 예들은 위에서 설명됨) 상에 (예컨대, 명령들 또는 구조화된 데이터로서) 저장될 수 있다. 일부 실시예들에서, 바이어싱 제어기(140)와 분리되어 있는 컴퓨터-액세스가능 매체 상에 저장된 명령들은, 통신 매체, 이를테면 네트워크 및/또는 무선 링크를 통해 전달되는 송신 매체들 또는 신호들, 이를테면 전기, 전자기, 또는 디지털 신호들을 통해, 바이어싱 제어기(140)에 송신될 수 있다. 다양한 실시예들은, 컴퓨터-액세스가능 매체를 상에서 또는 통신 매체를 통해, 전술한 설명에 따라 구현된 명령들 및/또는 데이터를 수신, 전송, 또는 저장하는 것을 더 포함할 수 있다. 일반적으로, 컴퓨터-액세스가능 매체는 스토리지 매체 또는 메모리 매체, 이를테면 자기 또는 광학 매체들, 예컨대 디스크 또는 DVD/CD-ROM, 휘발성 또는 비-휘발성 매체들, 이를테면 RAM(예컨대, SDRAM, DDR, RDRAM, SRAM 등), ROM 등을 포함할 수 있다.

[0040] [0049] 도 3은 본 개시내용의 예시적인 실시예들에 따른, 도 1의 장치의, 그래프(300)로 도시된 바와 같은 이온 에너지 분포 함수의 일 예이다.

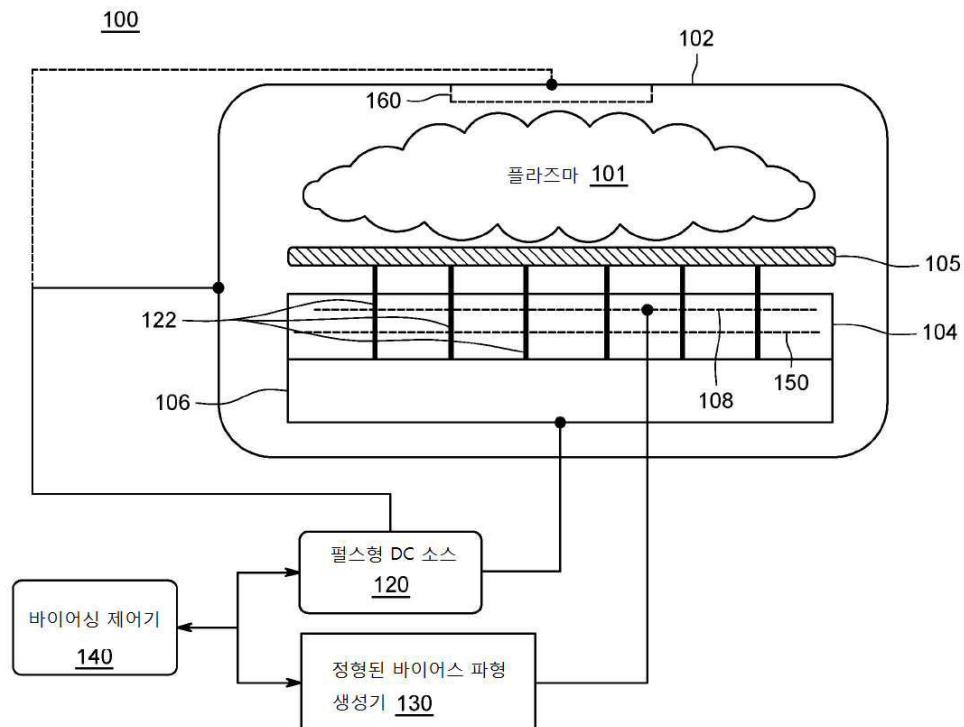
[0041] [0050] 그래프(300)는 제1 곡선(302) 및 제2 곡선(304)을 예시한다. 제1 곡선(302)은 정형된 바이어스 파형 생성기(130)에 의해 발생된, 상이한 저 및 중간 이온 에너지들에서의 이온들의 분포를 예시한다. 제2 곡선(304)은 펄스형 DC 소스(120)로부터의 고 에너지 피크를 도시하는 고 이온 에너지들에서의 이온 분포를 예시한다. 위에서 논의된 정형된 바이어스 파형 생성기로부터의 분포는 대략 정사각형이지만, 본 개시내용에서 설명되는 튜닝가능한 바이어싱에 의해 다른 분포들이 가능한데, 이는 정형된 바이어스 파형 생성기가 펄스형 DC 소스(120)로부터 유래하는 고 이온 에너지 피크와 독립적으로 제어되기 때문이다.

[0042] [0051] 예컨대, 제1 곡선(302)의 저 단부는 더 낮은 이온 에너지들, 예컨대 대략 100 V 쪽에 배치될 수 있는 한편, 중간 단부는 더 높은 이온 에너지들, 예컨대 대략 800 V 쪽에 배치된다. 부가적인 실시예에서, 제1 곡선(302)의 저 단부는 더 낮은 이온 에너지들, 예컨대 대략 200 V 쪽에 배치될 수 있는 한편, 중간 단부는 더 높은 이온 에너지들, 예컨대 대략 1000 V 쪽에 배치된다. 또 다른 실시예에서, 제1 곡선(302)의 저 단부는 더 낮은 이온 에너지들, 예컨대 대략 20 V 쪽에 배치될 수 있는 한편, 중간 단부는 더 높은 이온 에너지들, 예컨대 대략 500 V 쪽에 배치된다.

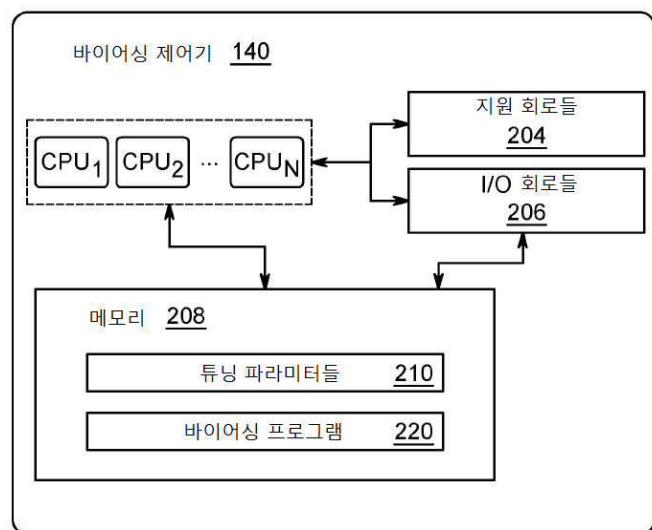
- [0043] [0052] 도 4는 본 개시내용의 예시적인 실시예들에 따른, 플라즈마 챔버에서 반도체 워크피스에 걸친 이온 분포를 조정하는 방법(400)을 표현하는 흐름도이다.
- [0044] [0053] 바이어싱 제어기(140)는 본 개시내용의 예시적인 실시예들에 따른 방법(400)의 예시적인 구현이다.
- [0045] [0054] 402에서, 바이어싱 제어기는 방법(400)을 시작한다. 404에서, 바이어싱 제어기는 펄스형 DC 소스(120)를 제어하여, 고 전압을 생성하고, 고 전압을 플라즈마 챔버 내의 웨이퍼, 예컨대 플라즈마 챔버(102) 내의 웨이퍼(105)에 커플링시킨다.
- [0046] [0055] 406에서, 바이어싱 제어기는 정형된 바이어스 파형 생성기(130)를 제어하여, 저 및 중간 전압들을 생성한다. 408에서, 이들 저 및 중간 전압들은 웨이퍼에 용량성 커플링된다.
- [0047] [0056] 이어서, 방법은 410으로 진행되며, 여기서, 바이어싱 제어기(140)는, 고 에너지 이온들이 워크피스 내의 고 종횡비 피치들의 바닥에 도달하기 위해 이용될 수 있도록, 워크피스 쪽으로 지향되는 이온들의 풀러스의 이온 에너지 분포를 조정하기 위해, 고 전압, 및 중간 및 저 전압들을 선택적으로(alternatively) 펼성한다.
- [0048] [0057] 방법(400)은 412에서 종료된다.
- [0049] [0058] 도 5는 본 개시내용의 예시적인 실시예들에 따른, 정형된 바이어스 파형 생성기(130)에 의해 방출되고 플라즈마 챔버에 커플링되는 정형된 펄스 바이어스 파형을 예시한다.
- [0050] [0059] 정형된 바이어스 파형 생성기(130)는 도 5에 도시된 펄스형 파형을 시스템(100)의 척킹 메시(108)에 커플링시킨다.
- [0051] [0060] 정형된 펄스 바이어스가 의도된 대로 기능하기 위해, 현재, 몇몇 캐페시턴스 값들이 알려져 있거나 또는 추정되어야만 한다. 특히, 정형된 펄스 바이어스 파형(도 5)은, 척킹 메시(108)에 공급되는 총 전압이 정전 척(104)과 시스 전하 사이에서 분할되는 것을 요구하며, 그 시스 전하는 플라즈마와 정전 척 지지 표면, 또는 그 표면 상에 배치된 워크피스 사이의 공간에 형성된다(이는 "공간 전하 시스(space charge sheath)" 또는 "시스"라고 지칭됨). 정전 척 캐페시턴스(C_{CK})는 쉽게 확인될 수 있지만, 스트레이(stray) 캐페시턴스(C_{STR}) 및 시스 캐페시턴스(C_{SH})의 값들은 시간에 대하여 예측가능하지 않게 변화되는 것으로 판명되었다. 스트레이 캐페시턴스(C_{STR})는, 예컨대, 플라즈마 프로세싱 챔버 내의 조건들에 의해 결정되고, 그에 따라, 프로세싱 챔버 컴포넌트들의 열 팽창 등과 같은 인자들에 민감하다.
- [0052] [0061] 기능적으로, 정전 척 및 시스는 직렬로 연결된 2개의 캐페시터들로서 작용하며, 정전 척 캐페시터의 전극들 중 하나에 인가되는 입력 전압 파형이 제어되기 때문에, 총 인가 전압이 캐페시터들 사이에서 어떻게 분배될 것인지 그리고 시스 상에 얼마나 큰 전압이 있게 될 것인지를 결정하기 위해, 양자의 캐페시턴스 값들이 알려져 있을 필요가 있다.
- [0053] [0062] 본원에서 설명되는 방법들은, 상이한 실시예들에서, 소프트웨어, 하드웨어, 또는 소프트웨어와 하드웨어의 조합으로 구현될 수 있다. 부가하여, 방법들의 순서가 변화될 수 있으며, 다양한 엘리먼트들이 부가, 재순서화, 조합, 생략, 또는 다른 방식으로 변형될 수 있다. 본원에서 설명되는 모든 예들은 비-제한적인 방식으로 제공된다. 본 개시내용의 이점을 갖는 당업자에게 자명할 바와 같이, 다양한 변형들 및 변화들이 이루어질 수 있다. 실시예들에 따른 실현들은 특정 실시예들의 상황에서 설명되었다. 이들 실시예들은 예시적인 것으로 의도되고, 제한적인 것으로 의도되지 않는다. 다수의 변화들, 변형들, 부가들, 및 개선들이 본 개시내용의 범위 내에서 가능하다. 따라서, 단일 인스턴스(instance)로서 본원에서 설명되는 컴포넌트들에 대해 복수의 인스턴스들이 제공될 수 있다. 마지막으로, 예시적인 구성들에서 별개의 컴포넌트들로서 제공되는 구조들 및 기능성은 조합된 구조 또는 컴포넌트로서 구현될 수 있다. 이들 및 다른 변화들, 변형들, 부가들, 및 개선들은 다음의 청구항들에서 정의되는 바와 같은 실시예들의 범위 내에 속할 수 있다.
- [0054] [0063] 전술한 바가 본 개시내용의 실시예들에 관한 것이지만, 본 개시내용의 다른 및 추가적인 실시예들이 본 개시내용의 기본적인 범위로부터 벗어나지 않으면서 고안될 수 있다.

도면

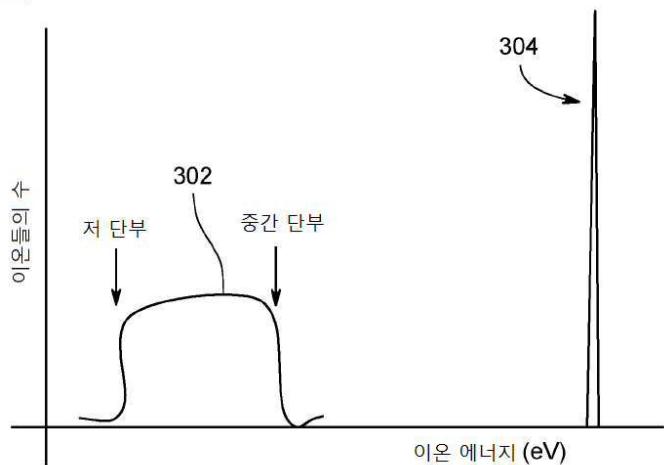
도면1



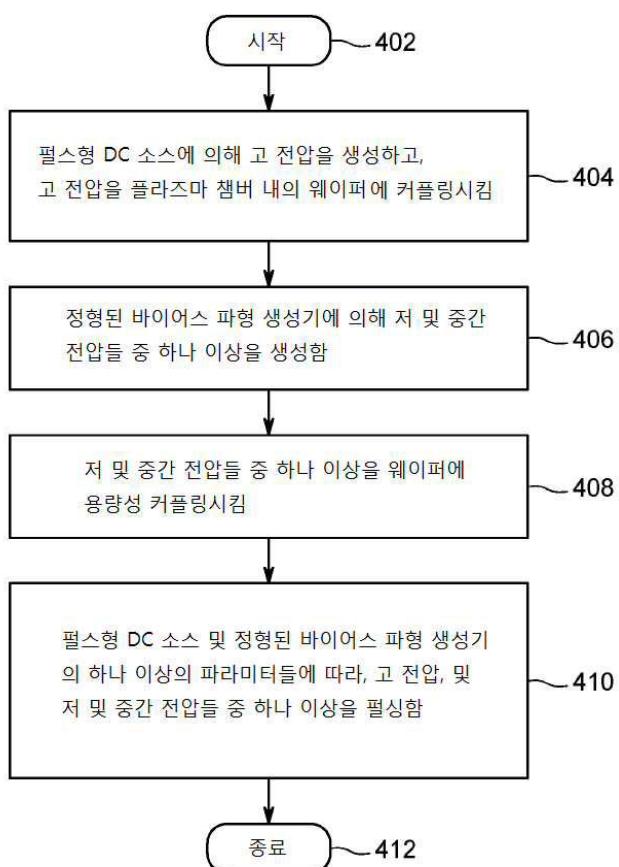
도면2



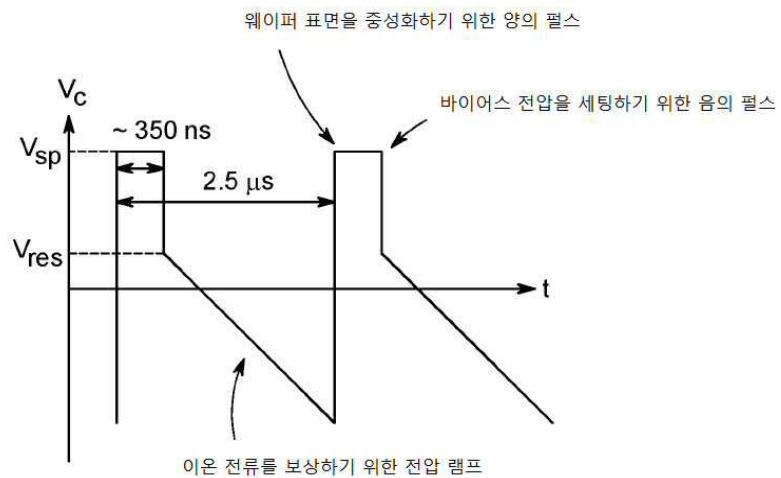
도면3

300

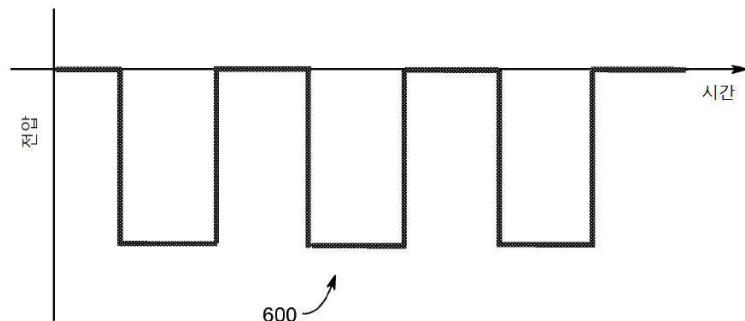
도면4

400

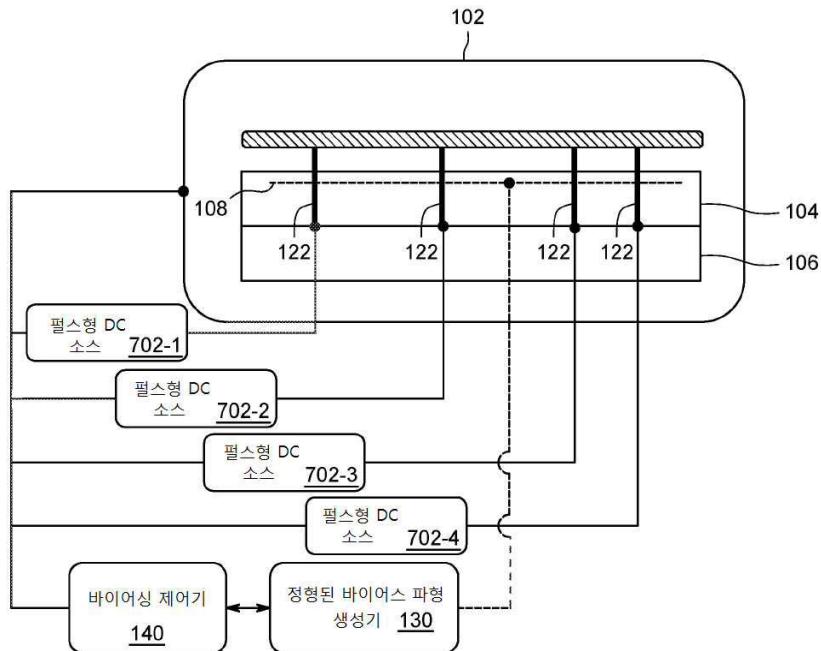
도면5



도면6



도면7



도면8

