

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5407967号
(P5407967)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int.Cl.		F I			
H05K	3/34	(2006.01)	H05K	3/34	510
H05K	1/18	(2006.01)	H05K	1/18	U
			H05K	3/34	512C

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2010-64617 (P2010-64617)	(73) 特許権者	000005223
(22) 出願日	平成22年3月19日 (2010.3.19)		富士通株式会社
(65) 公開番号	特開2011-199029 (P2011-199029A)		神奈川県川崎市中原区上小田中4丁目1番 1号
(43) 公開日	平成23年10月6日 (2011.10.6)	(74) 代理人	100094525
審査請求日	平成25年1月8日 (2013.1.8)		弁理士 土井 健二
		(74) 代理人	100094514
			弁理士 林 恒徳
		(72) 発明者	中西 輝
			神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内
		(72) 発明者	林 信幸
			神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 回路基板、電子機器、回路基板の製造方法、及び半導体装置の交換方法

(57) 【特許請求の範囲】

【請求項1】

外部電極が一面に設けられた半導体装置と、
前記外部電極に対応する基板電極を有する配線基板と、
前記外部電極に対応する第1の貫通電極を有する第1の絶縁基板と、前記外部電極に対応する第2の貫通電極を有する第2の絶縁基板とを有し、前記第1の貫通電極と前記第2の貫通電極が第1の半田を介して接続された中継基板とを備え、
前記外部電極と前記第1の貫通電極が、第2の半田を介して接続され、
前記基板電極と前記第2の貫通電極が、第3の半田を介して接続され、
前記第1の半田が、前記第2の半田及び前記第3の半田より低い融点を有し、且つ前記第2の半田又は前記第3の半田より薄い回路基板。

【請求項2】

請求項1に記載の回路基板において、
前記第1の絶縁基板及び前記第2の絶縁基板は、可撓性を有することを、
特徴とする回路基板。

【請求項3】

請求項1又は2に記載の回路基板において、
前記第1の半田は、SnBi半田又はInSn半田であり、
前記第2の半田及び前記第3の半田は、SnAgCu半田であることを、
特徴とする回路基板。

10

20

【請求項 4】

外部電極が一面に設けられた半導体装置と、前記外部電極に対応する基板電極を有する配線基板の間に設けられる中継基板であって、

前記外部電極に対応する第 1 の貫通電極を有する第 1 の絶縁基板と、

前記外部電極に対応し、第 1 の半田を介して前記第 1 の貫通電極に接続された第 2 の貫通電極を有する第 2 の絶縁基板とを備え、

前記第 1 の半田より融点が高い第 2 の半田を介して、第 1 の貫通電極が前記外部電極に接続され、前記第 1 の半田より融点が高い第 3 の半田を介して、前記第 2 の貫通電極が前記基板電極に接続され、前記第 1 の半田が、前記第 2 の半田又は第 3 の半田より薄い中継基板。

10

【請求項 5】

外部電極が一面に設けられた半導体装置と、前記外部電極に対応する基板電極を有する配線基板と、前記外部電極に対応する第 1 の貫通電極を有する第 1 の絶縁基板と前記外部電極に対応する第 2 の貫通電極を有する第 2 の絶縁基板とを有し前記第 1 の貫通電極と前記第 2 の貫通電極が第 1 の半田を介して接続された中継基板とを備え、前記外部電極と前記第 1 の貫通電極が第 2 の半田を介して接続され、前記基板電極と前記第 2 の貫通電極が第 3 の半田を介して接続され、前記第 1 の半田が前記第 2 の半田及び前記第 3 の半田より低い融点を有し、且つ前記第 2 の半田又は前記第 3 の半田より薄い回路基板と、

前記回路基板に入力信号を供給する入力信号供給ユニットと、

前記回路基板の出力信号を受信して処理する出力信号処理ユニットとを、

有する電子機器。

20

【請求項 6】

外部電極が一面に設けられた半導体装置と、前記外部電極に対応する基板電極を有する配線基板と、前記外部電極に対応する第 1 の貫通電極を有する第 1 の絶縁基板と前記外部電極に対応する第 2 の貫通電極を有する第 2 の絶縁基板とを有し前記第 1 の貫通電極と前記第 2 の貫通電極が第 1 の半田を介して接続された中継基板とを備え、前記外部電極と前記第 1 の貫通電極が第 2 の半田を介して接続され、前記基板電極と前記第 2 の貫通電極が第 3 の半田を介して接続され、前記第 1 の半田が前記第 2 の半田及び前記第 3 の半田より低い融点を有し、且つ前記第 2 の半田又は前記第 3 の半田より薄い回路基板の製造方法において、

30

前記中継基板を準備した後に、

前記第 1 の貫通電極と前記外部電極を前記第 2 の半田を介して接続し、前記第 2 の貫通電極と前記基板電極を前記第 3 の半田を介して接続する回路基板の製造方法。

【請求項 7】

外部電極が一面に設けられた半導体装置と、前記外部電極に対応する基板電極を有する配線基板と、前記外部電極に対応する第 1 の貫通電極を有する第 1 の絶縁基板と前記外部電極に対応する第 2 の貫通電極を有する第 2 の絶縁基板とを有し前記第 1 の貫通電極と前記第 2 の貫通電極が第 1 の半田を介して接続された中継基板とを備え、前記外部電極と前記第 1 の貫通電極が第 2 の半田を介して接続され、前記基板電極と前記第 2 の貫通電極が第 3 の半田を介して接続され、前記第 1 の半田が前記第 2 の半田及び前記第 3 の半田より低い融点を有し、且つ前記第 2 の半田又は前記第 3 の半田より薄い回路基板の半導体装置の交換方法であって、

40

前記第 1 の半田の融点より高く且つ前記第 2 の半田及び前記第 3 の半田の融点より低い温度に前記半導体装置を加熱して、前記半導体装置と前記第 1 の絶縁基板とを有する部材を前記配線基板から取り外す第 1 の工程と、

前記第 1 の工程の後、前記部材の交換対象の部材の貫通電極と前記第 2 の貫通電極を接続する第 2 工程とを有する

半導体装置の交換方法。

【発明の詳細な説明】**【技術分野】**

50

【 0 0 0 1 】

本発明は、回路基板、電子機器、回路基板の製造方法、及び半導体装置の交換方法に関する。

【背景技術】

【 0 0 0 2 】

コンピュータや携帯電話等の電子回路は、配線基板に、半導体装置（例えば、LSI(Large Scale Integration)）、抵抗器、コンデンサー等の電子部品を実装した回路基板に設けられている。

【 0 0 0 3 】

ここで、配線基板とは、半導体装置、抵抗器、コンデンサー等の電子部品を表面に固定し、その部品間を配線で接続する板状またはフィルム状の部品のことである。また、回路基板とは、電子部品を表面に実装した配線基板のことである。

10

【先行技術文献】

【特許文献】

【 0 0 0 4 】

【特許文献 1】特開2009-105095号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 5 】

回路基板の製造工程で、半導体装置に不具合が発見されることがある。このような半導体装置を良品と交換することで、回路基板の製造歩留まりを向上させることができる。

20

【 0 0 0 6 】

ところで、半導体装置としては、パッケージの底に外部電極を2次元状に配置し、この外部電極に半田ボールを固定したBGA(Ball Grid Array)型の半導体装置が広く用いられている。このような半導体装置を交換するには、まず半導体装置を回路基板から取り外し、その後新たな半導体装置を実装する。

【 0 0 0 7 】

半導体装置を回路基板から取り外すと、回路基板の基板電極(ランド)には、半田ボールの一部が不均一に取り残される。このため、半導体装置を交換する場合、取り残された半田を除去し、その後新しい半導体装置を実装する。このように半田の除去作業が行われるため、半導体装置(特に、BGA型の半導体装置)の交換は容易ではない。一般的に、半導体装置は、半田により配線基板に固定されるので、同様の問題は、BGA型の半導体装置以外の半導体装置にも存在する。

30

【 0 0 0 8 】

そこで、本発明の目的は、半導体装置の交換が容易な回路基板等を提供することである。

【課題を解決するための手段】

【 0 0 0 9 】

上記の目的を達成するために、回路基板の第1の観点によれば、外部電極が一面に設けられた半導体装置と、前記外部電極に対応する基板電極を有する配線基板と、前記外部電極に対応する第1の貫通電極を有する第1の絶縁基板と前記外部電極に対応する第2の貫通電極とを有する第2の絶縁基板とを有し前記第1の貫通電極と前記第2の貫通電極が第1の半田を介して接続された中継基板とを備え、前記外部電極と前記第1の貫通電極が、第2の半田を介して接続され、前記基板電極と前記第2の貫通電極が、第3の半田を介して接続され、前記第1の半田が、前記第2の半田及び前記第3の半田より低い融点を有し、且つ前記第2の半田又は前記第3の半田より薄い回路基板が提供される。

40

【発明の効果】

【 0 0 1 0 】

実施の形態の回路基板等によれば、半導体装置の交換が容易になる。

【図面の簡単な説明】

50

【 0 0 1 1 】

【図 1】BGA型の半導体装置を実装した回路基板の部分断面図である。

【図 2】半導体装置を配線基板から取り外した状態を説明する断面図である。

【図 3】実施の形態 1 の回路基板の部分断面図である。

【図 4】中継基板の断面図である。

【図 5】半導体装置の交換方法を説明する工程断面図である（その 1）。

【図 6】半導体装置の交換方法を説明する工程断面図である（その 2）。

【図 7】中継基板の製造方法を説明する工程断面図である（その 1）。

【図 8】中継基板の製造方法を説明する工程断面図である（その 2）。

【図 9】中継基板の製造方法を説明する工程断面図である（その 3）。

【図 10】中継基板の製造方法を説明する工程断面図である（その 4）。

【図 11】中継基板の製造方法を説明する工程断面図である（その 5）。

【図 12】実施の形態 1 の回路基板の製造方法を説明する工程断面図である。

【図 13】実施の形態 2 の電子機器の構成図である。

【発明を実施するための形態】

【 0 0 1 2 】

以下、図面にしたがって本発明の実施の形態について説明する。但し、本発明の技術的範囲はこれらの実施の形態に限定されず、特許請求の範囲に記載された事項とその均等物まで及ぶものである。尚、図面が異なっても対応する部分には同一符号を付し、その説明を省略する。

【 0 0 1 3 】

（実施の形態 1）

まず、半導体装置を交換する場合の問題点を説明する。図 1 は、BGA型の半導体装置 2 を実装した回路基板 4 の部分断面図である。図 1 には、半導体装置 2 及びその近傍が図示されている。

【 0 0 1 4 】

回路基板 4 は、半導体装置 2 と配線基板 6 を有している。ここで、半導体装置 2 は、半導体素子 8（集積回路が形成された半導体チップ）と、表面に半導体素子 8 を搭載したインターポーザ 10 と、半導体素子 8 を覆うカバー 12 を有している。インターポーザ 10 の裏面には、半導体装置 2 の外部電極 14 が 2 次元アレイ状に設けられている。

【 0 0 1 5 】

この外部電極 14 に対応して、配線基板 6 の表面には、基板電極（ランド）16 が 2 次元アレイ状に設けられている。そして、半導体装置 2 の外部電極 14 と基板電極 16 が、半田 18 によって接続されている。この半田 18 は、半導体装置 2 の外部電極 14 に設けられていた半田ボールが溶融して、基板電極 16 に密着したものである。

【 0 0 1 6 】

図 2 は、半導体装置 2 を配線基板 6 から取り外した状態を説明する断面図である。半導体装置 2 を取り外すには、まず半導体装置 2 を半田 18 の融点以上に加熱して、半田 18 を溶融させる。その後、半導体装置 2 を引き上げて、半導体装置 2 を配線基板 6 から取り外す。この時、半田 18 の一部が、基板電極 16 に取り残される。この時取り残される半田 18 a の量は、図 2 に示すように、基板電極 16 ごとに異なっており均一ではない。このため、新しい半導体装置の実装前に、取り残された半田 18 a を除去することが好ましい。しかし、配線基板 6 には他の電子部品も実装されており、残留半田 18 a の除去は容易ではない。すなわち、半導体装置の交換には、残留半田 18 a の除去が容易できないという問題がある。

【 0 0 1 7 】

（1）回路基板の構造

図 3 は、上記問題を解決した本実施の形態の回路基板 20 の部分断面図である。図 3 には、半導体装置 2 及びその近傍が図示されている。

【 0 0 1 8 】

10

20

30

40

50

本実施の形態の回路基板 20 は、図 3 に示すように、外部電極 14 が底面に設けられた半導体装置 2 と、外部電極 14 に対応する基板電極 16 を有する配線基板 6 と、中継基板 22 とを有している。

【0019】

図 4 は、中継基板 22 の断面図である。中継基板 22 は、図 4 に示すように、半導体装置 2 の外部電極 14 に対応する複数の第 1 の貫通電極 24 を有する第 1 の絶縁基板 26 と、外部電極 14 に対応する複数の第 2 の貫通電極 28 を有する第 2 の絶縁基板 30 とを有している。ここで、第 1 の貫通電極 24 と第 2 の貫通電極 28 は、第 1 の半田 32 を介して接続されている。

【0020】

そして、図 3 に示すように、本実施の形態の回路基板 20 では、半導体装置 2 の外部電極 14 と中継基板 22 の第 1 の貫通電極 24 が、第 2 の半田 34 を介して接続されている。また、配線基板 6 の基板電極 16 と中継基板 22 の第 2 の貫通電極 28 が、第 3 の半田 36 を介して接続されている。ここで、第 1 の半田 32 (図 4 参照) は、第 2 の半田 34 及び第 3 の半田 36 より低い融点を有している。更に、第 1 の半田 32 は、第 2 の半田 34 より薄い厚さを有している。

【0021】

第 2 の半田 34 は、例えば、半導体装置 2 の外部電極 14 に設けられた半田ボールが溶融して、第 1 の貫通電極 24 (図 4 参照) に密着した半田である。従って、第 2 の半田は、例えば半田ボールに広く用いられている重量比が 1:1:0.5 の Sn-Ag-Cu (以下、SAC 合金と呼ぶ) 合金であり、その融点は 220 である。同様に、第 3 の半田も、SAC 合金である。一方、第 1 の半田は、例えば重量比が 42:58 の Sn-Bi (以下、Sn-58Bi と呼ぶ) 合金であり、その融点は 139 である。

【0022】

ところで、中継基板を用いずに配線基板に半導体装置を直接実装する場合、まず配線基板に半導体装置を載置し、その後配線基板を加熱して半導体装置の半田ボールを溶融させる。次に、配線基板を冷却して溶融した半田ボールを凝固させて、半導体装置の外部電極と配線基板の基板電極(ランド)を接続する。この冷却過程で、熱膨張率の違いにより、半導体装置と配線基板の双方に歪(以下、熱歪と呼ぶ)が発生する。

【0023】

半導体装置(特に、一辺が 40 ~ 70 mm の大型の BGA 型半導体装置)には、通常、直径 400 ~ 900 μm の比較的大きな半田ボールが設けられている。このような大きな半田ボールを用いることにより、半導体装置と配線基板の熱膨張率の違いにより発生する熱歪を緩和することができる。

【0024】

従って、本回路基板 20 においても、第 2 の半田 34 の厚さは、500 μm 以上 900 μm 以下が好ましく、600 μm 以上 800 μm 以下が更に好ましい。

【0025】

尚、第 2 の半田 34 の代わりに、第 3 の半田 36 を第 1 の半田 32 より厚くしてもよい。或いは、第 2 の半田 34 及び第 3 の半田 36 の双方を、第 1 の半田 32 より厚くしてもよい。これらの場合、第 3 の半田 36 の好ましい厚さは、第 2 の半田 34 と同じである。

【0026】

(2) 半導体装置の交換方法

次に、上記回路基板 20 における半導体装置 2 の交換方法について説明する。図 5 及び 6 は、半導体装置 2 の交換方法を説明する工程断面図である。

【0027】

まず、第 1 の半田 32 の融点(例えば、139)より高く且つ第 2 の半田 34 及び第 3 の半田 36 の融点(例えば、220)より低い温度(例えば、145)に半導体装置 2 をヒーターで加熱して、第 1 の半田 32 だけを溶融する。その後半導体装置 2 を引き上げて、図 5 (a) に示すように、半導体装置 2 と第 1 の絶縁基板 26 とを有する部材 3

10

20

30

40

50

8を配線基板6から取り外す。

【0028】

上述したように、第1の半田32の厚さは、半田バンプからなる第2の半田34より薄い。従って、第2の貫通電極28には、多くの半田は取り残されない。このため、半田を除去しなくても、半導体装置2を再実装することができる。ここで、第1の半田32の厚さは250 μ m以下が好ましく、200 μ m以下が更に好ましい。但し、薄過ぎると貫通電極同士の接続が困難になるので、第1の半田32の厚さは50 μ m以上が好ましく、100 μ m以上が更に好ましい。

【0029】

次に、配線基板6を冷却して、取り残された第1の半田32aを凝固させる。その後、
図5(b)に示すように、上記部材38に対応する交換対象の部材40(以下、交換部材
と呼ぶ)を、第2の絶縁基板30に載置する。ここで、交換部材40は、新たな半導体装
置2aと、半導体装置2aの外部電極14aに対応する第3の貫通電極24aを有する第
3の絶縁基板26aとを有し、外部電極14aと第3の貫通電極24aが第4の半田(例
えば、SAC半田)34aを介して接続されている。更に、図5(b)に示すように、第3の
貫通電極24aの(半導体装置2aの)反対側の面には、第5の半田32b(例えば、Sn
-58Bi半田)が設けられている。

【0030】

ここで、第5の半導体32bの融点(例えば、139)は、第2乃至4の半田34、
36、34aの融点(例えば、220)より低い。また、第5の半田32bの厚さは、
第2の半田34又は第3の半田36より薄い(例えば、50 μ m以上250 μ m以下、ま
たは100 μ m以上200 μ m以下)。

【0031】

次に、取り残された第1の半田32a及び第5の半田32bの融点(例えば、139
)より高く、且つ第3の半田36及び第4の半田34aの融点(例えば、220)より
低い温度(例えば、150)に半導体装置2aをヒーターで加熱し、その後冷却する。
これにより、取り残された第1の半田32aと第5の半田32bが一体化して、図6に示
すように、交換部材40の第3の貫通電極24aと、第2の絶縁基板30の第2の貫通電
極28が接続する。

【0032】

以上のように、本実施の形態によれば、取り残された第1の半田32aを除去せずに、
半導体装置2を交換することができる。このため、半導体装置2の交換が容易になる。

【0033】

ところで、第1の絶縁基板26だけで中継基板を形成して、低融点半田(例えば、Sn-58Bi半田)でその貫通電極を基板電極(ランド)16に接続するようにしても、半導体装置2の交換は容易になるようにも思われる。但し、この場合には、他の電子部品も、低融点半田で基板電極に接続することになる。このため、交換する半導体装置38を加熱した時に、他の電子部品の低融点半田も同時に溶解してしまう。従って、第1の絶縁基板26だけ中継基板を形成することは好ましくない。

【0034】

また、中継基板を第2の絶縁基板30だけで形成して、低融点半田(例えば、Sn-58Bi半田)でその貫通電極と半導体装置の外部電極を接続することも考えられる。しかし、外部電極に低融点半田ボールを設けた半導体装置2は流通しておらず、入手困難である。従って、このような方法も採用することはできない。

【0035】

(3)中継基板の製造方法

次に、製造方法にしたがって、中継基板22の構造を詳しく説明する。

【0036】

図7乃至11は、中継基板22の製造方法を説明する工程断面図である。尚、図7乃至10は、第1の貫通電極24の近傍を拡大した断面図である。

10

20

30

40

50

【 0 0 3 7 】

貫通電極の形成工程（図 7 ~ 図 9 参照）

まず、図 7（a）に示すように、厚さ0.035mmのCu箔42を片面に貼り付けた厚さ0.05mmのポリイミドフィルム44を準備する。このポリイミドフィルム44は、一辺が40mmの正方形である。

【 0 0 3 8 】

次に、図 7（b）に示すように、Cu箔42の表面に、半導体装置2の外部電極14に対応する直径0.8mmのフォトレジストパターン46を形成する。この時、フォトレジストパターン46を、1mmピッチで40行×40列に2次元配列する。

【 0 0 3 9 】

次に、図 7（c）に示すように、フォトレジストパターン46をエッチングマスクとしてCu箔42をエッチングして、第1の貫通電極24のベース層48を形成する。

【 0 0 4 0 】

次に、図 8（a）に示すように、フォトレジストパターン46を除去する。その後、図 8（b）に示すように、ベース層48の外周部を覆う、直径0.6mmの開口部51が設けられたカバー層50を形成する。カバー層50は、例えばポリイミド膜又はソルダレジストである。

【 0 0 4 1 】

次に、ベース層48に対応する開口部52を有するメタルマスク54を、ポリイミドフィルム44の裏面に配置する。この時、ベース層48と開口部52を対向させる。開口部52の直径は、0.6mmである。

【 0 0 4 2 】

次に、図 9（a）に示すように、メタルマスク54で覆われたポリイミドフィルム44にレーザ光56を照射する。このレーザ光照射により、図 9（b）に示すように開口部52のポリイミドフィルム44が除去され、ベース層48が露出する。

【 0 0 4 3 】

次に、図 9（c）に示すように、無電解メッキによりベース層48の両面に、Niバリア層58及びAu半田付層60を順次積層する。

【 0 0 4 4 】

以上により、第1の貫通電極24を有する第1の絶縁基板26が完成する。同様の手順により、第2の貫通電極28を有する第2の絶縁基板30を形成する。

【 0 0 4 5 】

ところで、第1の絶縁基板26及び第2の絶縁基板30は、ポリイミドフィルムから形成されているので、可撓性を有している。このため、回路基板20の熱歪に対して、中継基板22は柔軟に対応することができる。

【 0 0 4 6 】

次に、図 10（a）及び（b）に示すように、第1の貫通電極24に対応する開口部62を有するメタルマスク64とスキジ67を用いて、第1の貫通電極24の片面に半田ペースト66を印刷する。この半田ペースト66の主成分は、Sn-52Bi粒子（融点139℃）である。メタルマスク64の厚さは、0.2mmである。これにより、第1の貫通電極24の片面に、厚さ約0.1mmの半田ペースト66が塗布される（図 10（c）参照）。

【 0 0 4 7 】

次に、この第1の絶縁基板26に最高温度160℃のリフロー処理を施して、半田ペースト66を溶融する。その後、第1の絶縁基板26を冷却して、図 11（a）に示すように、第1の貫通電極24の片面を覆う半田層68を形成する。同様の処理を第2の絶縁基板30にも施して、第2の貫通電極28の片面を覆う半田層を形成する。

【 0 0 4 8 】

次に、図 11（b）に示すように、第1の絶縁基板26と第2の絶縁基板30を、夫々の半田層が接触するように重ね合わせる。その後、第1の絶縁基板26と第2の絶縁基板30をリフロー炉で加熱して、第1の絶縁基板26と第2の絶縁基板30夫々の半田層を

10

20

30

40

50

溶融して一体化させ、厚さ150 μ mの第1の半田32を形成する。以上により、中継基板22が完成する。

【0049】

以上の例では、Cu箔をエッチングしたベース層48の両面にNiバリア層58及びAu半田付層60を積層して、第1の貫通電極24及び第2の貫通電極28を形成する。しかし、単にCu箔42をエッチングして、第1の貫通電極24及び第2の貫通電極28を形成してもよい。この場合、Cu箔42への半田層68の拡散を防止するため、Cu箔42を少なくとも10 μ m程度厚くすることが好ましい。

【0050】

尚、ポリイミドフィルム44等に貫通孔(ビア)を形成し、この貫通孔をCu、Al、又はAl合金等の導電性材料で埋め込んで貫通電極を形成してもよい。更に、貫通孔を埋め込んだ導電性材料の両面にNi層とAu層を順次積層して、貫通電極を形成してもよい。

10

【0051】

(4)回路基板の製造方法

次に、製造方法にしたがって、本実施の形態の回路基板20の構造を詳しく説明する。

【0052】

図12は、本実施の形態の回路基板20の製造方法を説明する工程断面図である。

【0053】

まず、図12(a)に示すように、中継基板22と、半導体装置2と、この半導体装置2の外部電極14に対応する基板電極16を有する配線基板6とを準備する。

20

【0054】

配線基板6は、厚さ約4mmで110 \times 110mm角のガラスエポキシ製のプリント基板である。基板電極16は、配線基板6の中央に40行 \times 40列に2次元配列されている。基板電極16はCu製であり、直径は0.6mmである。この基板電極16には、SAC半田層70が印刷されている。

【0055】

半導体装置2のインターポーザ10は、厚さが1.5mmのガラスセラミック板である。このインターポーザ10には、Au/Ni製の外部電極14が2次元アレイ状に設けられている。外部電極14の直径は0.6mmである。この外部電極14には、直径の0.6mmのSAC半田ボール72が設けられている。

30

【0056】

次に、基板電極16と、中継基板22の貫通電極24,28と、半導体装置2の外部電極14が鉛直線上に整列するように、配線基板6と中継基板22と半導体装置2とを順次重ね合わせる(図12(a)参照)。

【0057】

次に、図12(b)に示すように、重ね合わせた各部材2,22,6に、最高温度235のリフロー処理を施して、各部材に設けた半田を溶融する。

【0058】

次に、図12(c)に示すように、リフロー処理を施した各部材2,22,6を冷却して、中継基板22の第1の貫通電極24と半導体装置2の外部電極14を第2の半田34(半田ボール72)を介して接続する。同時に、中継基板22の第2の貫通電極28と配線基板6の基板電極16を、第3の半田36(SAC半田層70)を介して接続する。以上により、回路基板20が完成する。

40

【0059】

ところで、リフロー処理後の冷却過程では、最初に第2の半田34(SAC半田)及び第3の半田36(SAC半田)が凝固し、その後第1の半田32(Sn-58Bi半田)が凝固する。従って、配線基板6と半導体装置2は、第1の半田32の融点(139 $^{\circ}$)までは、夫々自由に熱収縮する。しかし、第1の半田32の凝固後は、配線基板6と半導体装置2は、第1乃至3の半田32,34,36を介して互いに固定され、自由に収縮できなくなる。このた

50

め、図12(c)に示すように、配線基板6及び半導体装置2に反り74が発生する。しかし、第1の半田32の融点(139)が第2の半田34及び第3の半田36の融点(220)より低いので、反り74は、半導体装置2と配線基板6をSAC半田バンプ(融点220)で直接接続する回路基板4の反り76より小さくなる(図1参照)。

【0060】

例えば、半導体装置2の一辺が40mmの場合、本実施の形態の回路基板20の反りは、0.01mm~0.05mmである。しかし、半導体装置2と配線基板6をSAC半田バンプで直接接続した回路基板の反りは、0.1mm~0.3mmである。

【0061】

以上のように、本実施の形態の回路基板20によれば、半導体装置の交換が容易になるだけでなく、回路基板の反りを抑制することができる。

10

【0062】

(実施の形態2)

図13は、本実施の形態のパーソナルコンピュータ78の構成図である。

【0063】

図13に示すように、本パーソナルコンピュータ78は、実施の形態1の回路基板20(マザーボード)と、回路基板20に入力信号を供給する入力信号供給ユニット(キーボード80及びハードディスク82)と、回路基板の出力信号を受信して処理する出力信号処理ユニット84(液晶表示装置)とを有している。

【0064】

20

上述したように、回路基板20における半導体装置2の交換は容易なので、パーソナルコンピュータ78の製造歩留りは高い。尚、本実施の形態は、他の電子機器、例えばサーバや携帯電話にも適用できる。

【0065】

以上の例では、第1の半田32は、Sn-58Bi合金である。しかし、第1の半田32は、重量比52:48のIn-Sn合金(融点117)等の他の半田であってもよい。また、夫々の合金の重量比は、上述した値に限られない。従って、第1の半田32には、種々の重量比のSn-Bi合金及びIn-Sn合金や他の合金を用いてもよい。

【0066】

以上の実施の形態に関し、更に以下の付記を開示する。

30

【符号の説明】

【0067】

2・・・半導体装置

6・・・配線基板

14・・・外部電極

16・・・基板電極

20・・・回路基板

22・・・中継基板

24・・・第1の貫通電極

26・・・第1の絶縁基板

40

28・・・第2の貫通電極

30・・・第2の絶縁基板

32・・・第1の半田

34・・・第2の半田

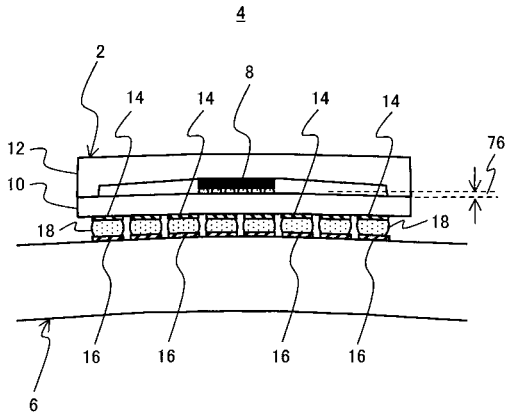
36・・・第3の半田

38・・・部材

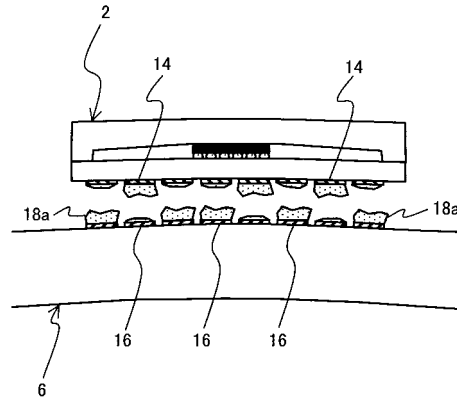
40・・・交換部材

78・・・パーソナルコンピュータ(電子機器)

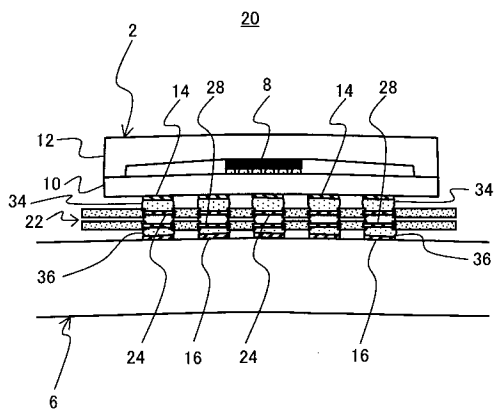
【図1】



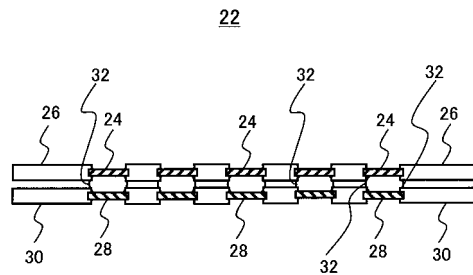
【図2】



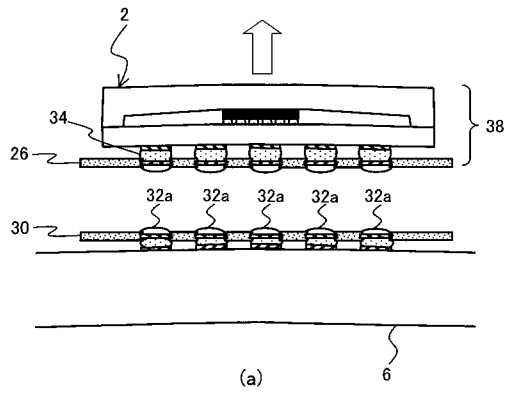
【図3】



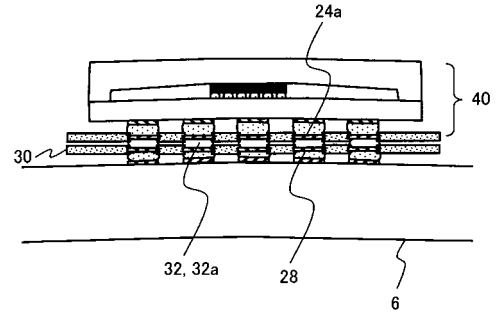
【図4】



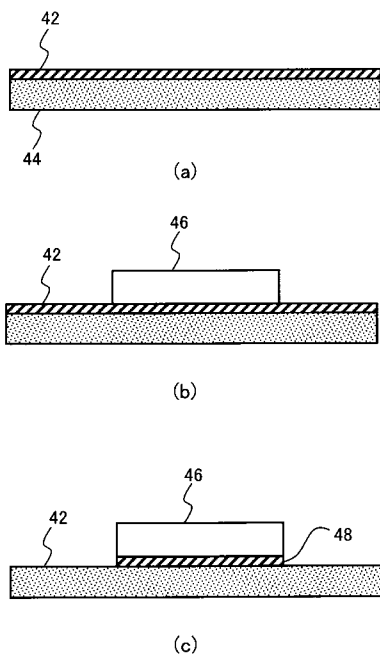
【 図 5 】



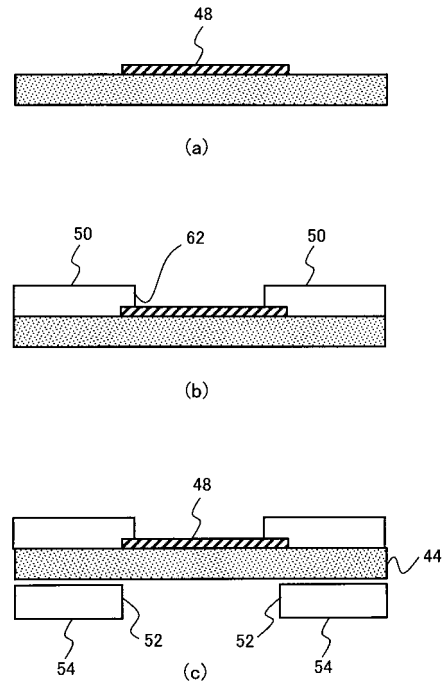
【 図 6 】



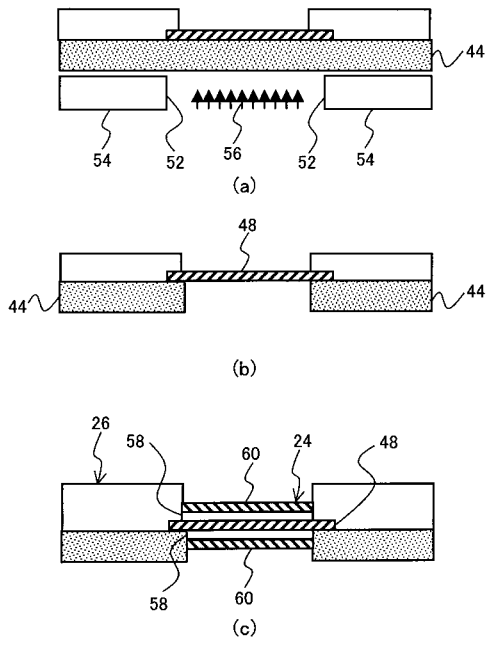
【 図 7 】



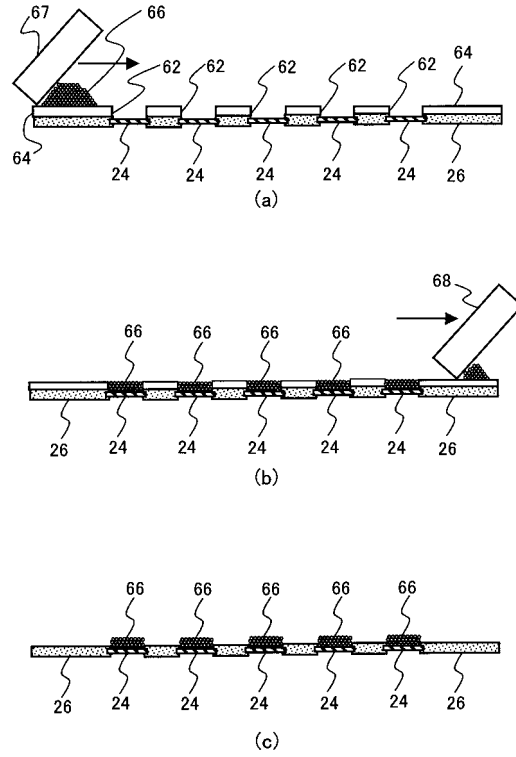
【 図 8 】



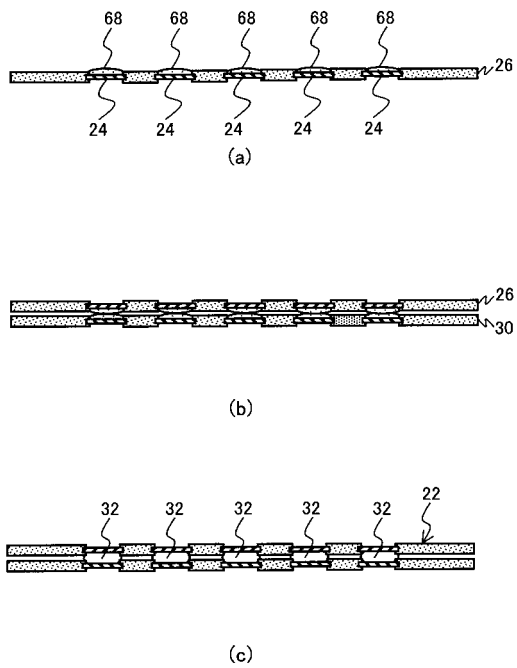
【 図 9 】



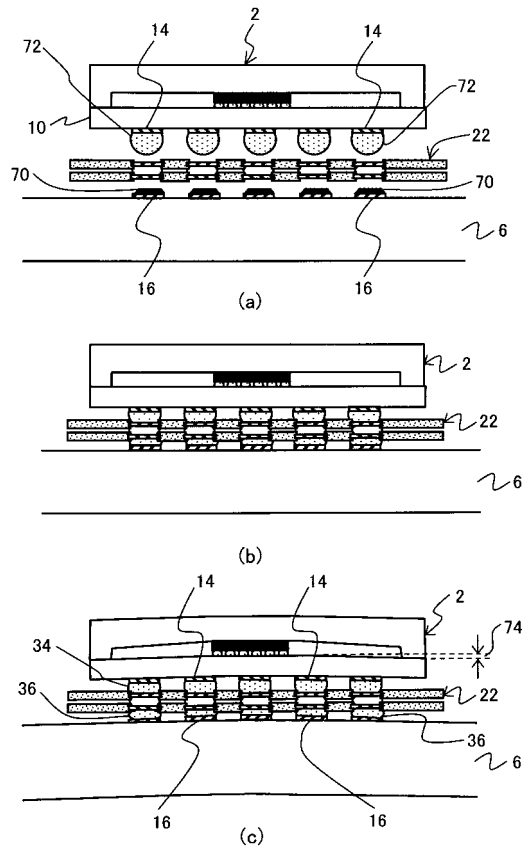
【 図 10 】



【 図 11 】

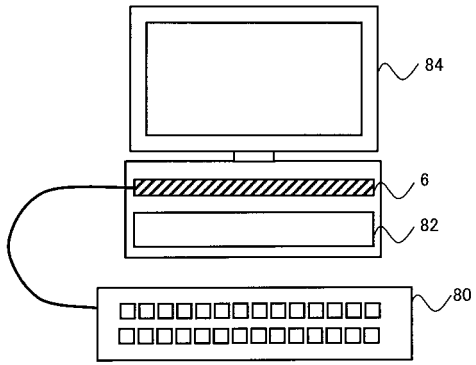


【 図 12 】



【 13】

78



フロントページの続き

- (72)発明者 森田 将
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 米田 泰博
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 奥村 一正

- (56)参考文献 特開2002-100711(JP,A)
特開2001-119113(JP,A)
特開2009-105095(JP,A)
特開平9-307225(JP,A)
特開2007-281172(JP,A)
特開2010-45246(JP,A)
特開2003-152007(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|------|
| H05K | 3/34 |
| H05K | 1/18 |