[19]中华人民共和国专利局

[51]Int.Cl[6]
G10H 7/02

[12] 发明专利申请公开说明书

[21] 申请号 96116725.4

[43]公开日 1997 年 11 月 19 日

[11] 公开号 CN 1165364A

[22]申请日 96.12.27

[30]优先权

[32]96.1.5 [33]US[31]583,250

[71]申请人 朗迅科技公司

地址 美国新泽西

[72]发明人 杰弗里·艾抢·沃尔克

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

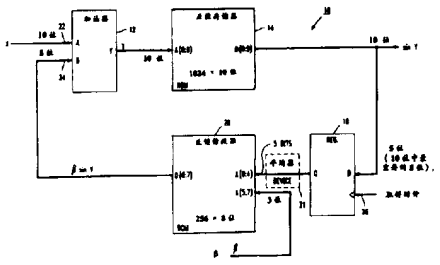
代理人 范本国

权利要求书 3 页 说明书 6 页 附图页数 7 页

[54]发明名称 电子音乐的音调产生方法和设备

[57]摘要

一种电子产生音乐的设备和方法，它包括一个耦合到正弦存储器加法器，其中的正弦存储器是一个包含各种输出特性不同的正弦波的查找表。正弦存储器的输出和加法器的输入之间的反馈路径包括一个耦合到反馈修正装置的寄存器。反馈修正装置包括一个将反馈分量 β 代入正弦存储器输出的正弦波中的第二查找表。反馈修正装置的输出是从上述正弦存储器选定的波和反馈分量的选定值的任意函数。



权 利 要 求 书

1.一种电子产生音乐音调的设备，上述设备包含:

用来将其第一和第二输入处的数据加到一起的数字加法装置，上述第一输入被耦合到适于产生数字取样序列的输入器件;

一个耦合到上述数字加法装置的一个输出端，用来储存根据输入地址而选定的重复频率的预定波形的正弦存储器表；以及

一个耦合到上述正弦存储器表的反馈修正装置表，用来储存已引入其中的有不同反馈程度和类型的上述预定波形的改变类型，上述预定波形的上述改变类型可根据输入地址而选择，上述反馈修正装置表的输出被耦合到上述加法装置的上述第二输入。

2.权利要求 1 的设备 ，其中所述的存储在上述反馈修正装置表中的上述预定波形的修改类型代表着上述预定波形和一个预定反馈值的乘积。

3.权利要求 2 的设备，其中所述的上述反馈修正装置表中的上述波形的修改类型的上述预定反馈值可根据上述反馈修正装置表的输入地址的范围而选择。

4.权利要求 1 的设备，其中的上述正弦存储器表的输出被耦合到用来产生音乐音调的处理装置。

5.权利要求 4 的设备，其中所述的处理装置包括一个用来根据上述输入器件的信号而产生包络形状信号的包络发生器；以及

用来将上述包络形状信号同上述正弦存储器表的输出相乘的乘法器，上述乘法器的乘积被输出到输出单元，从而产生上述音乐音调。

6.权利要求 1 的设备，还包括耦合在上述正弦存储器表、上述反馈修正装置表和上述数字加法装置所组成的回路中的用来使上述反馈修正装置表的上述输出与上述数字加法装置的上述第一输入同步的一个数据寄存器。

7.权利要求 1 的设备，其中所述的加法装置、上述正弦存储器和上述反馈修正装置表包含一个运算单元，还包含耦合于上述输入器件的多个输入的多个运算单元，从而同时产生一系列音乐音调。

8.权利要求 1 的设备，其中所述的输入器件包括:

用来储存预定频率的频数存储器，上述频数存储器适合于接收用来选择频率的输入逻辑所产生的信号；以及

耦合于上述频数存储器的、用来重复地对根据预定的时钟脉冲而选自上述频数存储器的上述频率进行相加的累加器装置，上述累加器的输出被耦合到上述数字加法装置的上述第一输入。

9.权利要求 1 的设备，其中所述的上述反馈修正装置表的输入地址是一个表示上述预定波形和一个选定反馈参数的组合地址。

10.权利要求 1 的设备，其中预定数目的最不重要位在输入到上述反馈修正装置表之前被从上述正弦存储器的上述输出中截去，从而对上述反馈修正装置表的输入提供滤波。

11.权利要求 10 的设备，还包括一个耦合在上述正弦存储器表、上述反馈修正装置表和上述数字加法装置组成的回路中的用来对上述回路中的至少一个先前值与上述回路中的现在值进行平均从而对上述反馈修正装置表的输出信号进行滤波的平均装置。

12.一种电子产生音乐音调的方法，上述方法包含下列步骤:

将代表输入器件产生的选定频率的一系列数字取样与从反馈路径产生的数据相加到一起;

参照其中储存有选定重复频率的预定波形的正弦存储器表，其中根据从上述相加步骤提供的输入地址从上述存储器表输出一个预定波形;以及

从反馈修正装置表选择其中引入了不同反馈程度的修改过的上述预定波形的修改类型，上述预定波形的修改类型可根据输入地址进行选择，其中上述预定波形的修改类型是作为上述相加步骤的输入的上述反馈路径中的输出。

13.权利要求 12 的方法，其中所述的对上述反馈修正装置表的输入地址是一个代表上述预定波形和一个选定反馈参数的组合地址。

14.权利要求 12 的方法，其中所述的存储在上述反馈修正装置表中的预定波形的修改类型代表着上述预定波形和一个预定反馈值的乘积。

15.权利要求 14 的方法，其中所述的上述反馈修正装置表中波形的

上述修改类型的上述预定反馈值可根据上述反馈修正装置表的输入地址的范围来选择。

16.权利要求 12 的方法，还包括对上述正弦存储器表的输出进行处理以产生音乐音调的步骤。

17.权利要求 16 的方法，其中所述的处理步骤包括根据来自上述输入器件的信号来产生包络形状信号的步骤；以及

将上述包络形状信号同来自上述正弦存储器表的输出相乘，上述乘法器的乘积被输出到输出单元从而产生上述音乐音调。

18.权利要求 12 的方法，还包括下列步骤:

将代表上述预定波形选定部分的数值暂时储存在数据寄存器中；以及

以预定的取样时钟速率将地址数据输入到上述反馈修正装置。

19.权利要求 12 的方法，其中所述的加法装置、所述的正弦存储器和所述的反馈修正装置表包含一个运算单元，该方法还包括将多个耦合于上述输入器件的多个输入的多个运算单元进行耦合从而同时产生系列音乐音调的步骤。

20.权利要求 19 的方法，还包括下列步骤:

根据输入逻辑所产生的信号，从频数存储器选择一个频率；以及

根据预定的时钟脉冲对选自上述频数存储器的上述频率进行反复相加，其中其一个输出如上述数字取样序列被相加。

说　　明　　书

电子音乐的音调产生方法和设备

本发明涉及到用来产生电子音乐的音调产生器件，更确切地说是涉及到连续改变音调波分量的方法和设备。

在现有技术中已提出各种方法来电子合成音乐音调。Tomisawa 的美国专利 4249447 描述了一种涉及频率调制的方法。用来实现数字频率调制的基本单元包括一个加法器和一个其数值基于加法器的输出而被选择的正弦波存储器。在此单元中，以数字取样值序列表示的波形“ x ”以适当的反馈比被加入正弦波存储器的输出。在反馈回路中插入一个乘法器，用来将存储器的输出即 Siny 放大 β（反馈参数）倍。乘积 β Siny 被加于加法器，得到 x+β Siny。加法器的输出 x+β Siny 构成正弦波存储器的输入地址。借助于改变反馈参数 β 的数值来控制上述单元所产生的音调波的分量。

虽然 Tomisawa 所述的器件可相当简便地实现，但其缺点是用简单相乘所能得到的谐波谱受到一些限制。此外，对于反馈参数的某些数值，正负二种数值的幅度数据在存储器的各个输出取样点处变化得太快了，引起不希望有的振荡现象。为了消除这种振荡现象，必须在反馈路径中插入一个额外的平均器件。

AT&T 公司以商标“ RIO/Roadrunner ”制造了另一种产生调频音乐的器件。在此器件中，利用浮点 DSP 码来重复调频算法。一个大的查表存储器代替反馈路径被用来包容复杂的波形。复杂波形试图包括 Tomisawa 中各种反馈参数的反馈效果。但由于适用的存储器受到限制，故谐波谱的质量受到限制。因此，需要有一种器件，它能产生比现有技术器件所能得到的更纯的特定的谐波谱。本发明公开了一种电子产生音乐的设备和方法。本发明包括一个耦合到正弦存储器的加法器，其中的正弦存储器是一个查找表，它包括

各种具有不同输出特性的正弦波。正弦波存储器的输出和加法器的输入之间的反馈路径包括一个耦合到反馈修正装置的寄存器。反馈修正装置包括一个第二查找表它将反馈分量β代入正弦存储器输出的正弦波中。反馈修正装置的输出是正弦波输出和反馈分量β的任意函数。一种这样的函数可能是选自上述正弦存储器的一个波与选定反馈分量数值的乘积的表示。

为了更好地理解本发明，应结合附图参照本发明典型实施例的下列描述，在这些附图中，

图1示出了根据本发明用来产生音乐音调的运算单元的一个优选实施例的方框图；

图2示出了用来产生在发生电子音乐音调中所用的数字数值序列（x）的电路的典型实施例的方框图；

图3示出了用来处理用作音乐音调的输出音调波形的典型单元的方框图；

图4示出了根据本发明同时产生多个音调的另一个实施例；以及

图5a、5b、5c和6示出了当β值逐渐增大时Siny与β相乘的取样点处反馈修正装置输出波形的改变。

本发明公开了一种用来产生合成电子音乐音调的新颖方法和设备。参照图1，示出了根据本发明用来产生电子音乐的运算单元10的优选实施例。此运算单元10是一种数字器件且包括一个耦合到 正弦存储器14的加法器12，其中的正弦存储器是一个包含各种不同输出特性的正弦波的查找表。正弦存储器14的输出和加法器12的输入之间的反馈路径包括一个耦合到反馈修正装置20的寄存器18。反馈修正装置20主要是一个第二查找表，可能加有其它电路，它将反馈分量β与正弦存储器14输出的正弦波进行组合以便产生反馈修正装置20的地址输入。

如所看到，本发明的加法器12包括一个第一和第二输入22和24，其中在第一和第二输入处的数据用已知的方法加在一起。在本发明的一个优选实施例中，示于图1的加法器是一个10位加法

器，但本技术领域熟练人员知道，其它位数的加法器和其它位数的数据也可输入到加法器，这有赖于特定应用中所需的准确度和/或精度。注意在优选实施例中，为得到适当的波形精度，在加法器12的B输入口只要求有8位。

对加法器12的第一输入22是一个由代表 -π到π之间数值的数字取样序列所表示的变量“X”。加法器的第二输入24即β Siny是反馈修正装置20的输出。在优选实施例中，这二个数值被相加以便在加法器的输出处产生一个10位值“Y”。由于输出是一个模（2π）值，故二个输入相加可能引起的第11位被消除了。如所理解，从图1各部件发出的单线表示总线结构上的平行数据。

加法器12第一输入处的变量X表示例如由键盘式器件所产生的信号。图2示出了用来产生信号X的一种典型器件，它包括键盘逻辑30、频数存储器32和一个累加器34。代表键盘中所击键的信号从键逻辑30被加到频数存储器32。频数（它是对应于所击键的频率亦即相位增量的一个常数）被从频数存储器读出。从存储器读出的频数被加于累加器，其中的频数根据时钟脉冲中被重复地相加。累加器由例如一个模M计数器组成，且累加器的输出被馈至加法器12作为变量X。

加法器12的输出Y（10位）被输入到正弦存储器14的地址线。根据存储器的特定地址输入，在查找表中选取一个相应的波数值Siny，且经由正弦存储器14的数据线输出。在所示的实施例中，正弦存储器示为1024 × 10位ROM。但应了解，依赖于所需的精度也可采用不同规格的存储器，而且也可用随机存取存储器（RAM）来代替ROM。采用RAM作为存储器的系统的优点是可对不同的波形重新编程。

正弦存储器12的输出也被连接到反馈路径中。在图1所示的优选实施例中，存储器输出的10位中的最重要的5位被输入到数据寄存器18。数据寄存器可如所示由一系列触发器或其它可暂时缓冲数据的器件组成。数据寄存器18包括一个取样时钟输入26，它使来自寄存器的数据能够以与数字值X引入加法器12相同的速率

输入反馈修正装置20中。数据寄存器的目的是使表示为加法器12的输入的二个分量同步。数据寄存器在与产生包含X的取样的器件的同时被时钟激活。这样就可理解，数据寄存器18可以置于反馈路径的其它位置，包括但不限于加法器12的前面或后面。

在所示的本发明的实施例中，反馈修正装置20是一个256 × 8位ROM。反馈修正装置包括二组输入。正弦存储器12的最重要的5位经由数据寄存器18被输入到反馈修正装置即地址线A（0:4）处作为最不重要位输入。反馈分量值β被输入到地址线A（5:7）处的反馈修正装置20的3个最重要的位处。5个最不重要的位和3个最重要的位（β）的组合地址构成反馈修正装置查找表中的一个8位地址。这一地址对应于被反馈分量（β）改变过的Siny的值而定位一个其中储存有8位数据的存储器位置。反馈修正装置数据线上的输出于是成为f(β,Siny)。

如所见，借助于改变选取输入到反馈修正装置20的3个最重要的位，可改变反馈分量β，其中符号波的构成决定于正弦存储器14的输出。如所知，反馈修正装置的存储器大小以及用于正弦波分量的准确位数和反馈值将根据输出波形所需的精度来确定。反馈修正装置查找表20的优点是比起简单相乘来说可得到更加特定的谐波谱。亦即，反馈修正装置20产生可选择来更精确地控制最终波形的谐波分量的数值。此外，本实施例的电路比某些实现中的乘法器电路更简单。

在反馈修正装置的功能是Siny与β相乘的情况下，可以得到，当β值从0增大到1（见图5a-5c）时，波形由正弦形变为锯齿形，波形的谐波成分相应增加。在各图中，上部图100表示加法器x输入处取样在－π和π之间的连续变化顺序。－π到π的范围被分成200个取样。下部图110表示每个取样的相应的Siny值。当β值等于或超过大约1.3时，在Siny=0附近可观察到波形Siny的剧烈振荡（见图6）。这一振荡由交替地正负偏离预期的锯齿状波形所组成。这一振荡以Siny波形的取样产生速率一半的速率发生。这一振荡不是电路中的任何缺陷所造成的，而是电路的反馈比所造成

的。在 Siny 波形具有负斜率的区域中，反馈是负的。亦即当加法器 12 的输出 y 增大时，在所述区域中的 Siny 值减小。这一减小的值被反馈修正装置 20 中的正的 β 相乘后，被送入加法器 20，产生加法器输出 y 降低的倾向，它反过来又产生 Siny 值增大的倾向。这一循环重复着，引起波形 Siny 上交替的负和正起伏。当负反馈变得足够强时，就发生振荡。

由于在点 Y = π 处的（ Siny ）/y 为负且取最大值，故振荡的开始同 β 的大小和波形 Siny 的斜率二者都有关系。实际上，可看到，只有当乘积（ β ）（ Siny 斜率）小于大约 - 0.56 时，振荡才开始。

如有需要，借助于在反馈路径中某处插入一个平均器件 21，可滤掉这一振荡。这样一种平均器件是一个用寄存器或相似器件储存取样以便可用已知的处理加至下一取样的电路，这一相加的结果用已知的方法被二除。由于要储存减少了的位数，平均器件 21 最好可插入到电路中加法器输出 Siny 和反馈修正装置 20 之间。实际上，它可以成为反馈修正装置 20 的一部分。但可理解，插入到 12、14 和 20 所组成的反馈路径上任何地方，平均器件都是有效的。此外，用相似的已知方法，可对三个、四个或更多个连续取样进行平均，使所述的振荡得到更为有效的抑制。值得指出的还有， Siny 波形数据在送入反馈修正装置 20 之前被切至最重要的 5 位，这对滤去所述的振荡有额外的效用。若采用过滤，则优选实施例是将反馈的 Siny 波形截头，随后平均二个相继的取样，这样用简单的电路提供有效的过滤。

应该指出的是，由于负反馈的作用，即使用更大的过滤，当 β 值达到足够大时，振荡仍将再次开始。在某些情况下，为了使谐波分量加入到波形输出，这一振荡实际上可能是可取的。超过一定水平的反馈，此振荡对波形的影响则成为进一步增加反馈时没有音频效果。此时，可调节反馈修正装置来提高当 β 值增大时的过滤量。

可对运算单元输出处提供的音调波形 Siny 进行进一步处理以产生音乐音调。参见图 3，示出了处理运算单元提供的信号的典型

电路。包络发生器40根据例如击键响应于图2键盘逻辑30所提供的键上信号而产生包络形状信号。这一包络形状信号被馈至乘法器42。乘法器42将运算单元10所提供的音调波形Siny与包络形状信号相乘以便将幅度包络传给音调波形Siny。从乘法器输出的音调信号被馈至输出单元44，然后用诸如转换成模拟信号并滤波之类的熟知方法以音乐音调的形式被听取。

如所知，如果读自频数存储器32的频数很大，则输入到加法器12（图1）的变量X迅速增加，而若频数很小，则增加缓慢。变量X的变化率于是决定了运算单元10所产生的音调的频率。借助于改变反馈参数β的值，可连续地控制运算单元所产生的音调的谐波分量。还可看到，其输入地址根据本发明而被调制的正弦存储器不仅可用来产生所需的音调波形，而且还可用来调制另一波形存储器的输入地址。在后一种情况下，音调波形由另一波形存储器产生。

在本发明的上述描述中，正弦存储器14已被描述成一个储存正弦波的存储器。应该理解，存储器并不受这一限制，而是可同上述存储器同样有效地采用可储存余弦波或带初始相位的正弦函数。此外，也可应用锯齿波、三角波或不规则波形状。其中所储存的波形也不局限于完全周期波形，而是可包括其其它部分，其中可用已知的方法来重现完全周期波形。

参照图4，示出了本发明的另一个实施例。在所示实施例中，如图1那样，多个运算单元60被耦合到由单输入器件64所产生的多个输入62。如所知，本发明可用来同时从多重运算单元一次产生一系列音调，其中的这些音调稍后在输出中被处理和组合。

从上所述应能理解，根据附图所述的实施例仅仅是一些示例，本技术领域中的熟练人员可对所示实施例进行各种改变和修正而不超越本发明的构思与范围。所有这些改变和修正都认为包括在所附权利要求所确定的本发明范围之中。

图 1

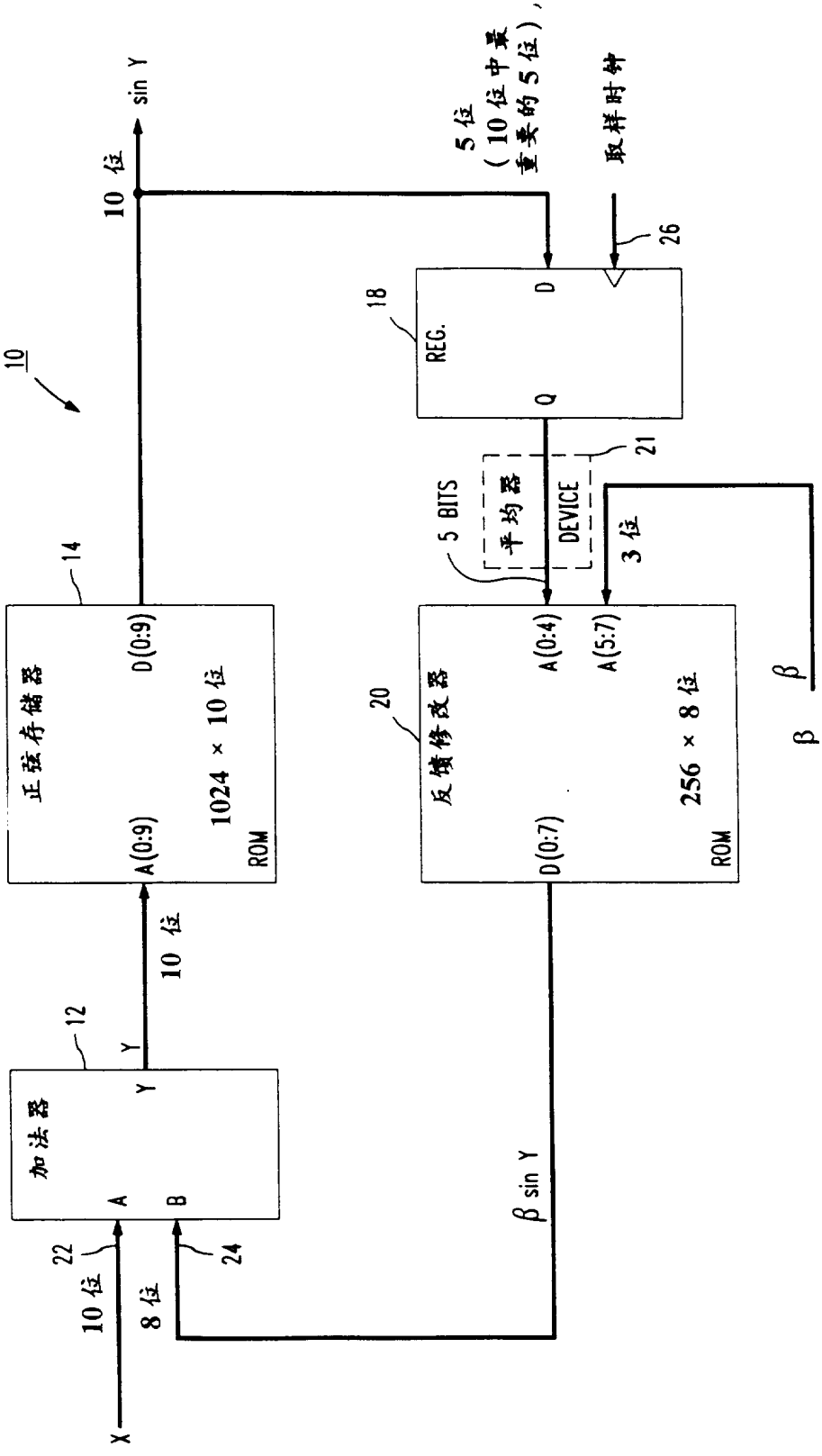

10
sin Y
10 位
5 位
（10 位中最
重要的 5 位），
取样时钟
26
18
REG.
D
Q
21
5 BITS
平均器
DEVICE
3 位
14
正弦存储器
D(0:9)
1024 × 10 位
ROM
A(0:9)
20
反馈修改器
A(0:4)
A(5:7)
256 × 8 位
ROM
D(0:7)
β
β
12
加法器
Y
Y
10 位
A
B
22
24
10 位
8 位
X
β sin Y

图 2

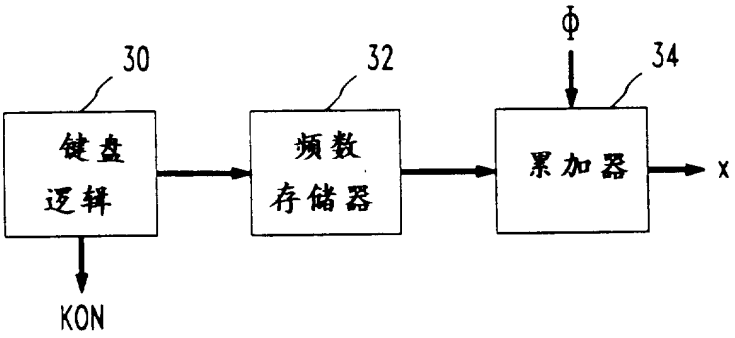


图 3

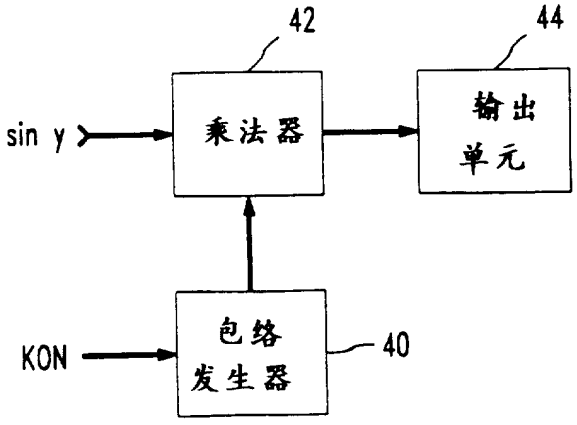


图 4

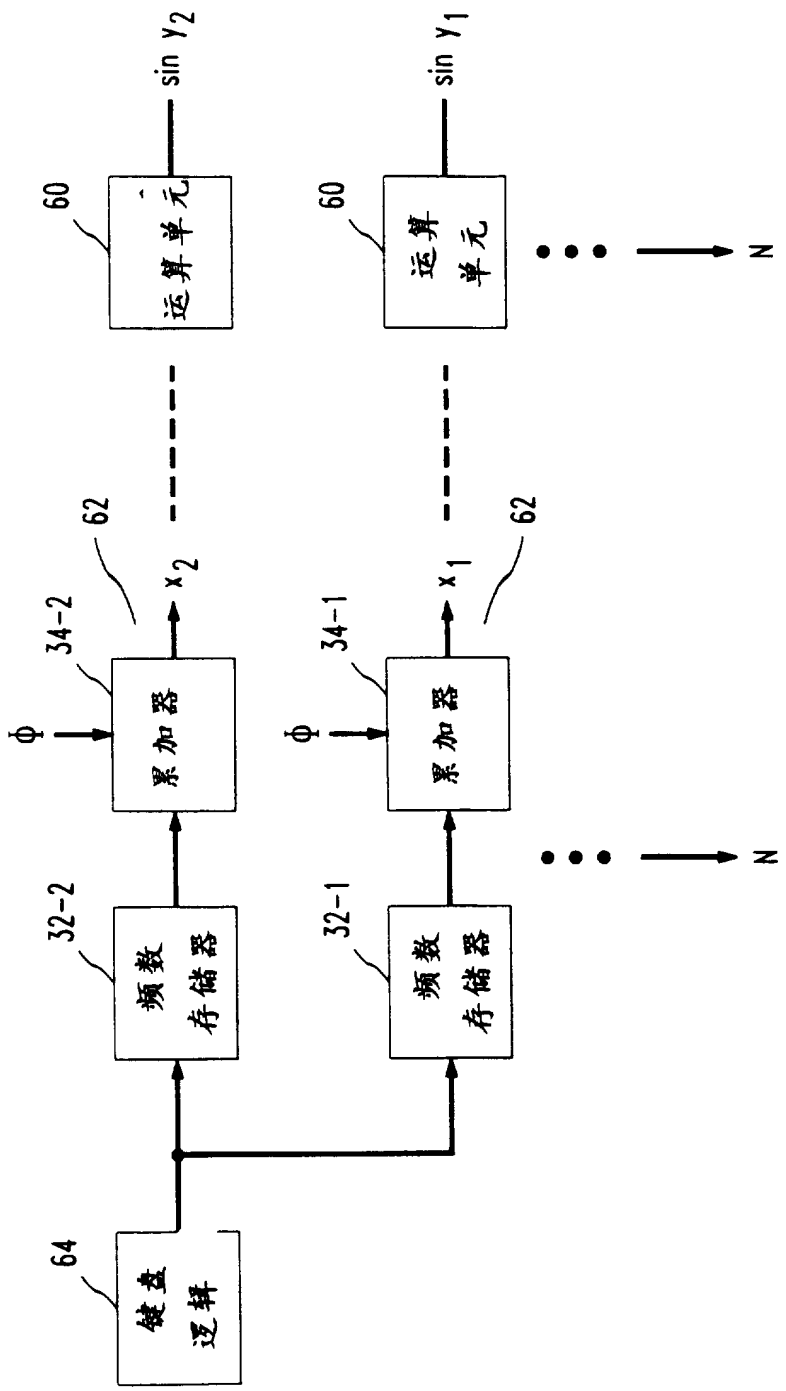

键盘
逻辑
64
频数
存储器
32-1
频数
存储器
32-2
累加器
34-1
累加器
34-2
Φ
Φ
62
62
x_1
x_2
运算
单元
60
运算
单元
60
$\sin y_1$
$\sin y_2$
N
N

图 5 A

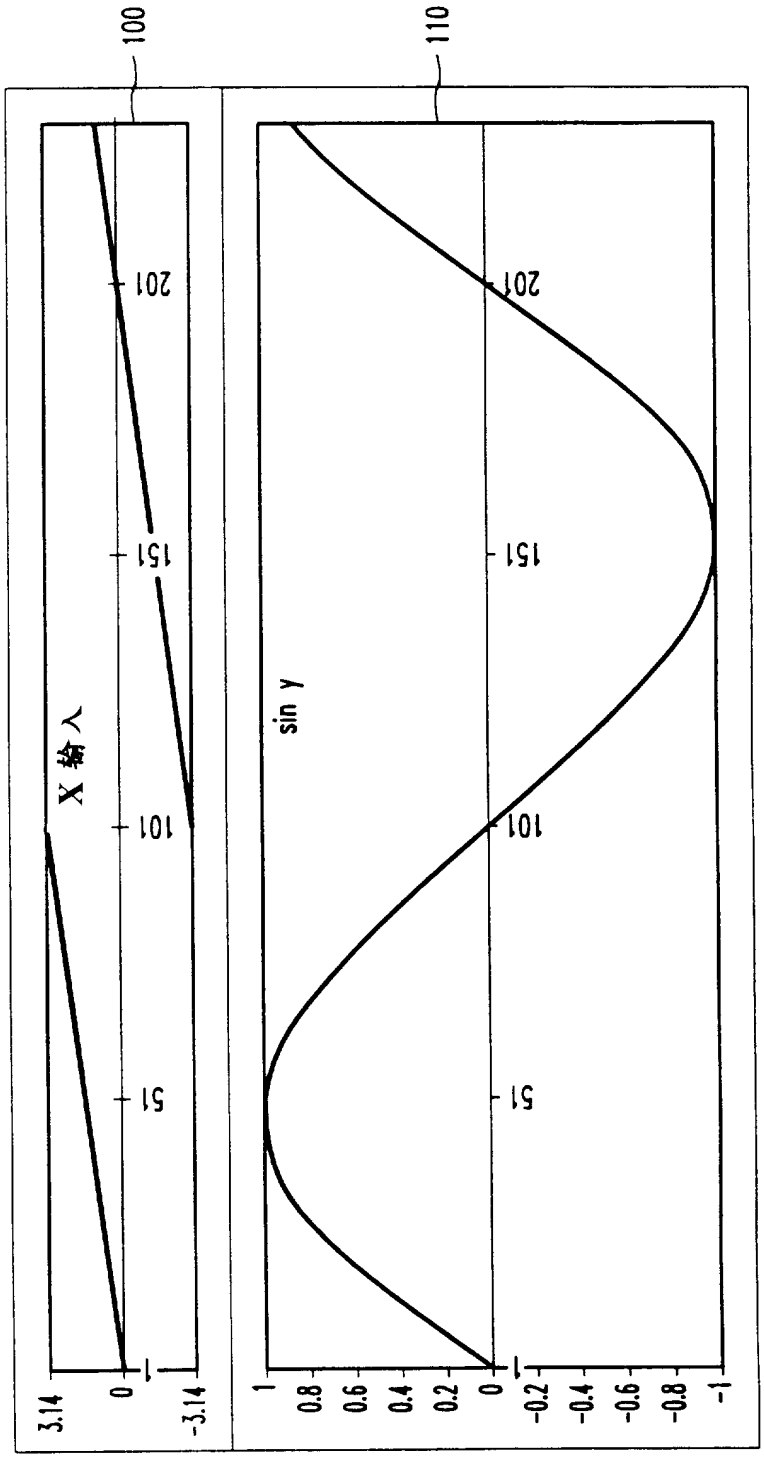

100
110
X 输入
sin y
3.14
0
-3.14
1
0.8
0.6
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1
1
51
101
151
201
β = 0.1
β = 0.1

图 5 B

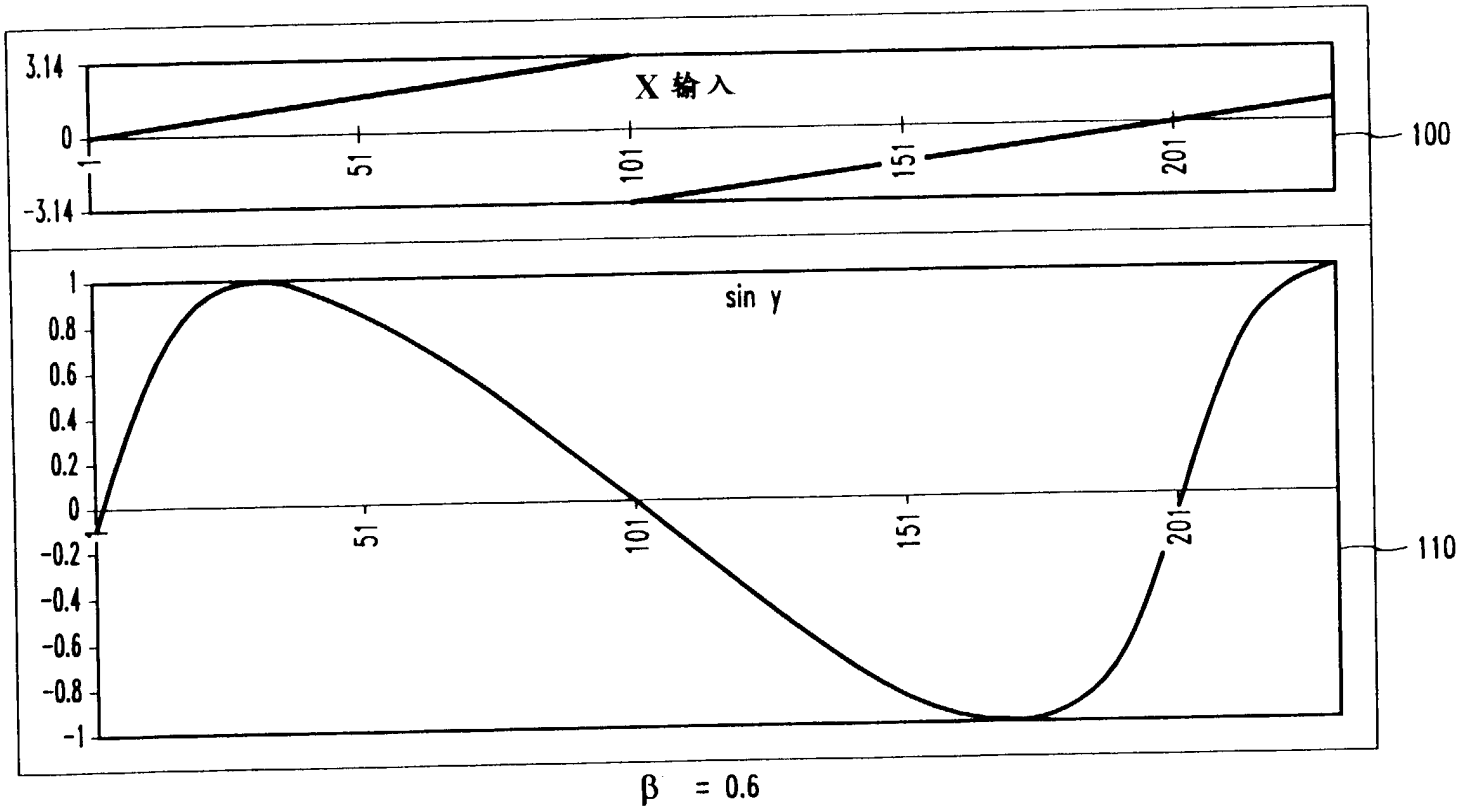
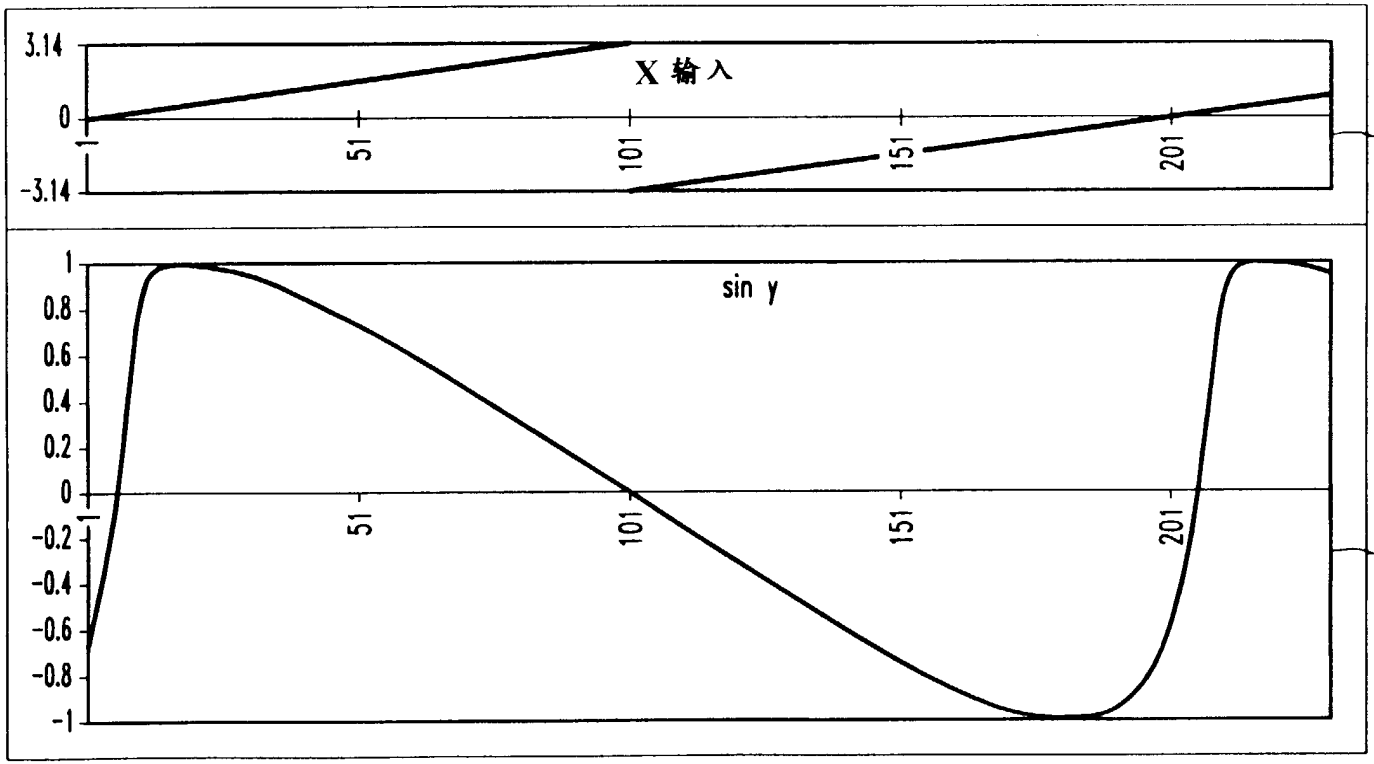

β = 0.6
3.14
0
-3.14
X 输入
1
51
101
151
201
100
sin y
1
0.8
0.6
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1
110
β = 0.6

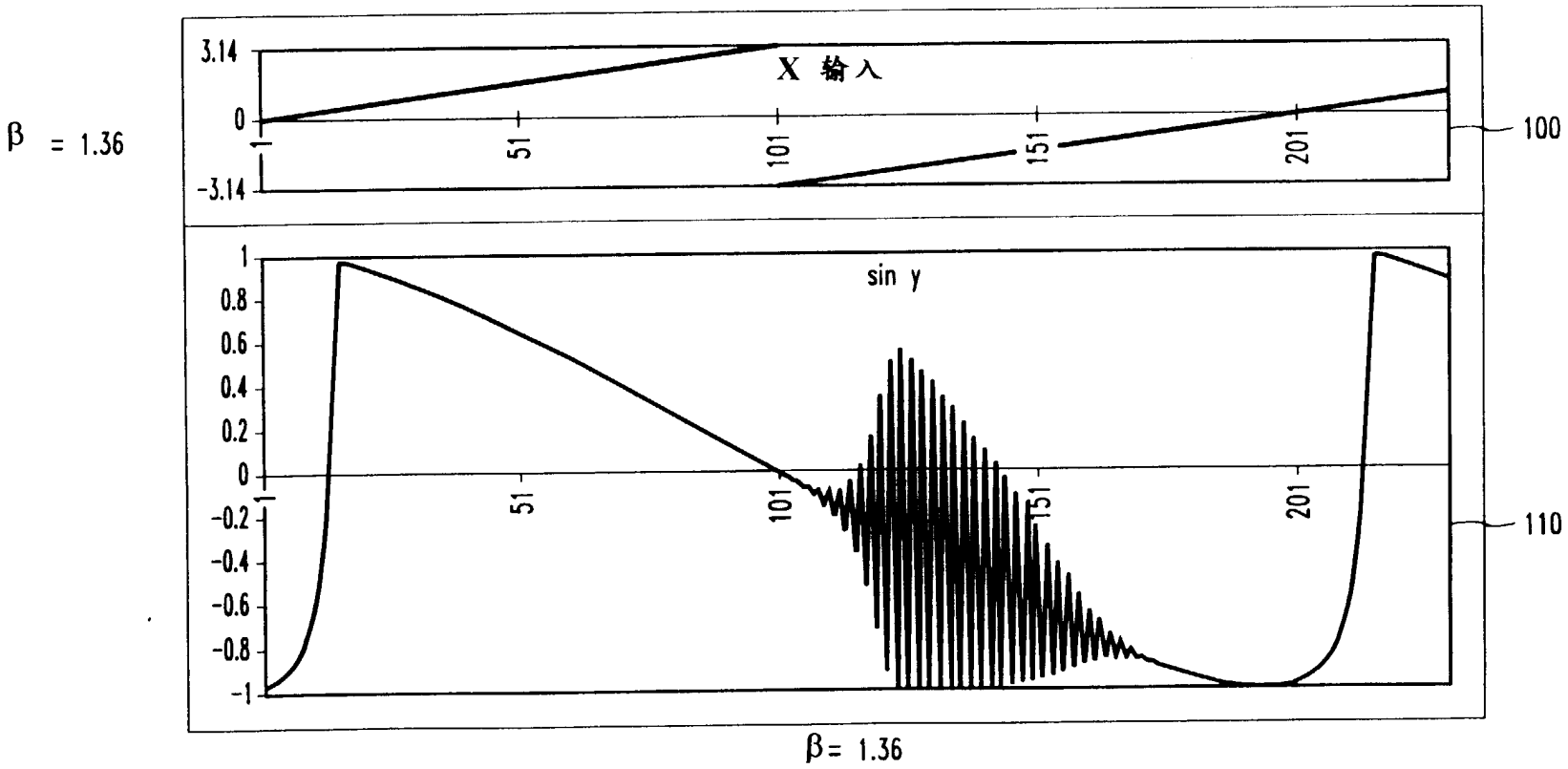
图 5C

β = 1


3.14
0
-3.14
X 输入
1
51
101
151
201
100
1
0.8
0.6
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1
sin y
1
51
101
151
201
110

β = 1

图 6


β = 1.36
3.14
0
-3.14
X 输入
1
51
101
151
201
100
1
0.8
0.6
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1
sin y
110
β= 1.36