

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成17年8月25日(2005.8.25)

【公開番号】特開2002-208851(P2002-208851A)
 【公開日】平成14年7月26日(2002.7.26)
 【出願番号】特願2001-5114(P2001-5114)
 【国際特許分類第7版】

H 0 3 K 17/22
 G 1 1 C 11/413
 G 1 1 C 11/407
 G 1 1 C 16/06
 H 0 1 L 27/04
 H 0 1 L 21/822
 H 0 3 K 17/687

【F I】

H 0 3 K 17/22 E
 G 1 1 C 11/34 3 3 5 A
 G 1 1 C 11/34 3 5 4 F
 G 1 1 C 17/00 6 3 2 Z
 H 0 1 L 27/04 H
 H 0 1 L 27/04 B
 H 0 3 K 17/687 Z

【手続補正書】

【提出日】平成17年2月23日(2005.2.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

特定ノードを初期電位から設定電位にする電位生成回路と、前記特定ノードが外部電源電位を立ち下げてから立ち上げるまでの期間内に前記初期電位に戻り難いノードである場合に、前記外部電源電位が立ち上がった直後に前記特定ノードを前記初期電位に強制的に戻す電位初期化回路とを具備することを特徴とする半導体集積回路。

【請求項2】

請求項1記載の半導体集積回路において、さらに、前記特定ノードに接続される直列接続された複数の容量素子を具備し、前記電位初期化回路は、前記外部電源電位が立ち上がった直後に前記複数の容量素子の接続点を前記初期電位に強制的に戻すことを特徴とする請求項1記載の半導体集積回路。

【請求項3】

特定ノードを初期電位から設定電位にする電位生成回路と、外部電源電位又は前記外部電源電位に基づいて生成される内部電源電位が所定のレベルを下回ったときに前記特定ノードを前記初期電位に強制的に戻す電位初期化回路とを具備することを特徴とする半導体集積回路。

【請求項4】

請求項3記載の半導体集積回路において、さらに、前記特定ノードに接続される直列接続された複数の容量素子を具備し、前記電位初期化回路は、前記外部電源電位又は前記外

部電源電位に基づいて生成される内部電源電位が所定のレベルを下回ったときに前記複数の容量素子の接続点を前記初期電位に強制的に戻すことを特徴とする半導体集積回路。

【請求項 5】

前記複数の容量素子の接続点には、中間電位を生成する中間電位生成回路が接続されることを特徴とする請求項 4 記載の半導体集積回路。