

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 6 部門第 3 区分  
【発行日】令和 3 年 3 月 25 日 (2021.3.25)

【公表番号】特表 2020-510253 (P2020-510253A)  
【公表日】令和 2 年 4 月 2 日 (2020.4.2)  
【年通号数】公開・登録公報 2020-013  
【出願番号】特願 2019-546135 (P2019-546135)  
【国際特許分類】

G 0 6 F 1/04 (2006.01)

【 F I 】

G 0 6 F 1/04 5 7 0

【手続補正書】

【提出日】令和 3 年 2 月 15 日 (2021.2.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

コアクロックイネーブル信号のセットをクロック分周器回路に入力し、クロック信号を前記クロック分周回路のトランSMISSIONゲートマルチプレクサに入力することと、

プロセッサコアでの電圧降下を検出したことに応じて、2つのストレッチイネーブル信号のうち何れかを選択するための選択信号として機能するように、入力クロック信号を送るストレッチアサート信号を前記クロック分周器回路に提供することと、

選択されたストレッチイネーブル信号に基づいて出力クロック信号を生成することであって、前記選択されたストレッチイネーブル信号は、前記コアクロックイネーブル信号のセットをオーバーライドして、前記出力クロック信号のクロック周波数のストレッチを強制する、ことと、を含む、

方法。

【請求項 2】

前記コアクロックイネーブル信号のセットを変更して前記ストレッチイネーブル信号を生成することを含む、

請求項 1 の方法。

【請求項 3】

前記コアクロックイネーブル信号のセットを変更することは、

前記コアクロックイネーブル信号のセットを前記クロック分周器回路内で論理的に組み合わせる前記ストレッチイネーブル信号を生成することを含む、

請求項 2 の方法。

【請求項 4】

前記プロセッサコアでの電圧降下を検出した後に、前記プロセッサコアでの電圧上昇を検出したことに応じて、前記ストレッチアサート信号をデアサートして、前記コアクロックイネーブル信号のセットに基づいて前記出力クロック信号を生成することを含む、

請求項 2 の方法。

【請求項 5】

前記出力クロック信号を生成することは、

前記出力クロック信号の周波数を、第 1 周波数から前記第 1 周波数よりも小さい第 2 周波数に変更することを含む、

請求項 1 の方法。

【請求項 6】

前記プロセッサコアでの電圧降下を検出した後に、前記プロセッサコアでの電圧上昇を検出したことに応じて、前記出力クロック信号を、前記第 2 周波数から前記第 2 周波数よりも大きい第 3 周波数に変更することを含む、

請求項 5 の方法。

【請求項 7】

コアクロックイネーブル信号のセットを生成することと、

前記コアクロックイネーブル信号のセットをクロック分周器回路に入力することと、

前記コアクロックイネーブル信号のセットに基づいて第 1 周波数の第 1 出力クロック信号を生成することと、

前記プロセッサコアでの電圧降下を検出したことに応じて、2つのストレッチイネーブル信号のうち何れかを選択するための選択信号として機能するように、トランスミッションゲートマルチプレクサに入力クロック信号を送るストレッチアサート信号を提供することと、

選択されたストレッチイネーブル信号に基づいて第 2 出力クロック信号を生成することであって、前記選択されたストレッチイネーブル信号は、前記コアクロックイネーブル信号のセットをオーバーライドして、前記第 2 出力クロック信号のクロック周波数のストレッチを強制する、ことと、を含む、

方法。

【請求項 8】

前記コアクロックイネーブル信号のセットを変更してストレッチイネーブル信号を生成することを含む、

請求項 7 の方法。

【請求項 9】

前記プロセッサコアでの電圧降下を検出したことに応じて、前記第 2 出力クロック信号の周波数を前記第 1 周波数から前記第 1 周波数よりも小さい第 2 周波数に変更することを含む、

請求項 7 の方法。

【請求項 10】

前記電圧降下の後に、前記プロセッサコアでの電圧上昇を検出したことに応じて、前記第 2 出力クロック信号の周波数を前記第 2 周波数から前記第 2 周波数よりも大きい第 3 周波数に変更することを含む、

請求項 9 の方法。

【請求項 11】

前記プロセッサコアでの電圧降下を検出した後に、前記プロセッサコアでの電圧上昇を検出したことに応じて、前記ストレッチアサート信号をデアサートして、前記コアクロックイネーブル信号のセットに基づいて前記第 2 出力クロック信号を生成することを含む、

請求項 7 の方法。

【請求項 12】

プロセッサコアと、

前記プロセッサコアでの電圧降下を検出するドループ検出器回路と、

コアクロックイネーブル信号のセットと入力クロック信号とを受信するクロック分周器回路であって、電圧降下を検出したことに応じて、2つのストレッチイネーブル信号のうち何れかを選択するための選択信号として機能するように、入力クロック信号を送るストレッチアサート信号を受信し、前記コアクロックイネーブル信号のセットをオーバーライドしてクロック周波数のストレッチを強制することによって、選択されたストレッチイネーブル信号に基づいて出力クロック信号を生成するクロック分周器回路と、を備える、

プロセッサ。

【請求項 13】

前記クロック分周器回路は、前記 2 つのストレッチイネーブル信号のうち何れかを選択するためのトランSMissionゲートマルチプレクサを含む、

請求項 1 2 のプロセッサ。

【請求項 1 4】

前記クロック分周器回路は、前記コアクロックイネーブル信号のセットを前記クロック分周器回路内で論理的に組み合わせて前記 2 つのストレッチイネーブル信号を生成する、

請求項 1 3 のプロセッサ。

【請求項 1 5】

前記クロック分周器回路は、前記ドループ検出器回路が前記プロセッサコアでの電圧降下を検出したことに応じて、前記出力クロック信号の周波数を、第 1 周波数から前記第 1 周波数よりも小さい第 2 周波数に変更する、

請求項 1 2 のプロセッサ。

【請求項 1 6】

前記クロック分周器回路は、前記ドループ検出器回路が電圧降下を検出した後に、前記プロセッサコアでの電圧上昇を検出したことに応じて、前記出力クロック信号を、前記第 2 周波数から前記第 2 周波数よりも大きい第 3 周波数に変更する、

請求項 1 5 のプロセッサ。

【請求項 1 7】

前記クロック分周器回路は、

前記出力クロック信号の立ち上がりエッジレート又は立ち下りエッジレートのうち少なくとも一方を変更するように構成されたデューティサイクル調整器を含む、

請求項 1 2 のプロセッサ。

【請求項 1 8】

前記デューティサイクル調整器は、少なくとも 1 つの強度制御インバータ ( strength-controller inverter ) を含む、

請求項 1 7 のプロセッサ。