

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5053919号
(P5053919)

(45) 発行日 平成24年10月24日 (2012. 10. 24)

(24) 登録日 平成24年8月3日 (2012. 8. 3)

(51) Int. Cl.	F I
H O 5 K 3/34 (2006. 01)	H O 5 K 3/34 5 O 2 D
H O 1 L 21/60 (2006. 01)	H O 5 K 3/34 5 O 1 D
H O 1 L 23/12 (2006. 01)	H O 1 L 21/60 3 1 1 Q
	H O 1 L 23/12 Q

請求項の数 3 (全 15 頁)

(21) 出願番号	特願2008-110464 (P2008-110464)	(73) 特許権者	000005821
(22) 出願日	平成20年4月21日 (2008. 4. 21)		パナソニック株式会社
(65) 公開番号	特開2009-239240 (P2009-239240A)		大阪府門真市大字門真1006番地
(43) 公開日	平成21年10月15日 (2009. 10. 15)	(74) 代理人	110000040
審査請求日	平成23年3月29日 (2011. 3. 29)		特許業務法人池内・佐藤アンドパートナーズ
(31) 優先権主張番号	特願2008-58263 (P2008-58263)	(72) 発明者	時井 誠治
(32) 優先日	平成20年3月7日 (2008. 3. 7)		大阪府門真市大字門真1006番地 松下電器産業株式会社内
(33) 優先権主張国	日本国 (JP)		
		審査官	奥村 一正
			最終頁に続く

(54) 【発明の名称】 表面実装デバイスの実装構造体

(57) 【特許請求の範囲】

【請求項 1】

プリント基板に半導体装置が実装された表面実装デバイスの実装構造体において、
前記プリント基板は、
絶縁基板と、
前記絶縁基板の表面に配置された基板側ランドと、
前記絶縁基板の表面に配置され、第1開口部が形成された第1レジストとを備え、
前記基板側ランドが前記第1開口部から露出され、
前記基板側ランドおよび前記第1レジストの第1開口部はそれぞれ矩形状からなり、
前記基板側ランドの一方向の両端部が前記第1レジストで覆われ、かつ、他方向の両端部は前記第1レジストとの間に隙間が生じており、
前記半導体装置は、
半導体チップと、
前記半導体チップの表面に配置された半導体装置側ランドと、
前記半導体チップの表面に配置され、第2開口部が形成された第2レジストとを備え、
前記半導体装置側ランドが前記第2開口部から露出され、
前記半導体装置側ランドおよび前記第2レジストの第2開口部はそれぞれ矩形状からなり、
前記半導体装置側ランドの一方向の両端部が前記第2レジストで覆われ、他方向の両端部は前記第2レジストとの間に隙間が生じており、

10

20

前記プリント基板の基板側ランドの一方向と前記半導体装置の半導体装置側ランドの一方向を直交させた状態で、前記プリント基板側ランドと前記半導体装置側ランドとをはんだボールにより接続したことを特徴とする表面実装デバイスの実装構造体。

【請求項 2】

前記基板側ランドは、前記一方向の長さが前記他方向の長さよりも長く形成されていることを特徴とする請求項 1 記載の表面実装デバイスの実装構造体。

【請求項 3】

前記半導体装置側ランドは、前記一方向の長さが前記他方向の長さよりも長く形成されていることを特徴とする請求項 1 または 2 に記載の表面実装デバイスの実装構造体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、BGAなどの表面実装デバイスが実装されるプリント基板および表面実装デバイスの実装構造体に関する。

【背景技術】

【0002】

近年、電子機器の小型化・高機能化に伴い、半田付け電極を底面に設けた表面実装型 IC パッケージ、例えば、BGA (Ball Grid Array) 型や LGA (Land Grid Array) 型の CSP (Chip Size Package) による電子部品実装が多く行われている。

【0003】

図 13 は、従来の BGA パッケージの半導体装置を実装するプリント基板 101a の接続部分の構成を示す平面図である。プリント基板 101a は、絶縁基板（図示せず）を有し、絶縁基板上に半導体装置（図示せず）と bumps を介して接続される矩形のランド 103 が配置されている。また、絶縁基板上には、ランド 103 を露出するように、ランド 103 より大きい開口部 104a が設けられたレジスト 102a が配置されている。つまり、ランド 103 とレジスト 102a には、隙間 105a が生じている。

【0004】

図 13 に示す構成では、bumps が隙間 105a に入り込むことにより、bumps とランド 103 の接合性が比較的強い。しかし、レジスト 102a とランド 103 との位置関係がずれると、ランド 103 がレジスト 102a に覆われることになり、bumps との接続面積が減少する。そのため、半導体装置と絶縁基板との接合が弱くなり、例えば落下衝撃時に断線が生じやすくなる。

【0005】

図 14 は、従来の別の構成における BGA パッケージの半導体装置を実装するプリント基板 101b の接続部分の構成を示す平面図である。プリント基板 101b は、絶縁基板（図示せず）を有し、絶縁基板上には、ランド 103 と、ランド 103 の端部を覆い、ランド 103 より小さい開口部 104b が設けられたレジスト 102b とが配置されている。ランド 103 は、中心領域が開口部 104b により露出され、中心領域より外側の領域はレジスト 102b に覆われている。

【0006】

図 14 に示す構成では、レジスト 102b とランド 103 の位置ずれが生じてても、位置ずれにより、レジスト 102b に覆われる領域の分だけ、レジスト 102b に覆われていた領域のランドが露出されることになり、ランド 103 の bumps との接続面積が減少しない。しかし、この構成では、bumps がランド 103 と面接合するため、例えば落下衝撃時に bumps とランド 103 との間に、剥離が生じやすくなる。

【0007】

これら問題を解決するプリント基板の接続部分の構成が提案されている（例えば、特許文献 1 参照）。図 15 は、この問題を解決するための BGA パッケージの半導体装置を実装するプリント基板 101c の接続部分の構成を示す平面図である。プリント基板 101c は、絶縁基板（図示せず）を有し、絶縁基板上には、ランド 103 と、楕円形の開口部

10

20

30

40

50

104cが設けられたレジスト(図15のドットハッチングの領域)102cが配置されている。ランド103は、四隅がレジスト102cにより覆われている。また、ランドの辺部分は、レジスト102cとの間に隙間105cが生じている。つまり、ランドの辺部分では図13に示す構成であり、ランドの四隅では図14に示す構成である。

【0008】

図15に示す構成により、ランドの辺部分では、隙間105cにパンプが入り込むことにより、パンプと、ランド103との間の接合性を高めることができる。また、ランドの四隅ではランド103がレジスト102cに覆われているため、ランド103と絶縁基板との接合強度を高めることができる。また、レジスト102cとランド103との位置ずれが生じて、ランドのパンプとの接続面積の減少を緩やかにすることができる。

10

【特許文献1】特開2006-24858号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、上記構成においても、レジスト102cとランド103との位置ずれにより、ランド103におけるパンプとの接続面積が減少する。また、位置ずれが生じることにより、ランド103の隅部がレジスト102cから露出されやすくなり、ランド103が絶縁基板から剥離されやすくなる。

【0010】

本発明は、上記問題を解決するためになされたものであり、位置ずれが生じてもランドのパンプとの接続面積が低下し難く、ランドと半導体装置との間の電氣的接続が安定するプリント基板およびそのプリント基板を有する表面実装デバイスの実装構造体を提供することを目的とする。

20

【課題を解決するための手段】

【0011】

本発明の表面実装デバイスの実装構造体は、プリント基板に半導体装置が実装される。前記プリント基板は、絶縁基板と、前記絶縁基板の表面に配置された基板側ランドと、前記絶縁基板の表面に配置され、第1開口部が形成された第1レジストとを備え、前記基板側ランドが前記第1開口部から露出され、前記基板側ランドおよび前記第1レジストの第1開口部はそれぞれ矩形状からなり、前記基板側ランドの一方向の両端部が前記第1レジストで覆われ、かつ、他方向の両端部は前記第1レジストとの間に隙間が生じており、前記半導体装置は、半導体チップと、前記半導体チップの表面に配置された半導体装置側ランドと、前記半導体チップの表面に配置され、第2開口部が形成された第2レジストとを備え、前記半導体装置側ランドが前記第2開口部から露出され、前記半導体装置側ランドおよび前記第2レジストの第2開口部はそれぞれ矩形状からなり、前記半導体装置側ランドの一方向の両端部が前記第2レジストで覆われ、他方向の両端部は前記第2レジストとの間に隙間が生じており、前記プリント基板の基板側ランドの一方向と前記半導体装置の半導体装置側ランドの一方向を直交させた状態で、前記プリント基板側ランドと前記半導体装置側ランドとをはんだボールにより接続したことを特徴とする。

30

【発明の効果】

40

【0014】

本発明におけるプリント基板は、絶縁基板の表面に配置された基板側ランドと、その絶縁基板の表面に配置され、開口部が形成されたレジストとを備え、基板側ランドが開口部から露出されたプリント基板であって、基板側ランドおよびレジストの開口部はそれぞれ矩形状からなり、基板側ランドの一方向の両端部がレジストで覆われ、かつ、他方向の両端部はレジストとの間に隙間が生じている構成である。この構成により、基板側ランドとレジストの開口部との間で位置ずれが生じてもランドのはんだボールによる接続面積が低下し難く、ランドと半導体装置との間の電氣的接続が安定するプリント基板およびそのプリント基板を有する表面実装デバイスの実装構造体を提供することができる。

【発明を実施するための最良の形態】

50

【 0 0 1 5 】

本発明のプリント基板、半導体装置および表面実装デバイスの実装構造体は、上記構成を基本として種々の態様をとることができる。すなわち、上記プリント基板において、前記基板側ランドは、前記一方向の長さが前記他の方向の長さよりも長く、前記開口部は、前記一方向の長さが前記他の方向の長さよりも短く、前記一方向と前記他の方向とが直交する構成にすることができる。この構成により、一方向と他の方向が直交することにより、同じ基板側ランド配置用のスペースであれば、位置ずれの猶予量を上げることができる。

【 0 0 1 6 】

また、前記基板側ランドは矩形形状であり、前記開口部は矩形形状であり、前記基板側ランドの長手方向の両端部は、前記レジストに覆われている構成にすることができる。この構成により、位置ずれが生じてもランドのはんだボールによる接続面積が変わらない。このため、プリント基板と半導体装置との電氣的接続の安定性を確保することができる。

10

【 0 0 1 7 】

また、前記基板側ランドは楕円形状であり、前記開口部は矩形形状であり、前記基板側ランドの長軸方向の両端部は、前記レジストに覆われている構成にすることができる。また、前記基板側ランドは矩形形状であり、前記開口部は楕円形状であり、前記基板側ランドの長手方向の両端部は、前記レジストに覆われている構成にすることもできる。これらの構成においても、位置ずれが生じても基板側ランドのはんだボールとの接続面積の減少量を抑えることができる。このため、プリント基板と半導体装置との電氣的接続の安定性を確保することができる。

20

【 0 0 1 8 】

また、上記半導体装置において、前記半導体装置側ランドは、前記一方向の長さが前記他の方向の長さよりも長く、前記開口部は、前記一方向の長さが前記他の方向の長さよりも短く、前記一方向と前記他の方向とが直交する構成にすることができる。この構成により、一方向と他の方向が直交することにより、同じ半導体装置側ランド配置用のスペースであれば、位置ずれの猶予量を上げることができる。

【 0 0 1 9 】

また、前記半導体装置側ランドは矩形形状であり、前記開口部は矩形形状であり、前記半導体装置側ランドの長手方向の両端部は、前記レジストに覆われている構成にすることができる。この構成により、位置ずれが生じてもランドのはんだボールによる接続面積が変わらない。このため、プリント基板と半導体装置との電氣的接続の安定性を確保することができる。

30

【 0 0 2 0 】

また、前記半導体装置側ランドは楕円形状であり、前記開口部は矩形形状であり、前記半導体装置側ランドの長軸方向の両端部は、前記レジストに覆われている構成にすることができる。また、前記半導体装置側ランドは矩形形状であり、前記開口部は楕円形状であり、前記半導体装置側ランドの長手方向の両端部は、前記レジストに覆われている構成にすることもできる。これらの構成においても、位置ずれが生じても半導体装置側ランドのはんだボールとの接続面積の減少量を抑えることができる。このため、プリント基板と半導体装置との電氣的接続の安定性を確保することができる。

40

【 0 0 2 1 】

以下、本発明の実施の形態について説明する。

【 0 0 2 2 】

(実施の形態 1)

図 1 は、本発明の実施の形態 1 に係る表面実装デバイスの実装構造体 1 の構成を示す平面図である。表面実装デバイスの実装構造体 1 は、プリント基板 2 に半導体装置 3 が実装された構成である。プリント基板 2 は、エポキシ樹脂などの絶縁基板と、絶縁基板上に敷設された配線（図示せず）と、配線およびプリント基板 2 上に配置されたレジストとを有する。配線は、銅などで形成されている。また、配線の端部には、半導体装置 3 と接続す

50

るためのランド（図１には図示せず）が形成されている。

【００２３】

半導体装置３は、半導体チップ１５の底面にレジスト１６と、プリント基板２と電氣的に接続するための長方形ランド１７が形成されている。半導体装置３は、例えば、ＢＧＡ型やＬＧＡ型のＣＳＰによりパッケージ化されている。半導体装置３に設けられた接続端子は、プリント基板２に形成されたランドとはんだボールを介して接続されている。

【００２４】

図２Ａは、プリント基板２における長方形ランド１３が配置された領域の構成を示す平面図である。長方形ランド１３は、長方形に形成されている。レジスト１２には、長方形の開口部２１が形成されている。

10

【００２５】

長方形ランド１３は、図２Ａに示すように、レジスト１２の開口部２１から一部が露出されている。長方形ランド１３の長手方向と、レジスト１２の開口部２１の長手方向は、直交している。このため、長方形ランド１３の長手方向において、長方形ランド１３の両端部はレジスト１２に覆われている。つまり、長方形ランド１３の四隅は、レジスト１２に覆われている。一方、長方形ランド１３の短手方向において、前記レジスト１２の開口部２１により露出された長方形ランド１３の両端部は、レジスト１２との間に隙間（クリア）１４が生じている。

【００２６】

図２Ｂは、半導体装置３における長方形ランド１７が配置された領域の構成を示す平面図である。長方形ランド１７は、長方形に形成されている。レジスト１６には、長方形の開口部２２が形成されている。

20

【００２７】

長方形ランド１７は、図２Ｂに示すように、レジスト１６の開口部２２から一部が露出されている。長方形ランド１７の長手方向と、レジスト１６の開口部２２の長手方向は、直交している。このため、長方形ランド１７の長手方向において、長方形ランド１７の両端部はレジスト１６に覆われている。つまり、長方形ランド１７の四隅は、レジスト１６に覆われている。一方、長方形ランド１７の短手方向において、前記レジスト１６の開口部２２により露出された長方形ランド１７の両端部は、レジスト１６との間に隙間（クリア）１８が生じている。

30

【００２８】

図３は、図１における表面実装デバイスの実装構造体１のＡ－Ａ線に沿った断面の一部部分を示す拡大図である。また、図３は、図２Ａおよび図２Ｂにおける長方形ランド１３、１７のＣ－Ｃ線に沿った断面に対応する。絶縁基板１１上にレジスト１２と長方形ランド１３が配置されている。絶縁基板１１は、多層化されていてもよい。長方形ランド１３は、絶縁基板１１が多層化されている場合、例えば絶縁基板１１に形成されたビア（図示せず）に接続され、絶縁基板１１の内部の層における配線と接続されている。レジスト１２は、絶縁基板１１の表面に敷設された配線の酸化防止、配線の他の部品との絶縁性を確保するために設けられている。レジスト１２には、ソルダーレジストを用いることができる。

40

【００２９】

半導体チップ１５には、集積回路（図示せず）が配置されている。長方形ランド１７は、集積回路の電極と接続されている。レジスト１６は、長方形ランド１７間で導通しないように、半導体チップ１５の面に配置されている。長方形ランド１３と長方形ランド１７とは、はんだボール１９により接続されている。

【００３０】

図３において、長方形ランド１３とレジスト１２との間には図２Ａに示したような隙間１４が生じている。このため、はんだボール１９は、隙間１４に流れ込み、長方形ランド１３の側面にまで濡れ広がる。このため、アンカー効果により、長方形ランド１３とはんだボール１９との接合強度が高まる。

50

【 0 0 3 1 】

同様に、長方形ランド 1 7 とレジスト 1 6 との間には図 2 B に示したような隙間 1 8 が生じている。このため、アンカー効果により、長方形ランド 1 7 とはんだボール 1 9 との接合強度が高まる。

【 0 0 3 2 】

図 4 は、図 1 における表面実装デバイスの実装構造体 1 の B - B 線に沿った断面図である。また、図 4 は、図 2 A および図 2 B における長方形ランド 1 3、1 7 の D - D 線に沿った断面に対応する。図 4 において、レジスト 1 2 は、図 2 A に示したように、長方形ランド 1 3 の一部を覆うように配置されている。特に、長方形ランド 1 3 の四隅をレジスト 1 2 が覆っている。このため、長方形ランド 1 3 と絶縁基板 1 1 との接合強度が高まり、長方形ランド 1 3 が絶縁基板 1 1 から剥離し難い。

10

【 0 0 3 3 】

同様に、レジスト 1 6 は、図 2 B に示したように、長方形ランド 1 7 の一部を覆うように配置されている。このため、長方形ランド 1 7 と半導体チップ 1 5 との接合強度が高まり、長方形ランド 1 7 が半導体チップ 1 5 から剥離し難い。

【 0 0 3 4 】

このように構成されたプリント基板 2 における長方形ランド 1 3 のランドプル強度を測定した。ランドの一边を 0 . 4 3 m m とした場合に、図 1 3 に示した従来の構成のランド 1 0 8 と比較して、2 5 % ランドプル強度が向上した。

【 0 0 3 5 】

20

以上のように、本実施の形態に係る表面実装デバイスの実装構造体 1 は、一方向では長方形ランド 1 3 の両端部がレジスト 1 2 により覆われ、他方向では長方形ランド 1 3 とレジスト 1 2 との間に隙間が設けられた構成である。このため、長方形ランド 1 3 とはんだボール 1 9 との接合強度および長方形ランド 1 3 とプリント基板 2 との接合強度の両方について、剥離が生じない程度に高めることができる。

【 0 0 3 6 】

また、一方向では長方形ランド 1 7 の両端部がレジスト 1 6 により覆われ、他方向では長方形ランド 1 7 とレジスト 1 6 との間に隙間が設けられた構成である。このため、長方形ランド 1 7 とはんだボール 1 9 との接合強度および長方形ランド 1 7 と半導体チップ 1 5 との接合強度の両方について、剥離が生じない程度に高めることができる。

30

【 0 0 3 7 】

次に、長方形ランド 1 3 とレジスト 1 2 の位置ずれについて説明する。図 5 は、本実施の形態において、レジスト 1 2 が長方形ランド 1 3 に対して下にずれた場合の位置関係を示す平面図である。なお、図 5 において、位置ずれが生じていない図 2 A に示した場合の開口部 2 1 を二点鎖線で示す。ずれ開口部 2 1 b は、レジスト 1 2 が長方形ランド 1 3 に対して紙面下（矢印 A）方向にずれたために開口部 2 1 からずれて位置している。なお、ここで説明する位置ずれは、位置ずれが生じてても、ずれ開口部 2 1 b により長方形ランド 1 3 の四隅のいずれもが露出されない範囲内である。

【 0 0 3 8 】

この場合は、ずれ開口部 2 1 b は、開口部 2 1 に対して、長方形ランド 1 3 とレジスト 1 2 との隙間 1 4 の大きさが変化するだけで、露出されている長方形ランド 1 3 の領域は、変化しない。レジスト 1 2 が上にずれても同様である。つまり、長方形ランド 1 3 に対してレジスト 1 2 が上下方向にずれても、長方形ランド 1 3 とはんだボール 1 9 との接触面積は変化しない。

40

【 0 0 3 9 】

図 6 は、本実施の形態において、レジスト 1 2 が長方形ランド 1 3 に対して左にずれた場合の位置関係を示す平面図である。なお、図 6 において、位置ずれが生じていない図 2 A に示した場合の開口部 2 1 を二点鎖線で示す。ずれ開口部 2 1 c は、レジスト 1 2 が長方形ランド 1 3 に対して紙面左（矢印 B）方向にずれたために開口部 2 1 からずれて位置している。

50

【 0 0 4 0 】

この場合は、ずれ開口部 2 1 c から露出された長方形ランド 1 3 の面積は、ずれ開口部 2 1 c の短辺の長さ a 2 と長方形ランド 1 3 の短辺の長さ b を掛けた値で表わされる。一方、位置ずれが生じていない場合に、開口部 2 1 から露出された長方形ランド 1 3 の面積は、開口部 2 1 の短辺の長さ a 1 と長方形ランド 1 3 の短辺の長さ b を掛けた値で表わされる。長方形ランド 1 3 とレジスト 1 2 の位置ずれにより開口部の短辺の長さは変化しないので、開口部 2 1 の短辺の長さ a 1 とずれ開口部 2 1 c の短辺の長さ a 2 の長さは等しい。

【 0 0 4 1 】

したがって、ずれ開口部 2 1 c から露出された長方形ランド 1 3 の面積は、開口部 2 1 から露出された長方形ランド 1 3 の面積と等しい。レジスト 1 2 が右にずれても同様である。つまり、長方形ランド 1 3 に対してレジスト 1 2 が左右方向にずれても、長方形ランド 1 3 とはんだボール 1 9 との接触面積は変化しない。

10

【 0 0 4 2 】

以上のことにより、長方形ランド 1 3 に対してレジスト 1 2 が上下方向、左右方向にずれても長方形ランド 1 3 とはんだボール 1 9 との接触面積は変化しない。つまり、本実施の形態において、長方形ランド 1 3 に対しレジスト 1 2 がどの向きにずれても接触面積は変化しない。このため、長方形ランド 1 3 とはんだボール 1 9 とが安定して接合することができる。

【 0 0 4 3 】

20

また、上記位置ずれが生じて、一方向（紙面左右方向（図 2 A における D - D 線方向））において、長方形ランド 1 3 の四隅がレジスト 1 2 に覆われているため、長方形ランド 1 3 と絶縁基板 1 1 との接合強度が高まり、長方形ランド 1 3 が絶縁基板 1 1 から剥離し難い。また、他方向（紙面上下方向（図 2 A における C - C 線方向））では、長方形ランド 1 3 とレジスト 1 2 との間に隙間 1 4 が生じているため、アンカー効果により、長方形ランド 1 3 とはんだボール 1 9 との接合強度が高まる。

【 0 0 4 4 】

また、長方形ランド 1 7 とレジスト 1 6 との位置ずれについても、長方形ランド 1 3 とレジスト 1 2 の場合と同様であり、位置ずれが生じて、長方形ランド 1 7 とはんだボール 1 9 との接触面積は変化しない。このため、長方形ランド 1 7 とはんだボール 1 9 とが安定して接合することができる。

30

【 0 0 4 5 】

また、上記位置ずれが生じて、図 2 B における D - D 線方向では、長方形ランド 1 7 の四隅がレジスト 1 6 に覆われているため、長方形ランド 1 7 と半導体チップ 1 5 との接合強度が高まり、長方形ランド 1 7 が半導体チップ 1 5 から剥離し難い。また、図 2 B における C - C 線方向では、長方形ランド 1 7 とレジスト 1 6 との間に隙間 1 8 が生じているため、アンカー効果により、長方形ランド 1 7 とはんだボール 1 9 との接合強度が高まる。

【 0 0 4 6 】

（実施の形態 2）

40

図 7 A は、本発明の実施の形態 2 に係る表面実装デバイスの実装構造体における絶縁基板上の楕円ランド 3 1 が配置された領域の構成を示す平面図である。また、図 7 B は、本発明の実施の形態 2 に係る表面実装デバイスの実装構造体における半導体チップ上の楕円ランド 3 2 が配置された領域の構成を示す平面図である。本実施の形態は、実施の形態 1 における長方形ランド 1 3 が楕円形の楕円ランド 3 1 に、長方形ランド 1 7 が楕円ランド 3 2 に置き換わった構成であり、他の構成は実施の形態 1 と同様である。本実施の形態において、実施の形態 1 と同一の構成要素については、同一の符号を付して説明を省略する。

【 0 0 4 7 】

図 7 A に示すように、楕円ランド 3 1 は、楕円形状であり、長軸方向（F - F 線方向）

50

が開口部 2 1 の長手方向 (E - E 線方向) に対して垂直方向となるように配置されている。 E - E 線方向における表面実装デバイスの実装構造体の断面は、図 3 と同様 (長方形ランド 1 3 が楕円ランド 3 1 に置き換わった) の構成であり、楕円ランド 3 1 とレジスト 1 2 との間に隙間 1 4 が生じている。このため、アンカー効果により、楕円ランド 3 1 とはんだボール 1 9 との接合強度が高まる。

【 0 0 4 8 】

また、 F - F 線方向における表面実装デバイスの実装構造体の断面は、図 4 と同様 (長方形ランド 1 3 が楕円ランド 3 1 に置き換わった) に楕円ランド 3 1 がレジスト 1 2 に覆われた構成である。このため、楕円ランド 3 1 と絶縁基板 1 1 との接合強度が高まり、楕円ランド 3 1 が絶縁基板 1 1 から剥離し難い。

10

【 0 0 4 9 】

図 7 B に示すように、楕円ランド 3 2 は、楕円形状であり、長軸方向 (F - F 線方向) が開口部 2 2 の長手方向 (E - E 線方向) に対して垂直方向となるように配置されている。 E - E 線方向における表面実装デバイスの実装構造体の断面は、図 3 と同様 (長方形ランド 1 7 が楕円ランド 3 2 に置き換わった) の構成であり、楕円ランド 3 2 とレジスト 1 6 との間に隙間 1 8 が生じている。このため、アンカー効果により、楕円ランド 3 2 とはんだボール 1 9 との接合強度が高まる。

【 0 0 5 0 】

また、 F - F 線方向における表面実装デバイスの実装構造体の断面は、図 4 と同様 (長方形ランド 1 7 が楕円ランド 3 2 に置き換わった) に楕円ランド 3 2 がレジスト 1 6 に覆われた構成である。このため、楕円ランド 3 2 と半導体チップ 1 5 との接合強度が高まり、楕円ランド 3 2 が半導体チップ 1 5 から剥離し難い。

20

【 0 0 5 1 】

以上のように、本実施の形態に係る表面実装デバイスの実装構造体は、一方向では楕円ランド 3 1 の両端部がレジスト 1 2 により覆われ、他方向では楕円ランド 3 1 の短軸方向の両端部とレジスト 1 2 との間に隙間が設けられた構成である。このため、楕円ランド 3 1 とはんだボール 1 9 との接合強度および楕円ランド 3 1 と絶縁基板 1 1 との接合強度の両方について、剥離が生じない程度に高めることができる。

【 0 0 5 2 】

また、本実施の形態に係る表面実装デバイスの実装構造体は、一方向では楕円ランド 3 2 の両端部がレジスト 1 6 により覆われ、他方向では楕円ランド 3 2 の短軸方向の両端部とレジスト 1 6 との間に隙間が設けられた構成である。このため、楕円ランド 3 2 とはんだボール 1 9 との接合強度および楕円ランド 3 2 と半導体チップ 1 5 との接合強度の両方について、剥離が生じない程度に高めることができる。

30

【 0 0 5 3 】

図 8 は、本実施の形態において、レジスト 1 2 が楕円ランド 3 1 に対して下にずれた場合の位置関係を示す平面図である。なお、図 8 において、位置ずれが生じていない図 7 A に示した場合の開口部 2 1 を二点鎖線で示す。ずれ開口部 2 1 d は、レジスト 1 2 が楕円ランド 3 1 に対して紙面下 (矢印 C) 方向にずれたために開口部 2 1 からずれて位置している。

40

【 0 0 5 4 】

この場合は、ずれ開口部 2 1 d は、開口部 2 1 に対して、楕円ランド 3 1 とレジスト 1 2 との隙間 1 4 の大きさが変化するだけで、露出されている楕円ランド 3 1 の領域は、変化しない。レジスト 1 2 が上にずれても同様である。つまり、楕円ランド 3 1 に対してレジスト 1 2 が上下方向にずれても、楕円ランド 3 1 とはんだボール 1 9 との接触面積は変化しない。

【 0 0 5 5 】

図 9 は、本実施の形態において、レジスト 1 2 が楕円ランド 3 1 に対して、左にずれた場合の位置関係を示す平面図である。なお、図 9 において、位置ずれが生じていない図 7 A に示した場合の開口部 2 1 を二点鎖線で示す。ずれ開口部 2 1 e は、レジスト 1 2 と楕

50

円ランド 3 1 との位置関係が紙面左 (矢印 D) 方向にずれたために開口部 2 1 からずれて位置している。なお、ここで説明する位置ずれは、位置ずれが生じて、ずれ開口部 2 1 e により楕円形状の楕円ランド 3 1 の長軸方向における端部が露出しない範囲内である。

【 0 0 5 6 】

図 9 において、楕円ランド 3 1 の開口部 2 1 では露出されるが、ずれ開口部 2 1 e ではレジスト 1 2 に覆われる領域を第 1 領域 3 3 と称する。また、楕円ランド 3 1 の開口部 2 1 ではレジスト 1 2 に覆われるが、ずれ開口部 2 1 e では露出されている領域を第 2 領域 3 4 と称する。

【 0 0 5 7 】

この場合は、ずれ開口部 2 1 e から露出された楕円ランド 3 1 は、開口部 2 1 により露出された場合と比べて、第 1 領域 3 3 がレジスト 1 2 により覆われ、第 2 領域 3 4 がレジスト 1 2 から露出されている。第 1 領域 3 3 と第 2 領域 3 4 は、楕円ランド 3 1 の長軸方向における端部がレジスト 1 2 に覆われた範囲内であれば、面積の差が小さい。そのため、ずれ開口部 2 1 e により露出された楕円ランド 3 1 の面積は、開口部 2 1 により露出された楕円ランド 3 1 の面積とほぼ同じである。なお、レジスト 1 2 が右にずれても同様である。つまり、楕円ランド 3 1 に対してレジスト 1 2 が左右方向にずれても、楕円ランド 3 1 とはんだボール 1 9 との接触面積はほとんど変化しない。

【 0 0 5 8 】

以上のことにより、楕円ランド 3 1 に対してレジスト 1 2 が上下方向、左右方向にずれても楕円ランド 3 1 とはんだボール 1 9 との接触面積はほとんど変化しない。つまり、本実施の形態において、楕円ランド 3 1 に対しレジスト 1 2 がどの向きにずれても接触面積はほとんど変化しない。このため、楕円ランド 3 1 とはんだボール 1 9 とが安定して接合することができる。

【 0 0 5 9 】

また、上記位置ずれが生じて、一方向 (紙面左右方向 (図 7 A における F - F 線方向)) では楕円ランド 3 1 の長軸方向の端部がレジスト 1 2 に覆われているため、楕円ランド 3 1 と絶縁基板 1 1 との接合強度が高まり、楕円ランド 3 1 が剥離し難い。また、他方向 (紙面上下方向 (図 7 A における E - E 線方向)) では、楕円ランド 3 1 とレジスト 1 2 との間に隙間 1 4 が生じているため、アンカー効果により、楕円ランド 3 1 とはんだボール 1 9 との接合強度が高まる。

【 0 0 6 0 】

また、楕円ランド 3 2 とレジスト 1 6 との位置ずれにおいても、楕円ランド 3 1 とレジスト 1 2 の場合と同様であり、位置ずれが生じて、楕円ランド 3 2 とはんだボール 1 9 との接触面積はほとんど変化しない。このため、楕円ランド 3 2 とはんだボール 1 9 とが安定して接合することができる。

【 0 0 6 1 】

また、上記位置ずれが生じて、一方向 (紙面左右方向 (図 7 B における F - F 線方向)) では楕円ランド 3 2 の長軸方向の端部がレジスト 1 6 に覆われているため、楕円ランド 3 2 と半導体チップ 1 5 との接合強度が高まり、楕円ランド 3 2 が剥離し難い。また、他方向 (紙面上下方向 (図 7 B における E - E 線方向)) では、楕円ランド 3 2 とレジスト 1 6 との間に隙間 1 8 が生じているため、アンカー効果により、楕円ランド 3 2 とはんだボール 1 9 との接合強度が高まる。

【 0 0 6 2 】

なお、本実施の形態において、楕円ランド 3 1 、 3 2 の形状が楕円であり、レジスト 1 2 、 1 6 の開口部 2 1 、 2 2 の形状が長方形である例を示したが、楕円ランド 3 1 、 3 2 の形状が長方形であり、レジスト 1 2 、 1 6 の開口部 2 1 、 2 2 の形状が楕円であってもよい。

【 0 0 6 3 】

なお、実施の形態 1 および 2 において、レジストの開口部が長方形である構成を示したが、これに限定されず、楕円形状や正方形であってもよい。また、ランド形状が長方形や

10

20

30

40

50

楕円形状であってもよい。すなわち、ランドがレジストの開口部に対して、一方向においては、ランドの両端部がレジストによって覆われており、他方向においては、ランドとレジストとの間に隙間が生じている構成であればよい。このような構成であれば、上記効果を有する。

【 0 0 6 4 】

なお、実施の形態 1 および 2 において、長手方向（長軸方向）と短手方向（短軸方向）が直交する場合を例に示したが必ずしも直交する必要はない。ただし、レジストとの位置ずれの猶予量、ランドとはんだボールとの接触領域の形状との観点から直交していることが好ましい。

【 0 0 6 5 】

また、実施の形態 1 において、プリント基板側の長方形ランド 1 3 に対する隙間 1 4 の位置と、半導体装置側の長方形ランド 1 7 に対する隙間 1 8 の位置が同じ方向として上下で対面するように配置した（レジストによって覆われた長方形ランド 1 3、1 7 の両端部も同じ方向となって上下で対面する）場合について説明した。しかし、この例に限定されず、異なる方向に位置する構成にすることができる。図 1 0 は、半導体装置 3 b の長方形ランド 1 7 b が配置された領域の構成を示す平面図である。この半導体装置 3 b に実装されるプリント基板 2 のランドが配置された領域の構成は、図 2 A に示した構成である。

【 0 0 6 6 】

図 1 1 は、プリント基板 2 に半導体装置 3 b が実装された表面実装デバイスの実装構造体 1 b の D - D 線に沿った断面図である。また、図 1 2 は、プリント基板 2 に半導体装置 3 b が実装された表面実装デバイスの実装構造体 1 b の C - C 線に沿った断面図である。図 1 2 に示すように、表面実装デバイスの実装構造体 1 b の C - C 断面においては、半導体装置側の長方形ランド 1 7 b とレジスト 1 6 b との間に隙間 1 8 が生じておらず、プリント基板側の長方形ランド 1 3 とレジスト 1 2 との間に隙間 1 4 が生じている。一方、図 1 1 に示すように、表面実装デバイスの実装構造体 1 b の D - D 断面においては、半導体装置側の長方形ランド 1 7 b とレジスト 1 6 b との間に隙間 1 8 b が生じており、プリント基板側の長方形ランド 1 3 とレジスト 1 2 との間に隙間が生じていない。

【 0 0 6 7 】

図 4 に示すように、レジスト 1 2、1 6 で覆われた長方形ランド 1 3、1 7 の両端部が同じ方向にされて上下で対面するように配置されると、例えばレジスト 1 2 が右に、レジスト 1 6 が左に位置ずれがあった場合に、長方形ランド 1 3、1 7 の露出される位置がずれる。このため、はんだボール 1 9 が歪む。

【 0 0 6 8 】

一方、表面実装デバイスの実装構造体 1 b においては、図 1 1、1 2 に示すように、プリント基板側の長方形ランド 1 3 とレジスト 1 2 間の隙間 1 4 の位置と半導体装置側の長方形ランド 1 7 とレジスト 1 6 b 間の隙間 1 8 の位置を異なる方向として、隙間 1 4 が長方形ランド 1 7 b を覆うレジスト 1 6 b に対面し、隙間 1 8 b が長方形ランド 1 3 を覆うレジスト 1 2 に対面するように配置することにより、上記のように長方形ランドに対してレジストの開口部が紙面の上下、左右にずれてもそのずれ方向に隙間 1 4、1 8 b が設けられているため、隙間 1 4、1 8 b が設けられている側の長方形ランド 1 3、1 7 b の露出位置は、変化しない。したがって、プリント基板側および半導体装置側における長方形ランド 1 3、1 7 b の露出されている位置の相対的なずれは小さい。このため、はんだボール 1 9 の歪が減り、長方形ランド 1 3、1 7 b がはんだボール 1 9 により安定して接合される。

【 0 0 6 9 】

また、表面実装デバイスの実装構造体 1 b においても、図 1 0 に示すように、一方向では長方形ランド 1 7 b の両端部がレジスト 1 6 b により覆われ、他方向では長方形ランド 1 7 b の両端部とレジスト 1 6 b との間に隙間 1 8 b が設けられた構成である。このため、長方形ランド 1 7 b とはんだボール 1 9 との接合強度および長方形ランド 1 7 b と半導体チップ 1 5 b との接合強度の両方について、剥離が生じない程度に高めることができる

10

20

30

40

50

。

【0070】

このように、長方形ランド17bの長手方向と長方形ランド13の長手方向を直交させても、同様にはんだボール19による長方形ランド13、17bとの接合強度は高い。

【0071】

なお、ランドの露出されている位置の相対的なずれは、実施の形態2におけるプリント基板側の楕円ランド31と、半導体装置側の楕円ランド32においても同様である。また、はんだボール19によるランドとの接合強度においても、楕円ランド31の長軸方向と、楕円ランド32の長軸方向とが直交していても、長軸の方向が一致している場合と同程度の強度を有する。

10

【0072】

また、本実施の形態1、2において、プリント基板側および半導体装置側のランドが共に、一方向では端部がレジストに覆われ、他方向ではレジストとの間に隙間が生じた構成について説明した。しかし、本発明は、プリント基板側および半導体装置側のランドの少なくとも一方が一方向では端部がレジストに覆われ、他方向ではレジストとの間に隙間が生じた構成であればよい。

【0073】

どちらか一方のランドがこのような構成であれば、このような構成の側において、ランドと半導体チップまたは絶縁基板との接合強度を確保することができる。すなわち、半導体チップまたは絶縁基板に備えるランドとはんだボールとの接合部において、ランドの側面にまではんだボールが濡れ広がり接合強度を確保することができる。したがって、半導体装置とプリント基板との安定した接合強度を確保することができる。

20

【産業上の利用可能性】

【0074】

本発明の表面実装デバイスの実装構造体は、半導体装置とプリント基板のランドとの接合強度を高めることができるという効果を有し、BGAパッケージの半導体装置の実装構造体として利用可能である。

【図面の簡単な説明】

【0075】

【図1】本発明の実施の形態1に係る表面実装デバイスの実装構造体の構成を示す平面図

30

【図2A】実施の形態1に係る絶縁基板上のランドが配置された領域の構成を示す平面図

【図2B】実施の形態1に係る半導体チップ上のランドが配置された領域の構成を示す平面図

【図3】図1における表面実装デバイスの実装構造体のA-A断面図

【図4】図1における表面実装デバイスの実装構造体のB-B断面図

【図5】実施の形態1において、レジストがランドに対して下にずれた場合の位置関係を示す平面図

【図6】本実施の形態1において、レジストがランドに対して左にずれた場合の位置関係を示す平面図

【図7A】本発明の実施の形態2に係る絶縁基板上のランドが配置された領域の構成を示す平面図

40

【図7B】本発明の実施の形態2に係る半導体チップ上のランドが配置された領域の構成を示す平面図

【図8】本実施の形態2において、レジストがランドに対して下にずれた場合の位置関係を示す平面図

【図9】本実施の形態2において、レジストがランドに対して左にずれた場合の位置関係を示す平面図

【図10】本実施の形態1における別の構成の半導体装置における長方形ランドが配置された領域の構成を示す平面図

【図11】本実施の形態1における別の構成の表面実装デバイスの実装構造体のD-D断

50

面図

【図 1 2】本実施の形態 1 における別の構成の表面実装デバイスの実装構造体の C - C 断面図

【図 1 3】従来の B G A パッケージの半導体装置を実装するプリント基板の接続部分の構成を示す平面図

【図 1 4】従来の別の構成における B G A パッケージの半導体装置を実装するプリント基板の接続部分の構成を示す平面図

【図 1 5】従来のさらに別の構成における B G A パッケージの半導体装置を実装するプリント基板の接続部分の構成を示す平面図

【符号の説明】

10

【 0 0 7 6 】

1、1 b 表面実装デバイスの実装構造体

2 プリント基板

3、3 b 半導体装置

1 1 絶縁基板

1 2、1 6、1 6 b レジスト

1 3、1 7、1 7 b 長方形ランド

1 4、1 8、1 8 b 隙間

1 5、1 5 b 半導体チップ

1 9 はんだボール

20

2 1、2 2、2 2 b 開口部

2 1 b、2 1 c、2 1 d、2 1 e ずれ開口部

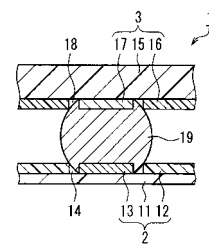
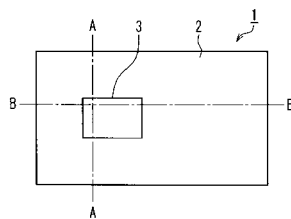
3 1、3 2 楕円ランド

3 3 第 1 領域

3 4 第 2 領域

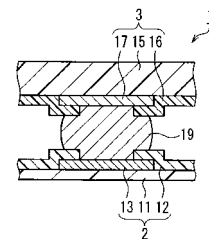
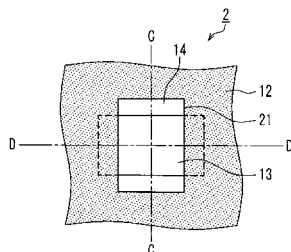
【図 1】

【図 3】

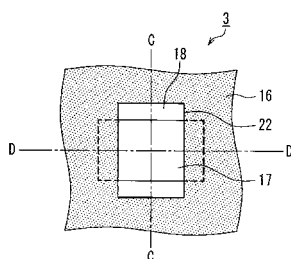


【図 2 A】

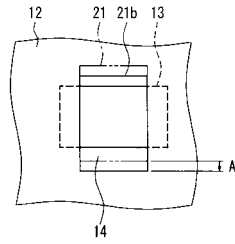
【図 4】



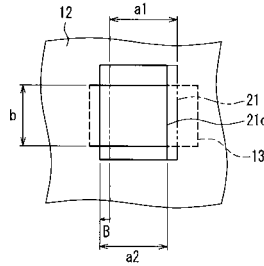
【図 2 B】



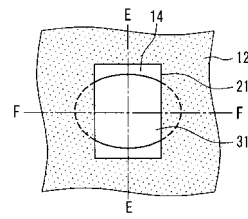
【図 5】



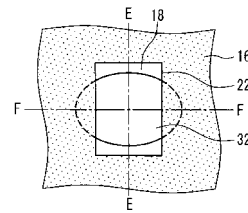
【図 6】



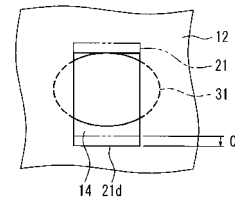
【図 7 A】



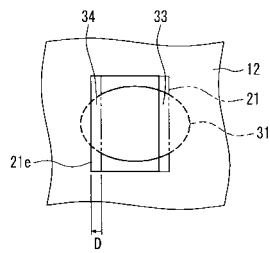
【図 7 B】



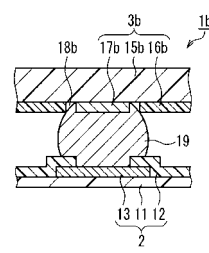
【図 8】



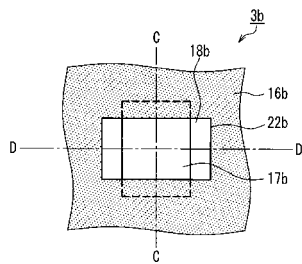
【図 9】



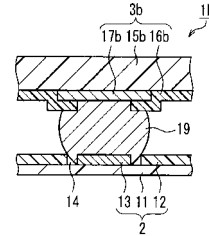
【図 1 1】



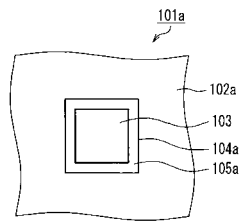
【図 1 0】



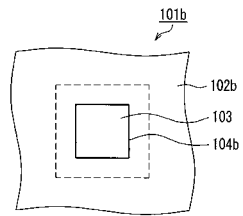
【図 1 2】



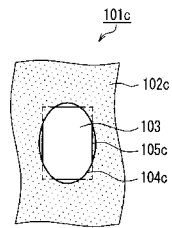
【図 13】



【図 14】



【図 15】



フロントページの続き

(56)参考文献 国際公開第03/098983(WO,A1)

特開2007-005452(JP,A)

特開平11-297889(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H05K 3/34

H01L 21/60

H01L 23/12