

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6197319号
(P6197319)

(45) 発行日 平成29年9月20日 (2017.9.20)

(24) 登録日 平成29年9月1日 (2017.9.1)

(51) Int.Cl.

F I

H05K 3/34 (2006.01)

H01L 21/60 (2006.01)

H05K 3/34 505B

H05K 3/34 507C

H05K 3/34 507K

H01L 21/60 311Q

H01L 21/92 602B

請求項の数 7 (全 15 頁)

(21) 出願番号 特願2013-58764 (P2013-58764)
 (22) 出願日 平成25年3月21日 (2013.3.21)
 (65) 公開番号 特開2014-183301 (P2014-183301A)
 (43) 公開日 平成26年9月29日 (2014.9.29)
 審査請求日 平成27年11月6日 (2015.11.6)

(73) 特許権者 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番
 1号
 (74) 代理人 100113608
 弁理士 平川 明
 (74) 代理人 100105407
 弁理士 高田 大輔
 (72) 発明者 久保田 崇
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通アドバンステクノロジー株式
 会社内
 (72) 発明者 北嶋 雅之
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 半導体素子の実装方法

(57) 【特許請求の範囲】

【請求項 1】

基板に半導体素子を実装する実装方法であって、
 前記基板に形成された基板側パッド上に第1半田接合材料を取り付ける工程と、
 前記第1半田接合材料上に該第1半田接合材料よりも融点が高い第2半田接合材料を供給する工程と、
 前記半導体素子に形成された素子側パッドが対応する前記基板側パッドに対向し、かつ、前記基板との間に所定の接合ギャップが設けられるように前記半導体素子を配置する工程と、
 前記第1半田接合材料の融点よりも低温かつ前記第2半田接合材料の融点よりも高温のリフロー温度でリフローを行い、該第1半田接合材料及び第2半田接合材料を接合するリフロー工程と、
 を有する、
 半導体素子の実装方法。

【請求項 2】

前記第1半田接合材料の頭頂部に凹部を形成する凹部形成工程を更に有し、
 前記第2半田接合材料を供給する工程においては、前記凹部に前記第2半田接合材料が充填されるように該第2半田接合材料を供給する、
 請求項1に記載の半導体素子の実装方法。

【請求項 3】

10

20

前記第 2 半田接合材料を供給する前に、前記基板上に封止材料を供給し、少なくとも前記第 1 半田接合材料の頭頂部が露出するように該第 1 半田接合材料を封止する封止工程を、更に有する、

請求項 2 に記載の半導体素子の実装方法。

【請求項 4】

前記第 2 半田接合材料を供給する前に前記封止材料の上面を平坦にする平坦化工程、を更に有する、

請求項 3 に記載の半導体素子の実装方法。

【請求項 5】

前記封止工程を前記凹部形成工程の前に行う、

請求項 3 又は 4 に記載の半導体素子の実装方法。

【請求項 6】

前記凹部形成工程において、前記第 1 半田接合材料の頭頂部に所定の治具を押し付けることによって前記凹部を形成し、

前記封止工程において、前記頭頂部に前記治具を押し付けた状態で前記第 1 半田接合材料を封止する、

請求項 3 から 5 の何れか一項に記載の半導体素子の実装方法。

【請求項 7】

前記凹部形成工程において、前記第 1 半田接合材料の頭頂部を加熱しながら前記凹部を形成する、

請求項 2 から 6 の何れか一項に記載の半導体素子の実装方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子の実装方法及び半導体装置に関する。

【背景技術】

【0002】

受光素子や発光素子等の半導体光素子を基板に実装する際、基板と半導体光素子間の接合ギャップ（クリアランス）を精度良く管理することが重要である。従来、基板に半導体光素子を接合するためのパンプ（突起電極）を形成する方法として、例えばめっき液から金属を析出させるめっき法、真空中で金属を蒸発させて成膜する蒸着法、導電性ペーストを印刷装置によって印刷法等が知られている。しかしながら、めっき法は、低温での接合では接合信頼性が十分とはいえず、半導体光素子の実装には不向きである。また、蒸着法や印刷法では、大きな接合ギャップを形成することが難しい。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2003 - 86877 号公報

【特許文献 2】特開平 4 - 273444 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本件は、上記の課題に鑑みてなされたものであり、半導体素子を基板に実装する際に、基板と半導体素子との間の接合ギャップの設計寸法が大きくても寸法精度を高めることができる半導体素子の実装方法及び半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0005】

本件の一観点によると、基板に半導体素子を実装する実装方法であって、前記基板に形成された基板側パッド上に第 1 半田接合材料を取り付ける工程と、前記第 1 半田接合材料上に該第 1 半田接合材料よりも融点が高い第 2 半田接合材料を供給する工程と、前記半導

10

20

30

40

50

体素子に形成された素子側パッドが対応する前記基板側パッドに対向し、かつ、前記基板との間に所定の接合ギャップが設けられるように前記半導体素子を配置する工程と、前記第1半田接合材料の融点よりも低温かつ前記第2半田接合材料の融点よりも高温のリフロー温度でリフローを行い、該第1半田接合材料及び第2半田接合材料を接合するリフロー工程と、を有する、半導体素子の実装方法が提供される。

【0006】

また、本件の他の観点によると、表面に基板側パッドが形成された基板と、前記基板に実装され、前記基板側パッドに対応した素子側パッドを有する半導体素子と、前記基板側パッドと前記素子側パッドとを接合する半田バンプと、を備え、前記半田バンプは、前記基板側パッド上に形成された第1半田接合部と、前記第1半田接合部と前記素子側パッドとの間に介在すると共に該第1半田接合部よりも融点が高い第2半田接合部と、を含み、前記第1半田接合部及び前記第2半田接合部は、前記第1半田接合部の融点よりも低温かつ前記第2半田接合部の融点よりも高温のリフロー温度でリフローされることにより一体に接合されている、半導体装置が提供される。

10

【発明の効果】

【0007】

本件によれば、半導体素子を基板に実装する際に、基板と半導体素子との間の接合ギャップの設計寸法が大きくても寸法精度を高めることができる半導体素子の実装方法及び半導体装置を提供することができる。

【図面の簡単な説明】

20

【0008】

【図1】実施形態に係る半導体装置の断面構造を概略的に示す図である。

【図2】実施形態に係る回路基板を示す図である。

【図3】実施形態に係る回路基板の各基板側パッドに高融点半田ボールを取り付ける工程を示す図である。

【図4】実施形態に係る凹部形成用治具を示す図である。

【図5】実施形態に係る凹部形成工程を示す図である。

【図6】実施形態に係る封止工程を示す図である。

【図7】実施形態に係る封止工程後、高融点半田ボールから凹部形成用治具を取り外した状態を示す図である。

30

【図8】実施形態に係るスクリーン版を回路基板上に載置した状態を示す図である。

【図9】実施形態に係る低融点半田ペーストを供給する工程を示す図である。

【図10】実施形態に係るリフロー工程を示す図である。

【図11】実施形態に係るモールド樹脂と光素子シリコンチップとの隙間に第2モールド樹脂を充填する工程を示す図である。

【図12】変形例に係る封止工程を示す図である。

【図13】変形例に係る突起付きスクリーン版8Aを示す図である。

【図14】変形例に係る凹部形成工程を示す図である。

【図15】変形例に係る低融点半田ペーストを供給する工程を示す図である。

【図16】変形例に係る回路基板から突起付きスクリーン版を取り外した状態を示す図である。

40

【図17】変形例に係るリフロー工程を示す図である。

【図18】変形例に係るモールド樹脂と光素子シリコンチップとの隙間に第2モールド樹脂を充填する工程を示す図である。

【発明を実施するための形態】

【0009】

<実施形態>

以下、本件に係る半導体装置及び半導体素子の実装方法について、図面を参照しながら詳細に説明する。

【0010】

50

< < 半導体装置 > >

図1は、実施形態に係る半導体装置1の断面構造を概略的に示す図である。半導体装置1は、回路基板2及びこの回路基板2に実装された半導体光素子である光素子シリコンチップ3を備えた光モジュールである。本実施形態における光素子シリコンチップ3は、例えば、VCSEL (Vertical Cavity Semiconductor Emission Laser) 等の発光素子であり、発光部31や導波路(光伝送路)32等を有している。また、回路基板2は、光素子シリコンチップ3の発光部31から出力された光を受光する受光部21や、受光部21によって受光した導波路(光伝送路)22等(図示省略)を備えている。半田バンプ4は、半田によって形成された突起電極である。回路基板2及び光素子シリコンチップ3は半田バンプ4を介して接合されている。回路基板2及び光素子シリコンチップ3は、それぞれ基板及び半導体素子の一例である。

10

【0011】

符号2aは回路基板2の「上面」を表し、符号3aは光素子シリコンチップ3の「下面」を表す。図1に示すように、光素子シリコンチップ3は、半田バンプ4を介して回路基板2の上面2aにフリップチップボンディングされており、光素子シリコンチップ3の下面3aと回路基板2の上面2aとが対向して配置されている。符号Gcは、回路基板2の上面2aと光素子シリコンチップ3の下面3aとが離間する寸法である「接合ギャップ」(「接合クリアランス」ともいう)を表す。本実施形態において、半導体装置1における接合ギャップGcの大きさは特段限定されるものではないが、例えば200µm程度に設定されている。

20

【0012】

ところで、本実施形態に係る半導体装置1のような、いわゆる光モジュールでは、光素子シリコンチップ3の光伝送特性を担保するためにも、接合ギャップGcを設計値通りに精度良く実現する必要がある。光素子シリコンチップ3及び回路基板2は、半田バンプ4を介して接合されるため、半田バンプ4における高さ方向についての高い精度が要求される。更に、光素子シリコンチップ3等の半導体光素子は、耐熱温度が例えば160~180程度といったように比較的低いものが多い。よって、光素子シリコンチップ3の実装時においては、光素子シリコンチップ3の耐熱温度を考慮して、リフロー温度をあまり高くすることができないという制約がある。ここで、従来のバンプ形成方法として、めっき法、蒸着法、印刷法等が知られている。しかしながら、めっき法は、低温での接合では接合信頼性が十分とはいえず、蒸着法や印刷法では大きな接合ギャップを形成することが難しいことから、回路基板に対する半導体光素子の接合にはいずれの方法もあまり向いていないといえる。

30

【0013】

そこで、本実施形態に係る半導体装置1では、回路基板2及び光素子シリコンチップ3を接合する半田バンプ4を、高融点半田接合部41と低融点半田接合部42とを含んで形成することとした。高融点半田接合部41は、例えばSnAgCu系半田(錫—銀—銅系半田)等といった高融点半田(高温半田)によって形成された半田ボールである。一方、低融点半田接合部42は、例えばSnBi系半田(錫—ビスマス系半田)等といった低融点半田(低温半田)によって形成されている。低融点半田接合部42の融点(例えば、139程度)は、高融点半田接合部41の融点(例えば、220程度)よりも低くなっている。

40

【0014】

ここで、高融点半田接合部41は、回路基板2の上面2aに形成された電極パッド(以下、「基板側パッド」という)23に接合されている。一方、低融点半田接合部42は、光素子シリコンチップ3の下面3aに形成された電極パッド(以下、「素子側パッド」という)33に接合されている。そして、半田バンプ4は、高融点半田接合部41と低融点半田接合部42とを低温の温度階層接合を行うことで一体に接合することで形成されている。具体的には、高融点半田接合部41と低融点半田接合部42とをリフローする際、高融点半田接合部41の融点よりも低温かつ低融点半田接合部42の融点よりも高温のリフ

50

ロー温度でリフローすることにより、双方が一体に接合されている。更に、半田バンプ 4 における高融点半田接合部 4 1 と低融点半田接合部 4 2 との接合境界面には、凹凸形状を有する凹凸接合部 4 3 が形成されている。また、符号 7、7 A は、モールド樹脂と第 2 モールド樹脂を表す。モールド樹脂 7 と第 2 モールド樹脂 7 A については後述する。

【0015】

<<半導体素子の実装方法>>

次に、光素子シリコンチップ 3 の実装方法について説明する。図 2 ~ 図 11 は、光素子シリコンチップ 3 1 の実装工程を説明する図である。

【0016】

半導体装置 1 の製造に際して、図 2 に示す回路基板 2 を準備する。回路基板 2 は、例えば、エポキシ樹脂等によって形成された樹脂基板であるが、これには限定されない。回路基板 2 の上面 2 a における適所には複数の基板側パッド 2 3 が露出形成されている。また、回路基板 2 には、光素子シリコンチップ 3 の発光部 3 1 から出力される光を受光する受光部 2 1 や、導波路 2 2 等が形成されている。

【0017】

次に、図 3 に示すように、SnAgCu 系半田（錫—銀—銅系半田）等といった高融点半田（高温半田）によって形成された半田ボール（以下、「高融点半田ボール」という）4 1 A を、回路基板 2 の各基板側パッド 2 3 に取り付ける。高融点半田ボール 4 1 A は、回路基板 2 に対する光素子シリコンチップ 3 の実装後において、図 1 に示した半田バンプ 4 の高融点半田接合部 4 1 を形成する。高融点半田ボール 4 1 A の基板側パッド 2 3 への取り付けは、以下の手順で行うことができる。まず、基板側パッド 2 3 上にフラックスを供給する。基板側パッド 2 3 上へのフラックスの供給は、印刷装置を用いたスキージングによって行ってもよい。基板側パッド 2 3 に対するフラックスの塗布が終わると、フラックス上に高融点半田ボール 4 1 A を搭載し、リフロー炉によって加熱（リフロー）を行う。ここでのリフロー温度は、高融点半田ボール 4 1 A の熔融温度よりも高い温度（例えば、235 程度）としてもよい。リフローを行うことにより、高融点半田ボール 4 1 A が熔融し、各基板側パッド 2 3 に対して高融点半田ボール 4 1 A が一体に接合される。本実施形態において、高融点半田ボール 4 1 A は、第 1 半田接合材料の一例である。

【0018】

次に、図 4 に示すような、凹部形成用の治具（以下、「凹部形成用治具」という）6 を準備する。凹部形成用治具 6 は、回路基板 2 に対する光素子シリコンチップ 3 の実装に用いる半導体製造装置（フリップチップボンダー）に搭載されており、半導体製造装置から熱の供給を受けることで加熱される。凹部形成用治具 6 の下面 6 a には、半田ボール 4 1 の平面的な配置パターンに対応するように複数の突起 6 1 が設けられている。本実施形態においては、突起 6 1 は略円錐形状を有しているが、突起 6 1 の形状は適宜変更することができる。また、凹部形成用治具 6 の下面 6 a のうち、突起 6 1 が形成されていない部分には平坦な平坦部 6 2 が形成されている。本実施形態においては、凹部形成用治具 6 は、ガラス板によって形成されている。但し、凹部形成用治具 6 は、他の材料を用いて形成されてもよい。

【0019】

次に、図 5 に示すように、凹部形成用治具 6 を、高融点半田ボール 4 1 A の頭頂部 4 1 0 に押し付ける。上記のように、凹部形成用治具 6 の下面 6 a に形成された各突起 6 1 は、回路基板 2 に取り付けられた高融点半田ボール 4 1 A の平面配置パターンと対応付けられて配置されている。ここでは、凹部形成用治具 6 の各突起 6 1 が、対応する高融点半田ボール 4 1 A の頭頂部 4 1 0 に食い込むように、高融点半田ボール 4 1 A に対して凹部形成用治具 6 が押し付けられる。

【0020】

本実施形態では、凹部形成用治具 6 を、例えば 150 ~ 180 程度に加熱しつつ高融点半田ボール 4 1 A の頭頂部 4 1 0 に押し付ける。これにより、凹部形成用治具 6 からの伝わる熱によって高融点半田ボール 4 1 A が軟化するため、高融点半田ボール 4 1 A に作

10

20

30

40

50

用する応力を低減しつつ、高融点半田ボール 4 1 A の頭頂部 4 1 0 に突起 6 1 を食い込ませることができる。その結果、図 5 に示すように、高融点半田ボール 4 1 A の頭頂部 4 1 0 には、突起 6 1 に対応する円錐形状の凹部 4 1 1 (凹凸形状) が形成される (凹部形成工程)。なお、本実施形態では、各高融点半田ボール 4 1 A の頭頂部 4 1 0 に対して、単一の凹部 4 1 1 が形成されるようにしているが、複数の凹部 4 1 1 が一の高融点半田ボール 4 1 A に形成されてもよい。また、凹部形成用治具 6 における突起 6 1 の高さは、高融点半田ボール 4 1 A に形成する凹部 4 1 1 の深さに応じて適宜変更することができる。

【 0 0 2 1 】

次に、高融点半田ボール 4 1 A の頭頂部 4 1 0 に、凹部形成用治具 6 を押し付けた状態で、図 6 に示すように、回路基板 2 上に封止材料としてのモールド樹脂 7 を供給する。そして、少なくとも高融点半田ボール 4 1 A の頭頂部 4 1 0 が露出するように高融点半田ボール 4 1 A を封止する (封止工程)。本実施形態では、モールド樹脂 7 として、熱可塑性樹脂を用いるようにした。熱可塑性樹脂としては、例えば熱可塑性エポキシ樹脂を好適に使用することができる。

【 0 0 2 2 】

封止工程においては、例えば 8 0 程度に加熱して軟化した状態のモールド樹脂 7 を、回路基板 2 の上面 2 a に流し込む。その際、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部形成用治具 6 が残されているため、モールド樹脂 7 によって高融点半田ボール 4 1 A の頭頂部 4 1 0 が覆われることを抑制することができる。つまり、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部形成用治具 6 を押し付けた状態で封止工程を行うことにより、モールド樹脂 7 によって凹部 4 1 1 が覆われることを抑制することができる。以上のように、本実施形態では、高融点半田ボール 4 1 A の頭頂部 4 1 0 を残して、高融点半田ボール 4 1 A の周囲がモールド樹脂 7 によって被覆される。その後、モールド樹脂 7 を冷却することで硬化した後、高融点半田ボール 4 1 A から凹部形成用治具 6 が取り外される。

【 0 0 2 3 】

上記のように、凹部形成用治具 6 の下面 6 a には、平坦部 6 2 が形成されている。従って、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部形成用治具 6 を取り付けた状態で封止工程を行うことにより、モールド樹脂 7 の上面を凹部形成用治具 6 の平坦部 6 2 によって平坦にすることができる (平坦化工程)。従って、図 7 に示すように、凹部形成用治具 6 を高融点半田ボール 4 1 A から取り外した状態では、凹部形成用治具 6 の頭頂部 4 1 0 に凹部 4 1 1 が形成され、この凹部 4 1 1 の外周縁部にはモールド樹脂 7 の平坦化された平坦面 7 1 が連なって配置される。

【 0 0 2 4 】

次に、図 8 に示すように、所定の位置に貫通孔 8 a が形成されたスクリーン版 8 を、回路基板 2 の上に載置する。スクリーン版 8 は、図示のように、モールド樹脂 7 の平坦面 7 1 の上に設置される。スクリーン版 8 には、高融点半田ボール 4 1 A の平面的な配置パターンに対応する位置に複数の貫通孔 8 a が形成されている。スクリーン版 8 を回路基板 2 上に設置する際、各貫通孔 8 a の位置を対応する高融点半田ボール 4 1 A (凹部 4 1 1) の位置に合わせる位置合わせを行う。

【 0 0 2 5 】

次に、図 9 に示すように、例えば S n B i 系半田 (錫—ビスマス系半田) 等から形成される低融点半田ペースト 4 2 A を、例えば印刷装置を用いてスクリーン版 8 の上に供給する。低融点半田ペースト 4 2 A は、回路基板 2 に対する光素子シリコンチップ 3 の実装後において、図 1 に示した半田バンプ 4 の低融点半田接合部 4 2 を形成する。印刷装置により供給された低融点半田ペースト 4 2 A は、例えば、スキージを用いたスキージングによって、各貫通孔 8 a を通じて高融点半田ボール 4 1 A の凹部 4 1 1 に充填される。低融点半田ペースト 4 2 A の融点は 1 3 9 程度であって、高融点半田ボール 4 1 A の融点 (2 2 0 程度) よりも低い。本実施形態において、低融点半田ペースト 4 2 A は第 2 半田接合材料の一例である。

【 0 0 2 6 】

低融点半田ペースト42Aの供給に際して、各高融点半田ボール41A間の隙間は既にモールド樹脂7によって被覆されている。従って、スキージを用いたスキージングによって、スクリーン版8が面方向に相対ずれを起こす方向に力が作用しても、高融点半田ボール41Aや、高融点半田ボール41Aと基板側パッド23との接合部に作用する応力を低減することができる。これにより、高融点半田ボール41Aや、高融点半田ボール41Aと基板側パッド23との接合箇所にひび割れ等の損傷が生じることを抑制することができる。

【0027】

また、スクリーン版8をモールド樹脂7の平坦面71上に設置することができるため、スキージの調整精度を比較的ラフに行っても、低融点半田ペースト42Aを高精度に印刷することができ、作業効率の向上を図ることができる。更に、高融点半田ボール41Aの周囲をモールド樹脂7で被覆することにより、スクリーン版8の貫通孔8aに流入した低融点半田ペースト42Aが、貫通孔8aと高融点半田ボール41Aとの隙間から漏れ出すことが抑制される。これにより、高融点半田ボール41Aの上に、適正な量の低融点半田ペースト42Aを精度良く供給することができる。また、高融点半田ボール41Aからの低融点半田ペースト42Aの滑り落ちを抑制できるため、隣接する基板側パッド23同士のショートを抑制することができる。

【0028】

次に、回路基板2からスクリーン版8を取り外し、図10に示すように、光素子シリコンチップ3の下面3aが回路基板2の上面2aと向き合うように光素子シリコンチップ3を配置する。光素子シリコンチップ3の下面3aにおける適所には複数の素子側パッド33が露出形成されている。また、光素子シリコンチップ3には、発光部31や導波路32が形成されている。光素子シリコンチップ3は、素子側パッド33と基板側パッド23との平面位置が合致し、かつ、回路基板2と光素子シリコンチップ3との間に所定の接合ギャップGcが設けられるように、回路基板2との相対位置が調整される。

【0029】

次いで、リフロー炉によって、回路基板2及び光素子シリコンチップ3の加熱処理（リフロー）を行う（リフロー工程）。ここで、リフローを行う際のリフロー温度（加熱温度）は、高融点半田ボール41Aの融点より低く、かつ、低融点半田ペースト42Aの融点より高い温度に設定されている。例えば、リフロー温度は160 程度に設定されている。リフローに際して、リフロー温度が高融点半田ボール41Aの融点より低いため、高融点半田ボール41Aは形状変化を伴わず、元の形状を維持する。一方、低融点半田ペースト42Aの融点よりリフロー温度が高いため、低融点半田ペースト42Aは溶融することになる。

【0030】

本実施形態において、高融点半田ボール41Aの寸法を、接合ギャップGcから基板側パッド23及び素子側パッド33の厚みを差し引いた寸法よりも若干小さめに設定している。そして、リフロー時に形状変化しない高融点半田ボール41Aを、接合ギャップGcを確保するためのスペーサ（空間確保部材）として利用し、素子側パッド33と高融点半田ボール41Aとの隙間を低融点半田ペースト42Aによって接続することとした。リフローによって溶融した低融点半田ペースト42Aは、高融点半田ボール41Aの半田合金内に拡散し、低融点半田ペースト42A及び高融点半田ボール41Aは一体に接合される。その後、低融点半田ペースト42A及び高融点半田ボール41Aが冷却されることで、図1に示した半田バンプ4が完成する。その際、上述の低融点半田ペースト42Aが半田バンプ4の低融点半田接合部42を形成し、高融点半田ボール41Aが半田バンプ4の高融点半田接合部41を形成することになる。

【0031】

その後、図11に示すように、モールド樹脂7と光素子シリコンチップ3との隙間に第2モールド樹脂7Aを充填する。第2モールド樹脂7Aとしては、低融点半田42の融点よりも低温で軟化する熱硬化性樹脂を好適に用いることができる。以上の工程によって、

回路基板 2 に対する光素子シリコンチップ 3 の実装工程が完了し、半導体装置 1 が完成する。

【 0 0 3 2 】

以上のように、本実施形態に係る光素子シリコンチップ 3 の実装方法では、高融点半田ボール 4 1 A (高融点半田接合部 4 1) の融点よりも低温による温度階層接合を行う。これによれば、リフロー時においても形状を維持する高融点半田ボール 4 1 A をスペーサとして利用できるため、容易に大きな接合ギャップ G c を確保することができる。また、光素子シリコンチップ 3 における素子側パッド 3 3 と高融点半田ボール 4 1 A との隙間には、リフロー時に溶融する低融点半田ペースト 4 2 A が充填される。このため、各高融点半田ボール 4 1 A の高さが多少ばらついていたり、光素子シリコンチップ 3 が多少傾いていたとしても、これらの高さ方向のばらつき (誤差) を、低融点半田ペースト 4 2 A によって容易に吸収することができる。その結果、回路基板 2 及び光素子シリコンチップ 3 間の接合ギャップ G c の設計寸法が大きくても、接合ギャップ G c を設計寸法通りに精度良く形成することができる。つまり、本実施形態に係る実装方法によれば、接合ギャップ G c の寸法精度を高めることができる。

10

【 0 0 3 3 】

更に、本実施形態に係る光素子シリコンチップ 3 の実装工程においては、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 を設けるようにした (図 7 等を参照)。これによれば、半田バンプ 4 の高融点半田接合部 4 1 (高融点半田ボール 4 1 A) と低融点半田接合部 4 2 (低融点半田ペースト 4 2 A) とが接合される境界面に、凹凸形状を有する凹凸接合部 4 3 を形成することができる。このように、高融点半田接合部 4 1 及び低融点半田接合部 4 2 の接合境界面に凹凸接合部 4 3 を形成することで、高融点半田接合部 4 1 及び低融点半田接合部 4 2 相互の機械的噛み合い作用によって、外力に抵抗する機械的強度を大きくすることができる。

20

【 0 0 3 4 】

また、高融点半田接合部 4 1 及び低融点半田接合部 4 2 の接合境界面を凹凸形状とすることにより、高融点半田接合部 4 1 と低融点半田接合部 4 2 との接触面積を増やすことができる。そのため、リフロー時において、低融点半田ペースト 4 2 A が凝集することを抑止し、低融点半田ペースト 4 2 A の高融点半田ボール 4 1 A への拡散を促進させることができ、双方の一体化を促進させることができる。その結果、異種半田合金間における界面剥離が起こりにくくなり、相互の接合強度を大きくすることができる。

30

【 0 0 3 5 】

以上のように、本実施形態に係る光素子シリコンチップ 3 の実装方法によれば、光素子シリコンチップ 3 と回路基板 2 との間の接合ギャップ (接合クリアランス) G c を適正な値に精度良く制御することができる。しかも、光素子シリコンチップ 3 の実装時に、リフロー温度を比較的低く設定しても、高い接合信頼性を確保することができる。

【 0 0 3 6 】

なお、上述した光素子シリコンチップ 3 の実装方法において、モールド樹脂 7 による封止工程は、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 を形成する前に行ってもよい。また、場合によってはモールド樹脂 7 による封止工程を省略することも可能である。封止工程を省略する場合においても、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 を形成しておくことで、印刷装置から供給される低融点半田ペースト 4 2 A を凹部 4 1 1 によって受け止めることができる。これにより、低融点半田ペースト 4 2 A が高融点半田ボール 4 1 A から滑り落ちにくくすることができる。その結果、高融点半田ボール 4 1 A に対して適正な量の低融点半田ペースト 4 2 A を供給することができ、半田バンプ 4 を介した光素子シリコンチップ 3 と回路基板 2 との接合信頼性を高めることが可能となる。

40

【 0 0 3 7 】

また、上述した光素子シリコンチップ 3 の実装方法においては、モールド樹脂 7 の上面を平坦化する平坦化工程を、凹部形成用治具 6 の下面 6 a を利用して行うようにした。こ

50

れによれば、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 を形成する凹部形成工程と平坦化工程とを同時に行うことができる。その結果、光素子シリコンチップ 3 の実装に要する工数を減らすことができ、半導体装置 1 の製造効率を高めることができる。但し、モールド樹脂 7 の上面を平坦化する平坦化工程は、低融点半田 4 2 のペーストを凹部 4 1 1 に供給する前に行われればよく、凹部形成工程の後に行うようにしてもよい。

【 0 0 3 8 】

< < 半導体素子の実装方法の変形例 > >

次に、光素子シリコンチップ 3 の実装方法の変形例について説明する。図 1 2 ~ 図 1 8 は、本変形例に係る光素子シリコンチップ 3 の実装工程を説明する図である。なお、以下では、図 2 ~ 図 1 1 を参照して説明した実装方法との相違点を中心に説明する。また、上述まで実施形態と共通する構成については同一の参照符号を付すことにより、その詳しい説明を省略する。

10

【 0 0 3 9 】

本変形例に係る実装方法においても、回路基板 2 の各基板側パッド 2 3 に高融点半田ボール 4 1 A を取り付けるまでは、既述の実施形態と共通する。高融点半田ボール 4 1 A については、既述の通りである。次に、図 1 2 に示すように、高融点半田ボール 4 1 A が取り付けられた状態の回路基板 2 の上面 2 a に、封止材料としてのモールド樹脂 7 を供給する。モールド樹脂 7 は、上記の通り熱可塑性樹脂によって形成されている。本変形例においては、高融点半田ボール 4 1 A の頭頂部 4 1 0 が少なくとも露出するように、軟化した状態のモールド樹脂 7 を供給し、モールド樹脂 7 によって高融点半田ボール 4 1 A を封止する（封止工程）。なお、封止工程において供給されたモールド樹脂 7 の上面は平坦にな

20

【 0 0 4 0 】

次に、図 1 3 に示す突起付きスクリーン版 8 A を準備する。突起付きスクリーン版 8 A は、上述したスクリーン版 8 と同様、高融点半田ボール 4 1 A の配置パターンと対応する位置に複数の貫通孔 8 a が形成されている。また、突起付きスクリーン版 8 A の下面 8 0 には、複数の突起 8 1 が形成されている。突起 8 1 は、突起付きスクリーン版 8 A における下面 8 0 のうち各貫通孔 8 a の周縁近傍に 2 つずつ設けられており、下面 8 0 から下方に向けて突設されている。但し、各貫通孔 8 a に対応する突起 8 1 の数は、適宜変更することができる。また、突起付きスクリーン版 8 A の下面のうち、突起 8 1 が形成されていない部分には平坦な平坦部 8 2 が形成されている。

30

【 0 0 4 1 】

次に、図 1 4 に示すように、各貫通孔 8 a を対応する高融点半田ボール 4 1 A の位置に合わせる位置合わせを行いつつ、突起付きスクリーン版 8 A を回路基板 2 の上に載置する。ここで、突起付きスクリーン版 8 A を回路基板 2 の上に載置する際、突起付きスクリーン版 8 A の下面 8 0 に設けられた突起 8 1 を、高融点半田ボール 4 1 A の頭頂部 4 1 0 に押し付け、食い込ませる。これにより、各高融点半田ボール 4 1 A の頭頂部 4 1 0 に、凹部 4 1 1 A が形成される。本変形例では、突起付きスクリーン版 8 A における各貫通孔 8 a の周縁に 2 つの突起 8 1 を設けているため、各高融点半田ボール 4 1 A の頭頂部 4 1 0 には 2 つの凹部 4 1 1 A が形成されることになる（凹部形成工程）。なお、本変形例において、凹部形成工程は、モールド樹脂 7 が硬化する前に行われる。突起付きスクリーン版 8 A の平坦部 8 2 が軟化した状態のモールド樹脂 7 の上面に押し付けられることで、モールド樹脂 7 の上面に平坦面 7 1 を形成することができる。つまり、モールド樹脂 7 における上面の平坦化を行うことができる。

40

【 0 0 4 2 】

ここで、高融点半田ボール 4 1 A は、その周囲に充填されたモールド樹脂 7 によって封止されている。そのため、突起付きスクリーン版 8 A の突起 8 1 を高融点半田ボール 4 1 A の頭頂部 4 1 0 に押し付けて凹部 4 1 1 A を形成する際、高融点半田ボール 4 1 A と基板側パッド 2 3 との接合部に大きな応力が作用することを抑制できる。以上のように、本変形例では、封止工程を凹部形成工程の前に行う。

50

【 0 0 4 3 】

次に、図 1 5 に示すように、低融点半田ペースト 4 2 A を、例えば印刷装置を用いて突起付きスクリーン版 8 A 上に供給する。低融点半田ペースト 4 2 A については既述の通りである。印刷装置により供給された低融点半田ペースト 4 2 A は、スキージを用いたスキージングによって、各貫通孔 8 a を通じて高融点半田ボール 4 1 A の頭頂部 4 1 0 に供給される。

【 0 0 4 4 】

本変形例においても、低融点半田ペースト 4 2 A を高融点半田ボール 4 1 A の頭頂部 4 1 0 に供給する際に、高融点半田ボール 4 1 A の周囲はモールド樹脂 7 によって被覆（封止）されている。従って、低融点半田ペースト 4 2 A を高融点半田ボール 4 1 A の頭頂部 4 1 0 から滑り落ちることを抑制し、適正な量の低融点半田ペースト 4 2 A を高融点半田ボール 4 1 A 上に精度良く転写することができる。更に、モールド樹脂 7 の上面には、平坦な平坦面 7 1 が形成されているため、低融点半田ペースト 4 2 A を精度良く印刷することができる。また、低融点半田ペースト 4 2 A の供給時に、高融点半田ボール 4 1 A と基板側パッド 2 3 との接合部に作用する応力を低減することができるので、上記接合部の破損を抑制することができる。

【 0 0 4 5 】

次に、回路基板 2 から突起付きスクリーン版 8 A を取り外す。その結果、図 1 6 に示すように、突起付きスクリーン版 8 A の貫通孔 8 a に充填されていた低融点半田ペースト 4 2 A が、高融点半田ボール 4 1 A の頭頂部 4 1 0 に形成された凹部 4 1 1 A に流れ込み、充填される。次に、図 1 7 に示すように、光素子シリコンチップ 3 の下面 3 a が回路基板 2 の上面 2 a と向き合うように光素子シリコンチップ 3 を配置する。光素子シリコンチップ 3 は、素子側パッド 3 3 と基板側パッド 2 3 との平面位置が合致し、かつ、回路基板 2 と光素子シリコンチップ 3 との間に所定の接合ギャップ G c が設けられるように、回路基板 2 との相対位置が調整される。

【 0 0 4 6 】

次いで、リフロー炉によって、回路基板 2 及び光素子シリコンチップ 3 の加熱処理（リフロー）を行う（リフロー工程）。リフロー温度は、上記実施形態と同様、高融点半田ボール 4 1 A の融点より低く、かつ、低融点半田ペースト 4 2 A の融点より高い温度に設定されている。従って、上記実施形態と同様に、リフロー時には、低融点半田ペースト 4 2 A が溶融する一方、高融点半田ボール 4 1 A はリフロー前の形状を維持することになる。本変形例においても、高融点半田ボール 4 1 A の寸法を、接合ギャップ G c から基板側パッド 2 3 及び素子側パッド 3 3 の厚みを差し引いた寸法よりも若干小さめに設定している。そして、リフロー時に形状変化しない高融点半田ボール 4 1 A を、接合ギャップ G c を確保するためのスペーサとして利用し、素子側パッド 3 3 と高融点半田ボール 4 1 A との隙間を低融点半田ペースト 4 2 A によって接続する。その後、低融点半田ペースト 4 2 A 及び高融点半田ボール 4 1 A が冷却されることで、上記実施形態と同様に半田バンプ 4 が形成される。その際、低融点半田ペースト 4 2 A が半田バンプ 4 の低融点半田接合部 4 2 を形成し、高融点半田ボール 4 1 A が半田バンプ 4 の高融点半田接合部 4 1 を形成することになる。

【 0 0 4 7 】

その後、図 1 8 に示すように、モールド樹脂 7 と光素子シリコンチップ 3 との隙間に第 2 モールド樹脂 7 A を充填する。第 2 モールド樹脂 7 A としては、低融点半田 4 2 の融点よりも低温で軟化する熱硬化性樹脂を好適に用いることができる。以上の工程によって、回路基板 2 に対する光素子シリコンチップ 3 の実装工程が完了し、半導体装置 1 が完成する。

【 0 0 4 8 】

本変形例においても、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 A を設けるようにした。これによれば、半田バンプ 4 の高融点半田接合部 4 1 （高融点半田ボール 4 1 A ）と低融点半田接合部 4 2 （低融点半田ペースト 4 2 A ）とが接合される境界面に凹

10

20

30

40

50

凸形状を有する凹凸接合部 4 3 が形成される。その結果、高融点半田接合部 4 1 及び低融点半田接合部 4 2 相互の機械的噛み合い作用によって、半田バンプ 4 の外力に抵抗する機械的強度を大きくすることができる。そして、凹凸形状を有する凹凸接合部 4 3 によって、高融点半田接合部 4 1 と低融点半田接合部 4 2 との接触面積を増やすことができる。このため、異種半田合金間における界面剥離が起こりにくくなり、高融点半田接合部 4 1 及び低融点半田接合部 4 2 間における接合強度を大きくすることができる。これにより、半田バンプ 4 を介した回路基板 2 及び光素子シリコンチップ 3 の優れた接合（接続）信頼性を実現することができる。そして、リフロー温度を高融点半田ボール 4 1 A（高融点半田接合部 4 1）の融点よりも低温とする温度階層接合を行うことで、より大きな接合ギャップ G c が容易に得られるようになり、しかも、接合ギャップ G c の寸法精度を従来よりも高めることができる。つまり、回路基板 2 と光素子シリコンチップ 3 との間の接合ギャップ G c の設計寸法が大きくても、形成する接合ギャップ G c の寸法精度を好適に高めることができる。

【 0 0 4 9 】

更に、本変形例に係る実装方法においては、突起 8 1 及び平坦部 8 2 を有する突起付きスクリーン版 8 A を用いて、低融点半田ペースト 4 2 A を高融点半田ボール 4 1 A の頭頂部 4 1 0 に転写するようにした。これによれば、高融点半田ボール 4 1 A の頭頂部 4 1 0 に対する低融点半田ペースト 4 2 A の転写と、高融点半田ボール 4 1 A の頭頂部 4 1 0 への凹部 4 1 1 A の形成と、モールド樹脂 7 の上面の平坦化を、一括して（同一工程で）行うことができる。その結果、光素子シリコンチップ 3 の実装に要する工数を減らすことができ、半導体装置 1 の製造効率を高めることができる。

【 0 0 5 0 】

また、本変形例においては、高融点半田ボール 4 1 A の周囲をモールド樹脂 7 によって封止した状態で、高融点半田ボール 4 1 A の頭頂部 4 1 0 に凹部 4 1 1 A を形成する点で、上記実施形態と相違する。これによれば、突起付きスクリーン版 8 A の突起 8 1 を高融点半田ボール 4 1 A の頭頂部 4 1 0 に押し付ける際に、高融点半田ボール 4 1 A と基板側パッド 2 3 との接合部に作用する応力を好適に低減することができる。その結果、高融点半田ボール 4 1 A と基板側パッド 2 3 との接合部を、より一層破損しにくくすることが可能となる。

【 0 0 5 1 】

以上、実施形態に沿って本件に係る半導体装置及び半導体素子の実装方法について説明したが、本件はこれらに制限されるものではない。そして、上記実施形態について、種々の変更、改良、組み合わせ等が可能なことは当業者にとって自明である。例えば、上記実施形態及び変形例において、回路基板 2 に対して実装する半導体素子を V C S E L 等の発光素子とする場合を例示的に説明したが、フォトダイオード等の受光素子であってもよい。また、V C S E L やフォトダイオード等の光素子に限られず、種々の半導体素子を実装する際に本件に係る実装方法を好適に適用することができる。

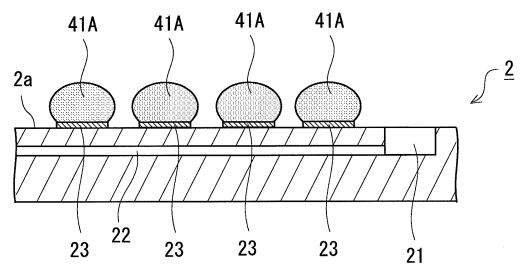
【 符号の説明 】

【 0 0 5 2 】

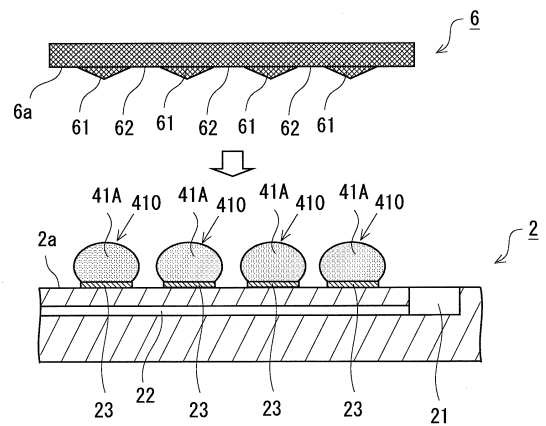
- 1 . . . 半導体装置
- 2 . . . 回路基板
- 3 . . . 光素子シリコンチップ
- 4 . . . 半田バンプ
- 6 . . . 凹部形成用治具
- 7 . . . モールド樹脂
- 2 3 . . . 基板側パッド
- 3 3 . . . 素子側パッド
- 4 1 . . . 高融点半田接合部
- 4 1 A . . . 高融点半田ボール
- 4 2 . . . 低融点半田接合部

G c . . . 接合ギャップ

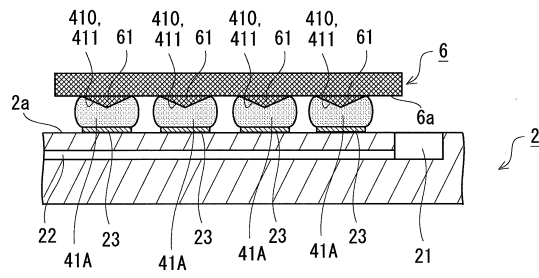
【 図 3 】



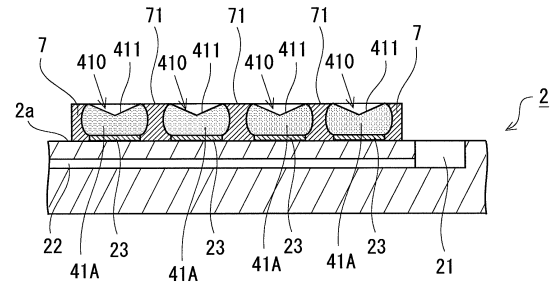
【 図 4 】



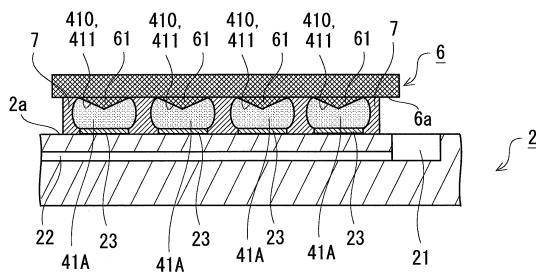
【図 5】



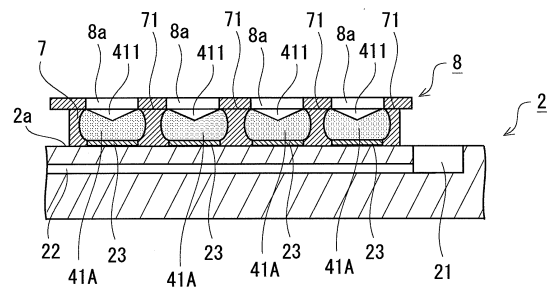
【図 7】



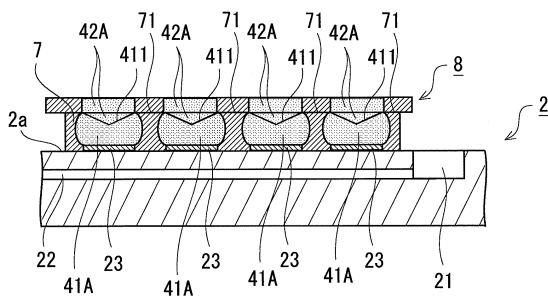
【図 6】



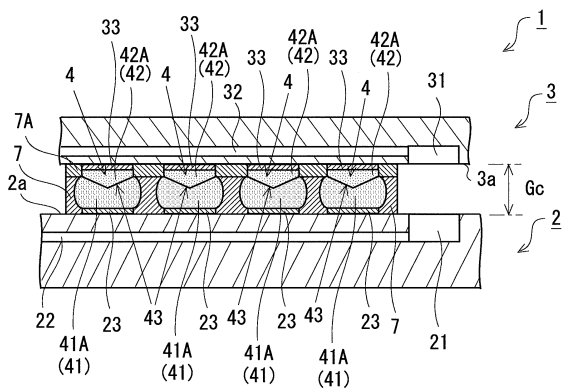
【図 8】



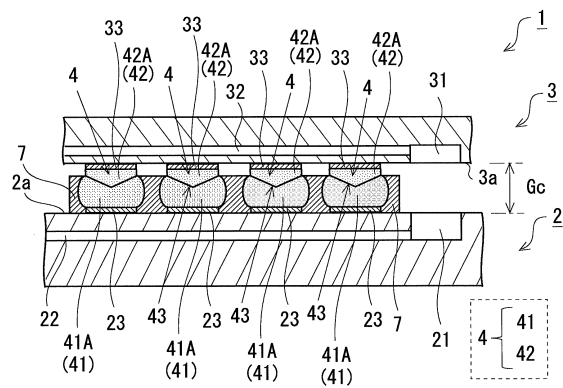
【図 9】



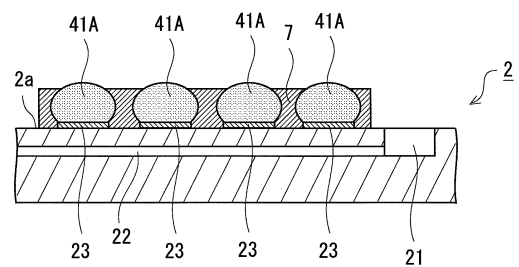
【図 11】



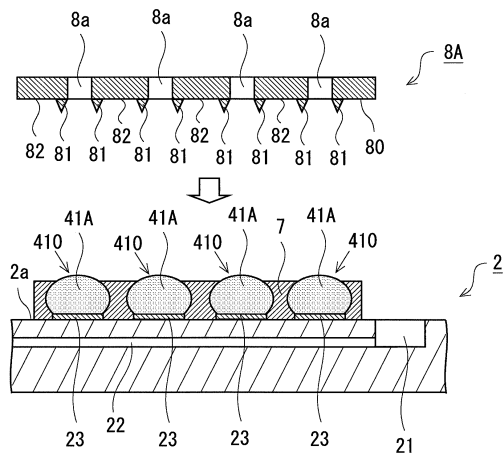
【図 10】



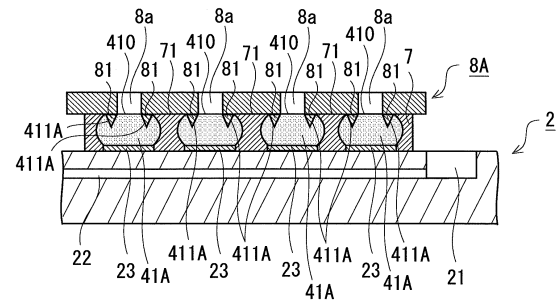
【図 12】



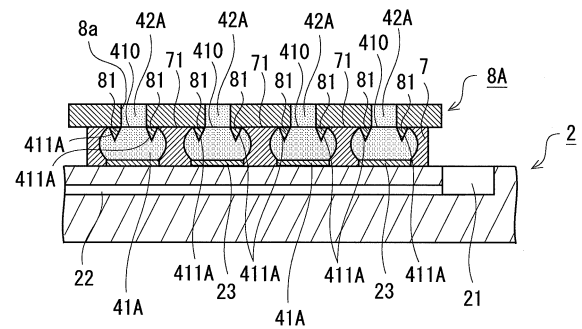
【図 13】



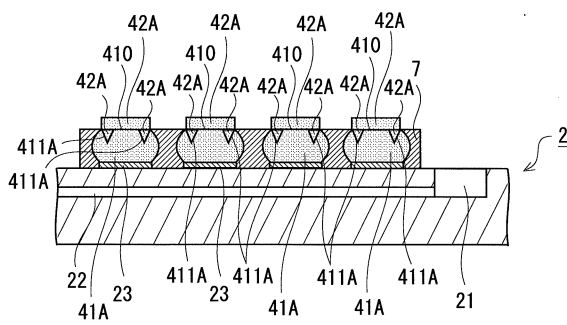
【図 14】



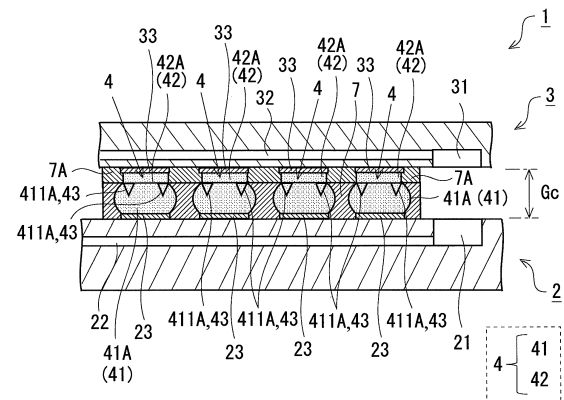
【図 15】



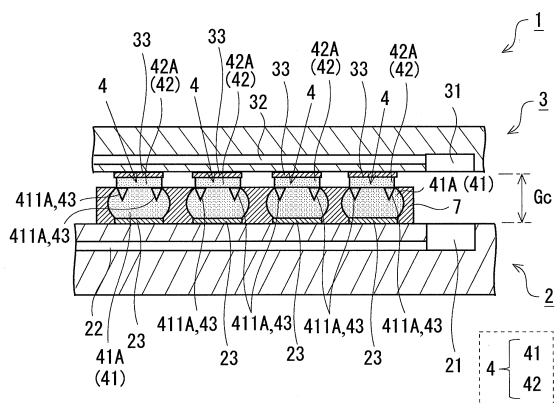
【図 16】



【図 18】



【図 17】



フロントページの続き

(72)発明者 山上 高豊

神奈川県川崎市中原区上小田中4丁目1番1号 富士通アドバンステクノロジー株式会社内

(72)発明者 吉良 秀彦

神奈川県川崎市中原区上小田中4丁目1番1号 富士通アドバンステクノロジー株式会社内

審査官 ゆずりは 広行

(56)参考文献 特開2008-071792(JP,A)

特開平09-275269(JP,A)

特開平10-116927(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K 1/14

H05K 3/32-3/34

H01L 21/60