

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P6 13758

※申請日期：P6.10.5

※IPC 分類：H01L 27/146 (2006.01)
H01L 31/062 (2006.01)

一、發明名稱：(中文/英文)

具有二晶圓之主動式像素感測器

ACTIVE PIXEL SENSOR HAVING TWO WAFERS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商柯達公司

EASTMAN KODAK COMPANY

代表人：(中文/英文)

馬克 G 波克伽帝

BOCCHETTI, MARK G.

住居所或營業所地址：(中文/英文)

美國紐約州羅徹斯特市史谷特街343號

343 STATE STREET ROCHESTER, N.Y. 14650, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓名：(中文/英文)

羅柏特 麥可 蓋達希

GUIDASH, ROBERT MICHAEL

國籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年10月05日；60/828,259

2. 美國；2007年10月04日；11/867,199

無主張專利法第二十七條第一項國際優先權：

1.

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明一般而言係關於主動式像素感測器之領域，且更特定言之，其關於具有二分離半導體晶圓之主動式像素感測器，其中每一晶圓包含電性電路的一部分。

【先前技術】

CMOS影像感測器(CIS)遭遇以下問題：其要求深深地按比例調整的次微米互補金氧半導體(CMOS)程序以實現可與電荷耦合裝置(CCD)像素大小競爭之小像素。一般而言，當該CMOS程序按比例調整至較小尺寸時，該程序整合之細節及結構改變，而且該像素效能降級。此類型之某些範例係淺溝渠隔離、及高摻雜倒退型井。兩者為建立深次微米CMOS裝置所需，但兩者具有關於像素之暗電流的不利效應。結果，必須進行許多工作，以便於每一新深次微米CMOS技術節點中再整合及再最佳化該光偵測器與像素。

然而，設計師面臨相對於次微米CMOS裝置之設計與製作的一折衷。設計師可藉由以下維持像素影像品質：不移至更按比例調整的CMOS程序，但對於較小像素其導致一較低填充因數，或者移至主動式小像素的一較小設計規則程序，而導致需要再整合及再造該光偵測器以獲得可接受之影像品質。

此等問題的一解決方案係與該等CMOS電路分離而建立該光偵測器。可將該影像感測器例如建立於不同晶圓上，

而且使用三維整合或晶圓級互連技術將該等晶圓接合在一起。美國專利6,927,432使用二半導體晶圓製造一主動式像素感測器。一晶圓(該施體晶圓)包含該等光偵測器，而另一晶圓(該主體晶圓)包含一互連層及用於像素內信號操作及該等光偵測器之讀出的電性電路。像素互連將該施體晶圓上之每一光偵測器直接連接至該主晶圓上的一個別節點或電路。

雖然此途徑分離該光偵測器與電路之處理，但由於與該光偵測器直接接觸或連接，所以其降級光偵測器效能。此類效能降級之特定範例包含但不限於來自該接觸蝕刻程序之損壞所致之增加的暗電流、該光偵測器中之增加的金屬污染引起點缺陷，及連接至一高摻雜歐姆接觸區所致之高暗電流。

【發明內容】

一種主動式像素感測器包含二半導體晶圓，一感測器晶圓連接至一支援電路晶圓。可將該感測器晶圓實施為一前面照明感測器晶圓或一背面照明感測器晶圓。在根據本發明之一具體實施例中，該感測器晶圓包含一像素區陣列，其中每一像素區包含一光偵測器、一轉移閘極及一電荷至電壓轉換機制。該感測器晶圓亦可包含用以提供一或多個傳導互連的一互連層。

該支援電路晶圓包含一互連層及一CMOS裝置層。該CMOS裝置層包含該主動式像素感測器之支援電路。該CMOS裝置層所使用之組件與電路之類型端視該主動式像

素感測器之用途或使用。該支援電路可包含於該支援電路晶圓上之每一像素區中，而且僅由該感測器晶圓上的一個別像素區加以利用。或者，二或多個像素區可共用該感測器晶圓上之支援電路之某些或全部。晶圓間連接器將該感測器晶圓上之每一像素區中之電荷至電壓轉換機制連接至該支援電路晶圓上的一個別節點或電路。該晶圓間連接器將電荷從該電荷至電壓轉換機制轉移至該支援電路晶圓。

在根據本發明之另一具體實施例中，該感測器晶圓上之每一像素區包含一光偵測器、讀出電路及傳導互連(附帶之導線及接點)。該讀出電路的一範例係一轉移閘極、一電荷至電壓轉換機制、及連接至該電荷至電壓機制的一或多個電晶體。根據本發明之其他具體實施例可使用不同像素架構實施該感測器晶圓。

該支援晶圓包含傳導互連及由該主動式像素感測器所使用之額外類比與數位電路。在該支援電路晶圓上形成之額外電路之範例包含但不限於時序產生器、例如轉移閘極驅動器控制電路、解碼器、輸出電路、及電源。晶圓間連接器導線將例如時序與偏壓電路之支援電路晶圓上某些支援電路之輸出連接至該感測器晶圓上之輸入。晶圓間連接器導線亦將該感測器晶圓之輸出連接至例如讀出電路之支援電路晶圓上某些支援電路之輸入。

一種用於製造一具有一感測器晶圓及一支援電路晶圓之主動式像素感測器之方法包含使用一可移式介面層將該感測器晶圓附著至一處理晶圓。該可移式介面層包含但不限

於一有機或聚合物介面層。當於彩色濾光片陣列與微透鏡處理後執行該背面薄化程序時，可在該感測器晶圓上施加類似於晶片尺度封裝中使用的一保護層。然後使用一有機或聚合物介面層將該處理晶圓附著至該保護層之頂部。

一旦將該感測器晶圓附著至該處理晶圓，則將該感測器晶圓背面薄化至一給定厚度。然後將該支援電路晶圓附著至該感測器晶圓。一旦將該支援電路晶圓附著至該感測器晶圓，則將該處理晶圓與該感測器晶圓分離。可使用用以溶解該有機或聚合物介面層之化學處理將該處理晶圓與該感測器晶圓分離。

檢視該等較佳具體實施例及隨附申請專利範圍之下列詳細說明，且參考該等附圖，將更清楚地明白並瞭解本發明之該些及其他方面、目的、特徵及優點。

發明之有利效應

本發明包含同時具有高影像品質及高填充因數之優點。可最佳化該感測器晶圓之製程以利光偵測器效能，然而可最佳化該支援電路晶圓之製程以利 CMOS 處理及電路效能。該感測器晶圓可與多重支援電路晶圓設計或技術使用，藉此提供改良式設計彈性及伴隨減低的成本之最佳化。該感測器晶圓與該支援電路晶圓間之連接可透過該感測器晶圓上之電荷至電壓轉換機制、一電壓域接點及該支援電路晶圓上的一節點而達成，藉此避免該等光偵測器之效能降級。

【實施方式】

在全篇之說明書及申請專利範圍中，下列術語採用明顯關聯於本文之意義，除非上下文另外清楚指示。"一"、"一個"及"該"之意義包含複數參考，"在...內"之意義包含"在...內"及"在...上"。術語"連接"表示連接項目間的一直接電性連接，或者透過一或多個被動式或主動式中間裝置的一間接連接。術語"電路"表示連接在一起以提供一所需功能之主動式或被動式的一單一組件或複數個組件。該術語"信號"表示至少一電流、電壓或資料信號。參照該等圖式，在全篇圖式中，相似符號指示相似零件。

現在參照圖1，其中顯示根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器的一俯視圖。影像感測器100係實施為例如一互補金氧半導體(CMOS)影像感測器的一主動式像素感測器。一主動式像素感測器具有各包含在像素單元內的一或多個主動式電性組件(例如電晶體)之像素。

影像感測器100包含配置成一行與行陣列之像素區102。影像感測器陣列100可具有例如1280行乘960列之像素區的任何數目像素區。在根據本發明之一具體實施例中，周圍晶圓間連接器104係沿著影像感測器100的一周圍邊緣而形成。雖然顯示晶圓間連接器104僅在影像感測器100的一周圍邊緣，但根據本發明之其他具體實施例可包含在影像感測器100之二或多個周圍邊緣之周圍晶圓間連接器104。

圖2係沿著根據本發明之一具體實施例中之圖1中直線A'-A'的一斷面圖。影像感測器100包含感測器晶圓202及支

援電路晶圓204。影像感測器100係實施為一前面照明主動式像素感測器。在根據本發明之一具體實施例中，感測器晶圓202係實施為具有一n型晶圓層206及一p型磊晶層208的一背後薄化CIS晶圓。

影像感測器100包含感測器晶圓202及支援電路晶圓204上之像素區210、212、214。感測器晶圓202上之各像素區210、212、214包含光偵測器216、轉移閘極218、電荷至電壓轉換機制220、及用以隔離光偵測器216與電荷至電壓轉換機制220之隔離區222。在根據本發明之一具體實施例中，光偵測器216係實施為一針扎光二極體，而且電荷至電壓轉換機制220為一浮動擴散。在根據本發明之其他具體實施例中，可相異地實施光偵測器216及電荷至電壓轉換機制220。

在根據本發明之一具體實施例中，支援電路晶圓204包含互連層224及CMOS裝置層226。互連層224係以一介電材料所形成，而且圖2中顯示其具有四個金屬層228、230、232、234。在根據本發明之其他具體實施例中，互連層224可包含任何數目之金屬層。在根據本發明之一具體實施例中，晶圓間連接器235係從金屬層228、230、232、234的一組合所形成。為了易於表達，圖2中顯示每一晶圓間連接器235為一連續區。

CMOS裝置層226包含分別像素區210、212、214之支援電路236、238、240。支援電路236、238、240可專屬於各像素區210、212、214，或者支援電路236、238、240之某

些或全部可由二或多個像素區 210、212、214 加以共用。CMOS 裝置層 226 中使用之組件與電路之類型端視影像感測器 100 之用途或使用。僅藉由範例，在根據本發明之一具體實施例中，CMOS 裝置層 226 包含各像素區 210、212、214 的一源極隨耦器電晶體、一重置電晶體、一列選擇電晶體及一供應電壓。在根據本發明之其他具體實施例中，CMOS 裝置層 226 包含額外或不同之類比與數位電路。此種類比與數位電路之範例包含但不限於列與行解碼器與驅動器、每行取樣與保持電路、類比信號處理鏈、數位影像處理區塊、記憶體、時序與控制電路、輸入/輸出 (I/O)、及接合墊。

晶圓間連接器 242 經由晶圓間連接器 235 將感測器晶圓 202 上之電荷至電壓轉換機制 220 電性連接至支援電路晶圓 204 上的一個別節點或電路。晶圓間連接器 242 係藉由隔離 244 與感測器晶圓 202 中之其他區電性隔離。隔離 244 係實施為例如二氧化矽之任何非傳導材料。

彩色濾光片 246、248、250 係於感測器晶圓 202 上形成，並且用以過濾由每一光偵測器 216 所接收之入射光之頻寬。僅藉由範例，彩色濾光片 246 係組態成使得由光偵測器 216 接收處於或靠近該紅光譜傳播之光。彩色濾光片 248 係組態成使得由光偵測器 216 接收處於或靠近該綠光譜傳播之光。而且彩色濾光片 250 僅允許由該光偵測器 216 接收恰於或靠近該藍光譜傳播之光。組合之彩色濾光片 246、248、250 形成一彩色濾光片陣列。微透鏡 252 係於彩色濾

光片 246、248、250 上形成，而且用以將光往光偵測器 216 引導。

現在參照圖 3，其中顯示一可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之主動式像素的一示意圖。主動式像素 300 包含光偵測 (PD) 216、轉移閘極 (TG) 218、電荷至電壓轉換機制 220、重置閘極電晶體 (RG) 302、電位 V_{DD} 304、源極隨耦器放大器電晶體 (SF) 306、及列選擇電晶體 (RSEL) 308，該列選擇電晶體之汲極係連接至 SF 306 之源極，而且其源極係連接至輸出 310。RG 302 及 SF 306 之汲極係維持在電位 V_{DD} 304。RG 302 之源極及 SF 306 之閘極係連接至電荷至電壓轉換機制 220。

虛線 312 圍繞光偵測器 216、轉移閘極 218 及電荷至電壓轉換機制 220，以描繪感測器晶圓 202 上包含之組件。在根據本發明之一具體實施例中，未由虛線 312 所圍繞之重置閘極電晶體 302、電位 V_{DD} 304、源極隨耦器放大器電晶體 306、列選擇電晶體 308 及輸出 310 代表在支援電路晶圓 204 上形成之組件。以晶圓間連接器 242 及晶圓間連接器 235 (圖 2) 所形成之晶圓間連接器 314 將感測器晶圓 202 上之電荷至電壓轉換機制 220 電性連接至支援電路晶圓 204 上之節點 316。

圖 4 係沿著根據本發明之一具體實施例中之圖 1 中直線 B'-B' 的一斷面圖。周圍晶圓間連接器 104 將支援電路晶圓 204 上之轉移閘極驅動器 402 的一輸出電性連接至轉移閘極

互連404。轉移閘極互連404分別連接至在感測器晶圓202上之像素區410、412中之轉移閘極406、408。轉移閘極驅動器402之輸出提供電性信號給轉移閘極406、408。

現在參照圖5，其中顯示一共用放大器架構的一示意圖，該共用放大器架構可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器。利用此架構的一影像感測器包含具有像素區的一感測器晶圓，該等像素區包含光偵測器(PD1)500、轉移閘極(TG1)502、電荷至電壓轉換機制(n+)504、光偵測器(PD2)506、轉移閘極(TG2)508、及電荷至電壓轉換機制(n+)510。光偵測器(PD1)500、轉移閘極(TG1)502及電荷至電壓轉換機制(n+)504係與像素區512相關聯，而光偵測器(PD2)506、轉移閘極(TG2)508及電荷至電壓轉換機制(n+)510係與像素區514相關聯。雖然圖5中僅顯示二個像素區512、514，但在根據本發明之一具體實施例中，影像感測器包含多重像素區。

在根據本發明之一具體實施例中，該感測器晶圓上之電荷至電壓轉換機制504、510兩者係使用一晶圓間連接器(亦即，235、242)電性連接至該支援電路晶圓上之節點516。節點516連接至源極隨耦器放大器電晶體(SF)518之閘極及重置閘極電晶體(RG)520之源極。RG 520及SF 518之汲極係維持在電壓電位 V_{DD} 522。SF 518之源極係連接至列選擇電晶體(RSEL)524之汲極，而且RSEL 524之源極係連接至輸出(V_{out})526。

圖6係可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之另一像素架構之一示意圖。利用此架構之一影像感測器包含具有像素區600、602、604之一感測器晶圓。雖然圖6中僅顯示三個像素區600、602、604，但在根據本發明之一具體實施例中，一影像感測器包含多重像素區。各像素區600、602、604包含光偵測器606、轉移閘極608、及電荷至電壓轉換機制610。光偵測器606、轉移閘極608及電荷至電壓轉換機制610係包含於一感測器晶圓上。

在根據本發明之一具體實施例中，該支援電路晶圓上之每一像素區包含一源極隨耦器電晶體(SF)、一重置閘極電晶體(RG)、及一系列選擇電晶體(RSEL)。晶圓間連接器612、614、616將該感測器晶圓上之每一電荷至電壓轉換機制610連接至該支援電路晶圓上的一個別源極隨耦器電晶體之閘極。一箱選擇電晶體(BSEL)618、620亦包含於該支援電路晶圓上，而且經由額外晶圓間連接器將相鄰像素區之電荷至電壓轉換機制610選擇性連接在一起。

現在參照圖7，其中顯示根據本發明之一具體實施例中一具有二半導體晶圓之第二影像感測器之一斷面圖。影像感測器700包含感測器晶圓702及支援電路晶圓704。影像感測器700係實施為一背面照明主動式像素感測器。在根據本發明之一具體實施例中，感測器晶圓702係實施為具有一p型磊晶層706及一互連層722的一背後薄化晶圓。互連層722包含該轉移閘極佈線。

影像感測器 700 包含感測器晶圓 702 及支援電路晶圓 704 上之像素區 708、710、712。感測器晶圓 702 上之各像素區 708、710、712 包含光偵測器 714、轉移閘極 716、電荷至電壓轉換機制 718、及用以隔離光偵測器 714 與電荷至電壓轉換機制 718 之隔離區 720。在根據本發明之一具體實施例中，光偵測 714 係實施為一針扎光二極體，而且電荷至電壓轉換機制 718 為一浮動擴散。在根據本發明之其他具體實施例中，可相異地實施光偵測器 714 及電荷至電壓轉換機制 718。

在根據本發明之一具體實施例中，支援電路晶圓 704 包含互連層 724 及一 CMOS 裝置層 726。互連層 724 係以一介電材料所形成，而且顯示具有四個材料層 728、730、732、734。在根據本發明之其他具體實施例中，互連層 724 可包含任何數目之金屬層。

CMOS 裝置層 726 分別包含像素區 708、710、712 之支援電路 736、738、740。支援電路 736、738、740 可專屬於各像素區 708、710、712，或者支援電路 736、738、740 之某些或全部可由二或多個像素區 708、710、712 加以共用。CMOS 裝置層 726 中使用之組件與電路之類型端視影像感測器 700 之用途或使用。僅藉由範例，在根據本發明之一具體實施例中，CMOS 裝置層 726 包含各像素區 708、710、712 的一源極隨耦器電晶體、一重置電晶體、一列選擇電晶體、及一供應電壓。在根據本發明之其他具體實施例中，CMOS 裝置層 726 可包含額外或不同之類比與數位電

路。此種類比與數位電路之範例包含但不限於列與行解碼器及驅動器、每行取樣與保持電路、類比信號處理鏈、數位影像處理區塊、記憶體、時序與控制電路、輸入/輸出(I/O)、及接合墊。

晶圓間連接器 742 係從互連層 722、724 中提供之金屬層所形成，而且使用晶圓至晶圓接點 744 電性連接感測器晶圓 702 上之每一電荷至電壓轉換機制 718 與支援電路晶圓 704 上的一個別節點或電路。在根據本發明之一具體實施例中，晶圓至晶圓接點 744 亦從互連層 722、724 中提供之金屬層所形成。在根據本發明之另一具體實施例中，晶圓至晶圓接點 744 係從額外金屬層所形成，該等額外金屬層係特別沉積或形成以用於晶圓級堆疊與黏合技術。

一輸入/輸出(I/O)連接器 746 及一轉移閘極驅動器 748 的一輸出亦包含於支援電路晶圓 704 上。接合墊 750 透過晶圓間連接器 752 而連接至 I/O 連接器 746。在根據本發明之其他具體實施例中，接合墊 750 係於影像感測器 700 之表面 754 上形成，而且晶圓間連接器 752 係穿透支援電路晶圓 704 而形成，以便將接合墊 750 連接至 I/O 連接器 746。

圖 8 係根據本發明之一具體實施例中一具有二半導體晶圓之第三影像感測器之一透視。影像感測器 800 可為一背面照明影像感測器或一前面照明影像感測器。影像感測器 800 包含感測器晶圓 802 及支援電路晶圓 804。像素陣列 806 係包含於感測器晶圓 802 上。在根據本發明之一具體實施例中，像素陣列 806 中之每一像素區包含一光偵測器、轉

移閘極、電荷至電壓轉換機制、及該光偵測器與電荷至電壓轉換機制之隔離區(未顯示)。在根據本發明之一具體實施例中，該轉移閘極、該電荷至電壓轉換機制及至少一電晶體形成該讀出電路。根據本發明之其他具體實施例可使用交替像素架構而相異地實施該讀出電路。

每一像素區亦可包含其他像素電晶體及傳導互連，其中每一互連包含傳導接點及一傳導信號導線(未顯示)。圖4中之接點405係一傳導接點的一範例，而且圖4中之轉移閘極互連404係一傳導信號導線的一範例。

支援電路晶圓804包含由該主動式像素感測器及傳導接點所使用之額外類比與數位電路(未顯示)。在支援電路晶圓804上形成之額外電路之範例包含但不限於時序產生器、例如轉移閘極驅動器之控制電路、解碼器、輸出電路、及電源。從感測器晶圓802至支援電路晶圓804之電性連接係使用晶圓間連接器導線808在像素陣列806之周圍邊緣作成。某些晶圓間連接器導線808將輸入信號從支援電路晶圓804傳輸至感測器晶圓802。例如，控制及時序信號係傳輸至像素陣列806中之像素區。如另一範例，支援電路晶圓804上之轉移閘極驅動器之輸出係使用一或多個信號導線808連接至感測器晶圓802上之對應轉移閘極互連導線。

其他晶圓間連接器導線808將輸出信號從感測器晶圓802傳輸至支援電路晶圓804。在根據本發明之一具體實施例中，感測器晶圓802上之行輸出導線係使用一或多個晶圓

間連接器導線808連接至支援電路晶圓804上之行電路之對應輸入(未顯示)。雖然圖8顯示將晶圓至晶圓互連定位在該裝置之周圍，但根據本發明之其他具體實施例可將此等互連遍佈於每一裝置之區域。

感測器晶圓802與支援電路晶圓804間之電性連接可使用已知互連技術在該晶粒級或在一晶圓級作成。此類技術之範例包含但不限於使用分散式背面凸塊以連接至支援電路晶圓804上之頂側墊之感測器晶圓802之晶粒至晶粒線接合、晶片尺度封裝、及穿透晶圓通孔技術。穿透晶圓通孔技術的一範例係圖4中之晶圓間連接器104。

在根據本發明之一具體實施例中，感測器晶圓802上之像素電晶體係例如NMOS或PMOS電晶體的一單一類型像素電晶體。再者，感測器晶圓802通常僅包含一或二個傳導互連層，而該支援電路晶圓804包含多重傳導互連層。此簡化感測器晶圓802之製程，而且允許與支援電路晶圓804之製程分離以最佳化該程序。

現在參照圖9，其中顯示一流程圖，其說明一種用於製造根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之第一方法。於背面薄化該感測器晶圓前，將一處理晶圓附著至該感測器晶圓。如步驟900中所示，使用一或多個介面層連接該處理晶圓與該感測器晶圓。僅藉由範例，使用一聚合物或有機介面材料將該處理晶圓附著至該感測器晶圓。一旦將該感測器晶圓係連接至該處理晶圓，則將該感測器晶圓背面薄化至一給定厚度(步驟902)。

在根據本發明之一具體實施例中，將該感測器晶圓背面薄化至一近似三微米或以下之厚度。

如步驟904中所示，然後將該支援電路晶圓附著至該感測器晶圓。在根據本發明之一具體實施例中，將該支援電路晶圓接合至該感測器晶圓。然後藉由化學處理溶解該有機或聚合物層將該處理晶圓與該感測器晶圓分離(步驟906)。而且最後，如步驟908中所示，在該感測器晶圓上形成一彩色濾光片陣列及微透鏡。

圖10係一第一製造系統的一方塊圖，其可結合圖9中所示之方法而使用。圖10說明於執行圖9之步驟900後之系統。處理晶圓1000係以一或多個介面層1004附著至感測器晶圓1002。如圖9之步驟902中所示，隨後將感測器晶圓1002背面薄化至一給定厚度。

現在參照圖11，其中顯示一流程圖，其說明一種用於製造根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之第二方法。如步驟1100中所示，起初在該感測器晶圓上形成一彩色濾光片陣列及微透鏡。然後在該等微透鏡、該彩色濾光片陣列及該感測器晶圓上形成類似於晶片尺度封裝中使用之保護層類型的一保護層(步驟1102)。其次，於步驟1104，使用一或多個有機或聚合物介面層將該處理晶圓附著至該保護層之頂部。

一旦將該處理晶圓附著至該保護層，則將該感測器晶圓背面薄化至一給定厚度(步驟1106)。如步驟1108中所示，然後將該支援電路晶圓附著至該感測器晶圓。而且最後，

透過化學處理以溶解該有機或聚合物層將該處理晶圓與該感測器晶圓分離(步驟1110)。

圖12係一第二製造系統的一方塊圖，其可結合圖11中所示之方法而使用。圖12說明於已執行圖11中之步驟1100、1102及1104後的一系統。彩色濾光片陣列及微透鏡1200係於感測器晶圓1202上形成。保護層1204係於彩色濾光片陣列與微透鏡1200及感測器晶圓1202上形成。使用一或多個介面層1206將處理晶圓1208附著至保護層1204。如圖11之步驟1106中所示，隨後將感測器晶圓1202背面薄化至一給定厚度。

參照圖13，其中顯示一成像系統的一方塊圖，其可利用根據本發明之一具體實施例中一具有二半導體晶圓之影像區域。成像系統1300包含數位相機電話1302及計算裝置1304。數位相機電話1302係一可利用一具有二半導體晶圓之影像感測器之影像捕獲裝置的一範例。例如數位靜態相機及數位攝錄影機之其他類型影像捕獲裝置可與本發明使用。

在根據本發明之一具體實施例中，數位相機電話1302係一可攜式、手持、電池操作裝置。數位相機電話1302產生數位影像，其係儲存於可為例如一內部快閃EPROM記憶體或一可移式記憶卡之記憶體1306中。可替代使用例如磁性硬碟機、磁帶或光碟之其他類型數位影像儲存媒體實施記憶體1306。

數位相機電話1302使用透鏡1308將來自一場景(未顯示)

之光聚焦至主動式像素感測器 1312 之影像感測器陣列 1310 上。在根據本發明之一具體實施例中，影像感測器陣列 1310 使用該貝爾 (Bayer) 彩色濾光片圖案提供彩色影像資訊。影像感測器陣列 1310 係由時序產生器 1314 所控制，該時序產生器亦控制快閃 1316，以便於周遭照明為低時照明該場景。

將輸出自該影像感測器陣列 1310 之類比輸出信號放大，並藉由類比至數位 (A/D) 轉換器電路 1318 轉換至數位資料。該數位資料係儲存於緩衝區記憶體 1320 中，而且隨後由數位處理器 1322 加以處理。數位處理器 1322 係由儲存於韌體記憶體 1324 中之韌體所控制，該韌體記憶體可為快閃 EPROM 記憶體。數位處理器 1322 包含即時時脈 1326，即使當數位相機電話 1302 及數位處理器 1322 在一低功率狀態時，該即時時脈仍保留該日期及時間。已處理之數位影像檔案係儲存於記憶體 1306。記憶體 1306 亦可儲存例如音樂檔案 (例如 MP3 檔案)、鈴聲、電話號碼、行事曆及待辦事項清單之其他類型資料。

在根據本發明之一具體實施例中，數位相機電話 1302 捕獲靜態影像。數位處理器 1322 執行彩色內插，繼而色調校正，以便產生顯現之 sRGB 影像資料。然後將顯現之 sRGB 影像資料壓縮，並且作為一影像檔案儲存於記憶體 1306 中。僅藉由範例，可依據 JPEG 格式壓縮該影像資料，該 JPEG 格式使用已知 "Exif" 影像格式。此格式包含一 Exif 應用程式片段，其使用各種 TIFF 標籤儲存特定影像元資料。

可使用分離之TIFF標籤例如儲存所捕獲圖像之資料與時間、透鏡焦數與其他相機設定，及儲存影像標題。

在根據本發明之一具體實施例中，數位處理器1322產生該使用者所選出之不同影像大小。一此類大小係低解析度"極小"大小之影像。產生極小大小之影像說明於共同讓渡給Kuchta等人之美國專利第5,164,831號，名稱"提供完全與已減低解析度影像之多重格式儲存器之電子靜態相機"。該極小影像係儲存於RAM記憶體1328並且供應給顯示器1330，該顯示器可為例如一主動式矩陣LCD或有機發光二極體(OLED)。產生極小大小影像允許在彩色顯示器1330上快速檢視捕獲之影像。

在根據本發明之另一具體實施例中，數位相機電話1302亦產生及儲存視訊剪輯。一視訊剪輯係藉由將影像感測器陣列1310之多重像素加總在一起(例如加總該影像感測器陣列1310之每一4行x4列區域內相同色彩之像素)以建立一較低解析度視訊影像框而產生。該視訊影像框係以正規間隔(例如，使用一每秒15框之讀出率)從影像感測器陣列1310讀取。

音訊編解碼器1332係連接至數位處理器1320，而且接收來自麥克風(Mic)1334的一音訊信號。音訊編解碼器1332亦提供一音訊信號給揚聲器1336。此等組件同時用於電話交談及記錄並播放伴隨一視訊序列或靜態影像的一音軌。

在根據本發明之一具體實施例中，揚聲器1336亦用以通知該使用者傳入之電話呼叫。此可使用儲存於韌體記憶體

1324中的一標準鈴聲或者藉由使用下載自行動電話網路1338並且儲存於記憶體1306中的一些製鈴聲而完成。此外，可使用一振動裝置(未顯示)提供一傳入之電話呼叫的一靜音(例如不可聽見)通知。

數位處理器1322係連接至無線數據機1340，該無線數據機1340致能數位相機電話1302經由射頻(RF)通道1342傳輸及接收資訊。無線數據機1340使用另一RF鏈路(未顯示)與例如一3GSM網路之行動電話網路1338進行通信。行動電話網路1338與相片服務提供者1344進行通信，該相片服務提供者儲存上載自數位相機電話1302之數位影像。包含計算裝置1304之其他裝置經由該網際網路1346存取此等影像。在根據本發明之一具體實施例中，行動電話網路1338亦連接至一標準電話網路(未顯示)，以便提供正常電話服務。

一圖形使用者介面(未顯示)係顯示於顯示器1330並且由使用者控制1348加以控制。在根據本發明之一具體實施例中，使用者控制1348包含用以播接一電話號碼之專屬按鈕(例如一電話小鍵盤)、用以設定模式(例如"電話"模式、"行事曆"模式、"相機"模式)的一控制、包含4方向控制(上、下、左、右)與一按鈕中心"OK"或"選擇"開關的一操縱桿控制器。

底座1350再充電數位相機電話1302中之電池(未顯示)。底座1350經由底座介面1352將數位相機電話1302連接至計算裝置1304。在根據本發明之一具體實施例中，底座介面

1352係實施為例如一USB介面之佈線介面。或者，在根據本發明之其他具體實施例中，底座介面1352係實施為例如一藍芽或一IEEE 802.11b無線介面的一無線介面。底座介面1352用以將影像從記憶體1306下載至計算裝置1304。底座介面1352亦用以將行事曆資訊從計算裝置1304轉移至數位相機電話1302中之記憶體1306。

【圖式簡單說明】

圖1係一包含於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之感測器晶圓的一俯視圖；

圖2係沿著根據本發明之一具體實施例中之圖1中直線A'-A'的一斷面圖；

圖3係一可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之主動式像素的一示意圖；

圖4係沿著根據本發明之一具體實施例中之圖1中直線B'-B'的一斷面圖；

圖5係一可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之共用放大器架構的一示意圖；

圖6係可實施於根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之另一像素架構的一示意圖；

圖7係根據本發明之一具體實施例中一具有二半導體晶圓之第二影像感測器的一斷面圖；

圖8係根據本發明之一具體實施例中一具有二半導體晶圓之第三影像感測器的一透視；

圖9係說明一種用於製造根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之第一方法的一流程圖；

圖10係一種可結合圖9中所示方法而使用之第一製造系統的一方塊圖；

圖11係說明一種用於製造根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之第二方法的一流程圖；

圖12係一種可結合圖11中所示方法而使用之第二製造系統的一方塊圖；以及

圖13係一種可利用根據本發明之一具體實施例中一具有二半導體晶圓之影像感測器之成像系統的一方塊圖。

【主要元件符號說明】

100	影像感測器
102	像素區
104	周圍晶圓間連接器
202	感測器晶圓
204	支援電路晶圓
206	晶圓層
208	磊晶層
210	像素區
212	像素區
214	像素區
216	光偵測器

- 218 轉移閘極
- 220 電荷至電壓轉換機制
- 222 隔離區
- 224 互連層
- 226 CMOS裝置層
- 228 金屬層
- 230 金屬層
- 232 金屬層
- 234 金屬層
- 235 晶圓間連接器
- 236 支援電路
- 238 支援電路
- 240 支援電路
- 242 晶圓間連接器
- 244 隔離
- 246 彩色濾光片
- 248 彩色濾光片
- 250 彩色濾光片
- 252 微透鏡
- 300 主動式像素
- 302 重置閘極電晶體
- 304 電位 V_{DD}
- 306 源極隨耦器放大器電晶體
- 308 列選擇電晶體

- 310 輸出
- 312 虛線
- 314 晶圓間連接器
- 316 節點
- 402 轉移閘極驅動器之輸出
- 404 轉移閘極互連
- 405 轉移閘極接點
- 406 轉移閘極
- 408 轉移閘極
- 410 像素區
- 412 像素區
- 500 光偵測器
- 502 轉移閘極
- 504 電荷至電壓轉換機制
- 506 光偵測器
- 508 轉移閘極
- 510 電荷至電壓轉換機制
- 512 像素區
- 514 像素區
- 516 節點
- 518 源極隨耦器放大器電晶體
- 520 重置閘極電晶體
- 522 電位 V_{DD}
- 524 列選擇電晶體

526	輸出
600	像素區
602	像素區
604	像素區
606	光偵測器
608	轉移閘極
610	電荷至電壓轉換機制
612	晶圓間連接器
614	晶圓間連接器
616	晶圓間連接器
618	箱選擇電晶體
620	箱選擇電晶體
700	影像感測器
702	感測器晶圓
704	支援電路晶圓
706	磊晶層
708	像素區
710	像素區
712	像素區
714	光偵測器
716	轉移閘極
718	電荷至電壓轉換機制
720	隔離區
722	互連層

- 724 互連層
- 726 CMOS裝置層
- 728 金屬層
- 730 金屬層
- 732 金屬層
- 734 金屬層
- 736 支援電路
- 738 支援電路
- 740 支援電路
- 742 晶圓間連接器
- 744 晶圓至晶圓接點
- 746 輸入/輸出連接器
- 748 一轉移閘極驅動器之輸出
- 750 接合墊
- 752 晶圓間連接器
- 754 表面
- 800 影像感測器
- 802 感測器晶圓
- 804 支援電路晶圓
- 806 像素陣列
- 808 晶圓間連接器導線
- 1000 處理晶圓
- 1002 感測器晶圓
- 1004 介面層

- 1200 微透鏡與彩色濾光片陣列
- 1202 感測器晶圓
- 1204 保護層
- 1206 介面層
- 1208 處理晶圓
- 1300 成像系統
- 1302 相機電話
- 1304 計算裝置
- 1306 記憶體
- 1308 透鏡
- 1310 影像感測器陣列
- 1312 主動式像素感測器
- 1314 時序產生器
- 1316 快閃
- 1318 類比至數位轉換器
- 1320 緩衝區記憶體
- 1322 數位處理器
- 1324 韌體記憶體
- 1326 時脈
- 1328 RAM記憶體
- 1330 顯示器
- 1332 音訊編解碼器
- 1334 麥克風
- 1336 揚聲器

- 1338 行動電話網路
- 1340 無線數據機
- 1342 RF通道
- 1344 相片服務提供者
- 1346 網際網路
- 1348 使用者控制
- 1350 底座
- 1352 底座介面

五、中文發明摘要：

本發明揭示一種垂直整合主動式像素感測器，其包含連接至一支援電路晶圓的一感測器晶圓。晶圓間連接器或連接器導線於該感測器晶圓與該支援電路晶圓間轉移信號。該主動式像素感測器可藉由使用一可移式介面層將該感測器晶圓附著至一處理晶圓而製造。一旦將該感測器晶圓附著至該處理晶圓，則將該感測器晶圓背面薄化至一給定厚度。然後將該支援電路晶圓附著至該感測器晶圓及與該感測器晶圓分離之處理晶圓。

六、英文發明摘要：

A vertically-integrated active pixel sensor includes a sensor wafer connected to a support circuit wafer. Inter-wafer connectors or connector wires transfer signals between the sensor wafer and the support circuit wafer. The active pixel sensor can be fabricated by attaching the sensor wafer to a handle wafer using a removable interface layer. Once the sensor wafer is attached to the handle wafer, the sensor wafer is backside thinned to a given thickness. The support circuit wafer is then attached to the sensor wafer and the handle wafer separated from the sensor wafer.

十、申請專利範圍：

1. 一種主動式像素感測器，其包括：

(a)一感測器晶圓，其包括：

一像素區之第一陣列，每一像素區包含：

一光偵測器，其用於收集電荷以回應入射光；

一轉移閘極，其用於轉移來自該光偵測器之電荷；

以及

一電荷至電壓轉換機制，其用於經由該轉移閘極接收來自該光偵測器之電荷；

(b)一支援電路晶圓，其連接至該感測器晶圓，且包含：

一像素區之第二陣列，其具有該第一陣列中之每一像素區之支援電路，其中該第二陣列中之每一像素區係與該第一陣列中的一或多個像素區相關聯；以及

(c)一品圓間連接器，其介於該感測器晶圓上之每一電荷至電壓轉換機制與該支援電路晶圓上之一個別像素區中的一電性節點間，用於將電荷從該電荷至電壓轉換機制轉移至該支援電路晶圓。

2. 如請求項1之主動式像素感測器，其中該電荷至電壓轉換機制包含一浮動擴散。

3. 如請求項1之主動式像素感測器，其中該支援電路晶圓包含一互連層及一互補金氧半導體裝置層。

4. 如請求項3之主動式像素感測器，其中該互補金氧半導體裝置層包含該第一陣列中之一或多個像素區之支援電

路。

5. 如請求項4之主動式像素感測器，其中該支援電路包含至少一電晶體。
6. 如請求項1之主動式像素感測器，其中該主動式像素感測器係置放於一影像捕獲裝置中。
7. 如請求項1之主動式像素感測器，其中該感測器晶圓包括一背面照明感測器晶圓。
8. 如請求項1之主動式像素感測器，其中該感測器晶圓包括一前面照明感測器晶圓。
9. 一種主動式像素感測器，其包括：
 - (a)一感測器晶圓，其包含：
 - 一主動式像素區之陣列，每一主動式像素區具有：
 - 一光偵測器，其用於收集電荷以回應光；
 - 讀出電路，其用於從該光偵測器讀取電荷；以及
 - 第一複數個互連，其連接至該讀出電路；
 - (b)一支援電路晶圓，其連接至該感測器晶圓，其中該支援電路晶圓包含：
 - 支援電路，其用於主動式像素區之陣列；以及
 - 第二複數個互連；以及
 - (c)複數個晶圓間連接器導線，其用於介於該感測器晶圓與該支援電路晶圓間轉移一或多個信號，其中每一晶圓間連接器導線係連接於該感測器晶圓上的一第一互連與該支援電路晶圓上的一對應互連之間。
10. 如請求項9之主動式像素感測器，其中該感測器晶圓包

括一背面照明感測器晶圓。

11. 如請求項9之主動式像素感測器，其中該感測器晶圓包括一前面照明感測器晶圓。
12. 如請求項9之主動式像素感測器，其中該主動式像素感測器係置放於一影像捕獲裝置中。
13. 一種用於製造一包括一感測器晶圓及一支援電路晶圓之主動式像素感測器之方法，該方法包含：
 - 使用一可移式介面層將該感測器晶圓附著至一處理晶圓；
 - 將該感測器晶圓背面薄化至一預定厚度；
 - 將該支援電路晶圓附著至該感測器晶圓；以及
 - 將該處理晶圓與該感測器晶圓分離。
14. 如請求項13之方法，其中該介面層包括一有機介面層。
15. 如請求項13之方法，其中該介面層包括一聚合物介面層。
16. 如請求項13之方法，其進一步包含在該感測器晶圓的一表面上形成一彩色濾光片陣列及複數個微透鏡。
17. 如請求項16之方法，其進一步包含於將該感測器晶圓附著至該處理晶圓前在該複數個微透鏡、該彩色濾光片陣列及該感測器晶圓之表面上施加一保護層。
18. 如請求項17之方法，其中使用一可移式介面層將該感測器晶圓附著至一處理晶圓包含使用一可移式介面層將該保護層附著至該處理晶圓。
19. 如請求項13之方法，其中分離該處理晶圓與該感測器晶圓包含溶解該介面層。

十一、圖式：

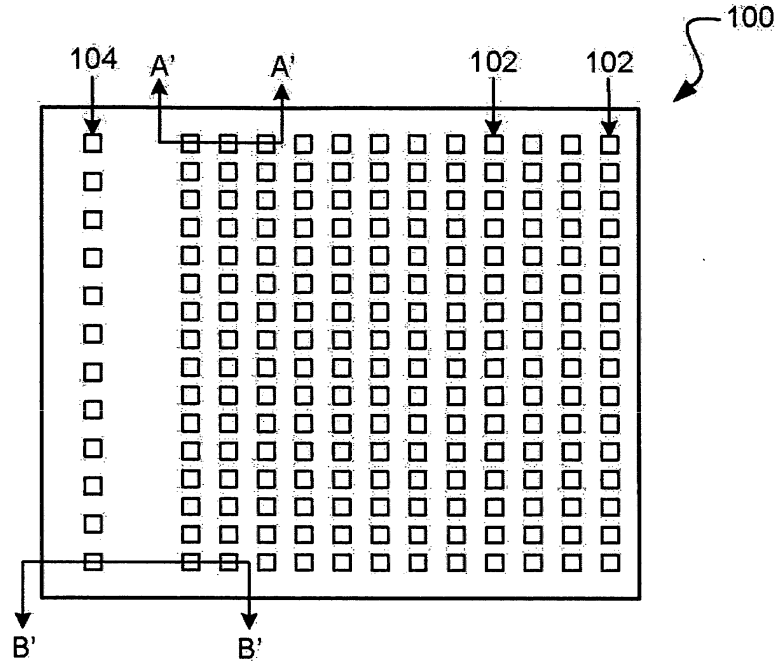


圖 1

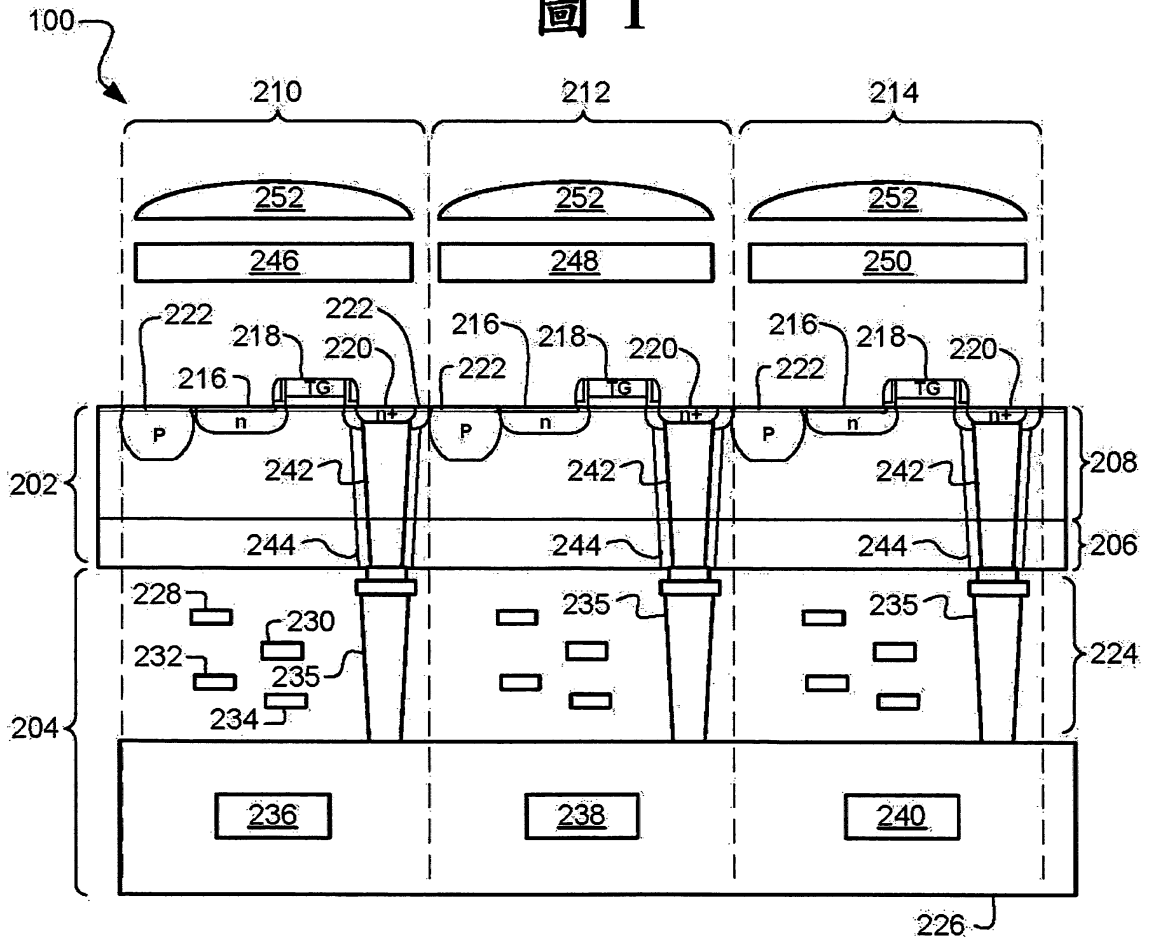


圖 2

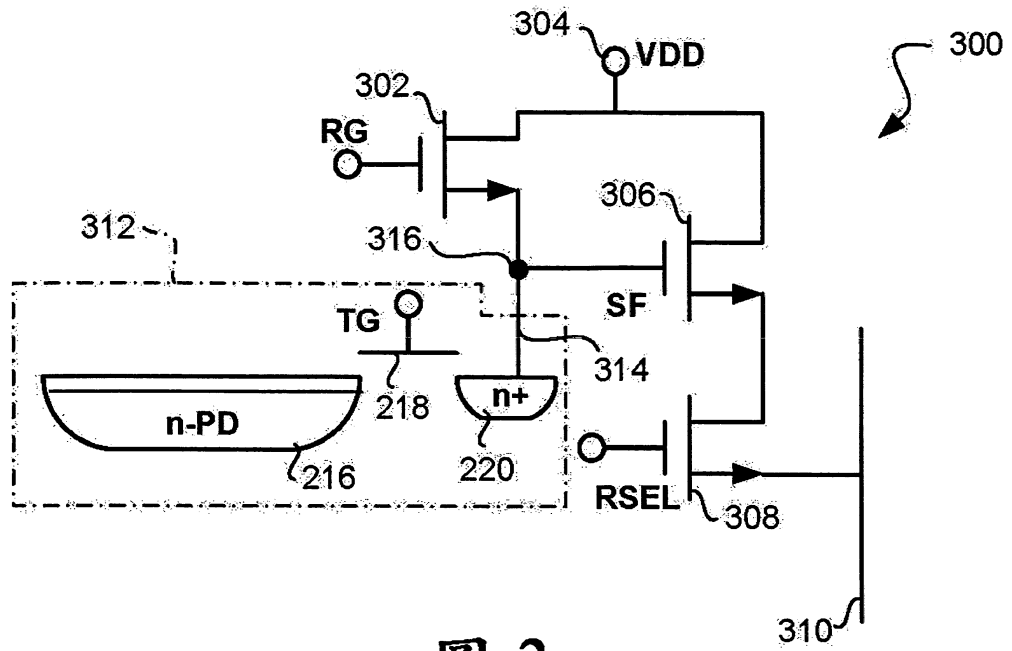


圖 3

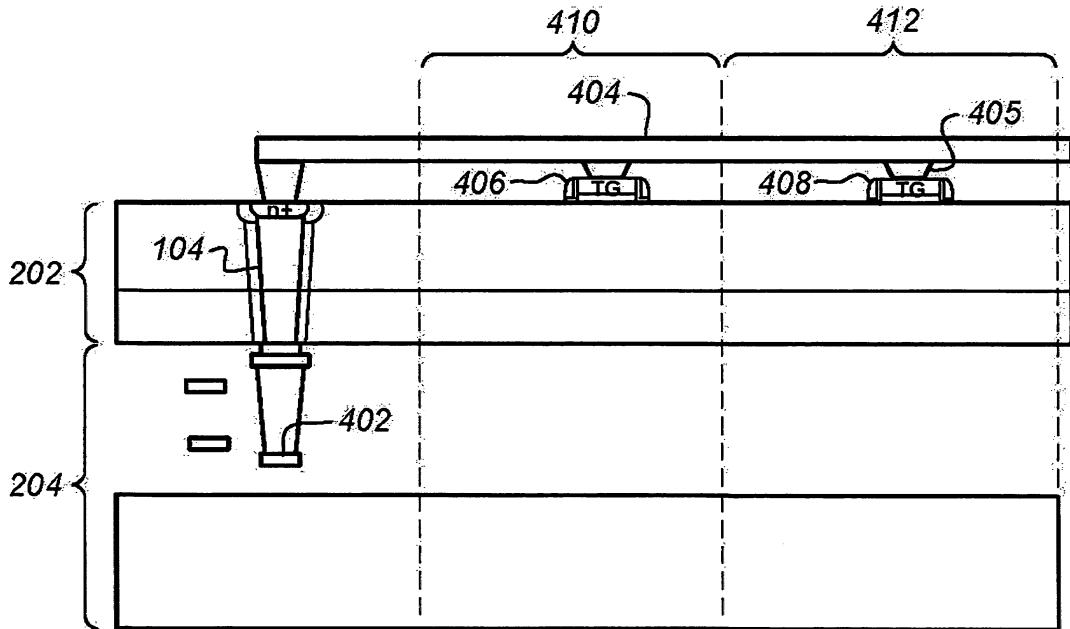


圖 4

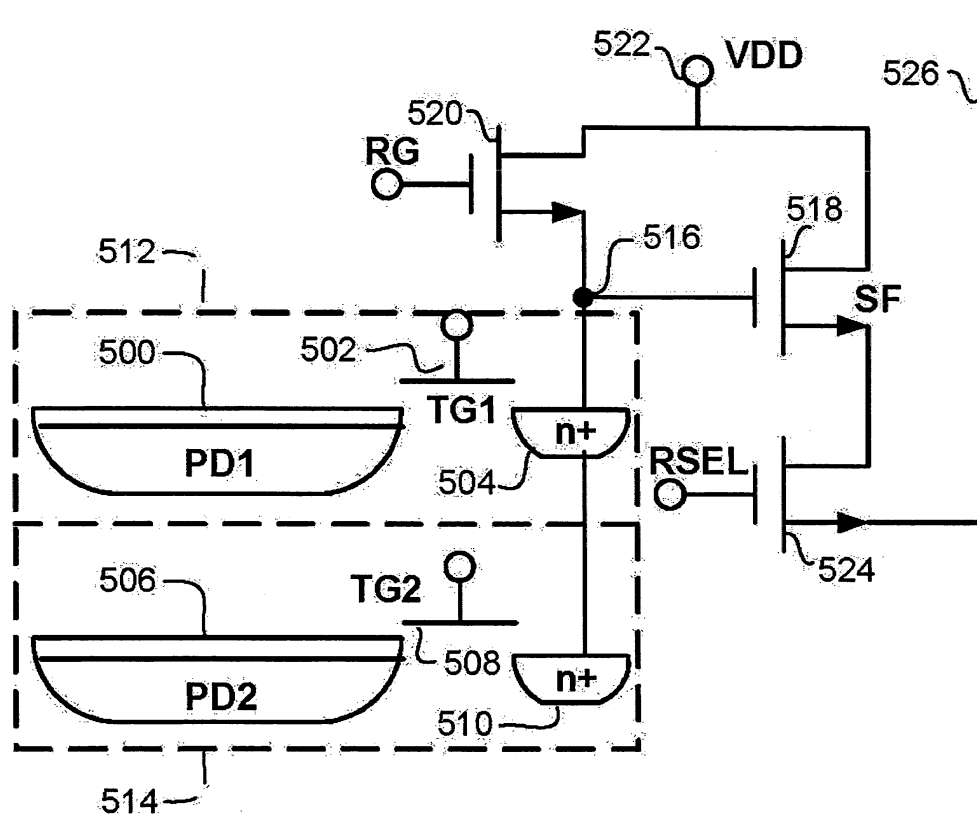


圖 5

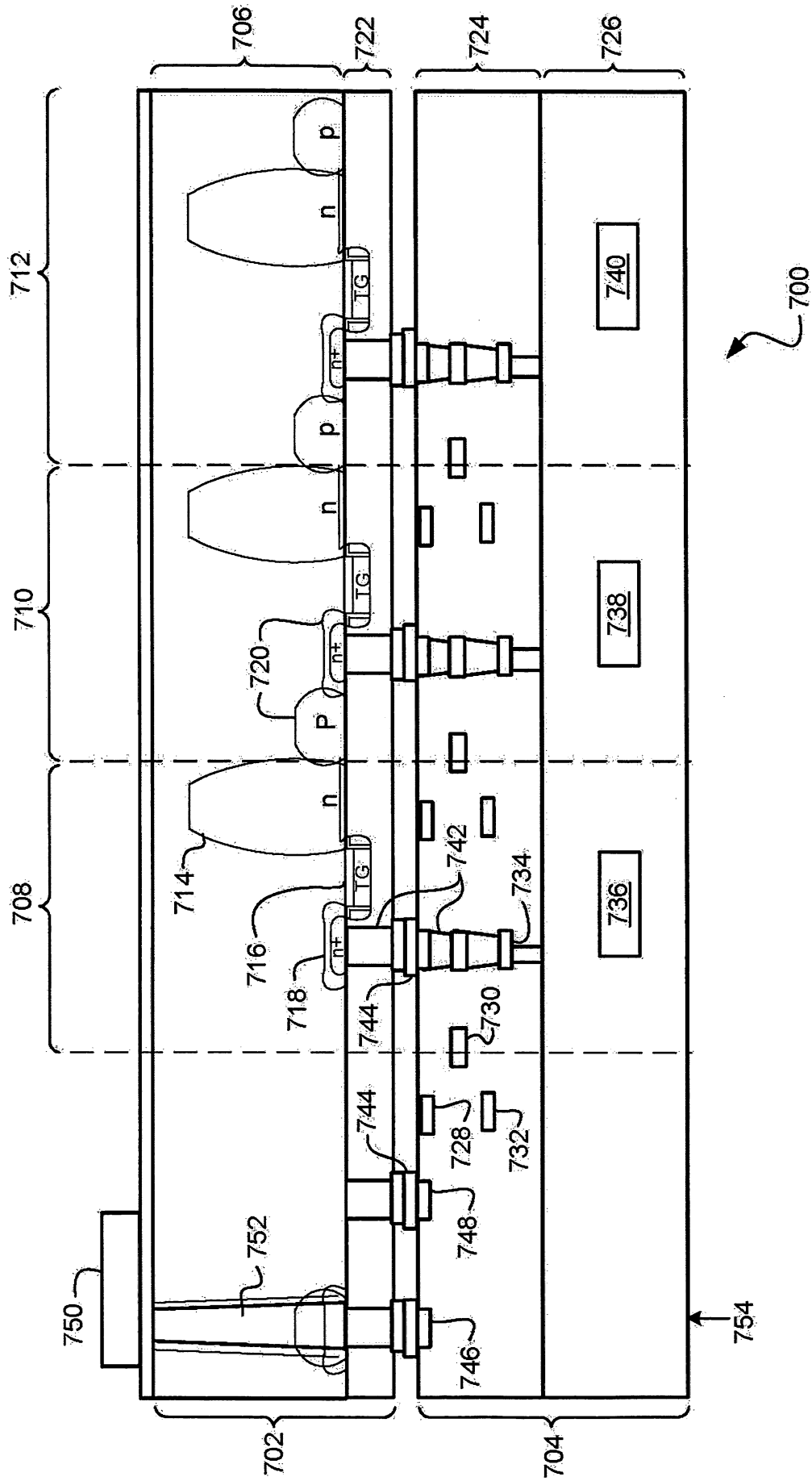


圖 7

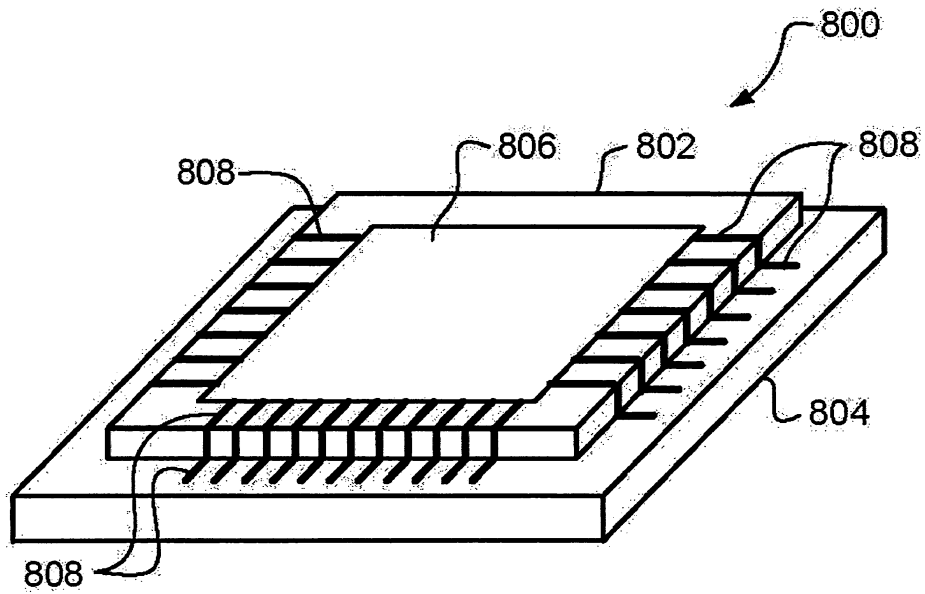


圖 8

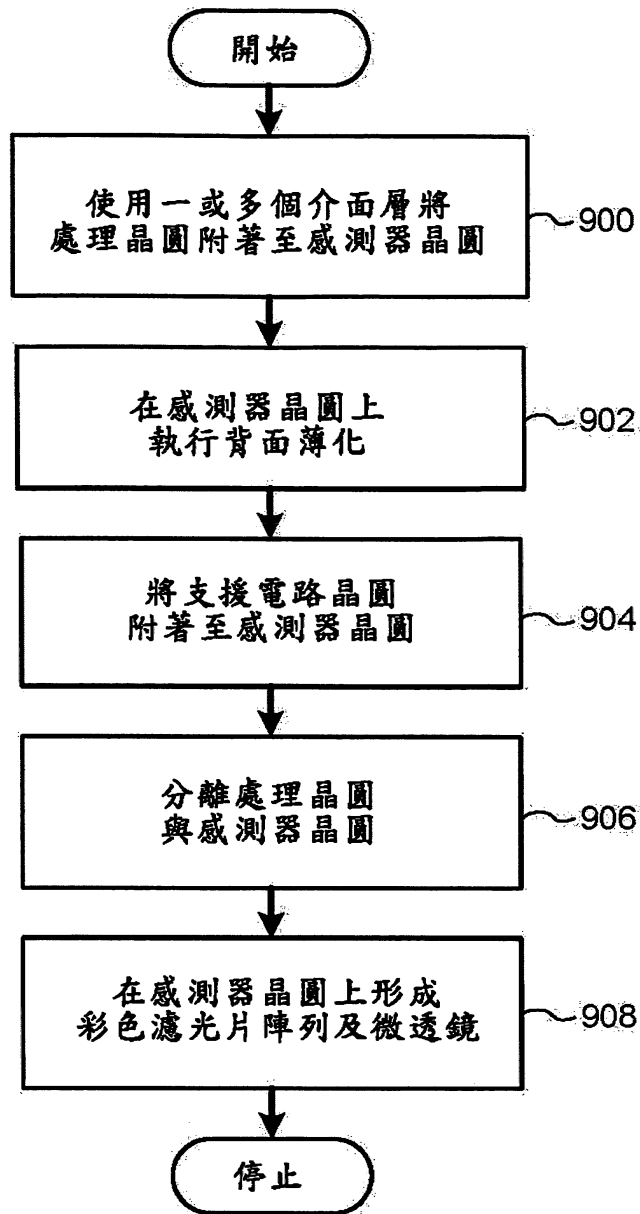


圖 9

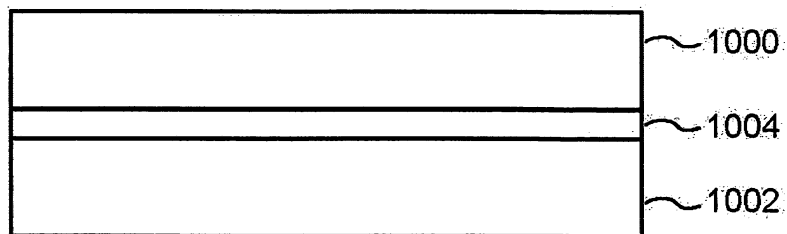


圖 10

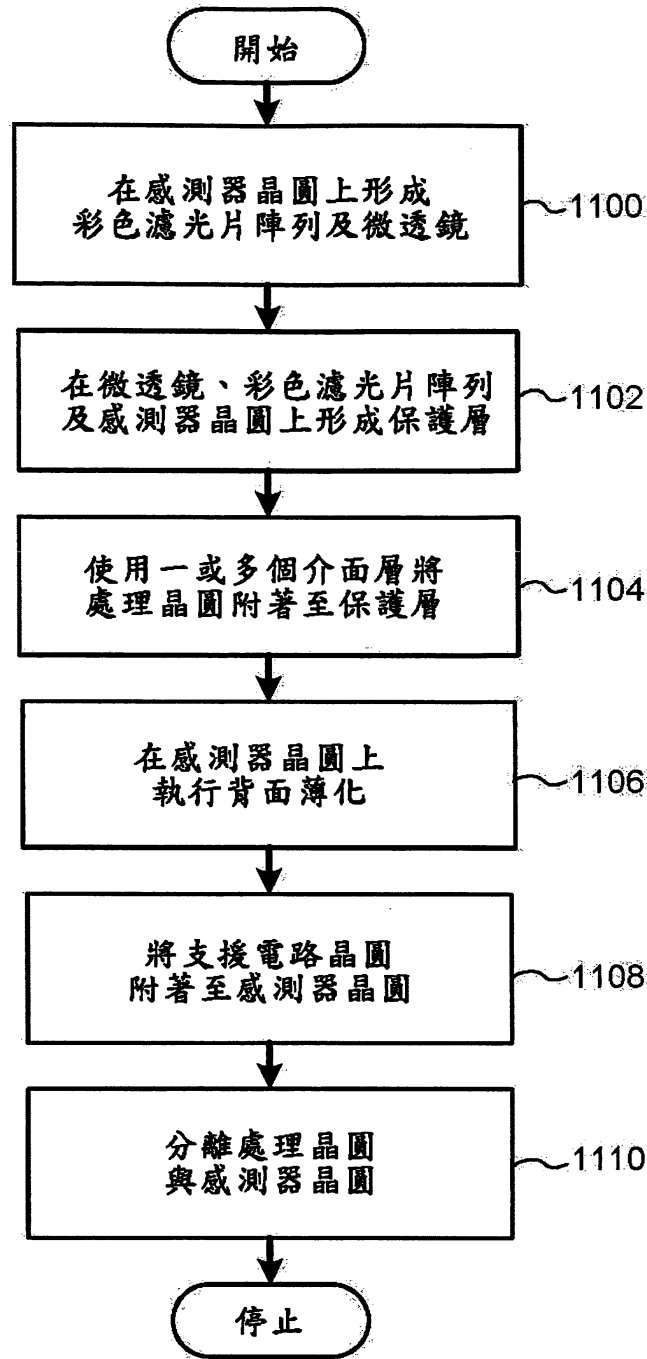


圖 11

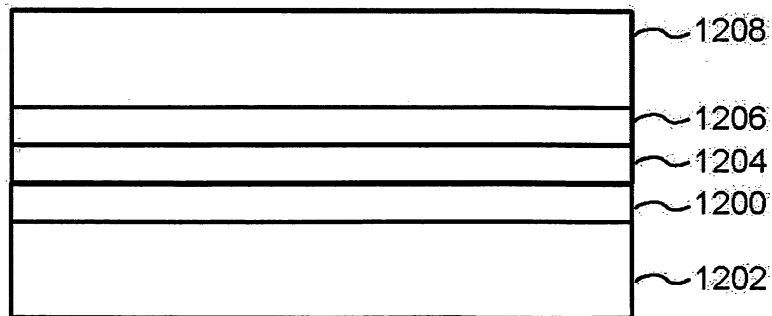


圖 12

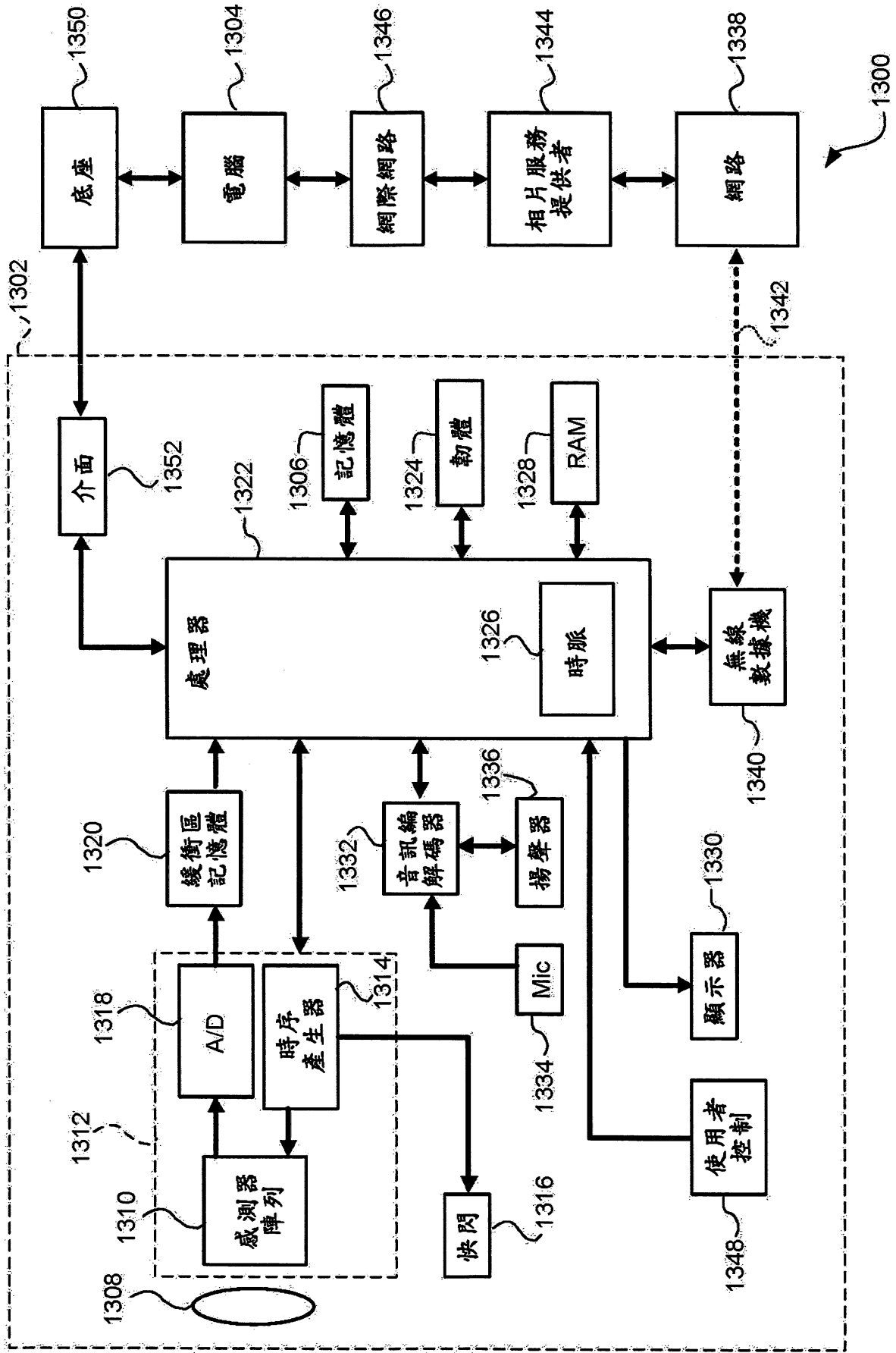


圖 13

七、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

100	影像感測器
202	感測器晶圓
204	支援電路晶圓
206	晶圓層
208	磊晶層
210	像素區
212	像素區
214	像素區
216	光偵測器
218	轉移閘極
220	電荷至電壓轉換機制
222	隔離區
224	互連層
226	CMOS裝置層
228	金屬層
230	金屬層
232	金屬層
234	金屬層
235	晶圓間連接器
236	支援電路
238	支援電路

240	支援電路
242	晶圓間連接器
244	隔離
246	彩色濾光片
248	彩色濾光片
250	彩色濾光片
252	微透鏡

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)