



(12) 发明专利申请

(10) 申请公布号 CN 112997283 A

(43) 申请公布日 2021.06.18

(21) 申请号 201980072627.9

(22) 申请日 2019.10.30

(30) 优先权数据

2018-206717 2018.11.01 JP

(85) PCT国际申请进入国家阶段日

2021.04.30

(86) PCT国际申请的申请数据

PCT/JP2019/042524 2019.10.30

(87) PCT国际申请的公布数据

W02020/090870 JA 2020.05.07

(71) 申请人 爱沃特株式会社

地址 日本国大阪府

(72) 发明人 菱木繁臣 川村启介

(74) 专利代理机构 中科专利商标代理有限责任公司 11021

代理人 李逸雪

(51) Int.Cl.

H01L 21/338 (2006.01)

H01L 29/778 (2006.01)

H01L 29/812 (2006.01)

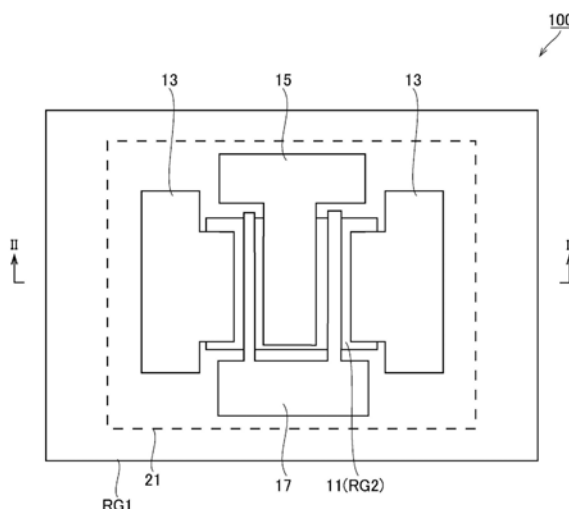
权利要求书2页 说明书12页 附图12页

(54) 发明名称

化合物半导体装置、化合物半导体基板以及
化合物半导体装置的制造方法

(57) 摘要

提供能够提高机械强度、能够提高制造时的成品率、或者能够实现大面积的器件的化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法。化合物半导体装置(100)具备：在俯视地观察的情况下具有包围孔(21)的形状的Si基板(1)；形成于Si基板(1)的上表面(1a)且覆盖孔(21)的SiC层(3)；形成于SiC层(3)的上表面侧的含Ga的氮化物层(10)；和形成于氮化物层(10)的上表面侧的源极电极(13)、漏极电极(15)以及栅极电极(17)。能够通过对栅极电极(17)施加的电压来控制流过源极电极(13)与漏极电极(15)之间的电流。在从与Si基板(1)的上表面(1a)正交的方向观察与源极电极(13)、漏极电极(15)以及栅极电极(17)重叠的区域RG不存在Si基板。



1. 一种化合物半导体装置,其特征在于,具备:
俯视观察的情况下具有包围孔的形状的Si基板;
形成于所述Si基板的上表面且覆盖所述孔的共价键性的结晶层;
形成于所述结晶层的上表面侧的含Ga的宽带隙半导体层;和
形成于所述宽带隙半导体层的上表面侧的第1电极、第2电极以及第3电极,
能够通过对所述第3电极施加的电压来控制流过所述第1电极与所述第2电极之间的电流,

在从与所述Si基板的上表面正交的方向观察与所述第1电极、第2电极以及第3电极重叠的区域不存在所述Si基板。

2. 根据权利要求1所述的化合物半导体装置,其特征在于,
所述结晶层具有金刚石结构、2H六方晶、3C立方晶、4H六方晶、6H六方晶、以及15R菱面体晶当中的至少任一者的结晶构造。

3. 根据权利要求1所述的化合物半导体装置,其特征在于,
所述结晶层包含含C的结晶层或BN。

4. 根据权利要求3所述的化合物半导体装置,其特征在于,
所述结晶层包含3C-SiC。

5. 根据权利要求4所述的化合物半导体装置,其特征在于,
所述结晶层的上表面是(111)面。

6. 根据权利要求4所述的化合物半导体装置,其特征在于,
所述结晶层包含含N型的掺杂剂的氮以及磷、P型的掺杂剂的Al以及B、和使半绝缘性显现的掺杂剂的过渡金属当中的至少任意1个种类作为杂质的SiC,且在将所述N型的掺杂剂的浓度设为浓度N、将所述P型的掺杂剂的浓度设为浓度P、将所述使半绝缘性显现的掺杂剂的浓度设为浓度I的情况下,在所述浓度N、P以及I之间下述式(1)~(3)的任一者的关系成立,其中所述浓度N、所述浓度P和所述浓度I的单位为个/cm³,

$$|N-P| \leq 1 \times 10^{16} \dots (1)$$

$$N+P < I < 1 \times 10^{21} \dots (2)$$

$$1 \times 10^{18} \leq |N-P| \leq 1 \times 10^{21} \text{ 且 } I < N+P \dots (3)。$$

7. 根据权利要求1所述的化合物半导体装置,其特征在于,
所述结晶层具有100Ω·cm以上或100mΩ·cm以下的电阻率。

8. 根据权利要求1所述的化合物半导体装置,其特征在于,
所述化合物半导体装置还具备:
形成于所述孔的底部的金属层。

9. 根据权利要求8所述的化合物半导体装置,其特征在于,
所述金属层和所述第1电极电连接。

10. 根据权利要求1所述的化合物半导体装置,其特征在于,
所述化合物半导体装置还具备:
形成于所述结晶层与所述宽带隙半导体层之间的不含Ga的氮化物层。

11. 一种化合物半导体基板,其特征在于,具备:
俯视观察的情况下具有包围多个孔的形状的Si基板;和

形成于所述Si基板的上表面且覆盖所述多个孔的共价键性的结晶层，
在所述多个孔的各自的底部露出的所述结晶层未破损。

12. 根据权利要求11所述的化合物半导体基板，其特征在于，
所述化合物半导体基板还具备：

形成于所述结晶层的上表面侧的含Ga的宽带隙半导体层。

13. 根据权利要求12所述的化合物半导体基板，其特征在于，
所述化合物半导体基板还具备：

与所述多个孔的各自对应地形成于所述宽带隙半导体层的上表面侧的第1电极、第2电极以及第3电极，

能够通过与所述第3电极施加的电压来控制流过所述第1电极与所述第2电极之间的电流，

在从与所述Si基板的上表面正交的方向观察与所述第1、第2以及第3电极重叠的区域存在所述Si基板。

14. 一种化合物半导体装置的制造方法，其特征在于，具备如下工序：

在Si基板的上表面形成共价键性的结晶层的工序；

在所述结晶层的上表面侧形成含Ga的宽带隙半导体层的工序；

在所述Si基板的下表面形成孔并在所述孔的底部使所述结晶层露出的工序；和

在所述宽带隙半导体层的上表面侧形成第1电极、第2电极以及第3电极的工序，

能够通过与所述第3电极施加的电压来控制流过所述第1电极与所述第2电极之间的电流。

15. 根据权利要求14所述的化合物半导体装置的制造方法，其特征在于，
使所述结晶层露出的工序包含：对所述Si基板的一部分进行蚀刻的工序，
使所述结晶层露出的工序在形成所述宽带隙半导体层的工序之后进行。

化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法

技术领域

[0001] 本发明涉及化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法,更特定地,涉及能够提高机械强度的化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法。

背景技术

[0002] 随着移动电话等的急速发展,作为下一代无线基础设施,需要高频、高输出的无线收发机(卫星通信设备、基站等)。GaN(氮化镓)与Si(硅)相比,绝缘击穿电场值高,饱和电子速度大,此外,在使用HEMT(高电子迁移率晶体管)作为器件结构的情况下,电子迁移率也高。因此,使用GaN的器件与使用以往的Si的电子器件相比,能够实现高耐压化,适合于高输出用途。此外,GaN与SiC(碳化硅)相比,饱和电子速度大,此外,在使用HEMT(高电子迁移率晶体管)作为器件结构的情况下,电子迁移率也高。因此,GaN通过高频的信号进行动作,作为处理大功率的功率晶体管等高频器件的应用正在推进。

[0003] 特别是作为移动电话的基站使用的高频器件正在推进通信设备的高输出化、高频化,在使用了以往的Si、GaAs(砷化镓)的器件中,由于接近了物理上的极限性能,因此向使用了GaN的器件置换。

[0004] 当前,作为生长用作高频器件的GaN层时的基底基板,使用SiC块状基板或Si基板。在高频器件中,在基底基板与表面电极之间形成不希望的寄生电容、寄生电阻,由此,高频特性受损,有可能产生功率损失。该高频特性的劣化以及功率损失在基底基板充分高电阻或充分低电阻的情况下,较小,但是,在中间范围的电阻范围内存在变大的倾向。在将一般的Si基板、导电性的SiC基板用作基底基板的情况下,基底基板的电阻率在产生高频特性的劣化的范围内,功率损失变大。

[0005] 为了将基底基板的电阻率设为功率损失少的范围,也可以使用半绝缘性的SiC基板、高电阻的Fz-Si基板(通过悬浮带熔融(FZ)法单晶培养的Si基板)作为基底基板。但是,在半绝缘性的SiC基板中,与其他基板相比,存在制造困难、制造成本高的问题。在使用高电阻的Fz-Si基板的情况下,与半绝缘的SiC相比,尤其存在高温动作时的高频特性差的问题。

[0006] 在下述专利文献1以及2等中,公开了能够减低高频器件的寄生电容以及寄生电阻从而实现良好的高频特性的技术。在下述专利文献1中公开了一种半导体装置,在导电性SiC基板上形成包含缓冲层、电子渡越层以及电子供给层等的化合物半导体区域,在导电性SiC基板形成与化合物半导体区域的活性区域匹配的开口部。

[0007] 在下述专利文献2中,公开了使用在Si基板上形成SiC层的基板,在该基板上形成元件的半导体装置的制造方法。在该制造方法中,接下来除去Si基板,之后将SiC层和与Si基板不同的基板贴合。

[0008] 另外,在非专利文献1中,公开了除去器件正下方的导电性基板的部分而得到的以往的器件具有数百 μm 正方形程度的尺寸的事实。另外,专利文献3公开了一种化合物半导体

基板,其具备:具有环状的平面形状的Si基板;和形成于Si基板的一个主面、具有20nm以上且10 μ m以下的厚度的SiC膜。

[0009] 在先技术文献

[0010] 专利文献

[0011] 专利文献1:JP特开2010-98251号公报

[0012] 专利文献2:JP特开2013-243275号公报

[0013] 专利文献3:JP特开2017-1500064号公报

[0014] 非专利文献

[0015] 非专利文献1:P.Strivastava et al., "Record Breakdown Voltage (2200V) of GaN DHFETs on Si With 2- μ m Buffer Thickness by Local Substrate Removal", IEEE Electron Device Lett., vol.32, No.1, pp.30-32, Jan.2011.

发明内容

[0016] -发明要解决的课题-

[0017] 但是,在专利文献1的技术中,在导电性SiC基板形成开口部时,由于SiC的硬度硬,因此,开孔加工困难,存在成品率低、开孔加工需要长时间的问题。

[0018] 在专利文献2的技术中,存在化合物半导体装置的制造时的成品率低的问题。在专利文献2的技术中,作为第一实施方式公开了如下制造方法:在除去Si基板的工序前,为了确保支承元件的部分的强度,在元件的形成面侧贴合进位基板,之后,在与元件的形成面相反的面贴合支承基板。根据该第一实施方式,除了上述2次贴合工序以外,还需要使进位基板剥离的工序,存在工序变得复杂的问题。

[0019] 进而,在专利文献2的技术中,作为第二实施方式,公开了如下制造方法:在除去Si基板的工序之前,不在元件的形成面侧贴合进位基板,而在与元件的形成面相反的面贴合支承基板。在该第二实施方式中,在贴合支承基板时,支承元件的部分暂时仅为SiC层。因此,在上述贴合的工序中,元件的机械强度降低,器件层容易破损。

[0020] 另外,所得到的化合物半导体装置的机械强度低的问题、以及制造时的成品率低的问题不是在具备GaN的高频用途的化合物半导体装置中特有的问题,是在具备包含Ga(镓)的宽带隙半导体层(Ga₂O₃(氧化镓)等)的整个化合物半导体装置中可能产生的问题。另外,在此,宽带隙半导体层定义为具有2.2eV以上的带隙的半导体层。

[0021] 进而,在以往的技术中,存在如上所述化合物半导体装置的机械强度低的问题、以及制造时的成品率低的问题,因此,以往的器件的尺寸是数百 μ m正方形程度(非专利文献1)。在以往的技术中,难以实现大面积的器件。

[0022] 本发明用于解决上述课题,其一个目的在于,提供能够提高机械强度的化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法。

[0023] 本发明的另一目的在于,提供能够提高制造时的成品率的化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法。

[0024] 本发明的又一目的在于,提供能够实现大面积的器件的化合物半导体装置、化合物半导体基板以及化合物半导体装置的制造方法。

[0025] -用于解决课题的手段-

[0026] 根据本发明的一个方面的化合物半导体装置具备:俯视观察的情况下具有包围孔的形状的Si基板;形成于Si基板的上表面且覆盖孔的共价键性的结晶层;形成于结晶层的上表面侧的包含Ga的宽带隙半导体层;和形成于宽带隙半导体层的上表面侧的第1、第2以及第3电极,能够通过对第3电极施加的电压来控制流过第1电极与第2电极之间的电流,在从与Si基板的上表面正交的方向观察与第1、第2以及第3电极重叠的区域不存在Si基板。

[0027] 在上述化合物半导体装置中,优选地,结晶层具有金刚石结构、2H六方晶、3C立方晶、4H六方晶、6H六方晶、以及15R菱面体晶当中的至少任一者的结晶构造。

[0028] 在上述化合物半导体装置中,优选地,结晶层包含含C的结晶层或BN(氮化硼)。

[0029] 在上述化合物半导体装置中,优选地,结晶层包含3C-SiC。

[0030] 在上述化合物半导体装置中,优选地,结晶层的上表面是(111)面。

[0031] 在上述化合物半导体装置中,优选地,结晶层包含含N型的掺杂剂的氮以及磷、P型的掺杂剂的Al(铝)以及B(硼)、和使半绝缘性显现的掺杂剂的过渡金属当中的至少任意1个种类作为杂质的SiC,且在将N型的掺杂剂的浓度设为浓度N(个/cm³)、将P型的掺杂剂的浓度设为浓度P(个/cm³)、将使半绝缘性显现的掺杂剂的浓度设为浓度I(个/cm³)的情况下,在浓度N、P以及I之间下述式(1)~(3)的任一者的关系成立。

[0032] $|N-P| \leq 1 \times 10^{16} \cdots (1)$

[0033] $N+P < I < 1 \times 10^{21} \cdots (2)$

[0034] $1 \times 10^{18} \leq |N-P| \leq 1 \times 10^{21}$ 且 $I < N+P \cdots (3)$

[0035] 在上述化合物半导体装置中,优选地,结晶层具有100 Ω · cm以上或100m Ω · cm以下的电阻率。

[0036] 在上述化合物半导体装置中,优选地,还具备:形成于孔的底部的金属层。

[0037] 在上述化合物半导体装置中,优选地,金属层和第1电极电连接。

[0038] 在上述化合物半导体装置中,优选地,还具备:形成于结晶层与宽带隙半导体层之间的不含Ga的氮化物层。

[0039] 根据本发明的另一方面的化合物半导体基板具备:俯视观察的情况下具有包围多个孔的形状的Si基板;和形成于Si基板的上表面且覆盖多个孔的共价键性的结晶层,在多个孔的各自的底部露出的结晶层未破损。

[0040] 在上述化合物半导体基板中,优选地,还具备:形成于结晶层的上表面侧的含Ga的宽带隙半导体层。

[0041] 在上述化合物半导体基板中,优选地,还具备:与多个孔的各自对应地形成于宽带隙半导体层的上表面侧的第1、第2以及第3电极,能够通过对第3电极施加的电压来控制流过第1电极与第2电极之间的电流,在从与Si基板的上表面正交的方向观察与第1、第2以及第3电极重叠的区域不存在Si基板。

[0042] 根据本发明的又一方面的化合物半导体装置的制造方法具备如下工序:在Si基板的上表面形成共价键性的结晶层;在结晶层的上表面侧形成含Ga的宽带隙半导体层;在Si基板的下表面形成孔,在孔的底部使结晶层露出;和在宽带隙半导体层的上表面侧形成第1、第2以及第3电极,能够通过对第3电极施加的电压来控制流过第1电极与第2电极之间的电流。

[0043] 在上述制造方法中,优选地,使结晶层露出的工序包含:对Si基板的一部分进行蚀

刻的工序,使结晶层露出的工序在形成宽带隙半导体层的工序之后进行。

附图说明

[0044] 图1是本发明的第1实施方式中的化合物半导体装置100的各构件的平面布局,是表示从与Si基板1的上表面1a正交的方向观察的情况的平面布局的图。

[0045] 图2是表示本发明的第1实施方式中的化合物半导体装置100的结构的剖视图,是沿着图1中II-II线的剖视图。

[0046] 图3是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第1工序的剖视图。

[0047] 图4是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第2工序的剖视图。

[0048] 图5是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第3工序的剖视图。

[0049] 图6是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第4工序的剖视图。

[0050] 图7是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第5工序的剖视图。

[0051] 图8是表示本发明的第1实施方式中的化合物半导体装置100的制造方法的第6工序的剖视图。

[0052] 图9是表示本发明的第1实施方式的第1变形例中的化合物半导体装置100的制造方法的剖视图。

[0053] 图10是表示本发明的第1实施方式的第2变形例中的化合物半导体装置100的结构的剖视图。

[0054] 图11是表示本发明的第2实施方式中的化合物半导体基板101的结构的俯视图,是从Si基板1的下表面侧观察的情况的俯视图。

[0055] 图12是表示本发明的第2实施方式中的化合物半导体基板101的结构的剖视图,是沿着图11的XII-XII线的剖视图。

具体实施方式

[0056] 以下,基于附图,对本发明的实施方式进行说明。

[0057] [第1实施方式]

[0058] 图1是本发明的第1实施方式中的化合物半导体装置100的各构件的平面布局,是表示从与Si基板1的上表面1a正交的方向观察的情况的平面布局的图。图2是表示本发明的第1实施方式中的化合物半导体装置100的结构的剖视图,是沿着图1中II-II线的剖视图。

[0059] 参照图1以及图2,本实施方式中的化合物半导体装置100(化合物半导体装置的一例)作为半导体器件包含GaN-HEMT(High Electron Mobility Transistor,高电子迁移率晶体管)。该HEMT优选为高频用途的HEMT(对栅极电极施加数千兆赫兹程度的高频率的电压的HEMT)。其中,本发明当然也能够应用于高频用途以外的半导体器件。

[0060] 化合物半导体装置100具备Si基板1(Si基板的一例)、SiC层3(结晶层的一例)、AlN

(氮化铝)缓冲层5(不含Ga的氮化物层的一例)、AlGaIn(氮化铝镓)缓冲层7、GaIn层9、AlGaIn层11、源极电极13(第1电极的一例)、漏极电极15(第2电极的一例)、栅极电极17(第3电极的一例)和绝缘层19。GaIn层9以及AlGaIn层11构成含Ga的氮化物层即Ga氮化物层10(宽禁带半导体层的一例)。在Ga氮化物层10形成有HEMT。

[0061] Si基板1在俯视(从与Si基板的上表面1a正交的方向)观察的情况下,具有包含孔(贯通孔)21(孔的一例)的环状的平面形状。在Si基板1的上表面1a露出(111)面。也可以在Si基板1的上表面1a露出(100)面、(110)面。孔21具有任意的平面形状即可,也可以具有矩形的平面形状,也可以具有圆形的平面形状。在设想了具有与孔21的底部的面积相同的面积的圆的情况下,该圆具有1mm以上且50mm以下的直径,优选具有10mm以下的直径。孔21的大小也可以根据化合物半导体装置100所要求的机械强度等来决定。Si基板1具有200μm以上且1.5mm以下的厚度(与Si基板的上表面1a正交的方向的长度)。

[0062] SiC层3与Si基板1接触,形成于Si基板1的上表面1a。SiC层3覆盖孔21, SiC层3的下表面3b在孔21的底部露出。在Si基板1的孔21的侧面未形成SiC层3。

[0063] SiC层3例如优选具有2H(六方晶)-SiC、3C(立方晶)-SiC、4H(六方晶)-SiC、6H(六方晶)-SiC或15R(菱面体晶)-SiC当中的至少任一者的结晶构造。特别是, SiC层3在Si基板1的上表面1a外延生长的情况下,一般而言, SiC层3包含3C-SiC, SiC层3的上表面是(111)面的面。另外, SiC层3的上表面也可以是(110)面、(-1-1-1)面等(111)面以外。SiC层3具有20nm以上且10μm以下的厚度。SiC层3的厚度优选为100nm以上且3.5μm以下。SiC层3的厚度更优选为500nm以上且2μm以下。SiC层3包含单晶3C-SiC,但也可以在一部分区域包含多晶SiC、无定形SiC。

[0064] SiC层3是结晶层的一例。该结晶层只要是共价键性的结晶层即可,除了SiC层以外,也可以是金刚石、BN等。SiC以及金刚石被分类为含C的结晶层。BN具有六方晶层状构造、立方晶闪锌矿构造或六方晶纤锌矿构造等结晶构造。从改善高频特性的观点出发,该结晶层优选具有100Ω·cm以上或100mΩ·cm以下的电阻率。该结晶层更优选具有1000Ω·cm以上或10mΩ·cm以下的电阻率,进一步优选具有10000Ω·cm以上或1mΩ·cm以下的电阻率,更进一步优选具有10000Ω·cm以上或100μΩ·cm以下的电阻率。在结晶层具有上述范围的电阻率的情况下,能够减低化合物半导体装置100内的寄生电容、寄生电阻,化合物半导体装置100的高频特性特别变得良好。

[0065] 此外,结晶层可以包含含N型的掺杂剂的氮以及磷、P型的掺杂剂的Al以及B、和使半绝缘性显现的掺杂剂的过渡金属当中的至少任意1个种类作为杂质的SiC,且在N型的掺杂剂的浓度N(个/cm³)、P型的掺杂剂的浓度P(个/cm³)、以及使半绝缘性显现的掺杂剂的浓度I(个/cm³)之间,下述式(1)~(3)中的任一者的关系成立。作为该过渡金属,能够举出Sc(钪)以及Ti(钛)、V(钒)、Cr(铬)等掺杂剂。另外,即使在SiC中不进行有意的掺杂的情况下,在SiC中通常包含微量的作为环境物质的氮。作为该环境物质的氮也含在上述掺杂剂中。

$$[0066] \quad |N-P| \leq 1 \times 10^{16} \cdots (1)$$

$$[0067] \quad N+P < I < 1 \times 10^{21} \cdots (2)$$

$$[0068] \quad 1 \times 10^{18} \leq |N-P| \leq 1 \times 10^{21} \text{ 且 } I < N+P \cdots (3)$$

[0069] 上述式(1)以及(2)是将SiC层高电阻化的情况下应满足的条件,上述式(3)是将SiC层低电阻化的情况下应满足的条件。

[0070] AlN缓冲层5与SiC层3接触,形成于SiC层3的上表面。AlN缓冲层5以及AlGaIn缓冲层7发挥作为缓和SiC层3与GaIn层9的晶格常数之差和热膨胀系数之差的缓冲层的功能。AlN缓冲层5例如具有5nm以上且2 μ m以下的厚度,更优选地,具有100nm以上且1 μ m以下的厚度。

[0071] AlGaIn缓冲层7与AlN缓冲层5接触,形成于AlN缓冲层5的上表面。AlGaIn缓冲层7例如具有500nm以上且2 μ m以下的厚度,更优选具有900nm以上且2 μ m以下的厚度。另外,AlGaIn缓冲层7也可以省略。此外,AlGaIn缓冲层7也可以置换成超晶格构造等其他缓冲构造。

[0072] GaIn层9与AlGaIn缓冲层7接触,形成于AlGaIn缓冲层7的上表面。GaIn层9具有台面构造,包含凸部9a。优选在GaIn层9的与AlGaIn层11的界面附近不有意地导入杂质,GaIn层9与AlGaIn层11的界面成为HEMT的电子渡越层。GaIn层9例如具有200nm以上且9 μ m以下的厚度的。GaIn层9更优选具有550nm以上且3 μ m以下的厚度。另外,也可以在GaIn层9中适当插入AlN、AlGaIn的薄膜层。被插入的层的总数优选为9层以下,更优选为5层以下,进一步优选为3层以下。

[0073] AlGaIn层11与GaIn层9的凸部9a的上表面接触,形成于由凸部9a划分的区域(第2元件分离区域)RG2。AlGaIn层11成为HEMT的势垒层。AlGaIn层11例如具有10nm以上且50nm以下的厚度,更优选具有20nm以上且40nm以下的厚度。

[0074] 含SiC和Ga的氮化物的晶格常数近似。因此,SiC层3起到作为Ga氮化物层10的基底层的作用。另外,Ga氮化物层10形成于SiC层3的上表面侧即可。在本实施方式中,在SiC层3与Ga氮化物层10之间形成有AlN缓冲层5以及AlGaIn缓冲层7,由AlN缓冲层5以及AlGaIn缓冲层7缓和构成SiC层3的SiC与构成GaIn层9的GaIn的晶格常数和热膨胀系数的差异。另外,也可以省略AlN缓冲层5以及AlGaIn缓冲层7,在SiC层3的上表面直接形成有Ga氮化物层10。

[0075] 源极电极13、漏极电极15以及栅极电极17分别形成于Ga氮化物层10的上表面侧。源极电极13以及漏极电极15分别相互空开间隔形成于AlGaIn层11的上表面。栅极电极17在AlGaIn层11的上表面形成于源极电极13与漏极电极15之间。源极电极13、漏极电极15以及栅极电极17各自伸长到GaIn层9的上表面。源极电极13以及漏极电极15分别与AlGaIn层11欧姆接触。栅极电极17例如与AlGaIn层11肖特基接触。源极电极13以及漏极电极15例如分别具有从AlGaIn层11侧起依次层叠Ti(钛)层以及Al层的构造。栅极电极17例如具有从AlGaIn层11侧起依次层叠Ni(镍)层以及Au(金)层的构造。

[0076] 在化合物半导体装置100与相邻的其他化合物半导体装置之间形成有分离槽22。化合物半导体装置100通过分离槽22而与相邻的化合物半导体装置之间被电分离。多个化合物半导体装置100分别形成于由分离槽22划分的区域(第1元件分离区域)RG1。分离槽22从绝缘层19的上表面形成至到达Si基板1的上表面1a的深度。另外,划分化合物半导体层100的分离槽优选形成至到达AlGaIn层11与GaIn层9的边界的深度,进一步优选为到达AlGaIn缓冲层7的深度,进一步优选为到达AlN缓冲层5的深度,进一步优选为到达SiC层3的深度,进一步优选为形成至到达Si基板1的上表面1a的深度。分离槽22也可以不一定形成。进而,绝缘层19也可以不一定形成。此外,也可以代替形成分离槽22,而在该区域的氮化物层进行离子注入,由此,使该区域高电阻化,从而将其作为分离层。

[0077] 绝缘层19形成于GaIn层9以及AlGaIn层11上,使得将分离槽22内填埋。在需要绝缘层19的部位形成有开口部19a,在开口部19a的底部露出源极电极13以及漏极电极15。绝缘层19例如包含SiN(氮化硅)、SiO₂(氧化硅)等。

[0078] 构成化合物半导体装置100的各层的厚度例如使用分光椭圆仪来测定。分光椭圆仪将偏振光的入射光照射至测定对象,接受来自测定对象的反射光。由于在S偏振和P偏振中有相位的偏离、反射率的差异,因此,反射光的偏振状态变得与入射光的偏振状态不同。该偏振状态的变化依赖于入射光的波长、入射角度、膜的光学常数以及膜厚等。分光椭圆仪从得到的反射光基于入射光的波长、入射角来算出膜的光学常数、膜厚。另外,当然用分光反射法、截面SEM观察或截面TEM观察等也能够测定各层的厚度。

[0079] 本实施方式的HEMT的动作如下所述。源极电极13始终保持在接地电位(成为基准的电位)。在未对栅极电极17施加电压的状态下,由GaN层9与AlGaN层11的带隙的差、以及AlGaN层11的极化、应力引起,在GaN层9与AlGaN层11的异质结界面形成有二维电子气体。另一方面,若对栅极电极17施加充分的负的电压,则上述二维电子气体从GaN层9与AlGaN层11的异质结界面被排除,由此,从漏极电极15向源极电极13的电流不流动。另一方面,若对栅极电极17施加正的电压,则通过电场效果二维电子气体的浓度变高。由此,从漏极电极15流向源极电极13的电流增加。因此,能够通过对栅极电极17施加的电压控制流过源极电极13与漏极电极15之间的电流。

[0080] 形成有HEMT的情况的Ga氮化物层10只要包含第1氮化物层、和形成于第1氮化物层的表面且具有比第1氮化物层的带隙宽的带隙的第2氮化物层即可,也可以包含GaN与AlGaN的组合以外的氮化物半导体材料的组合(例如,Al组成比不同的2种类的AlGaN层)。

[0081] 参照图1,在从与Si基板1的上表面1a正交的方向观察与源极电极13、漏极电极15以及栅极电极17重叠的区域(HEMT的正下方的区域)设置有孔21,不存在Si基板1。这样,在化合物半导体装置100中,半导体装置的正下方的Si基板被除去。

[0082] Si基板在至多200℃左右的温度下金属化,因此,在化合物半导体装置的正下方存在基底Si基板的情况下,若在化合物半导体装置的动作时半导体装置发热,则高电阻的基底Si基板的电阻率逐渐降低,通过功率损失变大的电阻率的范围。因此,难以抑制化合物半导体装置的功率损失。但是,在本实施方式中的化合物半导体装置100中,由于在化合物半导体装置100的正下方不存在这样的Si基板,因此,能够成为即使化合物半导体装置发热也能够抑制功率损失的结构。由此,能够实现具有良好的高频特性的HEMT。

[0083] 也可以在除去了Si基板的区域(孔21)的侧壁的内侧制作多个功能元件。

[0084] 接着,使用图3~图8,对本实施方式中的化合物半导体装置100的制造方法进行说明。

[0085] 参照图3,例如准备圆板状的(未形成有孔21(图1)的)Si基板1。然后,在Si基板1的上表面1a按照SiC层3、AlN缓冲层5、AlGaN缓冲层7、GaN层9以及AlGaN层11的顺序来形成。

[0086] SiC层3可以在包含通过将Si基板1的上表面1a碳化而得到的SiC的基底层上使用MBE(Molecular Beam Epitaxy,分子束外延)法、CVD(Chemical Vapor Deposition,化学气相沉积)法或LPE(Liquid Phase Epitaxy,液相外延)法等使SiC同质外延生长而形成。SiC层3也可以仅通过将Si基板1的表面碳化来形成。进而,SiC层3也可以通过在Si基板1的表面上使SiC异质外延生长来形成。另外,也可以在上述异质外延生长之前形成缓冲层。

[0087] AlN缓冲层5例如使用MOCVD(Metal Organic Chemical Vapor Deposition,金属有机气相沉积)法来形成。AlN缓冲层5的生长温度例如1000℃以上且小于Si熔点。此时,作为Al源气体,例如使用TMA(Tri Methyl Aluminium,三甲基铝)、TEA(Tri Ethyl

Aluminium,三乙基铝)、DMAH(Di Methyl Aluminium Hydride,氢化二甲基铝)等。作为氮源气体,例如使用NH₃(氨)。

[0088] AlGaIn缓冲层7例如使用MOCVD法来形成。AlGaIn缓冲层7的生长温度例如小于1000℃以上Si熔点。此时,作为Al源气体,例如使用TMA、TEA等。作为Ga源气体,例如使用TMG(Tri Methyl Gallium,三甲基镓)、TEG(Tri Ethyl Gallium,三乙基镓)等。作为氮源气体,例如使用NH₃。

[0089] GaN层9例如使用MOCVD法来形成。GaN层9的生长温度例如是900℃以上且1200℃以下。此时,作为Ga源气体,例如使用TMG、TEG等。作为氮源气体,例如使用NH₃。

[0090] AlGaIn层11例如通过MOCVD法或MBE法等来形成。

[0091] 参照图4,接下来,通过从AlGaIn层11的上表面侧进行蚀刻,来除去必要区域的AlGaIn层11以及GaN层9。由此,在GaN层9内形成有凸部9a,存在于凸部9a的上表面以外的多余的AlGaIn层11被除去。

[0092] 参照图5,接下来,形成从GaN层9的上表面到达Si基板1的上表面1a的分离槽22。分离槽22通过机械性研磨、蚀刻等方法来形成。

[0093] 参照图6,接下来,使用通常的照相制版技术以及蚀刻技术,将源极电极13以及漏极电极15分别形成于AlGaIn层11以及GaN层10各自的上表面的必要区域。接下来,使用通常的照相制版技术以及蚀刻技术,在AlGaIn层11以及GaN层10各自的上表面的必要区域形成栅极电极17。源极电极13、漏极电极15以及栅极电极17例如分别通过蒸镀法、MOCVD法或溅射法等来形成。

[0094] 参照图7,接下来,通过将Si基板1的下表面1b的中央部的Si除去,来形成孔21。Si的除去通过机械地研磨Si基板1的Si来进行。此外,也可以在Si基板1的下表面1b环状地形成光刻胶,将形成的光刻胶作为掩模来蚀刻Si基板1的Si,由此进行Si的除去。进而,也可以通过机械性研磨、湿式蚀刻等多个方法的组合来进行Si的除去。除去Si的结果,在孔21的底部露出SiC层3的下表面3b。另外,使SiC层3的下表面3b露出的最终工序优选基于湿式蚀刻或干式蚀刻的方法。另外,期望在上述Si的除去工序之前,在电极形成面侧的表面形成或贴附保护层。作为保护层,例如有光刻胶、聚酰亚胺制的涂布剂或聚酰亚胺制薄膜、PVC制薄膜等。使上述保护膜在孔的形成后或孔的形成中途(机械性研磨后等)剥离。剥离后,根据需要进行有机清洗等电极形成面的清洗。

[0095] 特别在通过湿式蚀刻形成有孔21的情况下,Si基板1被各向同性地蚀刻。其结果,如图7点线所示,Si基板1中的孔21的内壁面倾斜,随着从SiC层3远离而Si基板1的宽度(图7中横向的长度)变窄。

[0096] 另外,孔21在SiC层3形成后的任意的定时形成即可。也可以在形成孔21的形成的后形成分别源极电极13、漏极电极15以及栅极电极17。

[0097] 参照图8,接下来,填埋分离槽22的内部,并形成绝缘层19,使得覆盖GaN层9、AlGaIn层11、源极电极13以及漏极电极15的每一个。

[0098] 参照图2,之后使用通常的照相制版技术以及蚀刻技术,在绝缘层19的必要区域形成开口部19a,完成图1以及图2所示的化合物半导体装置100。

[0099] 另外,也可以不用绝缘层填埋分离槽22内。也可以不一定形成分离槽22。也可以代替形成分离槽22,在该区域的氮化物层进行离子注入,由此使,该区域高电阻化,从而将其

作为分离层。

[0100] 接下来,对本实施方式的效果进行说明。

[0101] Ga氮化物层10包含离子性结晶,Ga氮化物层10内的各原子通过电的引力而相互结合。一般而言,离子性结晶具有较硬的性质,但具有劈开性(脆而容易损坏的性质)。因此,若对Ga氮化物层10施加外力,则容易在Ga氮化物层10产生裂纹。另一方面,SiC层3包含共价键性结晶,SiC层3内的各原子通过共价键相互结合。一般而言,共价键性结晶的劈开性低,共价键性结晶的裂纹的产生原理与对离子性结晶的裂纹的产生原理不同。其结果,向Ga氮化物层10的裂纹的产生被SiC层3抑制,能够提高化合物半导体装置100的机械强度。

[0102] 另外,在此,将仅由除了氢、卤素族元素、稀有气体元素以外的典型非金属元素构成的结晶定义为共价键性结晶。即,将仅由B(硼)、C(碳)、Si(硅)、N(氮)、P(磷)、As(砷)、O(氧)、S(硫)、Se(硒)、Te(碲)构成的结晶定义为共价键性结晶。

[0103] 此外,SiC层3被具有环状的平面形状的Si基板1从下方支承。因此,能够由Si基板1增强SiC层3的机械强度,能够提高化合物半导体装置100的机械强度。

[0104] 此外,在制造工序中,在Si基板1形成孔21、在孔21的底部使SiC层3露出的工序(图7的工序)时,SiC层3由具有环状的平面形状的Si基板1支承。因此,能够由Si基板1增强SiC层3的机械强度,能够抑制孔21的形成时的向SiC层3的裂纹的产生。其结果,能够提高化合物半导体装置100的制造时的成品率。

[0105] 此外,如上所述,由于能够提高化合物半导体装置100的机械强度,且能够提高化合物半导体装置100的制造时的成品率,因此,能够扩大孔21的大小,能够在不存在Si基板的构造上实现大面积的器件。不存在Si基板的器件在高温动作时的高频特性的劣化少,此外,若是大面积的器件,能够使栅极宽度变长,因此,能够使器件能够动作的电流值增加。因此,在高温动作时的高频特性的劣化少,能够以高成品率制造能够以大电流动作的器件。

[0106] 另外,在第1实施方式中,在孔21的上部区域,Si基板1被除去,因此,形成没有经由Si基板1的内部的横向的电流路径的构造。因此,在第1实施方式中,若通过在AlN缓冲层5、AlGaIn缓冲层7、GaIn层9掺杂C、过渡金属,或者通过这些层不进行有意的掺杂而使这些层成为充分高电阻的层,则与不形成孔21的情况相比,能够充分抑制化合物半导体装置100的源极电极13与漏极电极15间的寄生导通,因此,还能够提高器件的耐压。

[0107] [第1实施方式的变形例]

[0108] 图9是表示本发明的第1实施方式的第1变形例中的化合物半导体装置100的制造方法的剖视图。

[0109] 参照图9,第1变形例是上述实施方式的化合物半导体装置100的制造方法的变形例。在第1变形例中,通过在形成SiC层3后且形成Ga氮化物层10等前、除去Si基板1的下表面1b的中央部的Si,来形成多个孔21。

[0110] 如上所述,SiC层3由具有环状的平面形状的Si基板1支承,SiC层3的机械强度由Si基板1增强。即使在形成Ga氮化物层10前,Si基板1以及SiC层3也具有充分的机械强度,能够抑制向SiC层3的裂纹的产生。由此,能够实现在Si基板的上表面形成有多个孔21、且在所述多个孔21各自的底部露出的SiC层均未破损的构造。

[0111] 另外,从尽可能抑制向SiC层3的裂纹的产生的观点出发,优选为,如上述实施方式那样,在形成Ga氮化物层10等后形成孔21。这是因为,能够在由Si基板1以及Ga氮化物层10

等增强了SiC层3的机械强度的状态下形成孔21。

[0112] 图10是表示本发明的第1实施方式中的化合物半导体装置100的结构的剖视图。

[0113] 参照图10,第2变形例中的化合物半导体装置100还具备金属层23(金属层的一例),在这方面与图1以及图2所示的上述实施方式的化合物半导体装置不同。金属层23至少形成于孔21的底部,与SiC层3的下表面3b接触。金属层23与源极电极13电连接。金属层23优选接地。金属层23例如通过蒸镀法、MOCVD法或溅射法等形成。

[0114] 另外,在将金属层23与源极电极13电连接时,优选在基板形成用于将金属层23和源极电极13相连的过孔,并在其中埋入金属而进行连接的方法。

[0115] 另外,金属层23也可以代替源极电极13而与漏极电极15电连接。

[0116] 上述以外的第2变形例的化合物半导体装置100的结构与图1所示的第1实施方式的化合物半导体装置的结构相同,因此,对相同构件标注相同的符号,并省略其说明。

[0117] 根据第2变形例,在半导体器件的正下方设置有金属层23,通过使该金属层接地,从而能够防止高频功率的损失的接地面(电接地)形成于器件的正下方。通过将SiC层3、AlN缓冲层5、AlGaIn缓冲层7、GaN层9的电阻率设定为从功率损失变大的电阻率的范围偏离的值,并与金属层23组合,能够减低寄生电容以及寄生电阻,能够实现具有良好的高频特性的HEMT。

[0118] [第2实施方式]

[0119] 图11是表示本发明的第2实施方式中的化合物半导体基板101的结构的俯视图,是从Si基板1的下表面侧观察的情况的俯视图。图12是表示本发明的第2实施方式中的化合物半导体基板101的结构的剖视图,是沿着图11的XII-XII线的剖视图。

[0120] 参照图11以及图12,本实施方式中的化合物半导体基板101(化合物半导体基板的一例)包含多个中间体构造101a,该中间体构造101a是在制造第1实施方式中的化合物半导体装置的过程中出现的构造。化合物半导体基板101具备:具有2英寸至12英寸左右、更优选为4英寸至8英寸的平面尺寸(直径)的Si基板1;SiC层3;AlN缓冲层5;AlGaIn缓冲层7;和GaN层9。Si基板1在俯视(从与Si基板的上表面1a正交的方向)观察的情况下,具有包围孔(相对于Si基板的贯通孔)21的形状。中间体构造101a与多个孔21的每一个对应地设置。SiC层3、AlN缓冲层5、AlGaIn缓冲层7以及GaN层9以该顺序形成于Si基板1的上表面1a。特别是,SiC层3形成于Si基板1的上表面1a,覆盖多个孔21。SiC层3的下表面3b在多个孔21的底部露出。多个孔21各自的大小以及形状可以相同,也可以彼此不同。

[0121] 在本实施方式的化合物半导体基板101中,除去必要区域的AlGaIn层11以及GaN层9,分别形成源极电极13、漏极电极15以及栅极电极17,形成绝缘层11,形成所需的槽11a,由此能够得到多个化合物半导体装置100。

[0122] 另外,也可以不在化合物半导体基板101形成分离槽22(即,分离槽22也可以在化合物半导体基板101的完成后形成)。此外,化合物半导体基板101也可以还具备图1所示的源极电极13、漏极电极15以及栅极电极17。在该情况下,在从与Si基板1的上表面1a正交的方向观察与源极电极13、漏极电极15以及栅极电极17重叠的区域,存在孔21,不存在Si基板1。化合物半导体基板101至少具备Si基板1和SiC层3即可。

[0123] 另外,上述以外的化合物半导体基板101的结构由于与第1实施方式中的化合物半

导体装置100的结构相同,因此,省略其说明。

[0124] 根据本实施方式,化合物半导体基板101包含多个中间体构造101a,因此,能够得到与第1实施方式中的化合物半导体装置相同的效果。特别是,由于SiC层3被Si基板1从下方支承,因此,能够抑制制造时的向SiC层3以及Ga氮化物层10的裂纹的产生,露出于多个孔21各自的底部的SiC层3不破损。因此,能够提高制造时的成品率。另外,源极电极13、漏极电极15以及栅极电极17的形成工序、分离槽22的形成工序不希望产生尘埃,因此例如在洁净室等清洁环境下实施。在图10以及图11所示的化合物半导体基板101中,若即使在多个孔21的底部露出的SiC层3中的一个也有破损,则从破损部产生尘埃,污染洁净室环境本身。因此,将上述有破损的化合物半导体基板投入洁净室、进行电极形成、分离槽22的形成,处于维持洁净室等的清洁环境的观点在工业上是极其困难的。因此,在化合物半导体基板101中,在多个孔21各自的底部露出的SiC层3均未破损的情况下,为了在工业上实现图1以及图2所示的化合物半导体装置100,在本质上是必不可少的要件。

[0125] [其他]

[0126] 在上述实施方式中,示出含Ga的宽带隙半导体层(具有2.2eV以上的带隙的半导体层)为Ga氮化物层10的情况,但含Ga的宽带隙半导体层除了GaN那样的氮化物以外,也可以是Ga₂O₃那样的氧化物。Ga₂O₃具有比SiC、GaN大的带隙能量,被期待作为下一代的化合物。由于Ga₂O₃的耐压特性优于GaN,因此采用Ga₂O₃作为含Ga的宽带隙半导体层的化合物半导体装置适合于功率器件。另一方面,由于GaN的迁移率比Ga₂O₃高,因此作为含Ga的宽带隙半导体层采用了GaN的化合物半导体装置适合于高频器件。

[0127] 在上述实施方式中,示出了化合物半导体装置包含HEMT作为半导体器件的情况,但化合物半导体装置也可以包含MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor,金属氧化物半导体场效应晶体管)、MISFET(Metal-Insulator-Semiconductor Field-effect Transistor,金属绝缘体半导体场效应晶体管)或JFET(Junction Field Effect Transistor,结型场效应晶体管)等半导体器件。进而,化合物半导体装置也可以是在氮化物半导体层的厚度方向上流过电流的类型的纵型的装置。

[0128] 上述实施方式以及变形例能够适当组合。

[0129] 上述实施方式以及变形例在所有方面都是例示而不应被认为是限制性的。本发明的范围不是由上述的说明而是由权利要求书示出,意在包含与权利要求书等同的意思以及范围内的所有变更。

[0130] -符号说明-

[0131] 1 Si(硅)基板(Si基板的一例)

[0132] 1a Si基板的上表面

[0133] 1b Si基板的下表面

[0134] 3 SiC(碳化硅)层(结晶层的一例)

[0135] 3b SiC层的下表面

[0136] 5 AlN(氮化铝)缓冲层(不含Ga的氮化物层的一例)

[0137] 7 AlGaN(氮化铝镓)缓冲层7

[0138] 9 GaN(氮化镓)层

[0139] 9a GaN层的凸部

- [0140] 10 Ga (钙) 氮化物层 (宽带隙半导体层的一例)
- [0141] 11 AlGaN层
- [0142] 13 源极电极 (第1电极的一例)
- [0143] 15 漏极电极 (第2电极的一例)
- [0144] 17 栅极电极 (第3电极的一例)
- [0145] 19 绝缘层
- [0146] 19a 绝缘层的开口部
- [0147] 21 孔 (孔的一例)
- [0148] 22 分离槽
- [0149] 23 金属层 (金属层的一例)
- [0150] 100 化合物半导体装置 (化合物半导体装置的一例)
- [0151] 101 化合物半导体基板 (化合物半导体基板的一例)
- [0152] 101a 中间体构造
- [0153] RG1、RG2 元件分离区域。

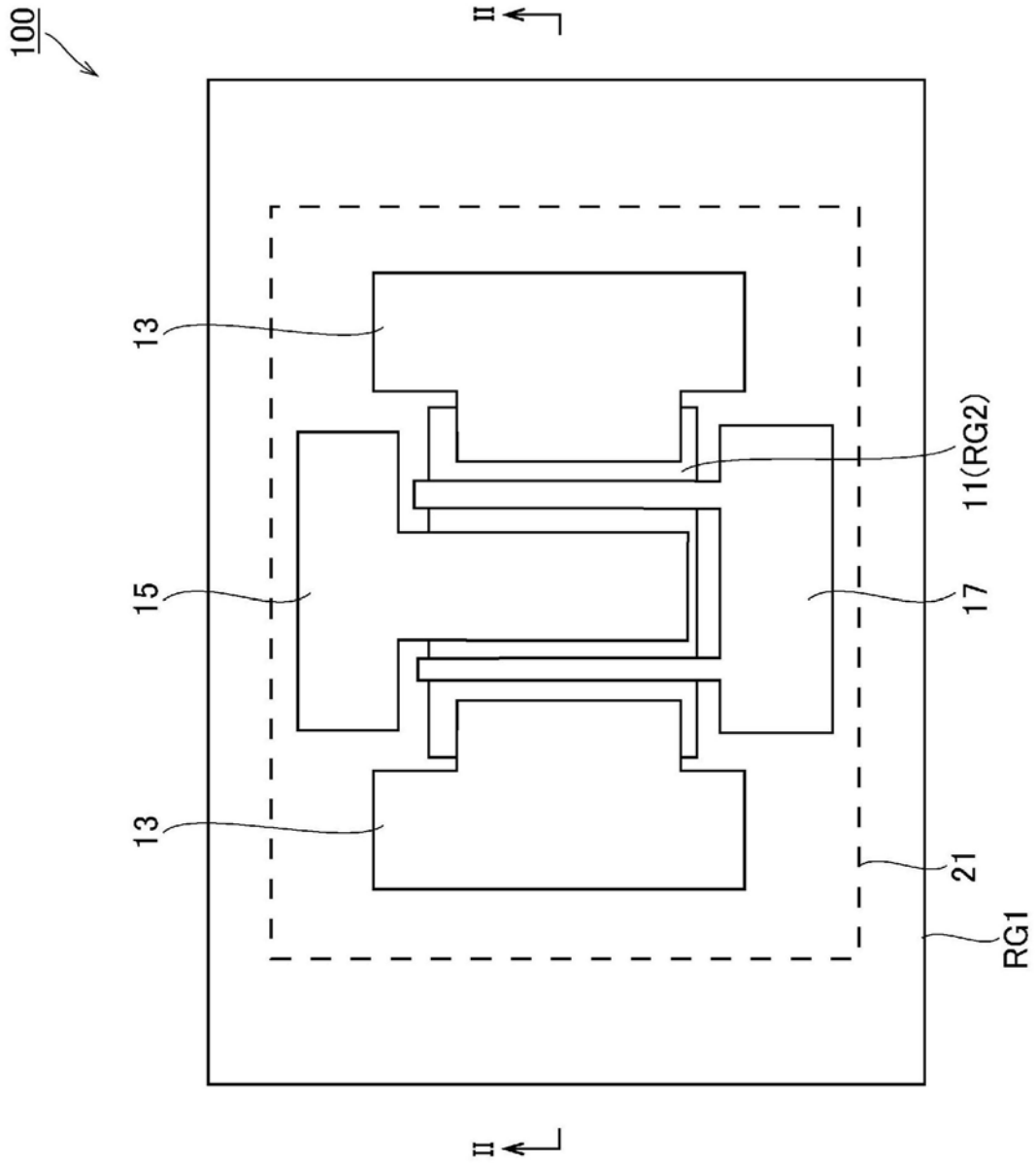


图1

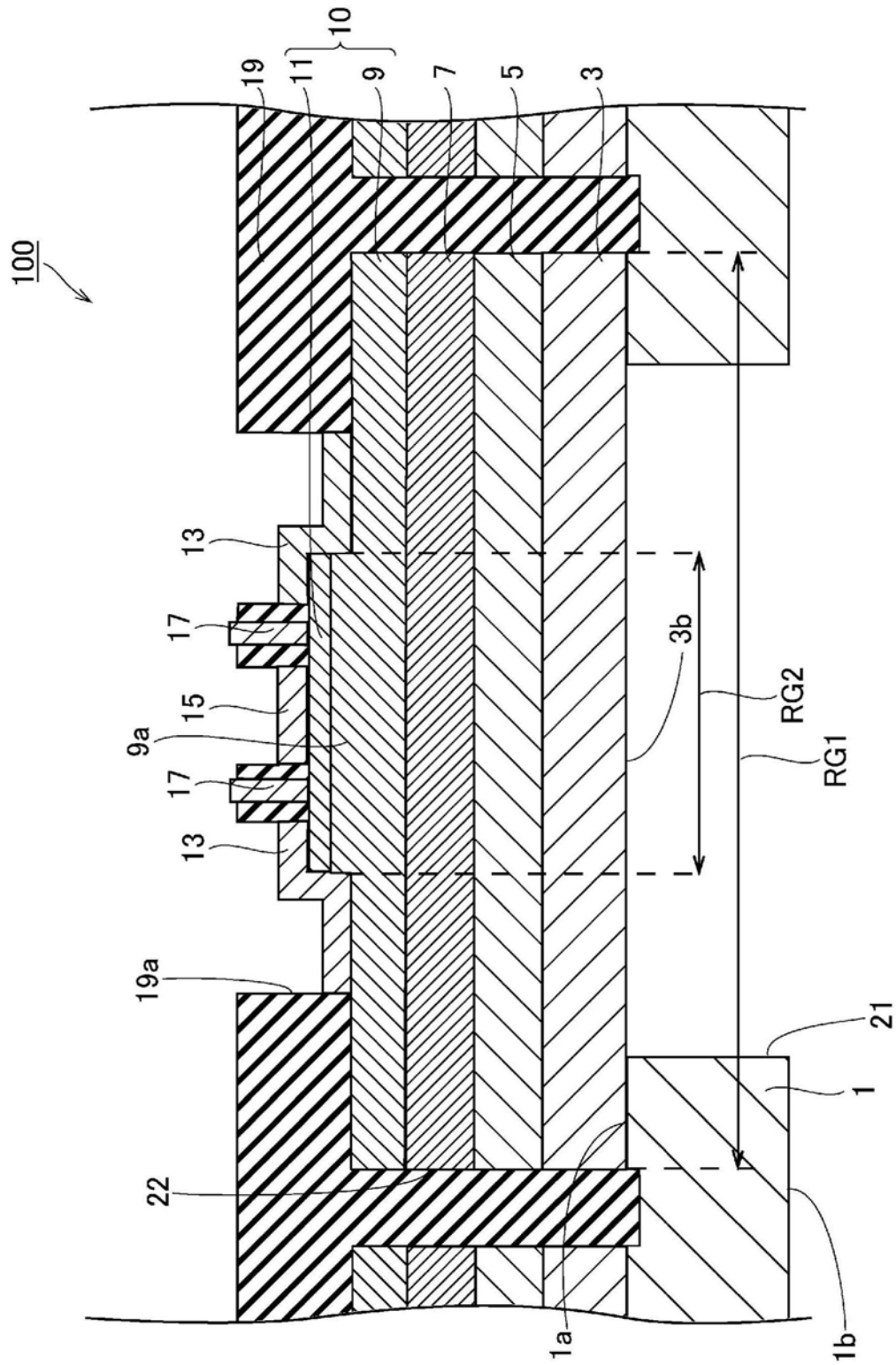


图2

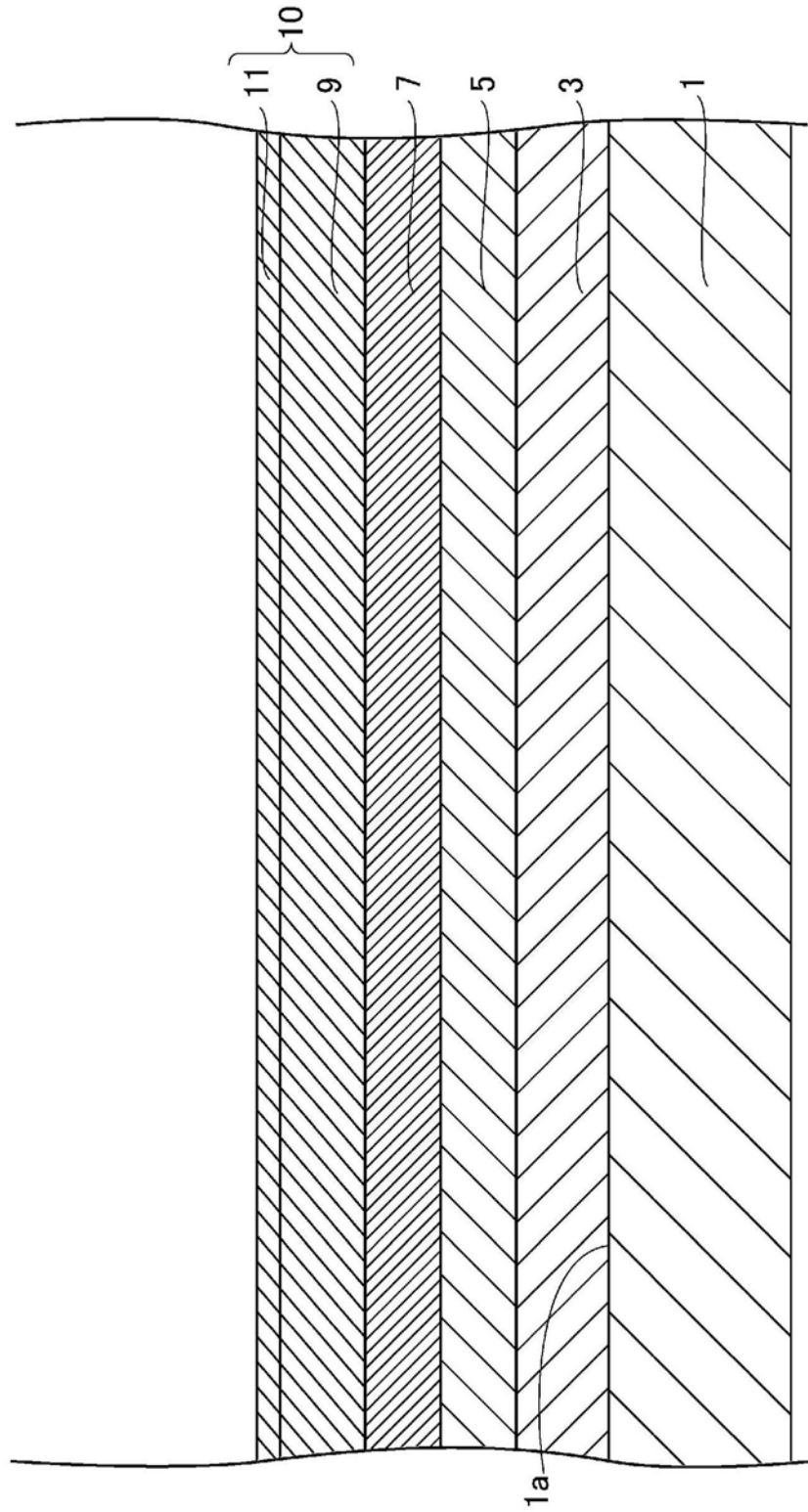


图3

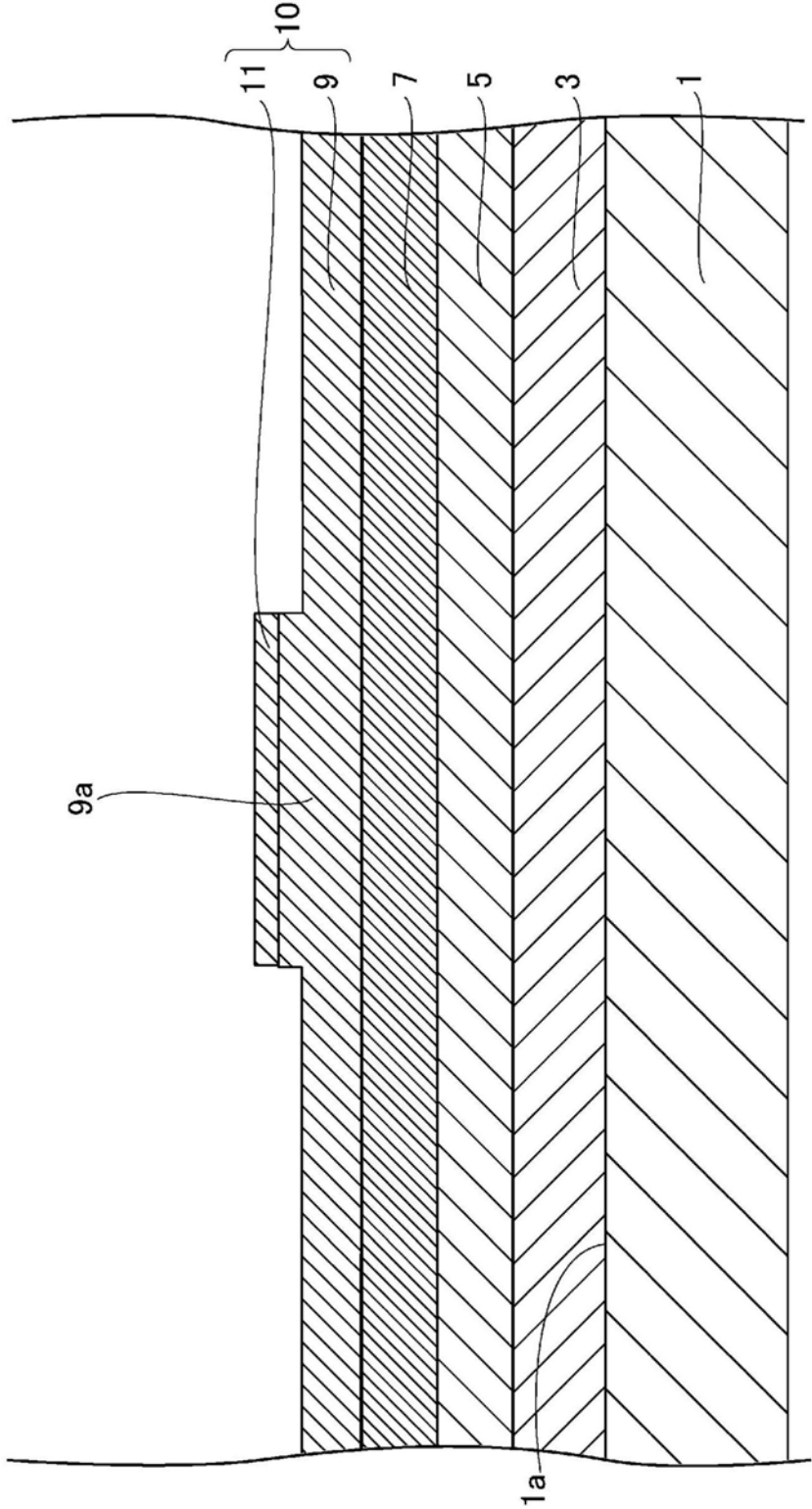


图4

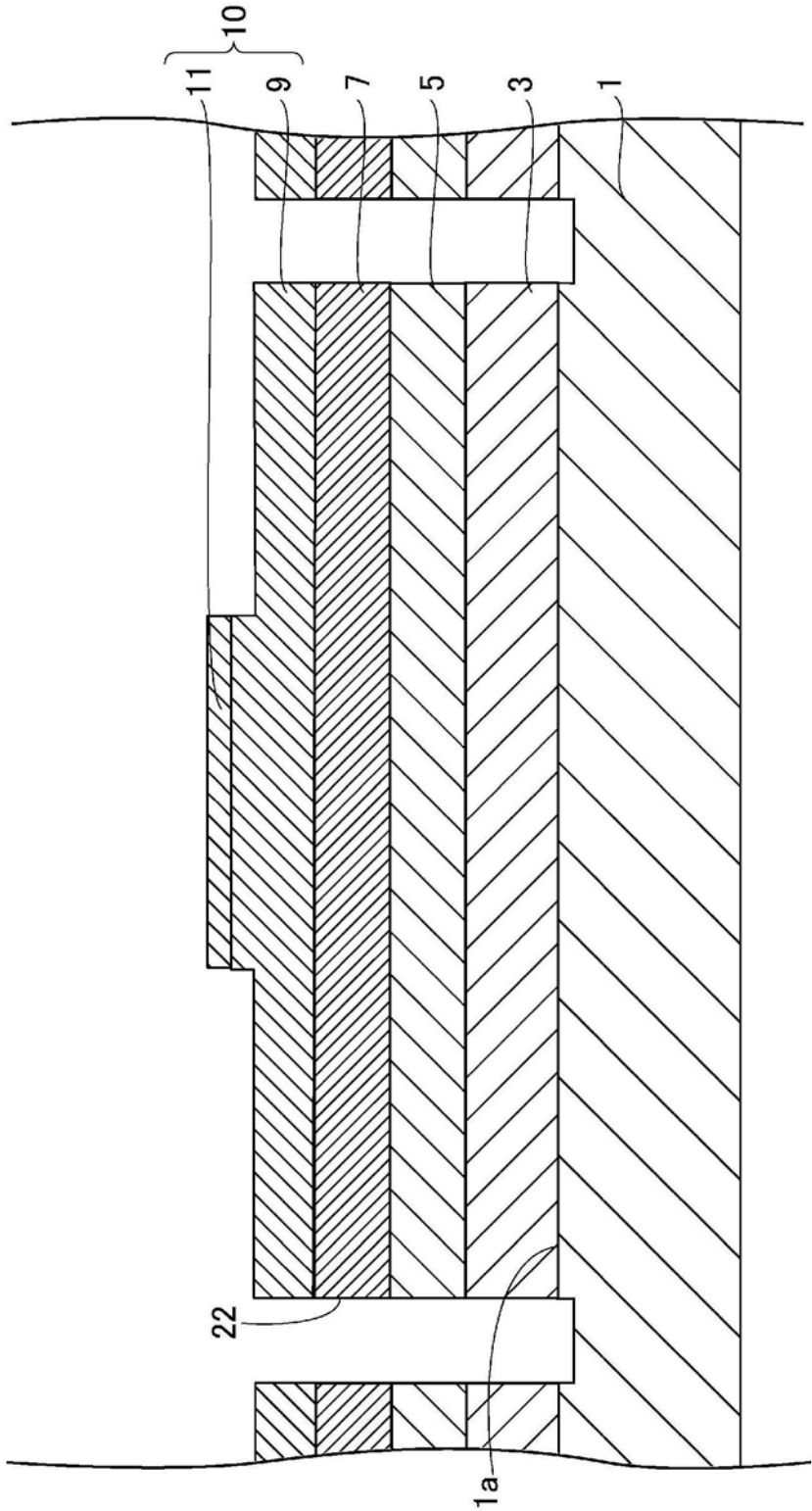


图5

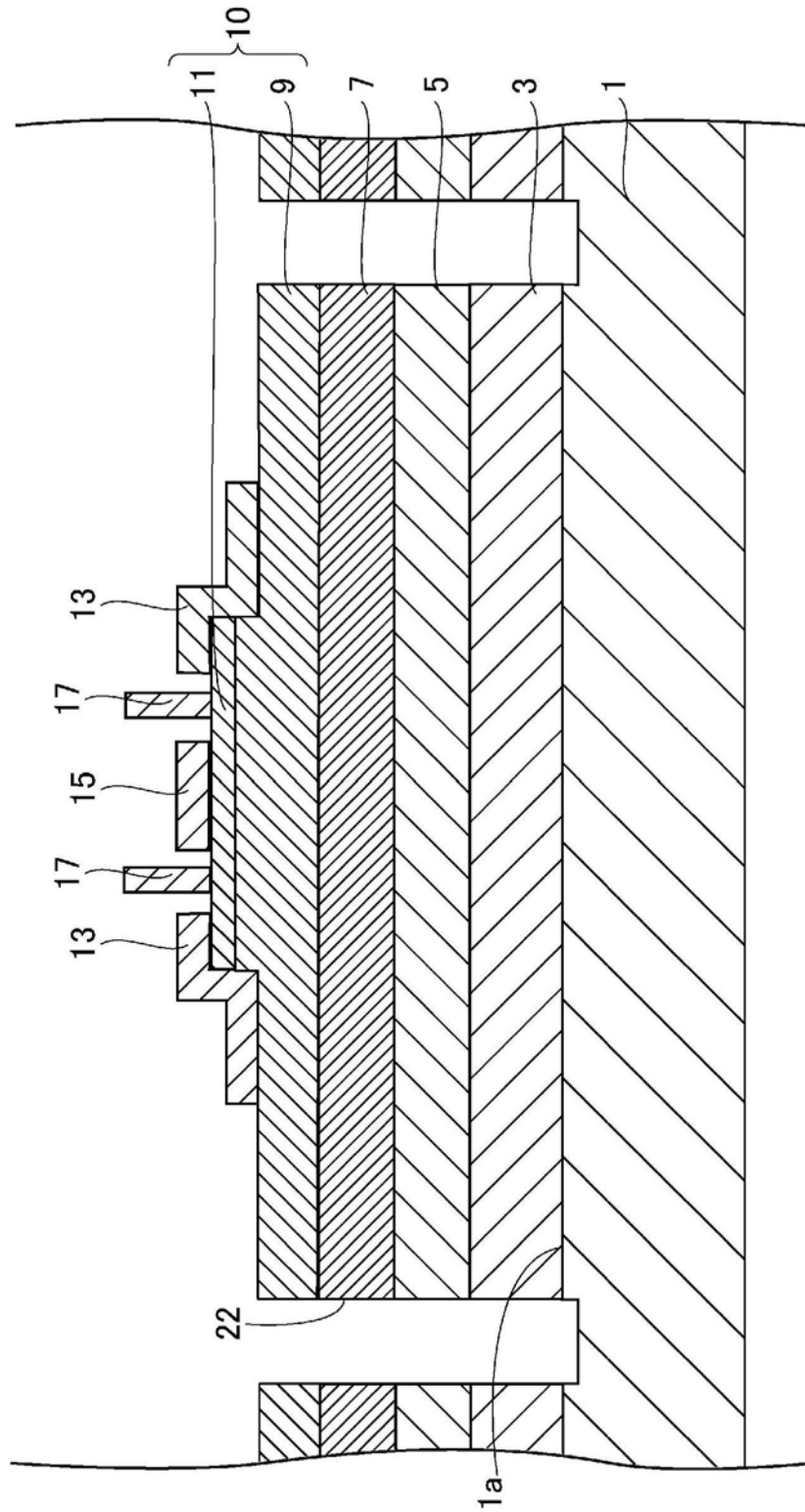


图6

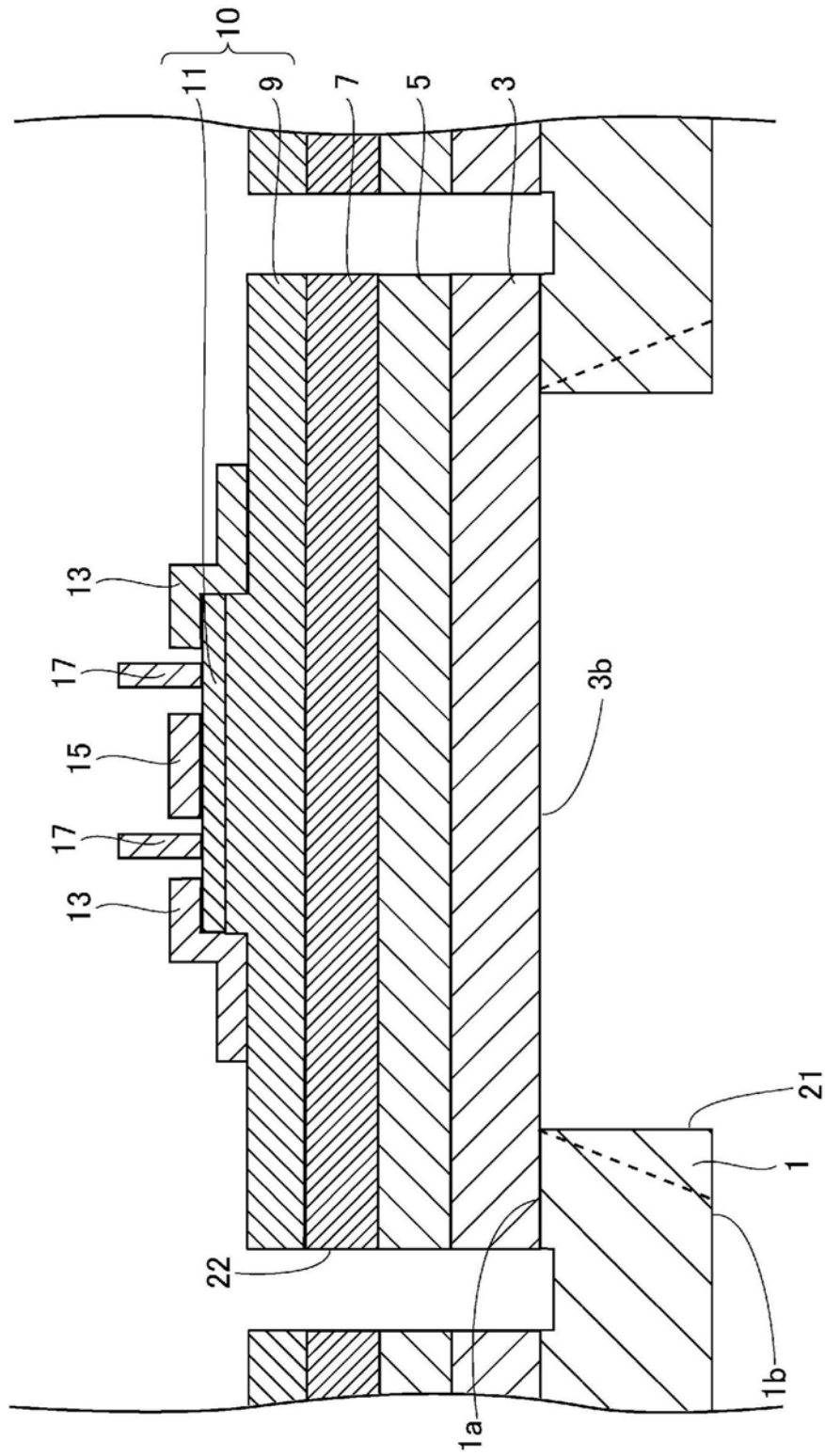


图7

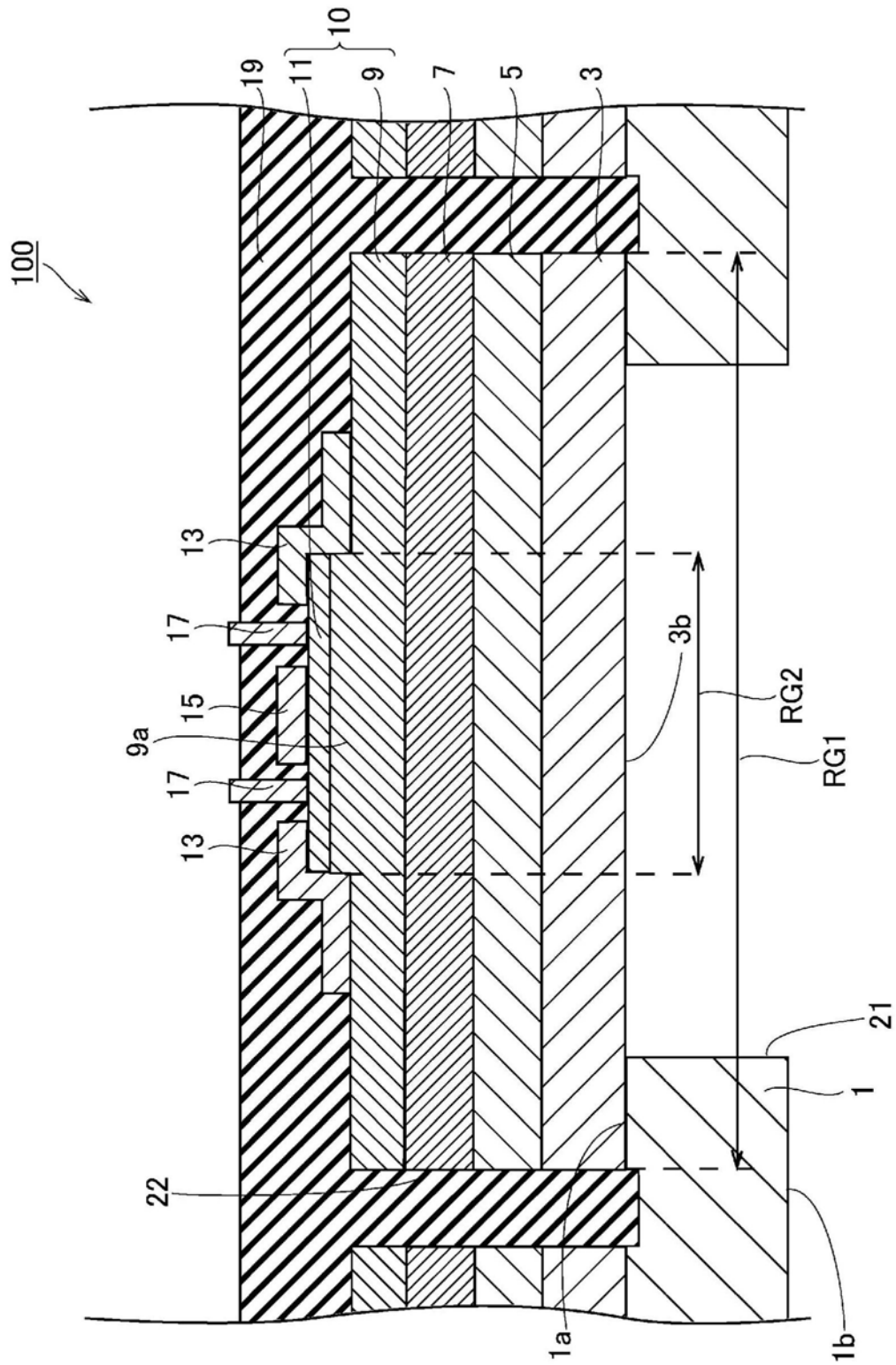


图8

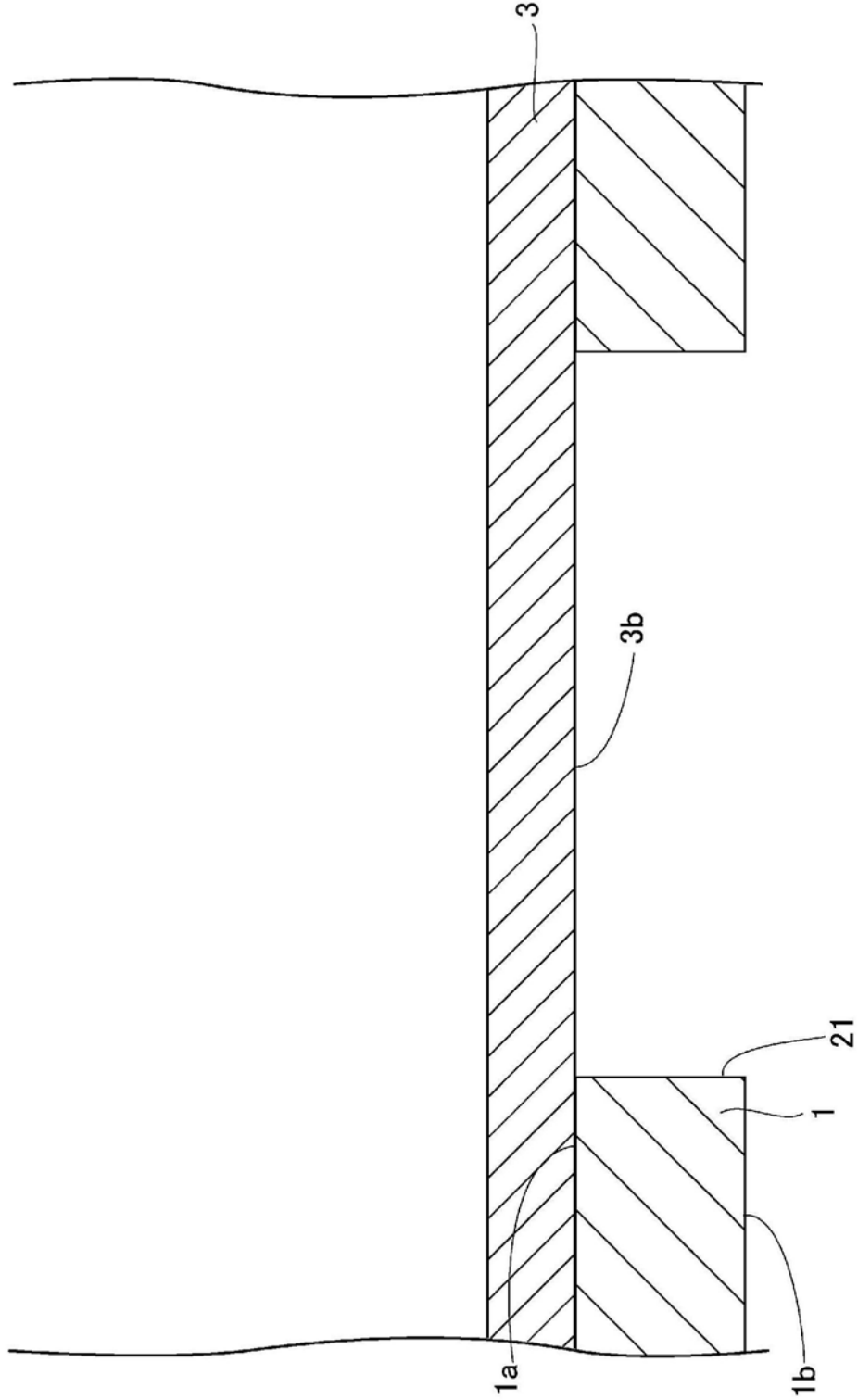


图9

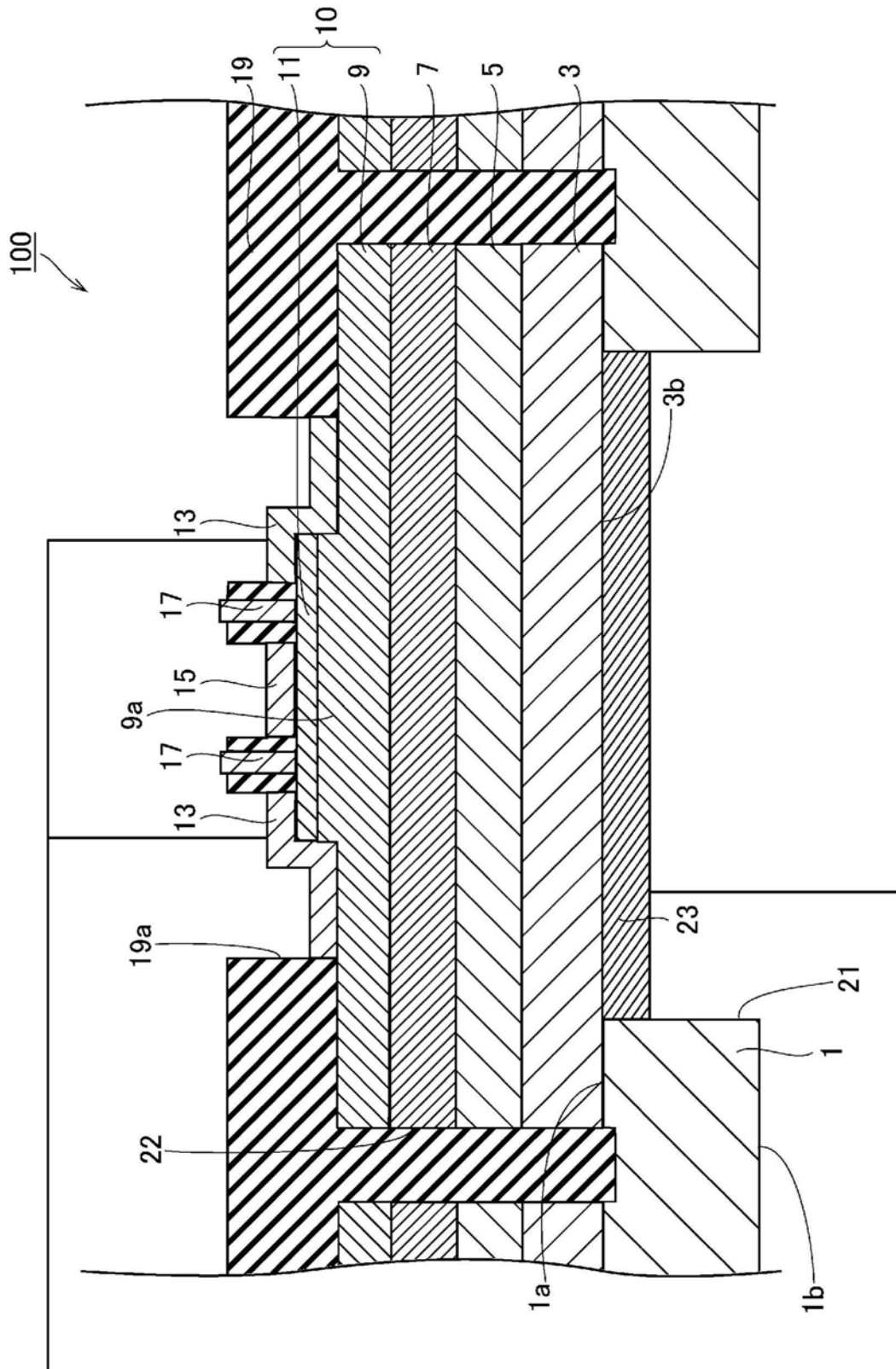


图10

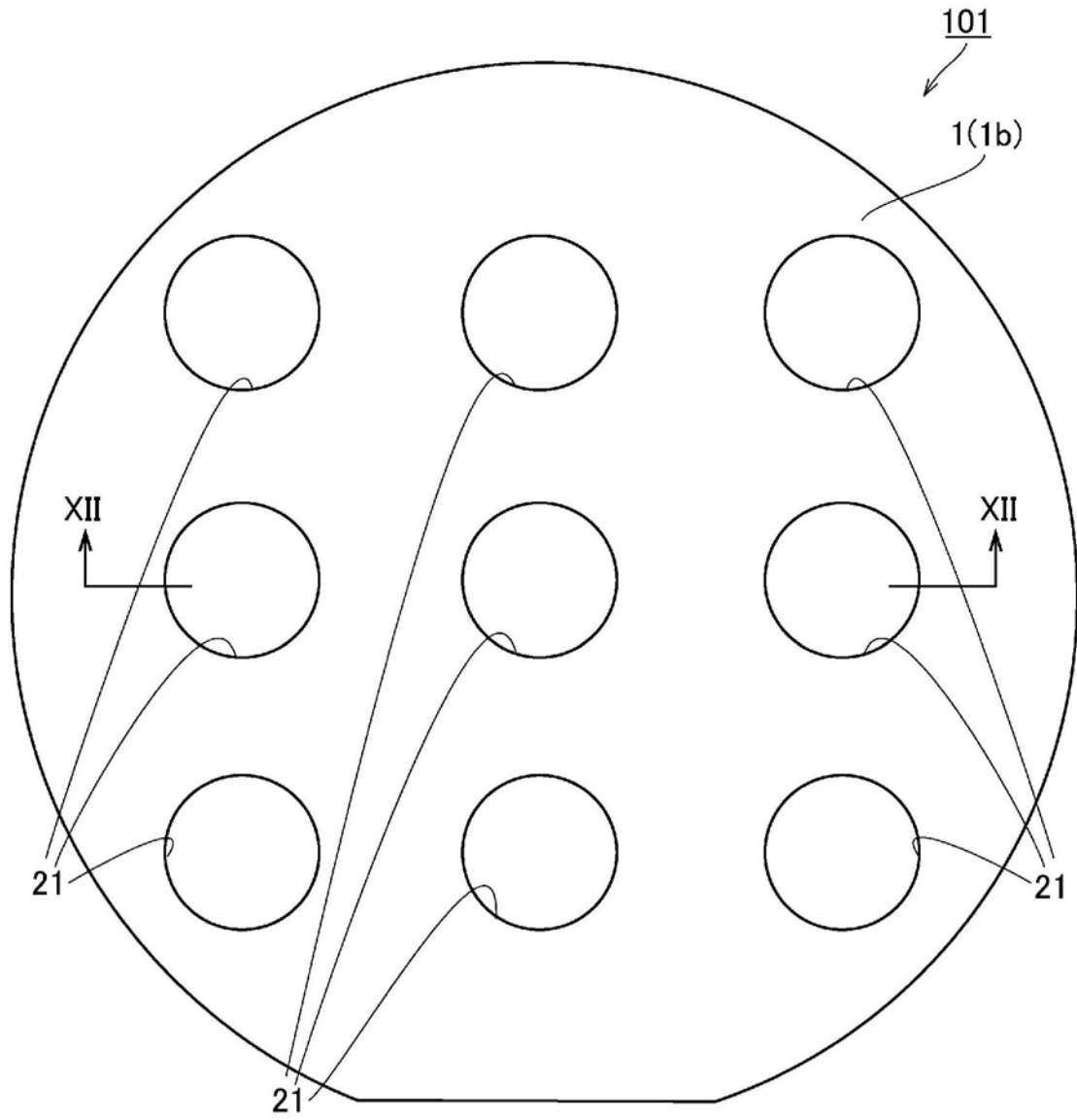


图11

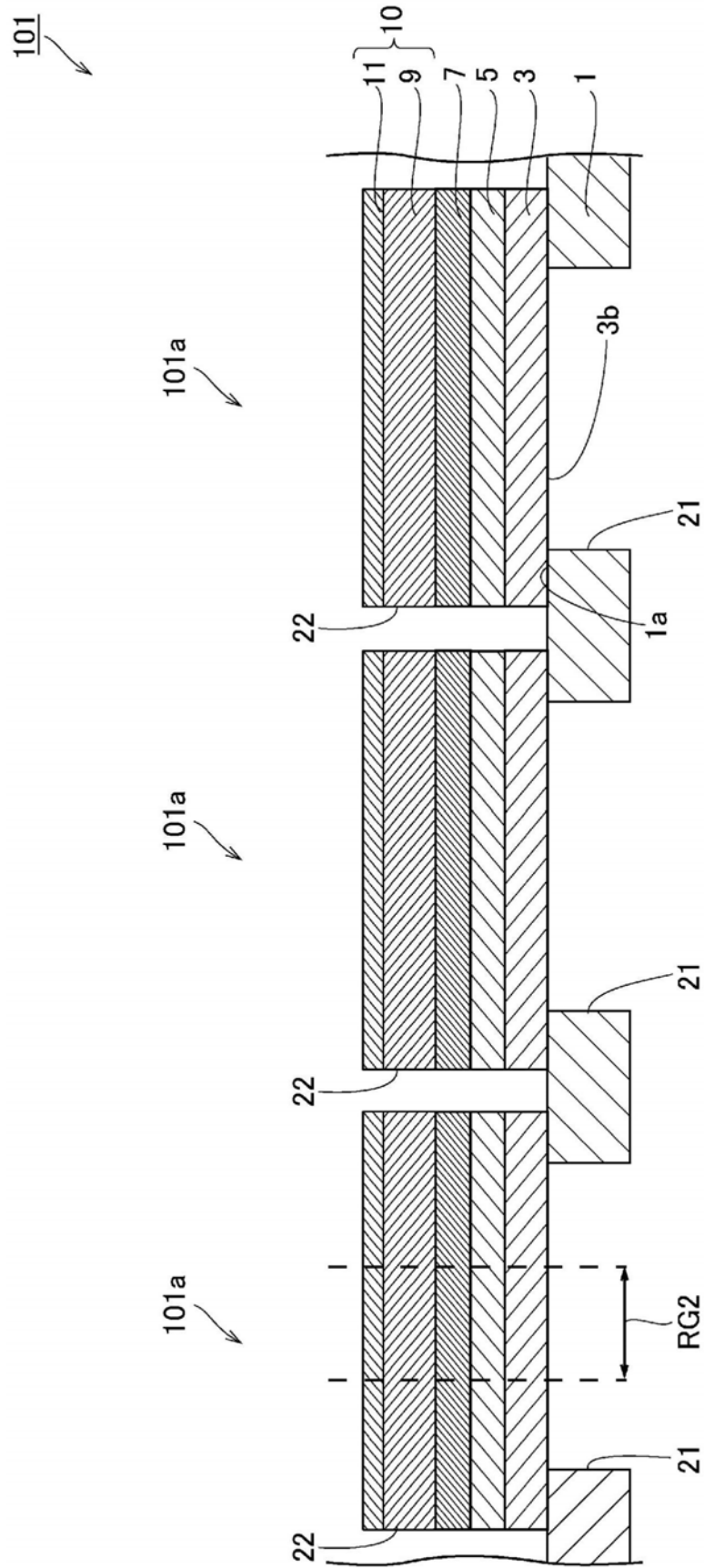


图12