

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/3205

C23C 16/30



[12] 发明专利说明书

[21] ZL 专利号 98105911.2

[45] 授权公告日 2005 年 6 月 1 日

[11] 授权公告号 CN 1204607C

[22] 申请日 1998.3.30 [21] 申请号 98105911.2

[30] 优先权

[32] 1997.3.31 [33] US [31] 829752

[71] 专利权人 自由度半导体公司

地址 美国得克萨斯

[72] 发明人 阿加伊·加因 伊利沙白·威茨曼

审查员 刘天飞

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

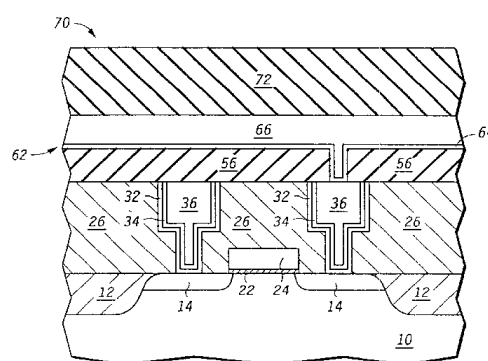
代理人 王永刚

权利要求书 1 页 说明书 6 页 附图 3 页

[54] 发明名称 扩散阻挡层的淀积方法

[57] 摘要

采用金属有机化学淀积可以形成难熔金属氮化物和难熔金属硅氮化物层(64)。特别地,采用乙基三(二乙基酰胺基)钽(ETDET)和氨(NH₃)通过化学汽相淀积可形成氮化钽(TaN)(64)。加入硅烷(SiH₄),还可以形成钽硅氮化物(TaSiN)层(64)。上述薄膜均可在硅片温度低于 400 摄氏度时形成,并且都有较低的含碳(C)量。因此,本发明的实施例可以用来制造氮化钽(TaN)或钽硅氮化物(TaSiN)层(64),该层具有较好的保形性和扩散阻挡性。



ISSN 1008-4274

1. 制造半导体器件的方法，包括以下步骤：

在半导体器件衬底上形成第一绝缘层，其中第一绝缘层具有孔；

在孔内形成互连，其中，互连通过以下工序形成：

化学汽相淀积 TaSiN 层；以及

形成 TaSiN 层之后形成导电层，

其特征在于：淀积 TaSiN 层的步骤包括在高宽比为 3:1 或 3:1 以上的部件处淀积台阶覆盖大于 50% 的 TaSiN 层，

其中，淀积 TaSiN 层包括：

将钽有机先质引入 CVD 反应室，其中，钽有机先质包括乙基三（二乙基酰胺基）钽；

将氨引入 CVD 反应室；

将半导体源引入 CVD 反应室，其中，所述半导体源包括硅烷；以及

使钽有机先质、氨和半导体源反应形成 TaSiN 层。

2. 权利要求 1 的方法，其中，化学汽相淀积 TaSiN 层是在晶片温度为 350 – 400℃ 的温度下进行的。

3. 权利要求 1 的方法，其中，引入钽有机先质的步骤包括：

以 50 – 150 标准立方厘米/分的流量使载气流入导管；以及

通过钽有机先质使载气冒泡，其中，导管包括温度范围为 50℃ – 90℃ 的加热器，钽有机先质和载气通过导管引入 CVD 反应室。

扩散阻挡层的淀积方法

本发明一般涉及半导体器件工艺,尤其涉及在半导体器件上提供扩散阻挡层。

目前半导体器件所需速度已超过 200 兆赫兹。为制造下一代半导体器件,要将铜(Cu)用于互连。采用铜将引起的问题之一是铜不能直接接触二氧化硅,这是因为铜很容易扩散穿通二氧化硅层。因此,在现有工艺中一般铜的所有面均被扩散阻挡层所包围。

铜的扩散阻挡层包括大量材料,如氮化硅,各种难熔金属氮化物(TiN, TaN, WN, MoN)和难熔硅氮化物(TiSiN, TaSiN, WSiN)或难熔金属-半导体-氮化物层。在所有这些阻挡层中,最有前途的两种是氮化钽(TaN)和钽硅氮化物(TaSiN)。这些材料通常用溅射的方法淀积。但是,溅射通常对侧壁台阶覆盖较差,所谓台阶覆盖是指在特定表面上淀积层厚度与在半导体器件表面上淀积层厚度之比。当溅射氮化钽(TaN)和钽硅氮化物(TaSiN)时,若高宽比为 3:1,则 0.35 微米通孔的台阶覆盖为 5%到 20%。如此低的台阶覆盖增加了阻挡材料不够厚从而无法沿深孔的底部和侧壁形成有效扩散阻挡层的危险。为了沿开口侧壁得到足够材料,可以在最上表面淀积更厚的一层,但是这会导致互连电阻的增加,因此是不可取的。

利用化学汽相淀积(CVD)形成氮化钽。用于生成氮化钽的先质(precursor)包括卤化钽,例如五氯化钽。采用卤化钽而导致的问题是卤化物与铜反应而腐蚀互连。另一种先质是五(二甲基胺)钽($\text{Ta}(\text{Nme}_2)_5$)。当采用这种先质淀积氮化钽时,实际生成化合物 Ta_3N_5 的绝缘层。因为绝缘层阻挡了上互连层和下互连层的电学连接,所以绝缘层不能用于接触孔和通孔。

还有另外一种已知的先质是叔丁基亚氨-3-二乙氨基钽[(TBTDET), $\text{Ta}=\text{NBu}(\text{NEt}_2)_3$]。这种化合物可以用来生成 TaN。但是,采用这种先质也有问题。特别是适当地淀积低阻薄膜需要淀积

温度高于 600℃。如此高的温度在背端金属化时与低 k 介质是矛盾的，并且将在背端材料之间引入导致热失配的高应力。采用 TBTDET 先质引起的另一个问题是在薄膜中将掺入过多的碳 (C)。该化合物通常含有 25% 原子的碳。如此高的碳含量将增加薄膜的电阻，并降低薄膜密度，削弱薄膜对较厚材料的扩散阻挡效果。采用 TBTDET 在低于 600℃ 的温度下定积的氮化钽，其电阻率为 12,000 微欧姆-厘米。具有如此高电阻率的薄膜 (期望小于 1,000 微欧姆-厘米) 是不能用于有效的互连结构的。

采用四氯化钛 (TiCl_4) 进行钛硅氮化物 (TiSiN) 的 CVD 已被证实。但并不期望存在该化合物，因为在形成 TiSiN 的过程中出现了氯，其腐蚀了用于互连的铜或其它材料。

公开了相关技术的一篇文献如下，在题为 “Effect of hydrogen on deposition of tantalum nitride thin films from ethylimidotantalum complex” 的文章中，参见 Journal of Material Science Letters, vol. 11, no.9, pp.570-572，公开了金属有机先质向无机材料的转化。该文献还公开了几个实验的初步结果，设计这些实验的目的是用来研究 H_2 对 TaN 薄膜生长的影响。

因此，需要一种采用有机-金属先质在低温下定积氮化钽和 TaSiN 的方法，该方法即满足良好的电阻率，又具有优良的阻挡特性。

本发明以实例的方式说明，但并不局限于附图，其中相同的标号代表相同的部分，图中：

图 1 是半导体器件衬底的部分剖面图，在器件的衬底上有层间绝缘层，在绝缘层上开孔暴露出在衬底中的掺杂区；

图 2 是图 1 的剖面根据本发明的一个实施例形成用于互连材料后的剖面图；

图 3 是在图 2 中的衬底上形成与衬底中掺杂区的镶嵌互连；

图 4 是在图 3 中衬底上形成层间绝缘层并开孔后的顶视图；

图 5 是图 4 中衬底的剖面图，形成了到下互连层的孔；

图 6 是在图 5 中衬底上形成了与下互连层的互连的剖面图；

图 7 是在图 6 中衬底上形成了大体上的完整器件后的剖面图。

熟练的技术人员知道图中的元件被简化了，并且没有按比例绘制。例如，图中一些元件的尺寸相对于其它部分有些夸大，这是为了使本发明的实施例易于理解。

采用金属有机物化学淀积形成难熔金属氮化物和难熔金属硅氮化物层。特别是利用乙基三 (二乙基酰胺基) 钽 [(ETDET)]，

$(\text{Et}_2\text{N})_3\text{Ta}=\text{NEt}]$ 和氨(NH_3)采用化学汽相淀积(CVD)形成氮化钽(TaN)。通过包含半导体源如硅烷,也可以形成钽硅氮化物(TaSiN)层。以上各层均可在硅片温度低于500摄氏度的条件下形成,薄膜中含有少量的碳(C)。因此,本发明的实施例可以用来形成相对稳定并具有良好扩散阻挡特性的氮化钽或钽硅氮化物层。

在本说明书中,化学汽相淀积是不同于溅射淀积的一种淀积方法。溅射淀积本质上是一种通过使等离子体直接轰击目标靶而在硅片表面淀积薄膜的物理淀积方法。从目标靶上轰击出来的材料基本上垂直地淀积于硅片上。而与此相对,化学汽相淀积是发生于衬底表面或附近的化学反应,在硅片暴露的表面上形成了薄膜。

采用 ETDET/NH_3 和 $\text{ETDET}/\text{NH}_3/\text{SiH}_4$ 分别形成氮化钽(TaN)和钽硅氮化物(TaSiN)。对于氮化钽,淀积通常在化学汽相淀积反应室内进行,气压通常为5-15毛的范围内。监控的淀积温度取决于被监控点的温度。如果监控加热器,温度一般在400-480摄氏度范围内。如果测量硅片温度,温度一般在350-400摄氏度范围内。

用氦气(He)引入 ETDET 作为载气流过导管引入。氦气(He)的流量在200 - 800sccm范围内。导管加热箱的温度维持在大约80摄氏度。通常,加热箱的温度维持在大约50 - 90摄氏度。在导管内 ETDET 的温度大约比加热箱的温度低10摄氏度。引入的氨气(NH_3)的流量在200 - 500sccm的范围内时一般淀积速率大约为150 - 200埃/分钟。淀积速率也决定于反应物的组成。采用以上参数可以淀积含碳(C)量少于15%的氮化钽薄膜,一般含碳量不高于1%。当采用该薄膜作为阻挡层时,一般在暴露的衬底表面淀积的氮化钽薄膜厚度大约在200 - 300埃范围内,在高宽比为3:1的孔下表面处,台阶覆盖大于50%。

已观察到氨的流量增强了所有温度范围内的淀积。若没有氨,即使在高的硅片温度下也只能观察到极有限的淀积或根本不可能观察到淀积。这与文献报道采用先质(TBTDET)淀积氮化钽不一样,其淀积不采用氨气(NH_3)。

在化学汽相淀积系统中,在孔的底部淀积薄膜一般是更困难

的, 因此, 底部的台阶覆盖是薄膜最薄部分的标志。对于金属表面和氧化物表面, 氮化钽均具有良好的粘附性。这对于将该层集成到互连工艺中是非常重要的。该薄膜应该用来与半导体衬底内的含有栅电极或掺杂区的硅互连(电学上和物理上), 在氮化钽和硅(Si)之间可以淀积钛以形成良好的欧姆接触。没有钛, 由于氮化钽和 p+硅之间较大的功函数差, 在氮化钽和 p+硅之间将形成相对较高的接触电阻。

淀积 TaSiN 的参数除了以下所述与上述参数相同。气压一般在 0.1-1 毛范围内。气体流量略微有所改变: 在与上述淀积氮化钽条件相同的导管中, 氦气(He)的流量大约在 50 - 150sccm 的范围内; 氮气的流量大约为 150 - 300sccm; 硅烷的流量大约为 1 - 10sccm。采用以上参数淀积的速率大约为 150 - 250 埃/分钟, 其含碳量和粘附特性与氮化钽层基本一致。

不同的源气体可以作为硅源和氮化钽的先质。特别是, 可以采用乙硅烷(Si_2H_6)或其它含硅气体。更进一步, 还可以采用含有其它半导体源如锗的源气体。但是必须注意确保不会发生汽相反应。并且, 淀积时硅片温度不应超过 500 摄氏度, 基于上述考虑, 一般应低于 400 摄氏度。TaN 先质具有同样的关系。通常, 乙基原子团与双键氮原子相连可以组成乙基 $[(\text{Et}_2\text{N})_3\text{Ta}=\text{NEt}]$ 或甲基 $[(\text{Et}_2\text{N})_3\text{Ta}=\text{NMe}]$ 原子团。通过导管的载气包括氦气(He), 氩气(Ar), 氮气(N_2)或氢气(H_2)。

通过化学汽相淀积氮化钽薄膜后, 可以用现场等离子体处理薄膜, 这样可以降低淀积薄膜的电阻率。不同的气体如氦气, 氢气, 氮气, 硅烷和氨气, 在等离子体处理时, 可以单独采用也可以混合采用。例如, 采用氦气一般可以以系数 2 或更多来降低薄膜电阻率。其它气体与氦气一起采用会有更好的效果, 但这并不是必须的。采用硅烷将允许在薄膜中引入硅, 这样将在晶格中形成 TaSiN。这种处理方法可以控制薄膜中硅和氮的比例。以上气体的流量在 100 - 1000sccm 的范围内; 气压在 100 毫毛 - 15 毛的范围内; 等离子体功率在 100 - 2000 瓦特范围内。等离子体处理也可以周期性地进

行, 即, 淀积/等离子体处理/淀积。并且, 为在薄膜中引入硅, 采用硅烷对薄膜进行热退火可以代替等离子体处理。该工艺将在淀积结束后使硅烷气体流过加热的硅片。退火条件与等离子体处理的条件基本一致除了没有等离子体。

采用了实例以更好地理解本发明的实施例, 其中通过化学汽相淀积材料形成了两层互连。图 1 是在形成互连之前, 部分半导体器件衬底 10 的剖面图。半导体器件衬底 10 是单晶半导体晶片, 半导体在绝缘体上的半导体晶片或其它用于制造半导体器件的衬底。场隔离区 12 形成于半导体器件衬底 10 上。掺杂区 14 是晶体管的源/漏区, 其位于衬底 10 与场隔离区 12 相邻处。栅绝缘层 22 和栅电极 24 覆盖了衬底 10 和掺杂区 14 的部分。层间绝缘层 26 淀积于半导体器件衬底 10 上。层间绝缘层 26 可以包括非掺杂, 掺杂或掺杂与非掺杂二氧化硅薄膜的混合。在特定的实施例中, 非掺杂二氧化硅薄膜被硼磷硅玻璃层(BPSG)所覆盖。在层 26 平坦化后, 通过层间绝缘层 26 形成开孔 28 暴露掺杂区 14。如图 1 所示, 孔 28 包括与掺杂区 14 接触相对较窄的接触部分, 以及形成互连的相对较宽的互连沟槽。在图 1 的实例中, 与沟槽部分相比接触部分的高宽比为 3:1。这是当前常规工艺中双镶嵌工艺形成镶嵌互连的实例。

在层间绝缘层 26 上和孔 28 中淀积用于接触和互连的材料。如图 3 所示, 图中是半成品器件, 形成了钛膜 32 或其它难熔金属薄膜, 该薄膜与掺杂区 14 接触。该薄膜一般厚度为 100 - 400 埃。然后, 在层 32 上形成了氮化钽或 TaSiN 层 34。淀积氮化钽或 TaSiN 层 34 采用如前所述的淀积参数。该层的厚度在 200 - 300 埃范围内。导电层 36 形成在孔中的剩余部分内并覆盖在层 34 上。导电层 36 一般包括铜(Cu), 铝(Al), 钨(W)或其它类似物质。在该特定的实施例中, 导电层 36 是铜。然后, 抛光半成品器件, 去除层间绝缘层 26 上的层 32, 34 和 36。如图 3 所示, 这样就形成了用于互连的接触部分和互连部分 42 和 44。

在第一层间绝缘层 26 上和互连层 42 和 44 上淀积并且图形化第二层间绝缘层 56。图 4 和图 5 分别是图形化第二层间绝缘层的

顶视图和剖面图。第二层间绝缘层 56 包括掺杂或非掺杂氧化物。图形化形成了通孔 52 和互连沟槽 54。其它通孔和互连沟槽也形成，但在图 4 和图 5 中并没有画出。

如图 6 所示，采用前述淀积方法的一种淀积氮化钽或 TaSiN 薄膜 64。层 64 接触下层互连 42。层 64 的厚度大约在 200 - 300 埃的范围内，材料与层 36 相似的第二导电层 66 覆盖在层 64 上。通过抛光去除层 64 和层 66 覆盖于第二层间绝缘层上并在互连沟槽以外的部分以得到如图 6 所示的结构。层 64 和层 66 组合在一起构成了半导体器件的位线 62。如图 7 所示，在第二层互连上覆盖钝化层 72 就形成了大体上完整的器件 70。在另一个实施例中，还可再形成其它的绝缘层和互连层，但是图中并没有画出。

采用本发明的实施例有许多优点。采用化学汽相淀积形成氮化钽或 TaSiN 的反应是在硅片温度低于大约 500 摄氏度的条件下完成的，一般低于 400 摄氏度。因此，该工艺可满足低 k 介质，并且不会在薄膜内引起高应力。引入的碳杂质少于 15 % 原子百分比，一般为 1 % 或更少。因此，该薄膜没有孔，并且与采用 TBTDET 作为先质相比，该薄膜具有更好的扩散阻挡特性。碳含量的减少使得采用化学汽相淀积形成氮化钽薄膜的电阻率与采用 TBTDET 的当前工艺相比至少降低了一个数量级。另外，本实施例的另一个优点是相对易于集成到现有的工艺过程中。

综上所述，本发明提供了一种淀积扩散阻挡层的工艺，该工艺用于制造半导体器件，其具有前述所有优点。虽然本发明是参考特定直观的实施例描述的，但是这并不意味本发明局限于直观的实施例。熟练的技术人员可以不违背本发明的精神而对本发明进行变动和修改。因此，本发明内的这种变动和修改均应包括在本发明的附加权利要求书中。

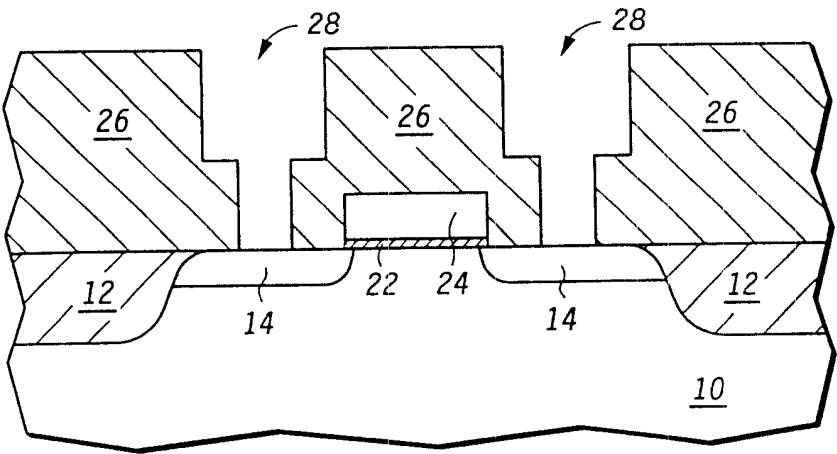


图 1

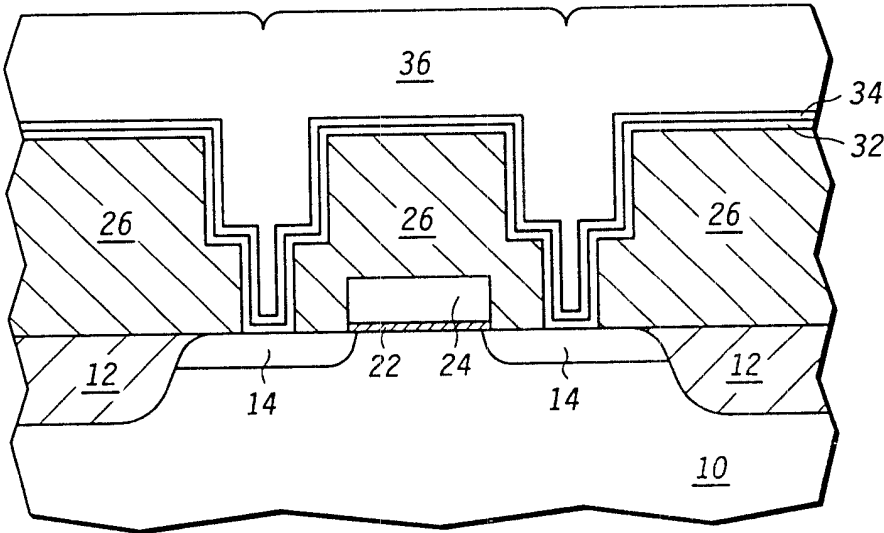


图 2

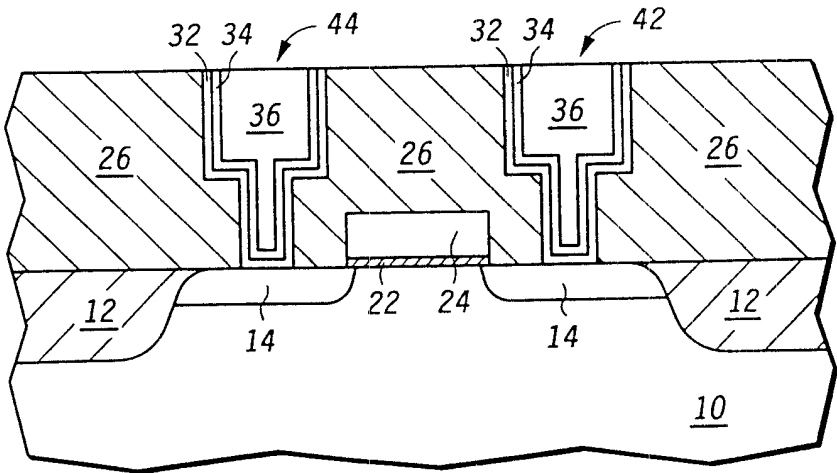


图 3

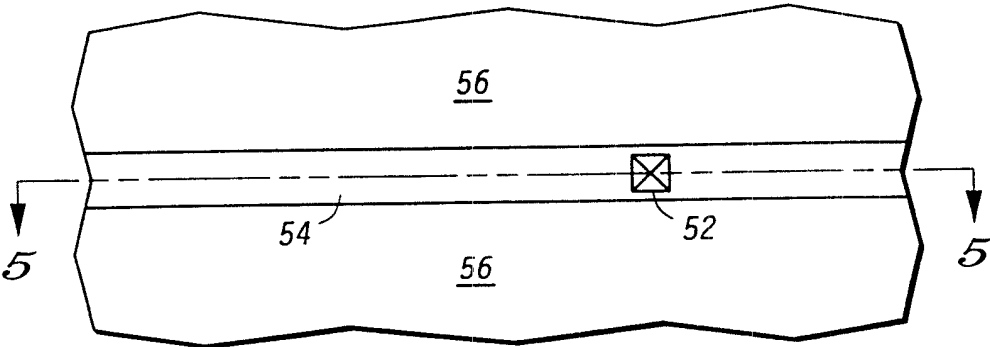


图 4

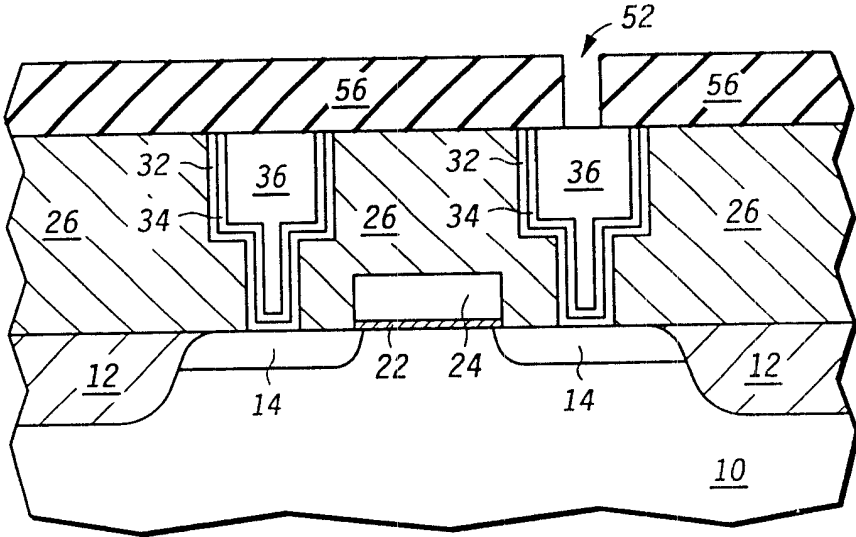


图 5

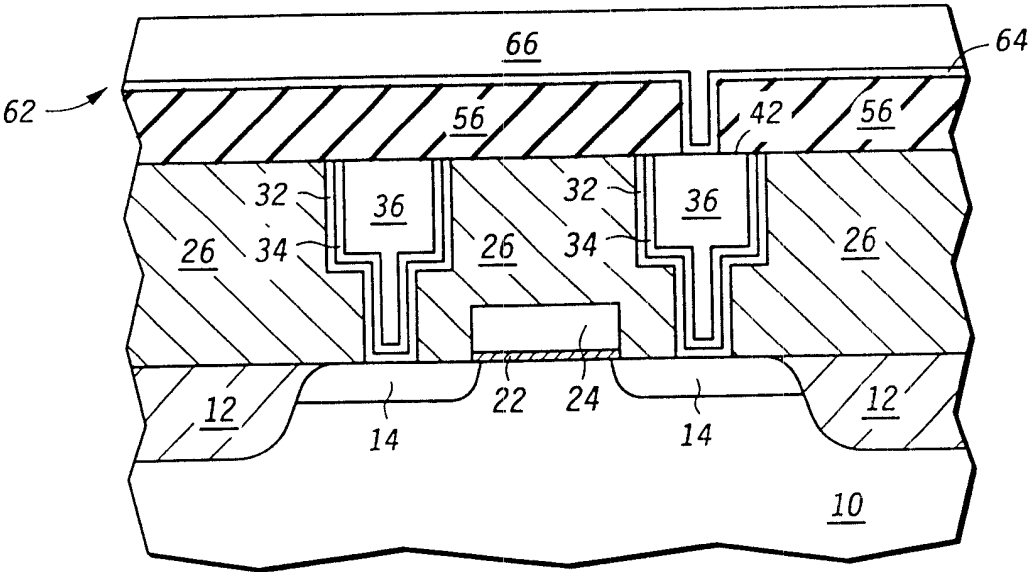


图 6

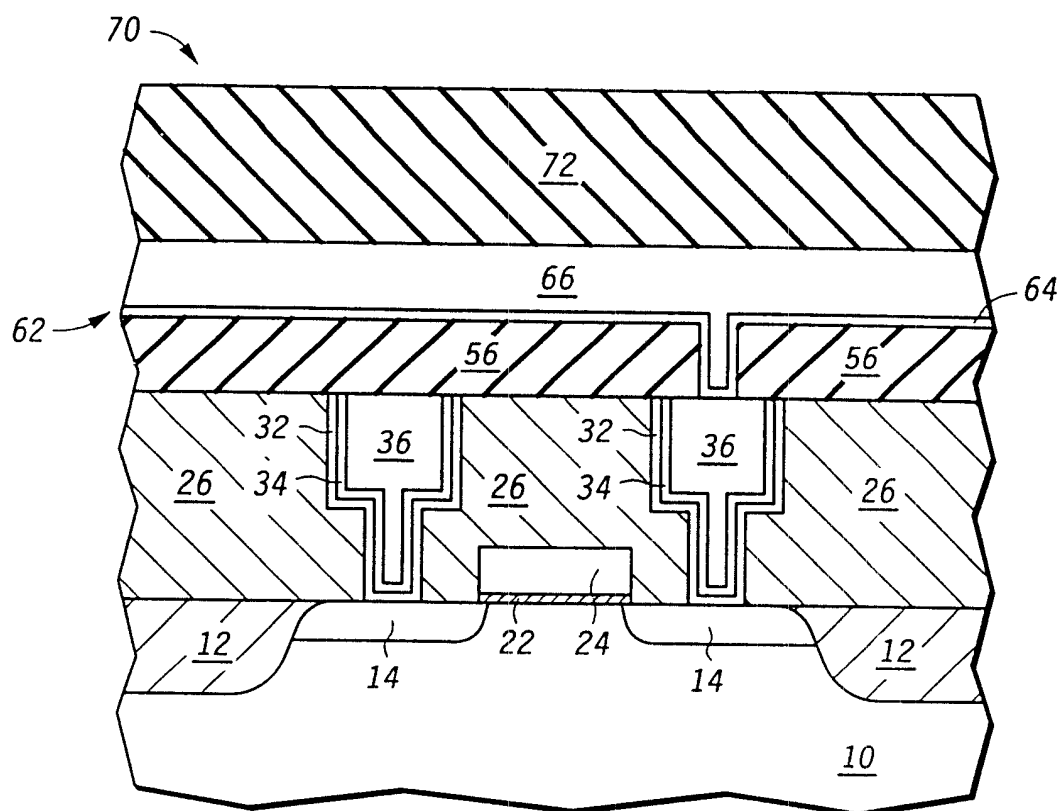


图 7