

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-16930

(P2010-16930A)

(43) 公開日 平成22年1月21日(2010.1.21)

(51) Int.Cl.
H02M 5/27 (2006.01)F I
H02M 5/27 Jテーマコード (参考)
5H750

審査請求 有 請求項の数 10 O L (全 37 頁)

(21) 出願番号 特願2008-172593 (P2008-172593)
 (22) 出願日 平成20年7月1日(2008.7.1)
 (11) 特許番号 特許第4390010号 (P4390010)
 (45) 特許公報発行日 平成21年12月24日(2009.12.24)

(71) 出願人 000002853
 ダイキン工業株式会社
 大阪府大阪市北区中崎西2丁目4番12号
 梅田センタービル
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (74) 代理人 100103229
 弁理士 福市 朋弘
 (72) 発明者 榊原 憲一
 滋賀県草津市岡本町字大谷1000番地の
 2 ダイキン工業株式会社滋賀製作所内
 Fターム(参考) 5H750 AA01 AA10 BA08 DD14 DD18
 DD25 EE04

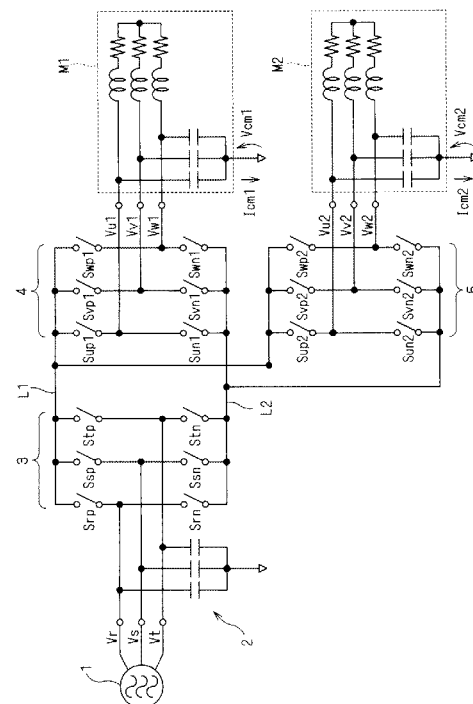
(54) 【発明の名称】 直接形変換装置及びその制御方法

(57) 【要約】

【課題】コンバータと二つのインバータとを備えた直接形変換装置において、コモンモード電流を低減する。

【解決手段】コンバータ3の出力電圧は一對の直流電源線L1、L2と与えられる。インバータ4、5は直流電源線L1、L2の間で並列に接続される。インバータ4が第1の零ベクトルに基づいて動作し、かつインバータ5が第2の零ベクトルに基づいて動作しているときに、コンバータ3の転流が行われる。第1の零ベクトルと第2の零ベクトルとは相互に異なる。例えばインバータ4の上アーム側スイッチング素子Sup1、Svp1、Swp1とインバータ5の下アーム側スイッチング素子Sun2、Svn2、Swn2が全て非導通となり、インバータ4の下アーム側スイッチング素子Sun1、Svn1、Swn1とインバータ5の上アーム側スイッチング素子Sup2、Svp2、Swp2が全て導通する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

多相交流電圧 (V_r , V_s , V_t) を整流して一対の直流電源線 (L_1 , L_2) に出力するコンバータ (3) と、

前記一対の直流電源線の間で相互に並列に接続され、いずれも瞬時空間ベクトル制御に従ったパルス幅変調で動作する第 1 インバータ (4) 及び第 2 インバータ (5) と、
を備える直接形変換装置を制御する方法であって、

前記第 1 インバータが第 1 の零ベクトル (V_0) に基づいて動作し、かつ前記第 2 インバータが第 2 の零ベクトル (V_7) に基づいて動作しているときに、前記コンバータの転流が行われ、

前記第 1 の零ベクトルと前記第 2 の零ベクトルとが相互に異なる、直接形変換装置の制御方法。

【請求項 2】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) はいずれも、

前記一対の直流電源線 (L_1 , L_2) 間で並列に接続された複数の電流経路を有し、

前記電流経路の各々は、前記一対の直流電源線間で直列に接続された一対のスイッチング素子 (S_{up1} , S_{un1} ; S_{vp1} , S_{vn1} ; S_{wp1} , S_{wn1} ; S_{up2} , S_{un2} ; S_{vp2} , S_{vn2} ; S_{wp2} , S_{wn2}) を含み、当該一対のスイッチング素子同士の間で接続点から出力が採られ、

前記第 1 の零ベクトルに基づいて前記第 1 インバータが動作するときには、前記第 1 インバータのいずれの前記電流経路においても、前記一対の直流電源線の一方 (L_1) 側の前記スイッチング素子 (S_{up1} , S_{vp1} , S_{wp1}) が非導通し、前記一対の直流電源線の他方 (L_2) 側の前記スイッチング素子 (S_{un1} , S_{vn1} , S_{wn1}) が導通し、

前記第 2 の零ベクトルに基づいて前記第 2 インバータが動作するときには、前記第 2 インバータのいずれの前記電流経路においても、前記一対の直流電源線の一方 (L_1) 側の前記スイッチング素子 (S_{up2} , S_{vp2} , S_{wp2}) が導通し、前記一対の直流電源線の他方 (L_2) 側の前記スイッチング素子 (S_{un2} , S_{vn2} , S_{wn2}) が非導通する、請求項 1 に記載の直接形変換装置の制御方法。

【請求項 3】

前記第 1 インバータ (4) の制御に採用される第 1 キャリア (C_{21}) と、前記第 2 インバータ (5) の制御に採用される第 2 キャリア (C_{22}) とは、相互に位相が逆相であり、相互に最大値 ($d_{st} + d_{rt} = 1$) が一致し、相互に最小値 (0) が一致し、

前記コンバータ (3) はパルス幅変調で動作し、

前記コンバータの制御に採用されるキャリア (C_1) は前記第 1 キャリア及び前記第 2 キャリアと同期し、その一周期 (t_s) は前記転流が行われるタイミングで、第 1 値 (d_{st}) 及び第 2 値 (d_{rt}) で内分されて第 1 期間 ($d_{st} \cdot t_s$) と第 2 期間 ($d_{st} \cdot t_s$) とに区分され、

前記第 1 期間において、

(i) 前記第 1 インバータの前記出力についての指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を 1 から引いた値に前記第 1 値を乗じた値 ($d_{st} \cdot (1 - V_{u1}^*)$, $d_{st} \cdot (1 - V_{v1}^*)$, $d_{st} \cdot (1 - V_{w1}^*)$) だけ、前記第 1 期間の始点において前記第 1 キャリアが採る値 (d_{rt}) から離れた値 ($d_{rt} + d_{st} \cdot (1 - V_{u1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{v1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{w1}^*)$) を前記第 1 キャリアが採る時点で、前記第 1 インバータの前記瞬時空間ベクトル制御に用いられるベクトル (V_{01} , V_{41} , V_{61}) は切り替わり、

(ii) 前記第 2 インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第 1 値を乗じた値 ($d_{st} \cdot V_{u2}^*$, $d_{st} \cdot V_{v2}^*$, $d_{st} \cdot V_{w2}^*$) だけ、前記第 1 期間の始点において前記第 2 キャリアが採る値 (d_{st}) から離れた値 ($d_{st} \cdot (1 - V_{u2}^*)$, $d_{st} \cdot (1 - V_{v2}^*)$, $d_{st} \cdot (1 - V_{w2}^*)$) を前記

10

20

30

40

50

第 2 キャリアが採る時点で、前記第 2 インバータの前記瞬時空間ベクトル制御に用いられるベクトル (V_{42} , V_{62} , V_{72}) は切り替わり、

前記第 2 期間において、

(i i i) 前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を 1 から引いた値に前記第 2 値を乗じた値 ($drt \cdot (1 - V_{u1}^*)$, $drt \cdot (1 - V_{v1}^*)$, $drt \cdot (1 - V_{w1}^*)$) だけ、前記第 2 期間の始点において前記第 1 キャリアが採る値 (drt) から離れた値 ($drt \cdot V_{u1}^*$, $drt \cdot V_{v1}^*$, $drt \cdot V_{w1}^*$) を前記第 1 キャリアが採る時点で、前記第 1 インバータの前記瞬時空間ベクトル制御に用いられる前記ベクトルは切り替わり、

(i v) 前記第 2 インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第 2 値を乗じた値 ($drt \cdot V_{u2}^*$, $drt \cdot V_{v2}^*$, $drt \cdot V_{w2}^*$) だけ、前記第 2 期間の始点において前記第 2 キャリアが採る値 (dst) から離れた値 ($dst + drt \cdot V_{u2}^*$, $dst + drt \cdot V_{v2}^*$, $dst + drt \cdot V_{w2}^*$) を前記第 2 キャリアが採る時点で、前記第 2 インバータの前記瞬時空間ベクトル制御に用いられるベクトルは、切り替わる、

請求項 1 又は請求項 2 に記載の直接形変換装置の制御方法。

【請求項 4】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、

前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) は、その内のいずれか一つが前記第 1 キャリア (C_{21}) の最小値を位相 120 度相当の期間に亘って連続して採る二相変調で決定され、

前記第 2 インバータの前記出力についての前記指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) は、その内のいずれか一つが前記第 2 キャリア (C_{22}) の最大値を位相 120 度相当の期間に亘って連続して採る二相変調で決定される、請求項 3 に記載の直接形変換装置の制御方法。

【請求項 5】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、

前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) 及び前記第 2 インバータの前記出力についての前記指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) は、三相変調で決定される、請求項 3 に記載の直接形変換装置の制御方法。

【請求項 6】

多相交流電圧 (V_r , V_s , V_t) を整流して一対の直流電源線 (L_1 , L_2) に出力するコンバータ (3) と、

前記一対の直流電源線の間で相互に並列に接続される第 1 インバータ (4) 及び第 2 インバータ (5) と、

前記第 1 インバータを瞬時空間ベクトル制御に従ったパルス幅変調で動作させる第 1 制御信号 (S_{up1}^* , S_{un1}^* ; S_{vp1}^* , S_{vn1}^* ; S_{wp1}^* , S_{wn1}^*) を出力する第 1 インバータ制御部 (61) と、

前記第 2 インバータを瞬時空間ベクトル制御に従ったパルス幅変調で動作させる第 2 制御信号 (S_{up2}^* , S_{un2}^* ; S_{vp2}^* , S_{vn2}^* ; S_{wp2}^* , S_{wn2}^*) を出力する第 2 インバータ制御部 (62) と、

前記第 1 インバータが第 1 の零ベクトル (V_0) に基づいて動作し、かつ前記第 2 インバータが、前記第 1 の零ベクトルとは異なる第 2 の零ベクトル (V_7) に基づいて動作しているときに前記コンバータに転流を行わせる、第 3 制御信号 (S_{rp}^* , S_{sp}^* , S_{tp}^* , S_{rn}^* , S_{sn}^* , S_{tn}^*) を出力するコンバータ制御部 (60) と、

を備える直接形変換装置。

【請求項 7】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) はいずれも、

前記一対の直流電源線 (L 1 , L 2) 間で並列に接続された複数の電流経路を有し、

前記電流経路の各々は、前記一対の直流電源線間で直列に接続されて前記第 1 制御信号
若しくは前記第 2 制御信号 (S_{up1}^* , S_{un1}^* ; S_{vp1}^* , S_{vn1}^* ; S_{wp1}^* , S_{wn1}^* ; S_{up2}^* , S_{un2}^* ; S_{vp2}^* , S_{vn2}^* ; S_{wp2}^* , S_{wn2}^*)
によって導通が制御される一対のスイッチング素子 (S_{up1} , S_{un1} ; S_{vp1} , S_{vn1} ; S_{wp1} , S_{wn1} ; S_{up2} , S_{un2} ; S_{vp2} , S_{vn2} ; S_{wp2} , S_{wn2}) を含み、当該一対のスイッチング素子同士の接続点から出力が採られ、

前記第 1 の零ベクトルに基づいて前記第 1 インバータが動作するときには、前記第 1 インバータのいずれの前記電流経路においても、前記一対の直流電源線の一方 (L 1) 側の前記スイッチング素子 (S_{up1} , S_{vp1} , S_{wp1}) が非導通し、前記一対の直流電源線の他方 (L 2) 側の前記スイッチング素子 (S_{un1} , S_{vn1} , S_{wn1}) が導通し、

前記第 2 の零ベクトルに基づいて前記第 2 インバータが動作するときには、前記第 2 インバータのいずれの前記電流経路においても、前記一対の直流電源線の前記一方 (L 1) 側の前記スイッチング素子 (S_{up2} , S_{vp2} , S_{wp2}) が導通し、前記一対の直流電源線の前記他方 (L 2) 側の前記スイッチング素子 (S_{un2} , S_{vn2} , S_{wn2}) が非導通する、請求項 6 に記載の直接形変換装置。

【請求項 8】

前記第 1 インバータ (4) の制御に採用される第 1 キャリア (C 2 1) と、前記第 2 インバータ (5) の制御に採用される第 2 キャリア (C 2 2) とは、相互に位相が逆相であり、相互に最大値 ($d_{st} + d_{rt} = 1$) が一致し、相互に最小値 (0) が一致し、

前記コンバータ (3) はパルス幅変調で動作し、

前記コンバータの制御に採用されるキャリア (C 1) は前記第 1 キャリア及び前記第 2 キャリアと同期し、その一周期 (t_s) は前記転流が行われるタイミングで、第 1 値 (d_{st}) 及び第 2 値 (d_{rt}) で内分されて第 1 期間 ($d_{st} \cdot t_s$) と第 2 期間 ($d_{st} \cdot d_{rt}$) とに区分され、

前記第 1 期間において、

(i) 前記第 1 インバータの前記出力についての指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を 1 から引いた値に前記第 1 値を乗じた値 ($d_{st} \cdot (1 - V_{u1}^*)$, $d_{st} \cdot (1 - V_{v1}^*)$, $d_{st} \cdot (1 - V_{w1}^*)$) だけ、前記第 1 期間の始点において前記第 1 キャリアが採る値 (d_{rt}) から離れた値 ($d_{rt} + d_{st} \cdot (1 - V_{u1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{v1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{w1}^*)$) を前記第 1 キャリアが採る時点で、前記第 1 制御信号 (S_{up1}^* , S_{un1}^* ; S_{vp1}^* , S_{vn1}^* ; S_{wp1}^* , S_{wn1}^*) は切り替わり、

(i i) 前記第 2 インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第 1 値を乗じた値 ($d_{st} \cdot V_{u2}^*$, $d_{st} \cdot V_{v2}^*$, $d_{st} \cdot V_{w2}^*$) だけ、前記第 1 期間の始点において前記第 2 キャリアが採る値 (d_{st}) から離れた値 ($d_{st} \cdot (1 - V_{u2}^*)$, $d_{st} \cdot (1 - V_{v2}^*)$, $d_{st} \cdot (1 - V_{w2}^*)$) を前記第 2 キャリアが採る時点で、前記第 2 制御信号 (S_{up2}^* , S_{un2}^* ; S_{vp2}^* , S_{vn2}^* ; S_{wp2}^* , S_{wn2}^*) は切り替わり、

前記第 2 期間において、

(i i i) 前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を 1 から引いた値に前記第 2 値を乗じた値 ($d_{rt} \cdot (1 - V_{u1}^*)$, $d_{rt} \cdot (1 - V_{v1}^*)$, $d_{rt} \cdot (1 - V_{w1}^*)$) だけ、前記第 2 期間の始点において前記第 1 キャリアが採る値 (d_{rt}) から離れた値 ($d_{rt} \cdot V_{u1}^*$, $d_{rt} \cdot V_{v1}^*$, $d_{rt} \cdot V_{w1}^*$) を前記第 1 キャリアが採る時点で、前記第 1 制御信号は切り替わり、

(i v) 前記第 2 インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第 2 値を乗じた値 ($d_{rt} \cdot V_{u2}^*$, $d_{rt} \cdot V_{v2}^*$, $d_{rt} \cdot V_{w2}^*$) だけ、前記第 2 期間の始点において前記第 2 キャリアが採る値 (d_{st}) から離れた値 ($d_{st} + d_{rt} \cdot V_{u2}^*$, $d_{st} + d_{rt} \cdot V_{v2}^*$, $d_{st} + d_{rt} \cdot V_{w2}^*$) を前記

第 2 キャリアが採る時点で、前記第 2 制御信号は切り替わる、
請求項 6 又は請求項 7 に記載の直接形変換装置。

【請求項 9】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、

前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) は、その内のいずれか一つが前記第 1 キャリア (C_{21}) の最小値を位相 120 度相当の期間に亘って連続して採る二相変調で決定され、

前記第 2 インバータの前記出力についての前記指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) は、その内のいずれか一つが前記第 2 キャリア (C_{22}) の最大値を位相 120 度相当の期間に亘って連続して採る二相変調で決定される、請求項 8 に記載の直接形変換装置。

【請求項 10】

前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、

前記第 1 インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) 及び前記第 2 インバータの前記出力についての前記指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) は、三相変調で決定される、請求項 8 に記載の直接形変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は直接形変換装置に関し、特にコンバータと、複数のインバータとを備える直接形変換装置に関する。

【背景技術】

【0002】

いわゆる間接形交流電力変換装置では、コンバータとインバータとの間のいわゆる直流リンクにおいて、大型のコンデンサを設ける。当該コンデンサは商用周波数による電圧脈動を平滑する機能を担う。かかる技術は例えば後掲の特許文献 1 で開示されている。当該文献では、平滑コンデンサに対して圧縮機用のインバータ部とファン用のインバータ部とを並列に接続し、これによって両インバータ部の電源を共通化することが示されている。当該技術では、両インバータで直流電圧を共用するため、圧縮機の負荷に応じて変動する直流電圧に応じてファン制御が補正されている。

【0003】

他方、直接形交流電力変換装置では、大型のコンデンサやリアクトルが不要となる。このことから、当該変換装置はその小型化が期待でき、次世代の電力変換装置として近年注目されつつある。例えば特許文献 2 では、1 つのコンバータに対し 1 つのインバータを接続し、当該インバータを零ベクトルに基づいて動作させて、いわゆる零電流の状態が得られているときにコンバータを転流させる技術 (以下では単に「零電流におけるコンバータの転流」とも表現する) が紹介されている。またコンバータとインバータとでキャリアを共用できる技術も紹介されている。

【0004】

直接形交流電力変換装置に関しては更に、出力電力容量を増大させるため、1 つのコンバータに対して複数のインバータを接続して運転する技術も提案されている。かかる技術は例えば後掲の非特許文献 1 で開示されている。当該文献では、電流形整流器をコンバータとして把握し、DC / DC コンバータをインバータとして把握することができる。そして DC / DC コンバータと、電圧形インバータとは並列に接続されている。当該文献に示された技術では、電流形整流器をいわゆる零電流において転流させるため、電流形整流器の動作が基づくキャリアに同期した一つのキャリアで、複数のインバータをパルス幅変調にて制御させることが示されている。

【0005】

なお、出力電力の容量を高める観点から、1 つの LC フィルタに対して複数のマトリッ

10

20

30

40

50

クスコンバータを並列に接続し、更に一つの負荷に対しても並列に接続される技術が提案されている（特許文献 3 及び非特許文献 2 参照）。

【 0 0 0 6 】

また非特許文献 3 は、パルス幅変調で制御されるインバータのコモンモード電圧について言及している。

【 0 0 0 7 】

また特許文献 4 には後述する三相変調された波形を開示している。

【 0 0 0 8 】

【特許文献 1】特開平 9 - 2 2 4 3 9 3 号公報

【特許文献 2】特開 2 0 0 7 - 3 1 2 5 8 9 号公報

【特許文献 3】特開 2 0 0 5 - 6 5 3 5 6 号公報

【特許文献 4】特公平 6 - 8 1 5 1 4 号公報

【非特許文献 1】加藤、伊東，「昇圧形 A C / D C / A C 直接形電力変換器の波形改善」，平成 1 9 年電気学会全国大会，2 0 0 7 / 3 / 1 5 ~ 1 7 ，第四分冊，4 - 0 9 8

【非特許文献 2】綾野、稲葉、小笠原，「セット並列マトリックスコンバータによる E M I 低減効果」，電気学会論文誌 D ，平成 2 0 年，V o l . 1 2 8 ，N o . 3 ，P . 1 8 4 ~ 1 9 2

【非特許文献 3】小笠原、藤田、赤木，「電圧形 P W M インバータが発生する高周波漏れ電流のモデリングと理論解析」，電気学会論文誌 D ，平成 7 年，V o l . 1 1 5 ，N o 1 ，P . 7 7 ~ 8 3

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 9 】

特許文献 1 に開示された技術では、二つのインバータが非同期であるため、コモンモード電流が集中して流れることは起こりにくい。これに対して非特許文献 2 に開示された技術では、複数のインバータを同期して制御している。従って複数のインバータの変調率が近ければ、零ベクトルに基づいて動作している期間においてコモンモード電流が発生するタイミングが集中することとなる。これは、特定の運転領域で漏れ電流を突出させやすいという問題があった。

【 0 0 1 0 】

そこで、本発明は、コンバータと二つのインバータとを備えた直接形変換装置において、いずれのインバータもが零ベクトルに基づいて動作している時にコンバータを転流させつつも、コモンモード電流を低減して漏れ電流の突出を回避する技術を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

この発明にかかる直接形変換装置の制御方法は、多相交流電圧（ V_r ， V_s ， V_t ）を整流して一対の直流電源線（ L_1 ， L_2 ）に出力するコンバータ（3）と、前記一対の直流電源線の間で相互に並列に接続され、いずれも瞬時空間ベクトル制御に従ったパルス幅変調で動作する第 1 インバータ（4）及び第 2 インバータ（5）と、を備える直接形変換装置を制御する方法である。

【 0 0 1 2 】

そしてその第 1 の態様は、前記第 1 インバータが第 1 の零ベクトル（ V_0 ）に基づいて動作し、かつ前記第 2 インバータが第 2 の零ベクトル（ V_7 ）に基づいて動作しているときに、前記コンバータの転流が行われ、前記第 1 の零ベクトルと前記第 2 の零ベクトルとが相互に異なる。

【 0 0 1 3 】

この発明にかかる直接形変換装置の制御方法の第 2 の態様は、その第 1 の態様であって、前記第 1 インバータ（4）及び前記第 2 インバータ（5）はいずれも、前記一対の直流電源線（ L_1 ， L_2 ）間で並列に接続された複数の電流経路を有し、前記電流経路の各々

10

20

30

40

50

は、前記一対の直流電源線間で直列に接続された一対のスイッチング素子 (S_{up1} , S_{un1} ; S_{vp1} , S_{vn1} ; S_{wp1} , S_{wn1} ; S_{up2} , S_{un2} ; S_{vp2} , S_{vn2} ; S_{wp2} , S_{wn2}) を含み、当該一対のスイッチング素子同士の接続点から出力が採られる。

【0014】

前記第1の零ベクトルに基づいて前記第1インバータが動作するときには、前記第1インバータのいずれの前記電流経路においても、前記一対の直流電源線の一方 ($L1$) 側の前記スイッチング素子 (S_{up1} , S_{vp1} , S_{wp1}) が非導通し、前記一対の直流電源線の他方 ($L2$) 側の前記スイッチング素子 (S_{un1} , S_{vn1} , S_{wn1}) が導通する。

10

【0015】

前記第2の零ベクトルに基づいて前記第2インバータが動作するときには、前記第2インバータのいずれの前記電流経路においても、前記一対の直流電源線の前記一方 ($L1$) 側の前記スイッチング素子 (S_{up2} , S_{vp2} , S_{wp2}) が導通し、前記一対の直流電源線の前記他方 ($L2$) 側の前記スイッチング素子 (S_{un2} , S_{vn2} , S_{wn2}) が非導通する。

【0016】

この発明にかかる直接形変換装置の制御方法の第3の態様は、その第1乃至第2の態様のいずれかであって、前記第1インバータ (4) の制御に採用される第1キャリア ($C1$) と、前記第2インバータ (5) の制御に採用される第2キャリア ($C2$) とは、相互に位相が逆相であり、相互に最大値 ($d_{st} + d_{rt} = 1$) が一致し、相互に最小値 (0) が一致する。そして前記コンバータ (3) はパルス幅変調で動作し、前記コンバータの制御に採用されるキャリア ($C1$) は前記第1キャリア及び前記第2キャリアと同期し、その一周期 (t_s) は前記転流が行われるタイミングで、第1値 (d_{st}) 及び第2値 (d_{rt}) で内分されて第1期間 ($d_{st} \cdot t_s$) と第2期間 ($d_{rt} \cdot t_s$) とに区分される。

20

【0017】

そして前記第1期間において、(i) 前記第1インバータの前記出力についての指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を1から引いた値に前記第1値を乗じた値 ($d_{st} \cdot (1 - V_{u1}^*)$, $d_{st} \cdot (1 - V_{v1}^*)$, $d_{st} \cdot (1 - V_{w1}^*)$) だけ、前記第1期間の始点において前記第1キャリアが採る値 (d_{rt}) から離れた値 ($d_{rt} + d_{st} \cdot (1 - V_{u1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{v1}^*)$, $d_{rt} + d_{st} \cdot (1 - V_{w1}^*)$) を前記第1キャリアが採る時点で、前記第1インバータの前記瞬時空間ベクトル制御に用いられるベクトル (V_{01} , V_{41} , V_{61}) は切り替わり、(ii) 前記第2インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第1値を乗じた値 ($d_{st} \cdot V_{u2}^*$, $d_{st} \cdot V_{v2}^*$, $d_{st} \cdot V_{w2}^*$) だけ、前記第1期間の始点において前記第2キャリアが採る値 (d_{st}) から離れた値 ($d_{st} \cdot (1 - V_{u2}^*)$, $d_{st} \cdot (1 - V_{v2}^*)$, $d_{st} \cdot (1 - V_{w2}^*)$) を前記第2キャリアが採る時点で、前記第2インバータの前記瞬時空間ベクトル制御に用いられるベクトル (V_{42} , V_{62} , V_{72}) は切り替わる。

30

40

【0018】

そして前記第2期間において、(iii) 前記第1インバータの前記出力についての前記指令値 (V_{u1}^* , V_{v1}^* , V_{w1}^*) を1から引いた値に前記第2値を乗じた値 ($d_{rt} \cdot (1 - V_{u1}^*)$, $d_{rt} \cdot (1 - V_{v1}^*)$, $d_{rt} \cdot (1 - V_{w1}^*)$) だけ、前記第2期間の始点において前記第1キャリアが採る値 (d_{rt}) から離れた値 ($d_{rt} \cdot V_{u1}^*$, $d_{rt} \cdot V_{v1}^*$, $d_{rt} \cdot V_{w1}^*$) を前記第1キャリアが採る時点で、前記第1インバータの前記瞬時空間ベクトル制御に用いられる前記ベクトルは切り替わり、(iv) 前記第2インバータの前記出力についての指令値 (V_{u2}^* , V_{v2}^* , V_{w2}^*) に前記第2値を乗じた値 ($d_{rt} \cdot V_{u2}^*$, $d_{rt} \cdot V_{v2}^*$, $d_{rt} \cdot V_{w2}^*$) だけ、前記第2期間の始点において前記第2キャリアが採る値 (d_{st}) から離れた値 (d

50

$s t + d r t \cdot V u 2^*, d s t + d r t \cdot V v 2^*, d s t + d r t \cdot V w 2^*$)を前記第2キャリアが採る時点で、前記第2インバータの前記瞬時空間ベクトル制御に用いられるベクトルは、切り替わる。

【0019】

この発明にかかる直接形変換装置の制御方法の第4の態様は、その第3の態様であって、前記第1インバータ(4)及び前記第2インバータ(5)のいずれの前記出力も三相を呈する。そして前記第1インバータの前記出力についての前記指令値($V u 1^*, V v 1^*, V w 1^*$)は、その内のいずれかが一つが前記第1キャリア(C1)の最小値を位相120度相当の期間に亘って連続して採る二相変調で決定される。前記第2インバータの前記出力についての前記指令値($V u 2^*, V v 2^*, V w 2^*$)は、その内のいずれかが一つが前記第2キャリア(C2)の最大値を位相120度相当の期間に亘って連続して採る二相変調で決定される。

10

【0020】

この発明にかかる直接形変換装置の制御方法の第5の態様は、その第3の態様であって、前記第1インバータ(4)及び前記第2インバータ(5)のいずれの前記出力も三相を呈する。そして前記第1インバータの前記出力についての前記指令値($V u 1^*, V v 1^*, V w 1^*$)及び前記第2インバータの前記出力についての前記指令値($V u 2^*, V v 2^*, V w 2^*$)は、三相変調で決定される。

【0021】

この発明にかかる直接形変換装置の第1の態様は、多相交流電圧($V r, V s, V t$)を整流して一对の直流電源線(L1, L2)に出力するコンバータ(3)と、前記一对の直流電源線の間で相互に並列に接続される第1インバータ(4)及び第2インバータ(5)と、前記第1インバータを瞬時空間ベクトル制御に従ったパルス幅変調で動作させる第1制御信号($S u p 1^*, S u n 1^*; S v p 1^*, S v n 1^*; S w p 1^*, S w n 1^*$)を出力する第1インバータ制御部(61)と、前記第2インバータを瞬時空間ベクトル制御に従ったパルス幅変調で動作させる第2制御信号($S u p 2^*, S u n 2^*; S v p 2^*, S v n 2^*; S w p 2^*, S w n 2^*$)を出力する第2インバータ制御部(62)と、前記第1インバータが第1の零ベクトル($V 0$)に基づいて動作し、かつ前記第2インバータが、前記第1の零ベクトルとは異なる第2の零ベクトル($V 7$)に基づいて動作しているときに前記コンバータに転流を行わせる、第3制御信号($S r p^*, S s p^*, S t p^*, S r n^*, S s n^*, S t n^*$)を出力するコンバータ制御部(60)と、を備える。

20

30

【0022】

この発明にかかる直接形変換装置の第2の態様は、その第1の態様であって、前記第1インバータ(4)及び前記第2インバータ(5)はいずれも、前記一对の直流電源線(L1, L2)間で並列に接続された複数の電流経路を有し、前記電流経路の各々は、前記一对の直流電源線間で直列に接続されて前記第1制御信号若しくは前記第2制御信号($S u p 1^*, S u n 1^*; S v p 1^*, S v n 1^*; S w p 1^*, S w n 1^*; S u p 2^*, S u n 2^*; S v p 2^*, S v n 2^*; S w p 2^*, S w n 2^*$)によって導通が制御される一对のスイッチング素子($S u p 1, S u n 1; S v p 1, S v n 1; S w p 1, S w n 1; S u p 2, S u n 2; S v p 2, S v n 2; S w p 2, S w n 2$)を含み、当該一对のスイッチング素子同士の接続点から出力が採られる。

40

【0023】

そして前記第1の零ベクトルに基づいて前記第1インバータが動作するときには、前記第1インバータのいずれの前記電流経路においても、前記一对の直流電源線の一方(L1)側の前記スイッチング素子($S u p 1, S v p 1, S w p 1$)が非導通し、前記一对の直流電源線の他方(L2)側の前記スイッチング素子($S u n 1, S v n 1, S w n 1$)が導通する。

【0024】

そして前記第2の零ベクトルに基づいて前記第2インバータが動作するときには、前記第2インバータのいずれの前記電流経路においても、前記一对の直流電源線の前記一方(L

50

L 1) 側の前記スイッチング素子 (S u p 2 , S v p 2 , S w p 2) が導通し、前記一対の直流電源線の前記他方 (L 2) 側の前記スイッチング素子 (S u n 2 , S v n 2 , S w n 2 1) が非導通する。

【 0 0 2 5 】

この発明にかかる直接形変換装置の第 3 の態様は、その第 1 乃至第 2 の態様のいずれかであって、前記第 1 インバータ (4) の制御に採用される第 1 キャリア (C 1) と、前記第 2 インバータ (5) の制御に採用される第 2 キャリア (C 2) とは、相互に位相が逆相であり、相互に最大値 ($d s t + d r t = 1$) が一致し、相互に最小値 (0) が一致する。そして前記コンバータ (3) はパルス幅変調で動作し、前記コンバータの制御に採用されるキャリア (C 1) は前記第 1 キャリア及び前記第 2 キャリアと同期し、その一周期 (t s) は前記転流が行われるタイミングで、第 1 値 (d s t) 及び第 2 値 (d r t) で内分されて第 1 期間 (d s t ・ t s) と第 2 期間 (d s t ・ d r t) とに区分される。

【 0 0 2 6 】

そして前記第 1 期間において、(i) 前記第 1 インバータの前記出力についての指令値 ($V u 1^*$, $V v 1^*$, $V w 1^*$) を 1 から引いた値に前記第 1 値を乗じた値 ($d s t \cdot (1 - V u 1^*)$, $d s t \cdot (1 - V v 1^*)$, $d s t \cdot (1 - V w 1^*)$) だけ、前記第 1 期間の始点において前記第 1 キャリアが採る値 (d r t) から離れた値 ($d r t + d s t \cdot (1 - V u 1^*)$, $d r t + d s t \cdot (1 - V v 1^*)$, $d r t + d s t \cdot (1 - V w 1^*)$) を前記第 1 キャリアが採る時点で、前記第 1 制御信号 ($S u p 1^*$, $S u n 1^*$; $S v p 1^*$, $S v n 1^*$; $S w p 1^*$, $S w n 1^*$) は切り替わり、(i i) 前記第 2 インバータの前記出力についての指令値 ($V u 2^*$, $V v 2^*$, $V w 2^*$) に前記第 1 値を乗じた値 ($d s t \cdot V u 2^*$, $d s t \cdot V v 2^*$, $d s t \cdot V w 2^*$) だけ、前記第 1 期間の始点において前記第 2 キャリアが採る値 (d s t) から離れた値 ($d s t \cdot (1 - V u 2^*)$, $d s t \cdot (1 - V v 2^*)$, $d s t \cdot (1 - V w 2^*)$) を前記第 2 キャリアが採る時点で、前記第 2 制御信号 ($S u p 2^*$, $S u n 2^*$; $S v p 2^*$, $S v n 2^*$; $S w p 2^*$, $S w n 2^*$) は切り替わる。

【 0 0 2 7 】

そして前記第 2 期間において、(i i i) 前記第 1 インバータの前記出力についての前記指令値 ($V u 1^*$, $V v 1^*$, $V w 1^*$) を 1 から引いた値に前記第 2 値を乗じた値 ($d r t \cdot (1 - V u 1^*)$, $d r t \cdot (1 - V v 1^*)$, $d r t \cdot (1 - V w 1^*)$) だけ、前記第 2 期間の始点において前記第 1 キャリアが採る値 (d r t) から離れた値 ($d r t \cdot V u 1^*$, $d r t \cdot V v 1^*$, $d r t \cdot V w 1^*$) を前記第 1 キャリアが採る時点で、前記第 1 制御信号は切り替わり、(i v) 前記第 2 インバータの前記出力についての指令値 ($V u 2^*$, $V v 2^*$, $V w 2^*$) に前記第 2 値を乗じた値 ($d r t \cdot V u 2^*$, $d r t \cdot V v 2^*$, $d r t \cdot V w 2^*$) だけ、前記第 2 期間の始点において前記第 2 キャリアが採る値 (d s t) から離れた値 ($d s t + d r t \cdot V u 2^*$, $d s t + d r t \cdot V v 2^*$, $d s t + d r t \cdot V w 2^*$) を前記第 2 キャリアが採る時点で、前記第 2 制御信号は切り替わる。

【 0 0 2 8 】

この発明にかかる直接形変換装置の第 4 の態様は、その第 3 の態様であって、前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、前記第 1 インバータの前記出力についての前記指令値 ($V u 1^*$, $V v 1^*$, $V w 1^*$) は、その内のいずれか一つが前記第 1 キャリア (C 1) の最小値を位相 1 2 0 度相当の期間に亘って連続して採る二相変調で決定され、前記第 2 インバータの前記出力についての前記指令値 ($V u 2^*$, $V v 2^*$, $V w 2^*$) は、その内のいずれか一つが前記第 2 キャリア (C 2) の最大値を位相 1 2 0 度相当の期間に亘って連続して採る二相変調で決定される。

【 0 0 2 9 】

この発明にかかる直接形変換装置の第 5 の態様は、その第 3 の態様であって、前記第 1 インバータ (4) 及び前記第 2 インバータ (5) のいずれの前記出力も三相を呈し、前記第 1 インバータの前記出力についての前記指令値 ($V u 1^*$, $V v 1^*$, $V w 1^*$) 及び前記第 2 インバータの前記出力についての前記指令値 ($V u 2^*$, $V v 2^*$, $V w 2^*$) は、

三相変調で決定される。

【発明の効果】

【0030】

この発明にかかる直接形変換装置の第1の態様及び直接形変換装置の制御方法の第1の態様によれば、第1の零ベクトルと前記第2の零ベクトルとが相互に異なるため、第1インバータが第1の零ベクトルを採る期間の終期と、第2インバータが第2の零ベクトルを採る期間の終期とが一致しても、第1インバータによるコモンモード電流と第2インバータによるコモンモード電流とが相殺し、コモンモード電流の総量が低減される。

【0031】

この発明にかかる直接形変換装置の第2の態様及び直接形変換装置の制御方法の第2の態様によれば、第1インバータのコモンモード電圧と第2インバータのコモンモード電圧とが相互に反対に遷移するので、第1の零ベクトルと前記第2の零ベクトルとが相互に異なるため、両者の終期が一致しても、第1インバータによるコモンモード電流と第2インバータによるコモンモード電流とが相殺される。

10

【0032】

この発明にかかる直接形変換装置の第3の態様及び直接形変換装置の制御方法の第3の態様によれば、第1の零ベクトルと第2の零ベクトルとが、コンバータが転流するタイミングを含む期間において設定される。

【0033】

この発明にかかる直接形変換装置の第4の態様及び直接形変換装置の制御方法の第4の態様によれば、第1の零ベクトルと前記第2の零ベクトルの実現に寄与する。

20

【0034】

この発明にかかる直接形変換装置の第5の態様及び直接形変換装置の制御方法の第5の態様によれば、第1の零ベクトルと前記第2の零ベクトルの実現に寄与する。

【発明を実施するための最良の形態】

【0035】

A．直接形変換装置の構成．

図1は、本発明が適用可能な直接形変換装置の構成を示す回路図である。当該変換装置は、コンバータ3とインバータ4、5と、両者を接続する一対の直流電源線L1、L2とを有している。

30

【0036】

コンバータ3は、交流電源1から得られる三相（ここではR相、S相、T相とする）交流電圧 V_r 、 V_s 、 V_t を整流し、一対の直流電源線L1、L2に出力する。交流電源1とコンバータ3との間には入力コンデンサ群2が設けられてもよい。入力コンデンサ群2は例えば、多相交流電圧 V_r 、 V_s 、 V_t を受電するY結線された3つのコンデンサを含む。

【0037】

コンバータ3は例えば電流形整流器であって、パルス幅変調で動作する。コンバータ3は直流電源線L1、L2の間で相互に並列に接続された複数の電流経路を有する。コンバータ3の電流経路のうちR相に対応するものは、直流電源線L1、L2間で直列に接続された一対のスイッチング素子 S_{rp1} 、 S_{rn1} を含む。スイッチング素子 S_{rp1} 、 S_{rn1} 同士の接続点には電圧 V_r が印加される。コンバータ3の電流経路のうちS相に対応するものは、直流電源線L1、L2間で直列に接続された一対のスイッチング素子 S_{sp1} 、 S_{sn1} を含む。スイッチング素子 S_{sp1} 、 S_{sn1} 同士の接続点には電圧 V_s が印加される。コンバータ3の電流経路のうちT相に対応するものは、直流電源線L1、L2間で直列に接続された一対のスイッチング素子 S_{tp1} 、 S_{tn1} を含む。スイッチング素子 S_{tp1} 、 S_{tn1} 同士の接続点には電圧 V_t が印加される。

40

【0038】

スイッチング素子 S_{rp1} 、 S_{sp1} 、 S_{tp1} は直流電源線L1側に、スイッチング素子 S_{rn1} 、 S_{sn1} 、 S_{tn1} は直流電源線L2側に、それぞれ接続される。これら

50

のスイッチング素子自体の構成は公知であって、例えば非特許文献 1 にも例示されている。

【0039】

インバータ 4, 5 は例えば電圧形インバータであり、いずれも瞬時空間ベクトル制御（以下、単に「ベクトル制御」と称す）に従ったパルス幅変調で動作する。インバータ 4, 5 は直流電源線 L 1, L 2 の間で相互に並列に接続され、それぞれ個別に三相（ここでは U 相、V 相、W 相とする）交流電圧を出力する。

【0040】

インバータ 4, 5 はいずれも、直流電源線 L 1, L 2 間で並列に接続された複数の電流経路を有する。インバータ 4 の電流経路のうち U 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{up1} , S_{un1} を含む。スイッチング素子 S_{up1} , S_{un1} 同士の接続点からは出力電圧 V_{u1} が得られる。インバータ 4 の電流経路のうち V 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{vp1} , S_{vn1} を含む。スイッチング素子 S_{vp1} , S_{vn1} 同士の接続点からは出力電圧 V_{v1} が得られる。インバータ 4 の電流経路のうち W 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{wp1} , S_{wn1} を含む。スイッチング素子 S_{wp1} , S_{wn1} 同士の接続点からは出力電圧 V_{w1} が得られる。インバータ 5 の電流経路のうち U 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{up2} , S_{un2} を含む。スイッチング素子 S_{up2} , S_{un2} 同士の接続点からは出力電圧 V_{u2} が得られる。インバータ 5 の電流経路のうち V 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{vp2} , S_{vn2} を含む。スイッチング素子 S_{vp2} , S_{vn2} 同士の接続点からは出力電圧 V_{v2} が得られる。インバータ 5 の電流経路のうち W 相に対応するものは、直流電源線 L 1, L 2 間で直列に接続された一対のスイッチング素子 S_{wp2} , S_{wn2} を含む。スイッチング素子 S_{wp2} , S_{wn2} 同士の接続点からは出力電圧 V_{w2} が得られる。

【0041】

スイッチング素子 S_{up1} , S_{vp1} , S_{wp1} , S_{up2} , S_{vp2} , S_{wp2} は直流電源線 L 1 側に接続される。以下ではこれらのスイッチング素子を上アーム側のスイッチング素子として把握する。スイッチング素子 S_{un1} , S_{vn1} , S_{wn1} , S_{un2} , S_{vn2} , S_{wn2} は直流電源線 L 2 側に接続される。以下ではこれらのスイッチング素子を下アーム側のスイッチング素子として把握する。これらのスイッチング素子自体の構成は公知であって、例えば非特許文献 1 にも例示されている。

【0042】

インバータ 4, 5 はベクトル制御の下で動作する。まずインバータ 4 についてみれば、スイッチング素子 S_{up1} , S_{vp1} , S_{wp1} , S_{un1} , S_{vn1} , S_{wn1} は制御信号たるゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* , S_{un1}^* , S_{vn1}^* , S_{wn1}^* によってその動作が制御され、これらのゲート信号が論理値 “1” / “0” を採るときに対応するスイッチング素子がそれぞれ導通 / 非導通するとして説明する。いわゆるデッドタイムを除いて考えれば、ゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* は、ゲート信号 S_{un1}^* , S_{vn1}^* , S_{wn1}^* と相補的な値を採る。即ち添字 u, v, w を代表して添字 q を用いれば、信号 S_{qp1}^* , S_{qn1}^* の排他的論理和は “1” である。

【0043】

このようなベクトル制御において採用されるベクトル V_x ($x = 0 \sim 7$ の整数) の添字 x は、 $4 \cdot S_{up1}^* + 2 \cdot S_{vp1}^* + S_{wp1}^*$ で与えられる。例えば上アーム側のスイッチング素子 S_{up1} , S_{vp1} , S_{wp1} が全て非導通であれば下アーム側のスイッチング素子 S_{un1} , S_{vn1} , S_{wn1} の全てが導通する。この場合 $x = 0$ であり、インバータ 4 はベクトル V_0 という零ベクトルの一つの状態にあることになる。

【0044】

逆に上アーム側のスイッチング素子 S_{up1} , S_{vp1} , S_{wp1} が全て導通すれば下

アーム側のスイッチング素子 S_{un1} , S_{vn1} , S_{wn1} の全てが非導通である。この場合 $x = 7$ であり、インバータ 4 はベクトル V_7 という、ベクトル V_0 とは異なる零ベクトルの状態にあることになる。

【0045】

インバータ 5 についても同様にして電圧ベクトルを標記する。但し、インバータ 4, 5 の動作状態を相互に区別するため、インバータ 4 の電圧ベクトルについてはベクトル V_{x1} として表記し、インバータ 5 の電圧ベクトルについてはベクトル V_{x2} として表記する。

【0046】

負荷 M_1 , M_2 は誘導性負荷であって、それぞれインバータ 4, 5 に接続される。具体的には負荷 M_1 は、Y 結線されて電圧 V_{u1} , V_{v1} , V_{w1} が印加される三相コイルを有するモータである。同様に負荷 M_2 は、Y 結線されて電圧 V_{u2} , V_{v2} , V_{w2} が印加される三相コイルを有するモータである。回路図上は三相コイルの各々の抵抗成分が、当該コイルに直列接続される抵抗として記載されている。また負荷 M_1 , M_2 のそれぞれについて、電流漏洩経路（例えばモータのケース）に対する寄生容量が、Y 結線された三個のコンデンサとして記載されている。

【0047】

B. ゲート信号の生成（従来技術の寄せ集め）。

本実施の形態の詳細な説明に入る前に、特許文献 2 の技術と非特許文献 1 の技術とを単に組み合わせただけでは、既述の問題点が発生することをより具体的に説明する。

【0048】

図 2 はゲート信号生成回路 6 の構成を示すブロック図である。ゲート信号生成回路 6 はコンバータ制御部 60、第 1 インバータ制御部 61 及び第 2 インバータ制御部 62 を備えている。

【0049】

コンバータ制御部 60 は、電源同期信号として電圧 V_r の位相を示す角度 θ_r を入力し、ゲート信号 S_{rp1^*} , S_{sp1^*} , S_{tp1^*} , S_{rn1^*} , S_{sn1^*} , S_{tn1^*} を出力する。これらのゲート信号はそれぞれ、コンバータ 3 のスイッチング素子 S_{rp1} , S_{sp1} , S_{tp1} , S_{rn1} , S_{sn1} , S_{tn1} の動作を制御する制御信号である。

【0050】

第 1 インバータ制御部 61 は、角度 θ_r と、インバータ 4 の運転周波数の指令値 f_1^* 、電圧指令値 v_1^* 、位相指令値 ϕ_1^* （これらを「第 1 指令値」と総称する）とを入力し、上述のゲート信号 S_{up1^*} , S_{vp1^*} , S_{wp1^*} , S_{un1^*} , S_{vn1^*} , S_{wn1^*} を出力する。

【0051】

第 2 インバータ制御部 62 は、角度 θ_r と、インバータ 5 の運転周波数の指令値 f_2^* 、電圧指令値 v_2^* 、位相指令値 ϕ_2^* （これらを「第 2 指令値」と総称する）を入力し、ゲート信号 S_{up2^*} , S_{vp2^*} , S_{wp2^*} , S_{un2^*} , S_{vn2^*} , S_{wn2^*} を出力する。これらのゲート信号はそれぞれ、インバータ 5 のスイッチング素子 S_{up2} , S_{vp2} , S_{wp2} , S_{un2} , S_{vn2} , S_{wn2} の動作を制御する。

【0052】

コンバータ制御部 60 及び第 1 インバータ制御部 61 の構成、またはコンバータ制御部 60 及び第 2 インバータ制御部 62 の構成には、特許文献 2 で「制御部 3」として示された構成を採用することができる。以下での説明は特許文献 2 で示された技術とは、表現上で若干の相違があるため、簡単ではあるが説明を行う。

【0053】

コンバータ制御部 60 は台形状電圧指令生成部 601 と、中間相検出部 602 と、比較部 603 と、キャリア生成部 604 と、電流形ゲート論理変換部 609 とを備えている。これらはそれぞれ特許文献 2 にいう「台形状電圧指令信号生成部 11」、「中間相検出部 14」、「比較部 12」、「キャリア信号生成部 15」、「電流形ゲート論理変換部 13

10

20

30

40

50

」と同じ機能を果たす。

【0054】

台形状電圧指令生成部601は、角度 θ_r に基づき、電圧 V_r を基準としてコンバータ3の電圧指令 V_r^* 、 V_s^* 、 V_t^* を生成する。これらの電圧指令はいずれも360度周期で台形波状の波形を呈し、相互に120度の位相でずれる。当該台形波状の波形は、120度で連続する平坦区間の一对と、これら一对の平坦区間をつなぐ60度の傾斜領域の一对を有する台形波を呈する。傾斜領域は、例えばその中央を位相の基準に採り、当該波形の最小値、最大値（これらは平坦区間で現れる）をそれぞれ値0、1として、 $(1 - \sqrt{3} \tan \theta) / 2$ あるいは $(1 + \sqrt{3} \tan \theta) / 2$ として表される。かかる傾斜領域の求め方及びその利点は特許文献2に紹介されており、かつ本願とは直接の関連は無いため、詳細は省略する。

10

【0055】

中間相検出部602は電圧指令 V_r^* 、 V_s^* 、 V_t^* のうち、最大値を採る最大相でもなく、最小値を採る最小相でもない、換言すれば傾斜領域を呈するものを選択する。コンバータ3は電流形整流器であるので、原則的には最大相に対応する上アーム側スイッチング素子と、最小相に対応する下アーム側スイッチング素子とが導通し、中間相に対応する上アーム側スイッチング素子と下アーム側スイッチング素子とが交互に導通して動作する。

【0056】

なお、全てのスイッチング素子にダイオード素子が内在している場合には、全てのスイッチング素子を導通させて当該ダイオード素子の機能によって整流を行う場合もあるが、パルス幅変調の動作ではないため、かかる整流動作はここでは除外して考察する。

20

【0057】

例えば電圧指令 V_r^* 、 V_t^* がそれぞれ最大値及び最小値を呈する平坦区間を採り、電圧指令 V_s^* が傾斜領域を採る場合を想定する。なお、以下では特に断らない限り、直接形変換装置及びゲート信号生成回路6はかかる状況で動作している場合を想定する。電圧指令 V_r^* 、 V_s^* 、 V_t^* は位相のずれを除けば同一の波形を呈するので、このような想定を行っても、一般性を失わない。

【0058】

このような場合、中間相検出部602は電圧指令 V_s^* を選択する。そして値 $V_r^* - V_s^*$ （ $= 1 - V_s^*$ ）と値 $V_s^* - V_t^*$ （ $= V_s^*$ ）の比が、スイッチング素子 S_{sn} が導通する期間とスイッチング素子 S_{sp} が導通する期間の比となる。即ちコンバータ3のS相についての通流比は、中間相検出部602が選択した電圧指令 V_s^* によって決定される。スイッチング素子 S_{sn} が導通する通流比及びスイッチング素子 S_{sp} が導通する通流比を、それぞれ値 d_{rt} 、 d_{st} （ $d_{rt} + d_{st} = 1$ ）で表すことにする。中間相検出部602は値 d_{rt} 、 d_{st} を出力する。

30

【0059】

キャリア生成部604は電圧指令 V_r^* 、 V_s^* 、 V_t^* の最小値及び最大値（上述の例では、それぞれ0、1）を採るキャリア C_1 を出力する。例えばキャリア C_1 は三角波である。

40

【0060】

比較器603は電圧指令 V_r^* 、 V_s^* 、 V_t^* とキャリア C_1 とを比較する。この比較結果に基づいて、電流形信号論理変換部609がゲート信号 S_{rp1}^* 、 S_{sp1}^* 、 S_{tp1}^* 、 S_{rn1}^* 、 S_{sn1}^* 、 S_{tn1}^* を出力する。

【0061】

第1インバータ制御部61は変調波形生成部611、演算部612、613、比較部614、615、論理和演算部619を備える。これらはそれぞれ特許文献2にいう「出力電圧指令信号生成部21」、「演算部22、23」、「比較部24」、「論理和演算部25」と同じ機能を果たす。

【0062】

50

変調波形生成部 611 は第 1 指令値と角度 θ_r とに基づいて相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* を出力する。これらは出力電圧 V_{u1} , V_{v1} , V_{w1} の指令値である。特許文献 2 では詳細には説明されていないが、変調波形生成部 611 は二相変調又は三相変調を行う。これらの変調の詳細は後述する。

【0063】

演算部 612, 613 は相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* に対して値 d_{rt} , d_{st} に基づいて、キャリアと比較されるべき信号波を生成する。図の繁雑を避けるため、演算部 613 への値 d_{rt} , d_{st} の入力は、単に図上で演算部 613 へと上方から入る矢印のみで示している。

【0064】

特許文献 2 では、値 d_{rt} , d_{st} と相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* とに基づいた演算を、 $d_{rt} + d_{st}(1 - V^*)$, $d_{rt}(1 - V^*)$ で代表的に示している。これは符号 V^* が電圧ベクトルを代表的に示しているからである。他方、本願では符号 V^* を相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* の代表として用いている。そのため、演算部 612, 613 における演算は、それぞれ $d_{rt} + d_{st}(1 - V^*)$, $d_{rt} \cdot V^*$ で代表的に示される。

【0065】

比較部 614 は演算部 612 の結果をキャリア C_1 と比較し、比較部 615 は演算部 613 の結果をキャリア C_1 と比較する。これらの比較結果に基づいて、論理和演算部 619 がゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* , S_{un1}^* , S_{vn1}^* , S_{wn1}^* を出力する。

【0066】

このようにコンバータ 3 を制御するゲート信号を求めるに際して台形波状の電圧指令 V_r^* , V_s^* , V_t^* とキャリア C_1 とを比較し、インバータ 4 を制御するゲート信号とを生成するに際してコンバータ 3 の通流比とインバータ 4 の相電圧指令との演算結果をキャリア C_1 と比較することにより、コンバータ 3 の転流をインバータ 4 の零ベクトルの期間において行いつつ、直接変換を行うことが特許文献 2 に示されている。その動作の詳細は特許文献 2 に紹介されているため、詳細は省略する。

【0067】

第 2 インバータ制御部 62 は変調波形生成部 621、演算部 622, 623、比較部 624, 625、論理和演算部 629 を備える。これらはそれぞれ第 1 インバータ制御部 61 の変調波形生成部 611、演算部 612, 613、比較部 614, 615、論理和演算部 619 と同じ機能を果たす。なお、変調波形生成部 621 が出力する相電圧指令 V_{u2}^* , V_{v2}^* , V_{w2}^* は、出力電圧 V_{u2} , V_{v2} , V_{w2} の指令値である。

【0068】

以上のように、図 2 で示されたゲート信号生成回路 6 は、特許文献 2 に示された「制御部 3」のうち、「インバータ制御部」のみを単に一つ増やした構成を採っている。

【0069】

かかる構成において、非特許文献 1 で紹介されたように、インバータの下アーム側のスイッチング素子を全て導通させ（従って上アーム側のスイッチング素子を全て非導通とし）て零ベクトル V_0 を実現するために、変調波形生成部 611, 612 が生成する相電圧指令について説明する。

【0070】

図 3 は相電圧指令 V_u^* , V_v^* , V_w^* の波形を示すグラフである。相電圧指令 V_u^* は相電圧指令 V_{u1}^* , V_{u2}^* を、相電圧指令 V_v^* は相電圧指令 V_{v1}^* , V_{v2}^* を、相電圧指令 V_w^* は相電圧指令 V_{w1}^* , V_{w2}^* を、それぞれ代表して表している。

【0071】

相電圧指令 V_u^* , V_v^* , V_w^* はいずれも 360 度周期であって相互に 120 度の位相でずれる波形を呈する。当該波形は、いずれか一相が 120 度の間で連続して最小値 0 を採り、他の二相が変動する、いわゆる二相変調の波形を呈している。当該最小値はキャ

10

20

30

40

50

リア C 1 の最小値と等しく設定される。

【 0 0 7 2 】

例えば当該相電圧指令 V_v^* は位相角 φ を用いて、 $0^\circ \leq \varphi \leq 120^\circ$ において値 $K \cdot \sin \varphi$ を採り、 $120^\circ \leq \varphi \leq 240^\circ$ で値 $K \cdot \sin(240 - \varphi)$ を採り、 $240^\circ \leq \varphi \leq 360^\circ$ で値 0 を採る。係数 K は電圧指令値 v_1^* , v_2^* に依存して決定される。

【 0 0 7 3 】

今、問題が典型的に生じる場合として、第 1 指令値と第 2 指令値とが同一である場合を想定する。この場合、相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* と相電圧指令 V_{u2}^* , V_{v2}^* , V_{w2}^* とは一致する。第 1 インバータ制御部 6 1 と第 2 インバータ制御部 6 2 とでは値 d_{rt} , d_{st} が共用され、またキャリア C 1 も共用されるので、ゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* , S_{un1}^* , S_{vn1}^* , S_{wn1}^* は、それぞれゲート信号 S_{up2}^* , S_{vp2}^* , S_{wp2}^* , S_{un2}^* , S_{vn2}^* , S_{wn2}^* と一致する。

【 0 0 7 4 】

図 4 はこのような場合におけるキャリア C 1、インバータ 3, 4 用のゲート信号（図 4 では「インバータゲート信号」と記載：以下同様）、インバータ 3, 4 の出力電圧（図 4 では「インバータ出力電圧」と記載：以下同様）、コモンモード電圧の波形を示すグラフである。但し、第 1 指令値と第 2 指令値とが同一であり、インバータ 3, 4 同士の間では波形に相違がないため、各符号から添字 1, 2 を削除して示している。

【 0 0 7 5 】

キャリア C 1 はインバータ 4, 5 の制御にも採用される。その一周期 t_s は転流比を示す値 d_{st} , d_{rt} で内分されて期間 $d_{st} \cdot t_s$ と期間 $d_{rt} \cdot t_s$ とに区分される。その区分されるタイミングで転流が行われる。上述のようにキャリア C 1 の最小値及び最大値をそれぞれ 0, 1 とし、 $d_{st} + d_{rt} = 1$ としている。従ってコンバータ 3 の転流は具体的には、キャリア C 1 が値 d_{rt} を採るタイミングで行われる。

【 0 0 7 6 】

このタイミングの近傍においてインバータ 3, 4 が零ベクトル V_0 を採るべく、信号波とキャリア C 1 との比較が行われる。なお、図 4 では、位相指令値 φ_1^* , φ_2^* が図 3 で示された位相角 φ_0 ($0 < \varphi_0 < 60^\circ$) を採る場合が例示されており、 $V_w^* = 0 < V_v^* < V_u^*$ の関係が満足されている。

【 0 0 7 7 】

演算部 6 1 2 , 6 2 2 によって指令値 $d_{rt} + d_{st} \cdot (1 - V_w^*) = 1$, $d_{rt} + d_{st} \cdot (1 - V_v^*)$, $d_{rt} + d_{st} \cdot (1 - V_u^*)$ が、演算部 6 1 3 , 6 2 3 によって指令値 $d_{rt} \cdot V_u^*$, $d_{rt} \cdot V_v^*$, $d_{rt} \cdot V_w^* = 0$ が、それぞれ生成される。これらの指令値とキャリア C 1 との比較により、ベクトル V_0 , V_4 , V_6 が切り替わるタイミングが決定される。そして零ベクトル V_0 が採用される期間はコンバータ 3 の転流するタイミングを含むため、いわゆる零電流におけるコンバータ 3 の転流が実現できる。

【 0 0 7 8 】

期間 $d_{st} \cdot t_s$ においては、直流電源線 L 1 , L 2 にはそれぞれ最大相の電圧と最小相の電圧とが印加される。インバータ出力電圧のピーク・トゥ・ピーク値を E_d とすると、負荷 M 1 , M 2 のそれぞれにおけるコモンモード電圧 V_{cm1} , V_{cm2} (図 1 参照：寄生容量が Y 結線された中性点の電位) は、非特許文献 3 を参照して、 $V_{cm1} = V_{cm2} = V_{cm} = -E_d / 2$ となる。そして電圧ベクトルがベクトル V_4 を採用するときにはコモンモード電圧 V_{cm} は $-E_d / 6$ になり、電圧ベクトルがベクトル V_6 を採用するときにはコモンモード電圧 V_{cm} は $+E_d / 6$ になる。

【 0 0 7 9 】

期間 $d_{rt} \cdot t_s$ においては、直流電源線 L 1 , L 2 にはそれぞれ中間相の電圧と最小相の電圧とが印加される。よってインバータ出力電圧及びコモンモード電圧は、期間 $d_{st} \cdot t_s$ におけるそれらの値に対して、小さくなる。また非特許文献 3 で示された仮想中性点と同様に、直流電源線 L 1 , L 2 間の仮想中性点を基準に図示しているので、コンバ

10

20

30

40

50

ータ3の転流時には、インバータ出力電圧及びコモンモード電圧に段差が生じている。

【0080】

上述のような制御の下では、コモンモード電圧 V_{cm1} 、 V_{cm2} の変動は同時に起きるため、当該変動に起因して流れる漏れ電流（以下「コモンモード電流」と称す）も大きくなる。上述のように第1指令値と第2指令値とが同じである場合ほどには顕著ではないにせよ、インバータ4、5の変調率が近ければ、零ベクトル V_0 に基づいて動作している期間においてコモンモード電流が発生するタイミングが集中することとなる。

【0081】

このような問題は他の零ベクトルであるベクトル V_7 を採用しても生じる。図5は相電圧指令 V_u^* 、 V_v^* 、 V_w^* の他の波形を示すグラフである。これらはいずれも360度
10
周期であって相互に120度の位相でずれる波形を呈する。当該波形は、いずれか一相が120度の間で連続して最大値1を採り、他の二相が変動する、いわゆる二相変調の波形を呈している。当該最大値はキャリア C_1 の最大値と等しく設定される。

【0082】

例えば当該相電圧指令 V_u^* は位相角 φ を用いて、 $0^\circ < \varphi < 60^\circ$ 及び $300^\circ < \varphi < 360^\circ$ において値1を採り、 $60^\circ < \varphi < 180^\circ$ で値 $K \cdot \sin(\varphi - 60^\circ) + 1$ を採り、 $180^\circ < \varphi < 300^\circ$ で値 $K \cdot \sin(300^\circ - \varphi) + 1$ を採る。係数 K は電圧指令値 v_1^* 、 v_2^* に依存して決定される。

【0083】

図5で示された相電圧指令において、いずれの相電圧指令がそれぞれ最大相、中間相、
20
最小相を採るのかについては、図3で示された相電圧指令と異ならない。即ち、 $0^\circ < \varphi < 60^\circ$ において $V_w^* < V_v^* < V_u^*$ の関係があることは、図3で示された相電圧指令でも、図5で示された相電圧指令でも異ならない。

【0084】

図6はこのような場合におけるキャリア C_1 、インバータゲート信号、インバータ出力電圧、コモンモード電圧の波形を示すグラフである。なお図6では、位相指令値 φ_1^* 、 φ_2^* が図3で示された位相角 φ_7 ($0^\circ < \varphi_7 < 60^\circ$)を採る場合が例示されており、 $V_w^* < V_v^* < V_u^* = 1$ の関係が満足されている。

【0085】

この場合においても期間 $d_{st} \cdot t_s$ において電圧ベクトルがベクトル V_4 を採用する
30
ときにコモンモード電圧 V_{cm} は $-E_d/6$ になり、電圧ベクトルがベクトル V_6 を採用するときにはコモンモード電圧 V_{cm} は $+E_d/6$ になる。但し図5に示された場合には零ベクトルとしてベクトル V_7 を採用しており、このときにはコモンモード電圧 V_{cm} は $+E_d/2$ になる。

【0086】

従って、零ベクトルとしてベクトル V_7 を採用しても、ベクトル V_0 を採用した場合と比較して、コモンモード電流が発生するタイミングを分散させることはできない。それどころか、インバータ4、5が零ベクトル V_7 をとる期間とコンバータ3が転流するタイミングとがずれてしまい、いわゆる零電流におけるコンバータ3の転流すら実現できなくなってしまう。
40

【0087】

そこで、更に、零ベクトル V_0 、 V_7 の両方を採り得るベクトル制御を採用した場合について考察する。

【0088】

図7は相電圧指令 V_u^* 、 V_v^* 、 V_w^* の波形を示すグラフである。相電圧指令 V_u^* 、 V_v^* 、 V_w^* は値0.5を中心として増減し、このような相電圧指令は三相の正弦波に対していわゆる三相変調を行って得ることができる。かかる波形は例えば特許文献4の式(3)を用いて示された「新たな各相電圧指令」の中心値を0.5にシフトして得ることができる。

【0089】

10

20

30

40

50

図 7 で示された相電圧指令において、いずれの相電圧指令がそれぞれ最大相、中間相、最小相を採るのかについては、図 3 や図 5 で示された相電圧指令と異ならない。即ち、 $0^\circ < \varphi < 60^\circ$ において $V_w^* < V_v^* < V_u^*$ の関係があることは、図 3 で示された相電圧指令でも、図 5 で示された相電圧指令でも異ならない。但し、最小値は 0 より大きく、最大値は 1 よりも小さい。

【0090】

図 8 はこのような場合におけるキャリア C 1、インバータゲート信号、インバータ出力電圧、コモンモード電圧の波形を示すグラフである。なお図 6 では、位相指令値 $\varphi 1^*$ 、 $\varphi 2^*$ が図 3 で示された位相角 $\varphi 3$ ($0^\circ < \varphi 3 < 60^\circ$) を採る場合が例示されており、 $V_w^* < V_v^* < V_u^*$ の関係が満足されている。

10

【0091】

この場合、零ベクトル V_0 はコンバータ 3 が転流するタイミングを含む期間に設けることができる。しかし、期間 $d_{st} \cdot t_s$ において、電圧ベクトルがベクトル V_0 を採用するときにコモンモード電圧 V_{cm} は $-E_d/2$ になり、電圧ベクトルがベクトル V_4 を採用するときにコモンモード電圧 V_{cm} は $-E_d/6$ になり、電圧ベクトルがベクトル V_6 を採用するときにはコモンモード電圧 V_{cm} は $+E_d/6$ になり、電圧ベクトルがベクトル V_7 を採用するときにコモンモード電圧 V_{cm} は $+E_d/2$ になることは相電圧指令の他の波形を用いた場合と同様である。

【0092】

結局、相電圧指令の波形を工夫しても、特許文献 2 の技術と非特許文献 1 の技術とを単に組み合わせただけでは、既述の問題点が解消されはしないことが判る。

20

【0093】

更に、特許文献 3 や非特許文献 2 に示されたように、相互に逆相である一对のキャリアを用い、同じ指令値でこれらと比較する手法を組み合わせても既述の問題点は解消されない。そのような組み合わせでコモンモード電圧が変動するタイミングをずらせることが、コンバータ 3 の転流時にインバータ 4, 5 が零ベクトルに基づいて動作しなければならないという制限を、満足できるとは限らないからである。

【0094】

C. 本実施の形態にかかるゲート信号の生成。

図 9 は本実施の形態にかかるゲート信号を生成するゲート信号生成回路 6 の構成を示すブロック図である。当該ゲート信号生成回路 6 は図 1 で示されたゲート信号生成回路 6 に対して、下記の点で特徴的に異なっている。

30

【0095】

第 1 に、演算部 622, 623 がそれぞれ演算部 626, 627 と置換された。演算部 626 によって指令値 $d_{st} \cdot (1 - V_u^*) = 1$, $d_{st} \cdot (1 - V_v^*)$, $d_{st} \cdot (1 - V_w^*)$ が生成され、演算部 627 によって指令値 $d_{st} + d_{rt} \cdot V_u^*$, $d_{st} + d_{rt} \cdot V_v^*$, $d_{st} + d_{rt} \cdot V_w^* = 0$ が生成される。

【0096】

第 2 に、キャリア反転部 605 が設けられた。キャリア反転部 605 は、キャリア生成部 604 で生成されたキャリア C 1 を反転したキャリア C 2 を生成する。

40

【0097】

第 3 に、上記第 1 及び第 2 の特徴に伴い、比較部 624, 625 はキャリア C 2 と、演算部 626, 627 との比較を行う。

【0098】

図 10 は相電圧指令 $V_u 1^*$, $V_v 1^*$, $V_w 1^*$ の波形を示すグラフであり、ここでは波形自体は図 3 に示された相電圧指令 V_u^* , V_v^* , V_w^* と同一である。また図 11 は相電圧指令 $V_u 2^*$, $V_v 2^*$, $V_w 2^*$ の波形を示すグラフであり、ここでは波形自体は図 5 に示された相電圧指令 V_u^* , V_v^* , V_w^* と同一である。

【0099】

図 12 はコンバータ 3 の動作が依拠するキャリア C 1、インバータ 4, 5 の動作がそれ

50

それ依拠するキャリア C_{21} , C_{22} 、インバータ 4 , 5 のそれぞれのインバータゲート信号、コモンモード電圧 V_{cm1} , V_{cm2} の波形を示すグラフである。なお図 12 では、位相指令値 ϕ_{1^*} 、 ϕ_{2^*} がそれぞれ図 10 及び図 11 で示された位相角 ϕ_{01} 、 ϕ_{72} (いずれも 0° より大きく 60° 未満) を採る場合が例示されており、 $0 = V_{w1^*} < V_{v1^*} < V_{u1^*}$, $V_{w2^*} < V_{v2^*} < V_{u2^*} = 1$ の関係が満足されている。

【0100】

キャリア C_{21} , C_{22} としてはそれぞれキャリア C_1 , C_2 を採用することができる。当然ながら、キャリア C_{21} , C_{22} はいずれもキャリア C_1 と同期すると把握できる。またキャリア C_{21} , C_{22} は相互に位相が逆相でありながら、最大値 ($d_{st} + d_{rt} = 1$) が一致し、最小値 (0) が一致する。

10

【0101】

演算部 612 は、既述のようにして信号波 $d_{rt} + d_{st} \cdot (1 - V_{u1^*})$, $d_{rt} + d_{st} \cdot (1 - V_{v1^*})$, $d_{rt} + d_{st} \cdot (1 - V_{w1^*})$ を生成する。また演算部 613 は、既述のようにして信号波 $d_{rt} \cdot V_{u1^*}$, $d_{rt} \cdot V_{v1^*}$, $d_{rt} \cdot V_{w1^*}$ を生成する。

【0102】

期間 $d_{st} \cdot t_s$ の始点においてキャリア C_{21} が値 d_{rt} を採るので、この値を基準にすると、インバータ 4 では期間 $d_{st} \cdot t_s$ において、電圧ベクトルが下記のように切り替わって採用される。

【0103】

(i) 値 $d_{st} \cdot (1 - V_{u1^*})$ だけ値 d_{rt} から離れた値 $d_{rt} + d_{st} \cdot (1 - V_{u1^*})$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{01} とベクトル V_{41} とを切り替えて採用する。値 $d_{st} \cdot (1 - V_{v1^*})$ だけ値 d_{rt} から離れた値 $d_{rt} + d_{st} \cdot (1 - V_{v1^*})$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{41} とベクトル V_{61} とを切り替えて採用する。値 $d_{st} \cdot (1 - V_{w1^*})$ だけ値 d_{rt} から離れた値 $d_{rt} + d_{st} \cdot (1 - V_{w1^*})$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{61} とベクトル V_{71} (図示せず) とを切り替えて採用する。但し、今考えている位相 ϕ_{01} においては相電圧指令 V_{w1^*} は 0 であるので、実質的には値 $d_{rt} + d_{st} \cdot (1 - V_{w1^*}) = 1$ においては電圧ベクトルは切り替わらず、ベクトル V_{61} が維持される。

20

30

【0104】

またキャリア C_{21} , C_{22} は相互に上述の関係を有しているので、期間 $d_{st} \cdot t_s$ の始点においてキャリア C_{22} は値 d_{st} ($= 1 - d_{rt}$) を採る。よってこの値を基準にすると、インバータ 5 では期間 $d_{st} \cdot t_s$ において、電圧ベクトルが下記のように切り替わって採用される。

【0105】

(ii) 値 $d_{st} \cdot V_{w2^*}$ だけ値 d_{st} から離れた値 $d_{st} \cdot (1 - V_{w2^*})$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{72} と V_{62} とを切り替えて採用する。値 $d_{st} \cdot V_{v2^*}$ だけ値 d_{st} から離れた値 $d_{st} \cdot (1 - V_{v2^*})$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{62} と V_{42} とを切り替えて採用する。値 $d_{st} \cdot V_{u2^*}$ だけ値 d_{st} から離れた値 $d_{st} \cdot (1 - V_{u2^*})$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{42} と V_{02} (図示せず) とを切り替えて採用する。但し、今考えている位相 ϕ_{72} においては相電圧指令 V_{u2^*} は 1 であるので、実質的には値 $d_{st} \cdot (1 - V_{u2^*}) = 0$ においては電圧ベクトルは切り替わらず、ベクトル V_{42} が維持される。

40

【0106】

期間 $d_{rt} \cdot t_s$ の始点においてもキャリア C_{21} は値 d_{rt} を採るので、この値を基準にすると、インバータ 4 では期間 $d_{rt} \cdot t_s$ において、電圧ベクトルが下記のように切り替わって採用される (図の繁雑を避けるため、電圧ベクトルの表示は省略した)。

【0107】

50

(iii) 値 $d_{rt} \cdot (1 - V_{u1}^*)$ だけ値 d_{rt} から離れた値 $d_{rt} \cdot V_{u1}^*$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{01} とベクトル V_{41} とを切り替えて採用する。値 $d_{rt} \cdot (1 - V_{v1}^*)$ だけ値 d_{rt} から離れた値 $d_{rt} \cdot V_{v1}^*$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{41} とベクトル V_{61} とを切り替えて採用する。値 $d_{rt} \cdot (1 - V_{w1}^*)$ だけ値 d_{rt} から離れた値 $d_{rt} \cdot V_{w1}^*$ をキャリア C_{21} が採る時点で、電圧ベクトルはベクトル V_{61} とベクトル V_{71} とを切り替えて採用する。但し、今考えている位相 ϕ_{01} においては相電圧指令 V_{w1}^* は 0 であるので、実質的には値 $d_{rt} \cdot V_{w1}^* = 0$ においては電圧ベクトルは切り替わらず、ベクトル V_{61} が維持される。

【0108】

10

(iv) 値 $d_{rt} \cdot V_{w2}^*$ だけ値 d_{st} から離れた値 $d_{st} + d_{rt} \cdot V_{w2}^*$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{72} と V_{62} とを切り替えて採用する。値 $d_{rt} \cdot V_{v2}^*$ だけ値 d_{st} から離れた値 $d_{st} + d_{rt} \cdot V_{v2}^*$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{62} と V_{42} とを切り替えて採用する。値 $d_{rt} \cdot V_{u2}^*$ だけ値 d_{st} から離れた値 $d_{st} + d_{rt} \cdot V_{u2}^*$ をキャリア C_{22} が採る時点で、電圧ベクトルはベクトル V_{42} と V_{02} とを切り替えて採用する。但し、今考えている位相 ϕ_{72} においては相電圧指令 V_{u2}^* は 1 であるので、実質的には値 $d_{st} + d_{rt} \cdot V_{u2}^* = 1$ においては電圧ベクトルは切り替わらず、ベクトル V_{42} が維持される。

【0109】

20

このような電圧ベクトルの切り替わりは、具体的にはインバータゲート信号の切り替わりによって実現される。例えば電圧ベクトルがベクトル V_{01} からベクトル V_{41} に切り替わる場合、インバータゲート信号 S_{up1}^* , S_{un1}^* は、それぞれオフ、オンの状態から、それぞれオン、オフの状態へと切り替わる。インバータゲート信号 S_{vp1}^* , S_{vn1}^* , S_{wp1}^* , S_{wn1}^* はそれぞれオフ、オン、オフ、オンの状態を維持するが、インバータ 4 に対するインバータゲート信号全体としてみれば、ベクトル V_{01} からベクトル V_{41} への切り替わりは、当該インバータゲート信号の切り替わりによって実現される。インバータ 5 における電圧ベクトルの切り替わりも同様に、インバータゲート信号 S_{up2}^* , S_{un2}^* , S_{vp2}^* , S_{vn2}^* , S_{wp2}^* , S_{wn2}^* の切り替わりによって実現される。

30

【0110】

図 4 を用いて説明したようにして、期間 $d_{st} \cdot t_s$ においてコモンモード電圧 V_{cm1} (実線のグラフ) は、ベクトル V_{01} , V_{41} , V_{61} に対応してそれぞれ値 $-E_d/2$, $-E_d/6$, $+E_d/6$ を採る。図 6 を用いて説明したようにして、期間 $d_{st} \cdot t_s$ においてコモンモード電圧 V_{cm2} (破線のグラフ) は、ベクトル V_{72} , V_{62} , V_{42} に対応してそれぞれ値 $+E_d/2$, $+E_d/6$, $-E_d/6$ を採る。

【0111】

図 12 で示されたインバータゲート信号 S_{up2}^* , S_{vp2}^* , S_{wp2}^* の導通パターンは、図 6 で示されたインバータゲート信号 S_{up}^* , S_{vp}^* , S_{wp}^* の導通パターンとは異なる。これはインバータゲート信号 S_{up2}^* , S_{vp2}^* , S_{wp2}^* を生成する処理において用いられるキャリア C_{22} がキャリア C_1 と逆相であることに起因する。

40

【0112】

そしてこのことにより、インバータ 5 において電圧ベクトルが零ベクトル V_{72} を採用する期間が、コンバータ 3 が転流するタイミング (キャリア C_1 が値 d_{rt} を採るタイミング) を含むこととなる。前節「B」で既述のように、キャリア C_1 に基づいてインバータ 4 を動作させると、電圧ベクトルが零ベクトル V_0 を採用する期間はコンバータ 3 が転流するタイミングを含む。そして上述のようにキャリア C_{21} はキャリア C_1 と同期しているので (更に具体的には、ここでは両者が一致するので)、インバータ 4 において電圧ベクトルが零ベクトル V_{01} を採用する期間が、コンバータ 3 が転流するタイミングを含むこととなる。つまり本節で説明された動作では、零ベクトル V_{01} , V_{72} が、コンバー

50

タ 3 が転流するタイミングを含む期間において設定されることとなり、いわゆる零電流におけるコンバータ 3 の転流が実現される。

【 0 1 1 3 】

さらに、図 1 2 から明白なように、コモンモード電圧 V_{cm1} , V_{cm2} はその増減傾向が反対になる。具体的には、コンバータ 3 が転流するタイミングを含む期間に設定される零ベクトル V_{01} , V_{72} から、それぞれ次のベクトル V_{41} , V_{62} へと電圧ベクトルが切り替わるとき、期間 $d_{st} \cdot t_s$ においてはコモンモード電圧 V_{cm1} は値 $-E_d/2$ から値 $-E_d/6$ へと上昇し、コモンモード電圧 V_{cm2} は値 $+E_d/2$ から値 $+E_d/6$ へと下降する。よって、インバータ 4 が零ベクトル V_{01} を採る期間の終期と、インバータ 5 が零ベクトル V_{72} を採る期間の終期（あるいは始期）とが一致しても、両者のコモンモード電流は相互に相殺し、コモンモード電流の総量が低減される。期間 $d_{rt} \cdot t_s$ においても同様である。

10

【 0 1 1 4 】

このような零ベクトル V_{01} , V_{72} の終期が一致するという、コモンモード電流の発生について最も望ましくない場合がどのような状況で生じるかについて説明する。負荷 M_1 , M_2 が同仕様であり、同じ条件下で運転される場合、第 1 指令値及び第 2 指令値は一致する。更に、相電圧指令を二相変調で生成するとき、図 1 0 及び図 1 1 で示された波形を用いれば、インバータゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* とインバータゲート信号 S_{up2}^* , S_{vp2}^* , S_{wp2}^* も相互に一致する。より詳細には次の通りである。

20

【 0 1 1 5 】

上述のように第 1 指令値及び第 2 指令値が一致すれば、位相指令値 φ_1 , φ_2 も一致する。以下、この一致した位相指令値を位相 φ と表現する。波形の対称性から、一般性を失うことなく $0^\circ < \varphi < 60^\circ$ の範囲で考察できる。当該範囲においては図 3 及び図 5 の説明を参考にして、下式 (1) が成立する。

【 0 1 1 6 】

$$V_{u1}^* = K \cdot \sin(\varphi + 60^\circ) , V_{w2}^* = 1 - K \cdot \sin(\varphi + 60^\circ) \dots (1)$$

【 0 1 1 7 】

また図 1 2 を参照して、またキャリア C_{21} , C_{22} が互いに逆相であり、かつ最大値及び最小値がそれぞれ 1 , 0 であることも互いに同じであることから、下式 (2) が成立する場合には、零ベクトル V_{01} , V_{72} の終期が一致する。

30

【 0 1 1 8 】

$$d_{st}(1 - V_{u1}^*) = d_{st} \cdot V_{w2}^* \dots (2)$$

【 0 1 1 9 】

式 (1) から値 $1 - V_{u1}^*$, V_{w2}^* は相互に等しいことが明白であることから、式 (2) が成立することもまた、明白である。よって負荷 M_1 , M_2 が同仕様であり、同じ条件下で運転され、図 1 0 及び図 1 1 で示された二相変調波形を用いれば、零ベクトル V_{01} , V_{72} の終期が一致する。零ベクトル V_{01} , V_{72} の始期についても同様である。

【 0 1 2 0 】

なお、図 1 2 ではインバータ 4 で採用される電圧ベクトルがベクトル V_{41} とベクトル V_{61} との間で切り替わるタイミングと、インバータ 5 で採用される電圧ベクトルがベクトル V_{62} とベクトル V_{42} との間で切り替わるタイミングもほぼ一致し、このタイミングにおいてコモンモード電流が相互に相殺される如く描かれているが、一般にはかかる相殺が生じるとは言えない。かかる相殺が生じるためには、図 1 2 を参照して下式 (3) が成立しなければならない (式 (3) は $V_{v1}^* = V_{v2}^*$ を意味する) 。

40

【 0 1 2 1 】

$$d_{st}(1 - V_{v1}^*) = d_{st}(1 - V_{v2}^*) \dots (3)$$

【 0 1 2 2 】

しかし、例えば $0^\circ < \varphi < 60^\circ$ の範囲では図 3 及び図 5 の説明を参考にして、下式 (4) が成立する。

50

【 0 1 2 3 】

$$V v 1^* = K \cdot \sin \varphi, V v 2^* = 1 + K \cdot \sin(\varphi + 300^\circ) \dots (4)$$

【 0 1 2 4 】

よって式(3)が成立するか否かは位相 φ に依存するため、零ベクトル $V 0 1, V 7 2$ の始期、終期以外でコモンモード電流が相殺されるとは限らない。

【 0 1 2 5 】

このように相電圧指令の波形は、インバータ4を駆動するために用いられる波形の最大相(上述の例では相電圧指令 $V u 1^*$)と、インバータ5を駆動するために用いられる波形の最小相(上述の例では相電圧指令 $V w 2^*$)との和が、キャリア $C 2 1, C 2 2$ の最大振幅と等しいことが望ましい。

10

【 0 1 2 6 】

図13及び図14は、インバータ電流とコモンモード電流を示すグラフである。インバータ電流として、インバータ4, 5のそれぞれのU相に流れる電流 $I u 1, I u 2$ を代表的に示した。交流電圧 $V r, V s, V t$ の電圧値を200Vとし、変調率を1とし、キャリアの周波数を5kHzとした。またインバータの出力周波数を100Hzとした。図13及び図14ではインバータの出力波形の一周期分(10ms)を示している。

【 0 1 2 7 】

図13は前節「B」で説明された技術であって二相変調を用いた場合を示す。即ちインバータ4, 5のインバータゲート信号の生成にキャリア $C 1$ が共用され、かつ相電圧指令も図3に示された波形が共用された場合である。図14は本節で説明された技術であって二相変調を用いた場合を示す。即ちインバータ4, 5のインバータゲート信号の生成にはそれぞれキャリア $C 2 1, C 2 2$ が用いられ、かつ相電圧指令はそれぞれ図10及び図11に示された波形が用いられた場合である。いずれもコモンモード電流が最も流れやすくなるように零ベクトルの始期・終期が一致した場合が示されている。

20

【 0 1 2 8 】

図13を参照して、インバータ4, 5が等しい動作を行うため、インバータ電流は一致する。またコモンモード電圧 $V c m 1, V c m 2$ も一致し、よってコモンモード電流 $I c m 1, I c m 2$ も一致する。コモンモード電流 $I c m 1, I c m 2$ はそれぞれ0.122A(実効値)であり、両者は同波形となるので、コモンモード電流の総和(図中「 $I c m 1 + I c m 2$ 」と表示した: 以下同様)もコモンモード電流 $I c m 1$ の二倍となる(0.244A(実効値))。

30

【 0 1 2 9 】

これに対して図14を参照すると、キャリアの周波数に従って見てインバータ4, 5は相補的に動作するため、インバータ電流 $I u 1, I u 2$ (それぞれ淡線、濃線で示す)の細かな山谷は逆相になっている。またコモンモード電圧 $V c m 1, V c m 2$ は反対に遷移するので、コモンモード電流 $I c m 1, I c m 2$ も逆相となる。これによりコモンモード電流の総和の実効値は、コモンモード電流 $I c m 1, I c m 2$ の実効値が0.120Aであるのに対して、0.121Aとなっている。この結果は図13に示された結果と比較して、コモンモード電流の総和の実効値がほぼ半分に低減されていることを示している。これは零ベクトルの始期・終期におけるコモンモード電流が相殺されたものの、他のベクトル $V 6, V 4$ が採用された期間における漏れ電流が倍増したために、インバータ1つ分の漏れ電流と等しくなったものと考えられる。

40

【 0 1 3 0 】

なお、図10及び図11で示された波形では、インバータ4を駆動するために用いられる波形の最小相(上述の例では相電圧指令 $V w 1^* = 0$)と、インバータ5を駆動するために用いられる波形の最大相(上述の例では相電圧指令 $V u 2^* = 1$)との和も、キャリア $C 2 1, C 2 2$ の最大振幅と等しい。但し図12を用いて説明したように、ここでは、零ベクトル $V 7 1, V 0 2$ が現れないため、これらの始期、終期における、コモンモード電流の相殺も現れない。しかし、図7で示されたような三相変調の波形を相電圧指令に用いた場合には、零ベクトル $V 7 1, V 0 2$ が現れ、これらの始期、終期におけるコモンモ

50

ード電流の相殺も発生する。

【0131】

図15は図7と同じく三相変調された波形の相電圧指令を示すグラフである。変調波形生成部611, 621は、それぞれ相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* と相電圧指令 V_{u2}^* , V_{v2}^* , V_{w2}^* として、図15に示された相電圧指令 V_u^* , V_v^* , V_w^* の波形を採用する。

【0132】

図16はキャリア C_1 , C_2 , C_2 、インバータゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* , S_{up2}^* , S_{vp2}^* , S_{wp2}^* 、コモンモード電圧 V_{cm1} , V_{cm2} の波形を示すグラフである。この場合には、上記の(i)の説明を参照して、期間 $d_{st} \cdot t_s$ においては、値 $d_{st} \cdot (1 - V_{w1}^*)$ だけ値 d_{rt} から離れた値 $d_{rt} + d_{st} \cdot (1 - V_{w1}^*)$ をキャリア C_2 が採る時点で、電圧ベクトルはベクトル V_{61} とベクトル V_{71} とを切り替えて採用する。また上記の(ii)の説明を参照して、期間 $d_{st} \cdot t_s$ においては値 $d_{st} \cdot V_{w2}^*$ だけ値 d_{st} から離れた値 $d_{st} \cdot (1 - V_{u2}^*)$ をキャリア C_2 が採る時点で、電圧ベクトルはベクトル V_{42} と V_{02} とを切り替えて採用する。また上記の(iii)の説明を参照して、期間 $d_{rt} \cdot t_s$ においては値 $d_{rt} \cdot (1 - V_{w1}^*)$ だけ値 d_{rt} から離れた値 $d_{rt} \cdot V_{w1}^*$ をキャリア C_2 が採る時点で、電圧ベクトルはベクトル V_{61} とベクトル V_{71} とを切り替えて採用する(ベクトルは図示省略)。また上記の(iv)の説明を参照して、期間 $d_{rt} \cdot t_s$ においては値 $d_{rt} \cdot V_{u2}^*$ だけ値 d_{st} から離れた値 $d_{st} + d_{rt} \cdot V_{u2}^*$ をキャリア C_2 が採る時点で、電圧ベクトルはベクトル V_{42} と V_{02} とを切り替えて採用する(ベクトルは図示省略)。

【0133】

このように三相変調された相電圧指令を用いた場合に、零ベクトル V_{01} , V_{72} の終期が一致するという、コモンモード電流の発生について最も望ましくない場合がどのような状況で生じるかについて説明する。負荷 M_1 , M_2 が同仕様であり、同じ条件下で運転される場合、第1指令値及び第2指令値は一致する。更に、位相指令値 ϕ_1 , ϕ_2 がいずれも位相 ϕ_{312} を採るものとすれば(図15参照)インバータゲート信号 S_{up1}^* , S_{vp1}^* , S_{wp1}^* とインバータゲート信号 S_{up2}^* , S_{vp2}^* , S_{wp2}^* も相互に一致する。より詳細には次の通りである。

【0134】

波形の対称性から、一般性を失うことなく $0^\circ < \phi < 60^\circ$ の範囲で考察できる。当該範囲においては図15及び特許文献4を参考にして、式(5)が成立する。

【0135】

$$V_{u1}^* = K \cdot \sin(\phi + 60^\circ), V_{w2}^* = 1 - K \cdot \sin(\phi + 60^\circ) \dots (5)$$

【0136】

図16を参照すると、図12で示された場合と同様にして、上式(2)が成立する場合には、零ベクトル V_{01} , V_{72} の終期が一致する。そして式(5)が成立すると式(2)も成立する。よって二相変調を用いた場合と同様に、三相変調を用いても、零ベクトル V_{01} , V_{72} の終期が一致する。零ベクトル V_{01} , V_{72} の始期についても同様である。

【0137】

但し、三相変調を用いた場合には、第1指令値及び第2指令値が一致すれば相電圧指令 V_{v1}^* , V_{v2}^* は一致するので、インバータ4で採用される電圧ベクトルがベクトル V_{41} とベクトル V_{61} との間を切り替わるタイミングと、インバータ5で採用される電圧ベクトルがベクトル V_{62} とベクトル V_{42} との間で切り替わるタイミングもほぼ一致し、このタイミングにおいてコモンモード電流が相殺される。

【0138】

また同様にして、インバータ4で採用される電圧ベクトルがベクトル V_{61} とベクトル V_{71} との間で切り替わるタイミングと、インバータ5で採用される電圧ベクトルがベク

トル V_{42} とベクトル V_{02} との間で切り替わるタイミングもほぼ一致し、このタイミングにおいてもコモンモード電流が相殺される。

【0139】

図17及び図18は、インバータ電流とコモンモード電流を示すグラフである。相電圧指令として図7や図15に示された波形を採用した以外は、図13及び図14で説明した諸元を用いた。

【0140】

図17は前節「B」で説明された技術であって三相変調を用いた場合を示す。即ちインバータ4, 5のインバータゲート信号の生成にキャリア C_1 が共用され、かつ相電圧指令も図7に示された波形が共用された場合である。図18は本節で説明された技術であって三相変調を用いた場合を示す。即ちインバータ4, 5のインバータゲート信号の生成にはそれぞれキャリア C_{21} , C_{22} が用いられ、かつ相電圧指令はいずれも図15に示された波形が用いられた場合である。いずれもコモンモード電流が最も流れやすくなるように零ベクトルの始期・終期が一致した場合が示されている。

【0141】

図17を参照して、図13と同様に、インバータ電流 I_{u1} , I_{u2} やコモンモード電圧 V_{cm1} , V_{cm2} 、コモンモード電流 I_{cm1} , I_{cm2} はそれぞれ相互に一致する。コモンモード電流 I_{cm1} , I_{cm2} はそれぞれ 0.140 A (実効値) となる。この値が図13で説明した値 0.122 A よりも大きいのは、コンバータ3の転流しないタイミングでの零ベクトルの始期・終期(ベクトル V_{61} , V_{71} 間の切り替わり、ベクトル V_{02} , V_{42} 間の切り替わり)におけるコモンモード電流が増加したためと考えられる。コモンモード電流の総和の実効値は、 0.280 A (実効値) となる。

【0142】

これに対して図18を参照すると、図14と同様に、インバータ電流 I_{u1} , I_{u2} の細かな山谷は逆相になっている。またコモンモード電圧 V_{cm1} , V_{cm2} は反対に遷移するので、コモンモード電流 I_{cm1} , I_{cm2} も逆相となる。これによりコモンモード電流の総和の実効値は、コモンモード電流 I_{cm1} , I_{cm2} の実効値が 0.137 A であるのに対して、 0.118 A となっている。この結果は図17に示された結果と比較して、コモンモード電流の総和の実効値の半分よりも小さい値にまで低減されていることを示している。これは零ベクトル以外でも電圧ベクトルが切り替わるときに、コモンモード電流が相殺されたことによると考えられる。

【0143】

D. 負荷が一つの場合.

前節「C」では図1に鑑みて、インバータ4, 5に対して負荷 M_1 , M_2 がそれぞれ個別に設けられながらも、コモンモード電流が集中する条件を考えて説明された。ここではインバータ4, 5に対して一つの負荷が設けられる場合について説明する。この場合、インバータ4, 5が同じ負荷を駆動するので、コモンモード電流が集中する運転が行われやすい。

【0144】

図19は本発明が適用可能な直接形変換装置の他の構成を示す回路図である。図1に示された構成と比較して、インバータ4, 5に対して出力リアクトル群7を介して三相の負荷 M_3 が一つ接続されている点で特徴的に異なっている。

【0145】

出力リアクトル群7は各相毎にインバータ4, 5の出力側同士を接続する三個のリアクトルからなっている。当該リアクトルの各々の中点から三相の電圧 V_u , V_v , V_w が得られ、これらが負荷 M_3 に与えられる。負荷 M_3 は誘導性負荷であって、例えばY結線されて電圧 V_u , V_v , V_w が印加される三相コイルを有するモータである。寄生容量が、Y結線された三個のコンデンサとして記載されている。

【0146】

負荷 M_3 におけるコモンモード電圧 V_{cm} は、負荷 M_3 の寄生容量のY結線された中性

点の電位として把握される。但し、解析の都合上、インバータ 4, 5 に対する負荷 M 3 の接続の対称性から、図 19 に示されるコモンモード電圧 V_{cm1} , V_{cm2} の合成としてコモンモード電圧 V_{cm} を把握することもできる。

【0147】

即ち、出力リアクトル群 7 を構成する三つのリアクトルの両端にはそれぞれ Y 結線された寄生容量が想定される。コモンモード電圧 V_{cm1} , V_{cm2} は、これらの二つの Y 結線のそれぞれの中性点の電位として把握され、コモンモード電流 I_{cm1} , I_{cm2} は、それぞれの中性点から流れ出す漏洩電流として把握される。

【0148】

図 20 及び図 21 は、インバータ電流とコモンモード電流を示すグラフである。図 20 は前々節「B」で説明された技術であって二相変調を用いた場合を示す。即ちインバータ 4, 5 のインバータゲート信号の生成にキャリア C 1 が共用され、かつ相電圧指令も図 3 に示された波形が共用された場合である。図 21 は前節「C」で説明された技術であって二相変調を用いた場合を示す。即ちインバータ 4, 5 のインバータゲート信号の生成にはそれぞれキャリア C 2 1, C 2 2 が用いられ、かつ相電圧指令はそれぞれ図 10 及び図 11 に示された波形が用いられた場合である。いずれもコモンモード電流が最も流れやすくなるように零ベクトルの始期・終期が一致した場合が示されている。

10

【0149】

図 20 を参照して、図 13 と同様に、インバータ電流 I_{u1} , I_{u2} やコモンモード電圧 V_{cm1} , V_{cm2} はそれぞれ相互に一致する。コモンモード電圧 V_{cm1} , V_{cm2} は相互に並列に接続された位置に印加されるので、両者が合成されたコモンモード電圧 V_{cm} もコモンモード電圧 V_{cm1} , V_{cm2} と等しい。コモンモード電流 I_{cm1} , I_{cm2} の合成値 I_{cm} は 0.122 A (実効値) となる。この値が図 13 で説明した合成値 I_{cm} の値 0.244 の半分となっているのは、負荷 M 3 を負荷 M 1, M 2 のそれぞれと等しく設定し、かつ一つだけ設けたためと考えられる。

20

【0150】

図 21 を参照して、図 14 と同様に、インバータ電流 I_{u1} , I_{u2} はキャリア周波数の周期で見て相互に逆相であり、コモンモード電圧 V_{cm1} , V_{cm2} はそれぞれ相互に逆相となる。コモンモード電圧 V_{cm1} , V_{cm2} は相互に並列に接続された位置に印加されるので、両者が合成されたコモンモード電圧 V_{cm} はコモンモード電圧 V_{cm1} , V_{cm2} よりも低減されている。コモンモード電流 I_{cm1} , I_{cm2} の合成値 I_{cm} は 0.06 A (実効値) となる。この値が図 14 で説明した合成値 I_{cm} の値 0.121 の約半分となっているのは、負荷 M 3 を負荷 M 1, M 2 のそれぞれと等しく設定し、かつ一つだけ設けたためと考えられる。

30

【0151】

図 22 及び図 23 は、インバータ電流とコモンモード電流を示すグラフである。図 22 は前々節「B」で説明された技術であって三相変調を用いた場合を示す。即ちインバータ 4, 5 のインバータゲート信号の生成にキャリア C 1 が共用され、かつ相電圧指令も図 7 に示された波形が共用された場合である。図 23 は前節「C」で説明された技術であって三相変調を用いた場合を示す。即ちインバータ 4, 5 のインバータゲート信号の生成にはそれぞれキャリア C 2 1, C 2 2 が用いられ、かつ相電圧指令はいずれも図 15 に示された波形が用いられた場合である。いずれもコモンモード電流が最も流れやすくなるように零ベクトルの始期・終期が一致した場合が示されている。

40

【0152】

図 22 を参照して、図 17 と同様に、インバータ電流 I_{u1} , I_{u2} やコモンモード電圧 V_{cm1} , V_{cm2} はそれぞれ相互に一致する。コモンモード電流 I_{cm1} , I_{cm2} の合成値 I_{cm} は 0.140 A (実効値) となる。この値が図 17 で説明した合成値 I_{cm} の値 0.280 A の半分となっているのは、負荷 M 3 を負荷 M 1, M 2 のそれぞれと等しく設定し、かつ一つだけ設けたためと考えられる。

【0153】

50

図 23 を参照して、図 18 と同様に、インバータ電流 I_{u1} , I_{u2} はキャリア周波数の周期で見て相互に逆相であり、コモンモード電圧 V_{cm1} , V_{cm2} はそれぞれ相互に逆相となる。コモンモード電流 I_{cm1} , I_{cm2} の合成値 I_{cm} は 0.06 A (実効値) となる。この値が図 18 で説明したで説明した合成値 I_{cm} の値 0.118 の約半分となっているのは、負荷 $M3$ を負荷 $M1$, $M2$ のそれぞれと等しく設定し、かつ一つだけ設けたためと考えられる。

【図面の簡単な説明】

【0154】

【図 1】本発明が適用可能な直接形変換装置の構成を示す回路図である。

【図 2】ゲート信号生成回路の構成を示すブロック図である。

10

【図 3】相電圧指令の波形を示すグラフである。

【図 4】種々の信号、電圧の波形を示すグラフである。

【図 5】相電圧指令の波形を示すグラフである。

【図 6】種々の信号、電圧の波形を示すグラフである。

【図 7】相電圧指令の波形を示すグラフである。

【図 8】種々の信号、電圧の波形を示すグラフである。

【図 9】本実施の形態にかかるゲート信号生成回路の構成を示すブロック図である。

【図 10】相電圧指令の波形を示すグラフである。

【図 11】相電圧指令の波形を示すグラフである。

【図 12】種々の信号、電圧の波形を示すグラフである。

20

【図 13】インバータ電流とコモンモード電流を示すグラフである。

【図 14】インバータ電流とコモンモード電流を示すグラフである。

【図 15】相電圧指令の波形を示すグラフである。

【図 16】種々の信号、電圧の波形を示すグラフである。

【図 17】インバータ電流とコモンモード電流を示すグラフである。

【図 18】インバータ電流とコモンモード電流を示すグラフである。

【図 19】本発明が適用可能な直接形変換装置の他の構成を示す回路図である。

【図 20】インバータ電流とコモンモード電流を示すグラフである。

【図 21】インバータ電流とコモンモード電流を示すグラフである。

【図 22】インバータ電流とコモンモード電流を示すグラフである。

30

【図 23】インバータ電流とコモンモード電流を示すグラフである。

【符号の説明】

【0155】

3 コンバータ

4, 5 インバータ

60 コンバータ制御部

61 第1インバータ制御部

62 第2インバータ制御部

C1, C21, C22 キャリア

L1, L2 直流電源線

40

V_r , V_s , V_t 交流電圧

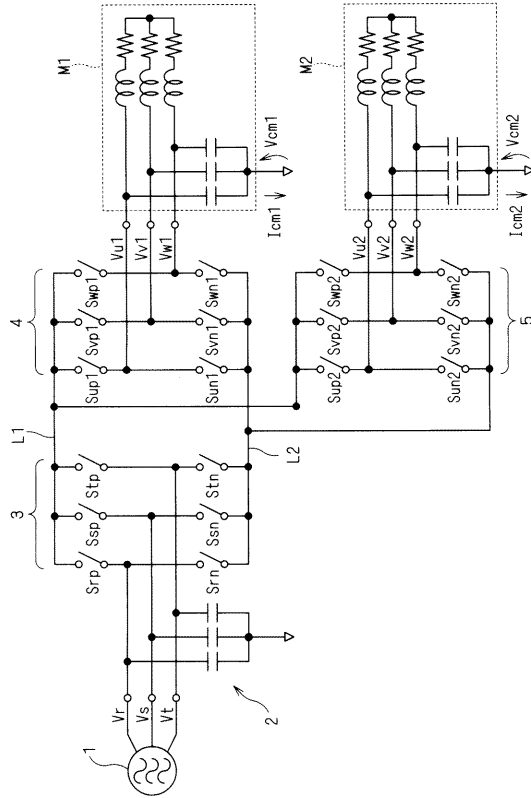
V_{u1}^* , V_{v1}^* , V_{w1}^* , V_{u2}^* , V_{v2}^* , V_{w2}^* 相電圧指令

S_{rp}^* , S_{sp}^* , S_{tp}^* , S_{rn}^* , S_{sn}^* , S_{tn}^* 制御信号

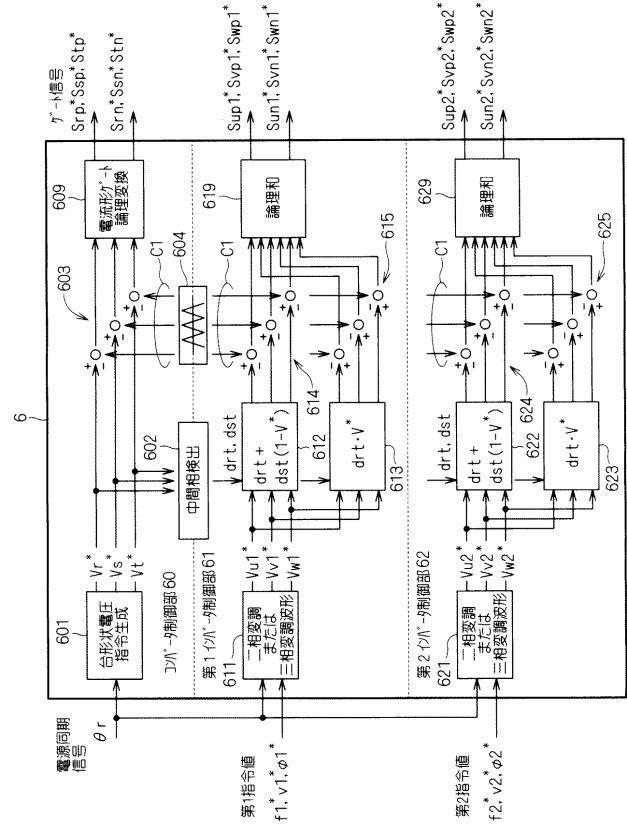
S_{up1} , S_{un1} , S_{vp1} , S_{vn1} , S_{wp1} , S_{wn1} , S_{up2} , S_{un2} , S_{vp2} , S_{vn2} , S_{wp2} , S_{wn2} スイッチング素子

S_{up1}^* , S_{un1}^* , S_{vp1}^* , S_{vn1}^* , S_{wp1}^* , S_{wn1}^* , S_{up2}^* , S_{un2}^* , S_{vp2}^* , S_{vn2}^* , S_{wp2}^* , S_{wn2}^* インバータゲート信号

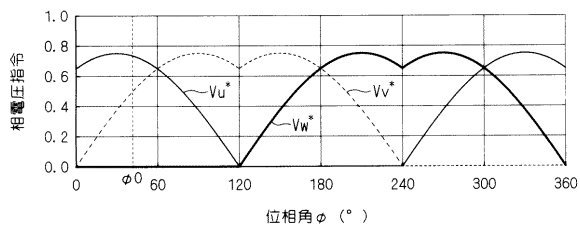
【図 1】



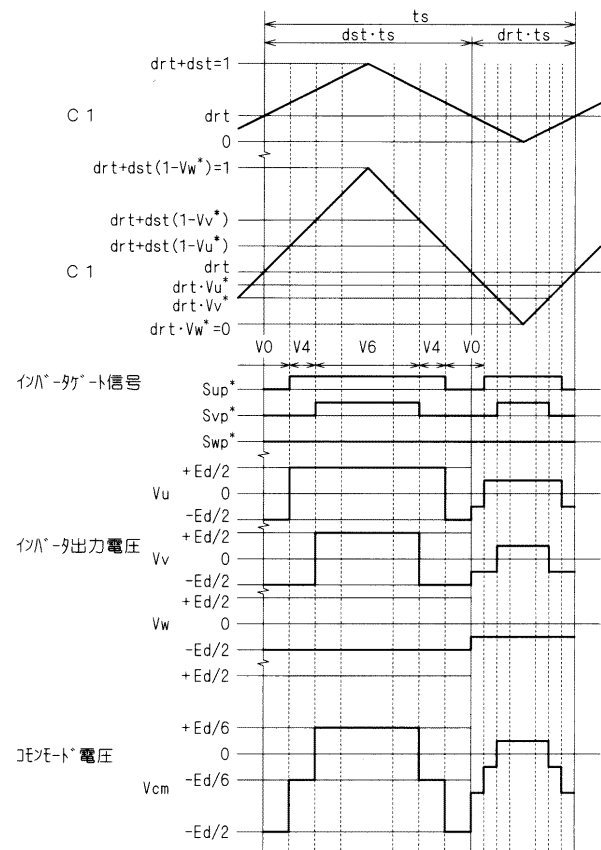
【図 2】



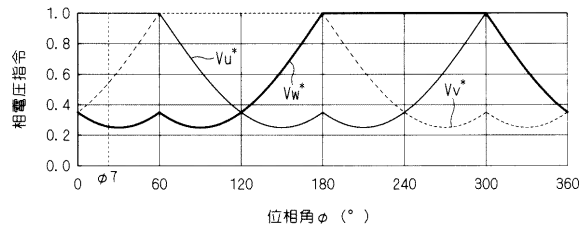
【図 3】



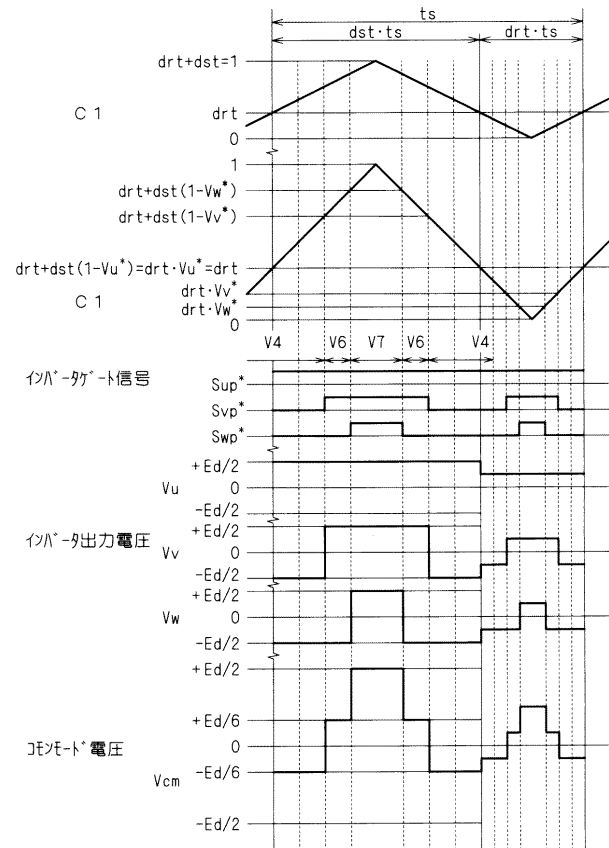
【図 4】



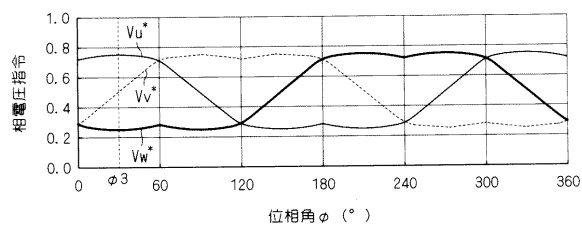
【図 5】



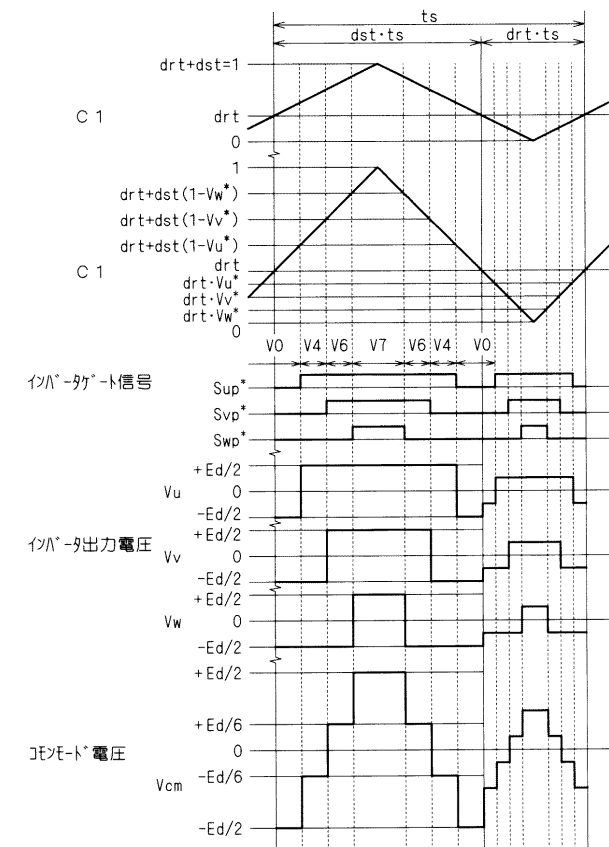
【図 6】



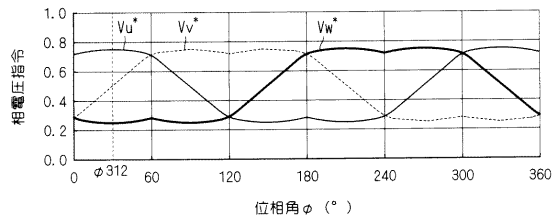
【図 7】



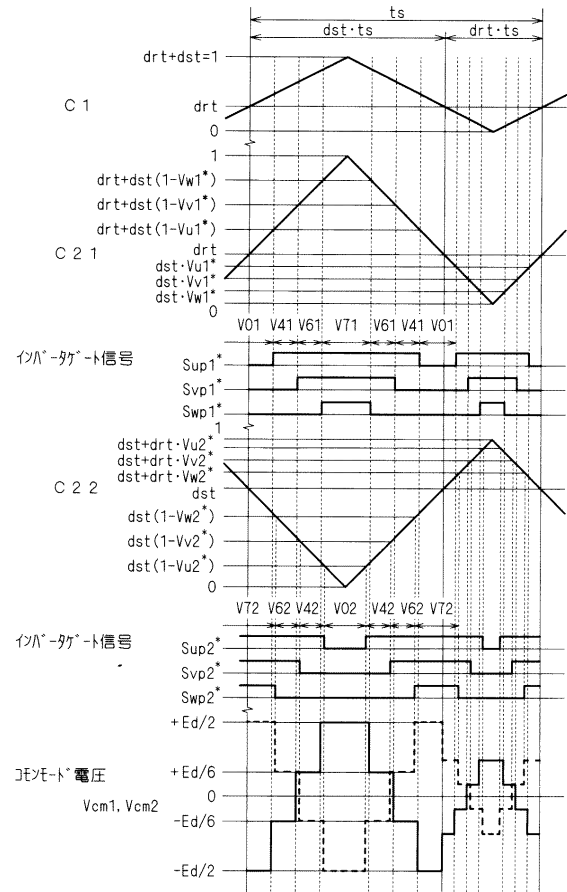
【図 8】



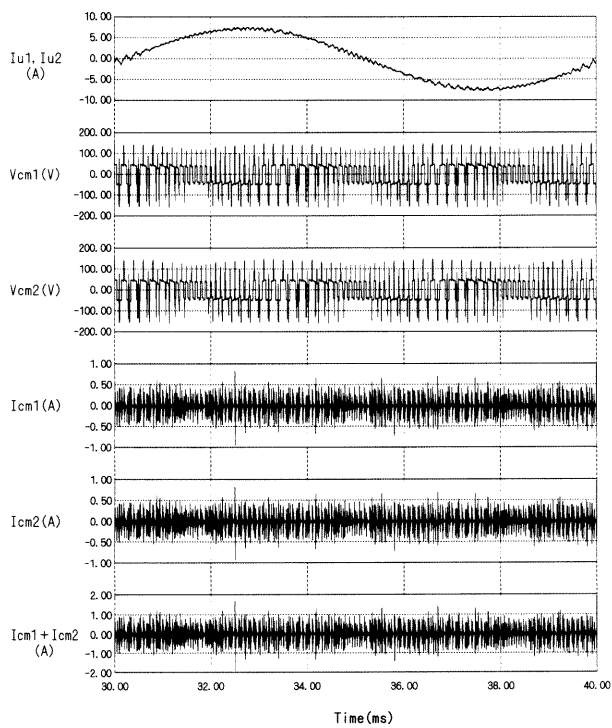
【図 15】



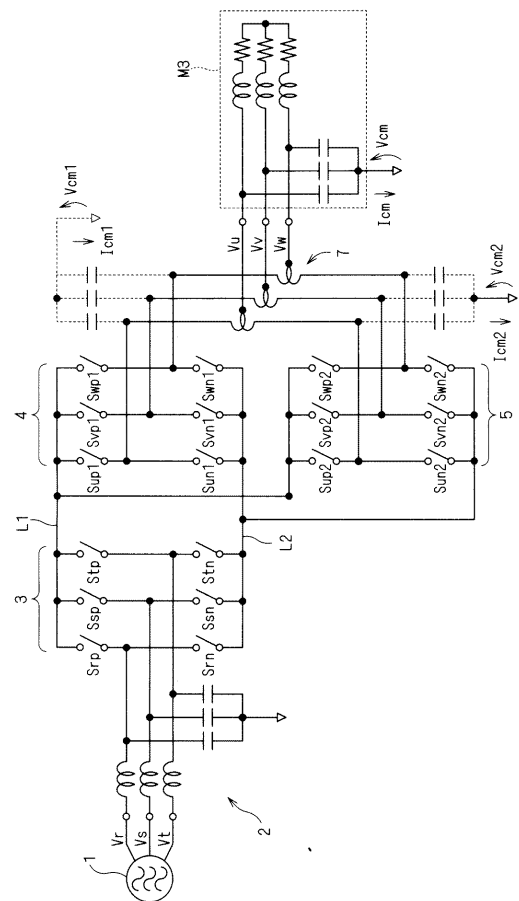
【図 16】



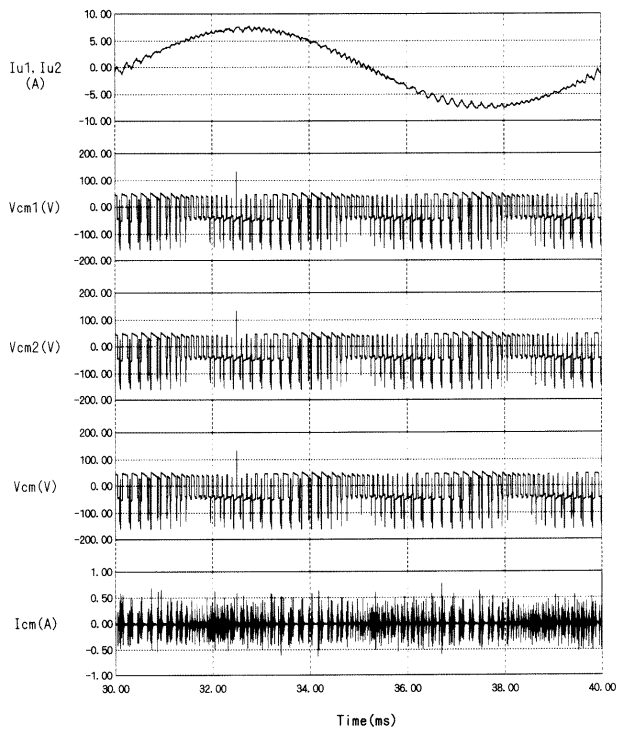
【図 17】



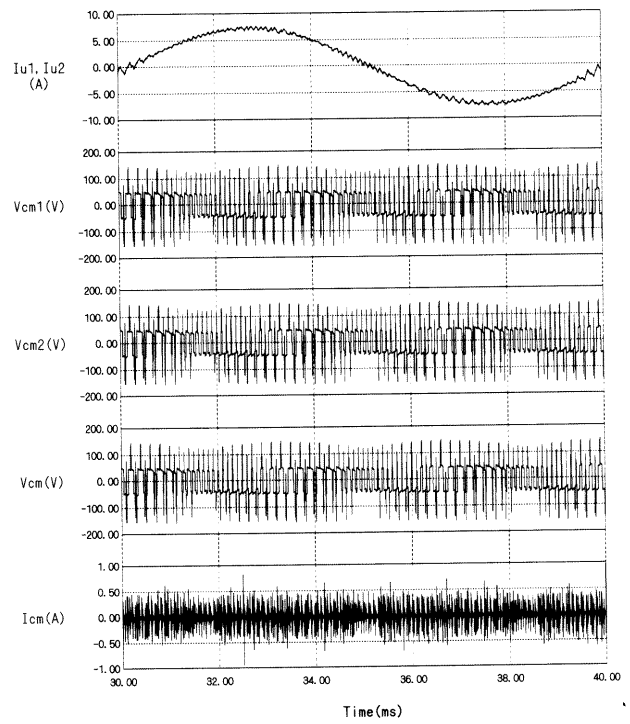
【図 19】



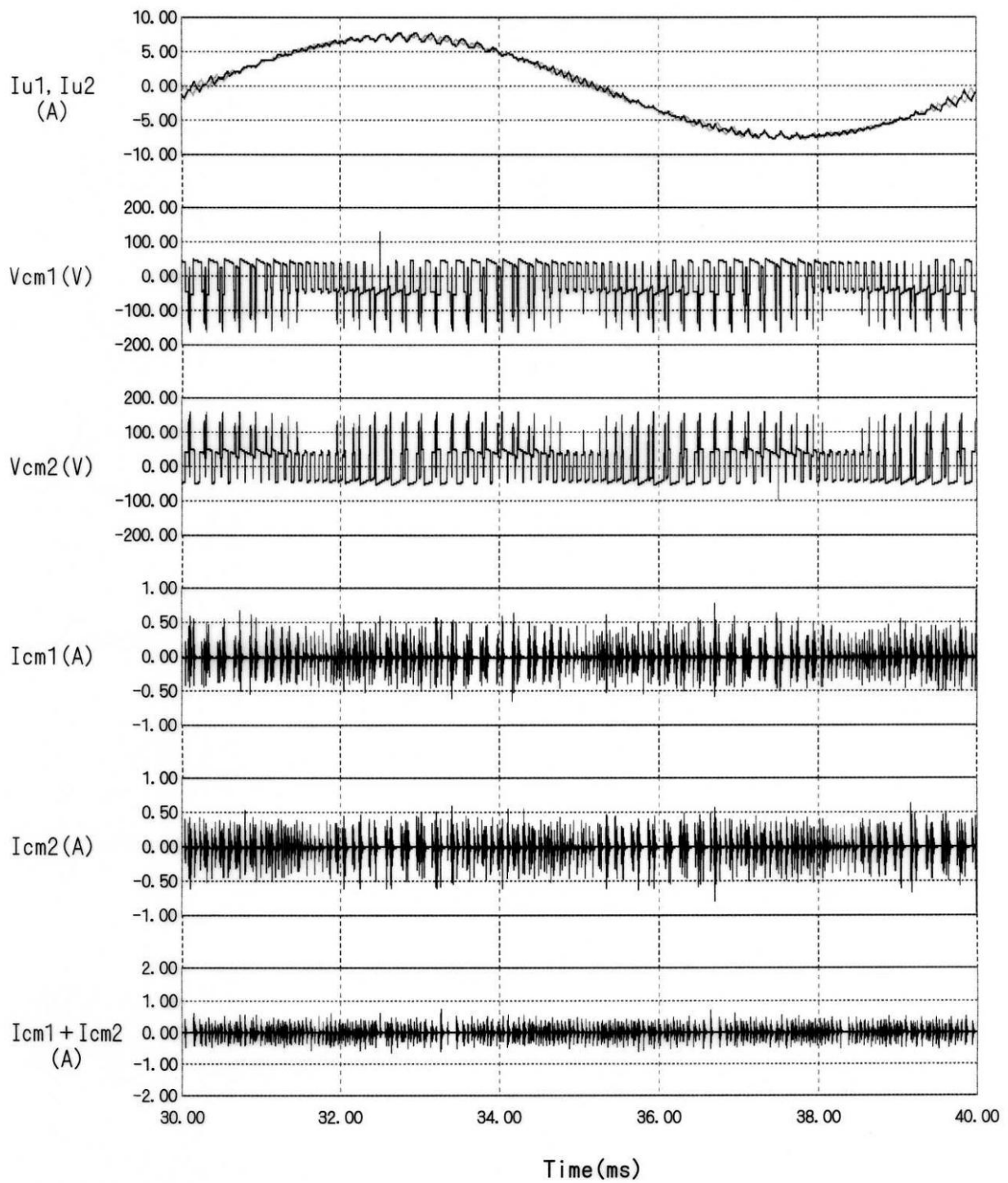
【図 20】



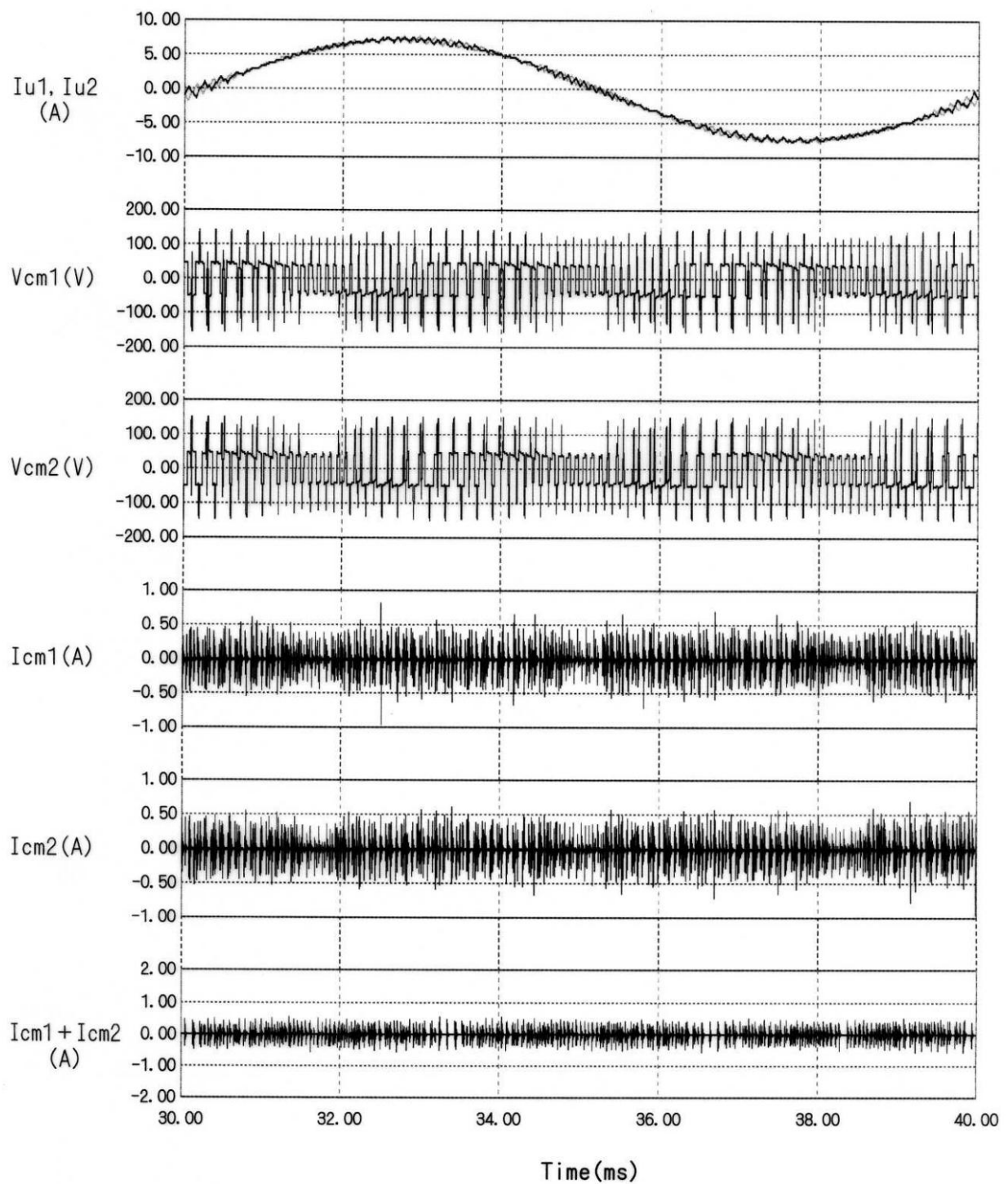
【図 22】



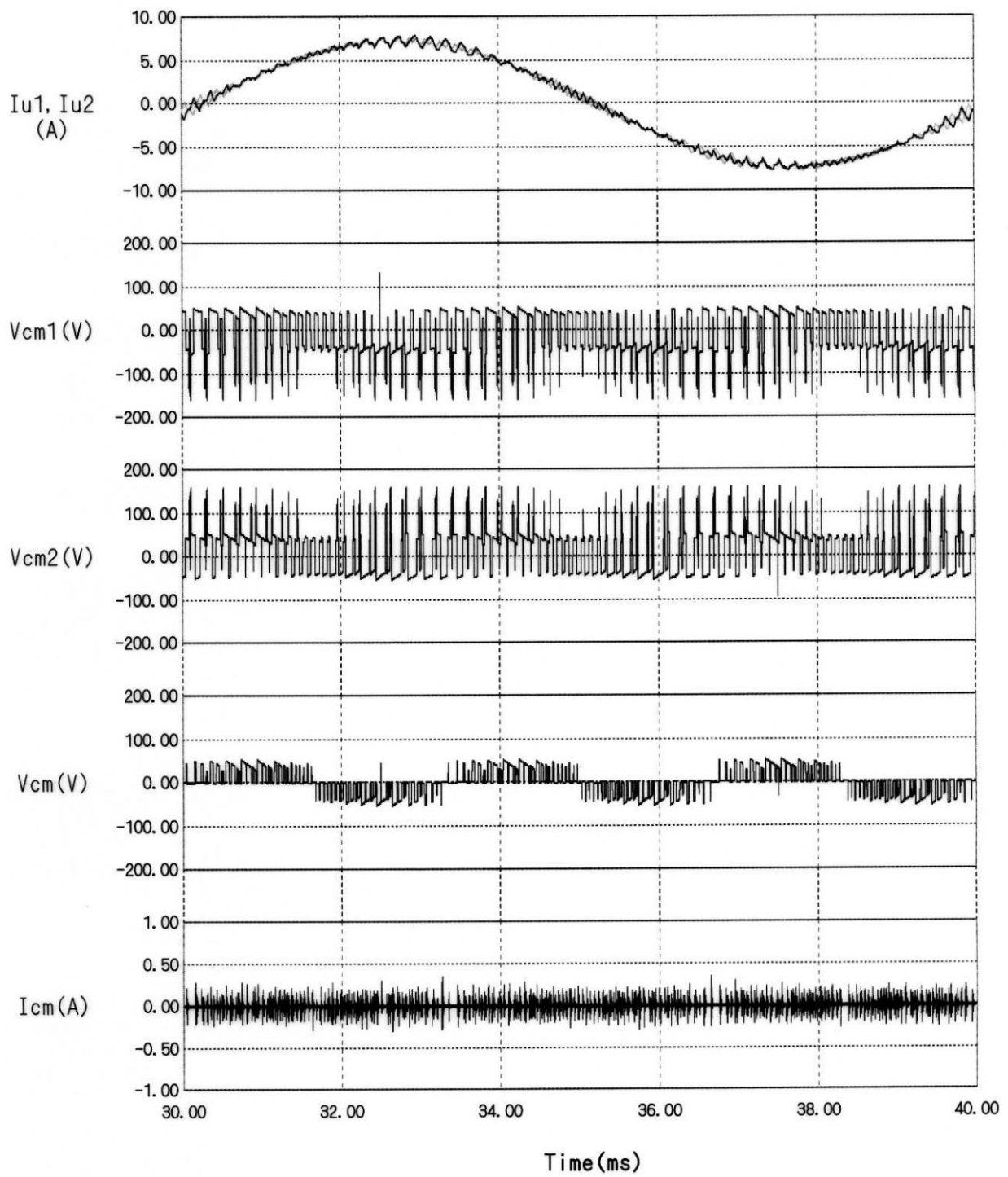
【 図 1 4 】



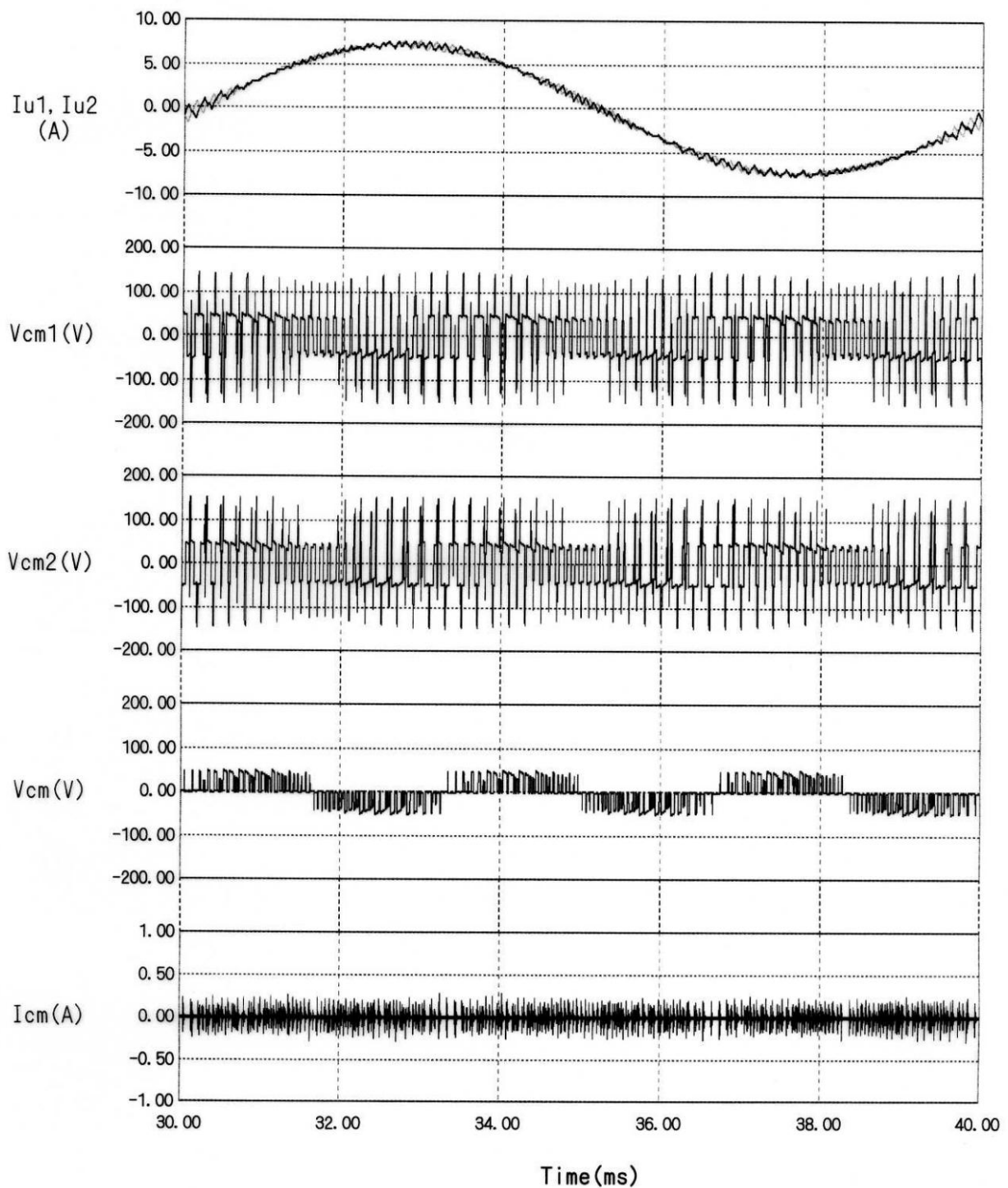
【図 18】



【図 2 1】



【図 2 3】



【手続補正書】

【提出日】平成21年6月19日(2009.6.19)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0037

【補正方法】変更

【補正の内容】

【0037】

コンバータ3は例えば電流形整流器であって、パルス幅変調で動作する。コンバータ3

は直流電源線 L_1 , L_2 の間で相互に並列に接続された複数の電流経路を有する。コンバータ 3 の電流経路のうち R 相に対応するものは、直流電源線 L_1 , L_2 間で直列に接続された一対のスイッチング素子 S_{rp} , S_{rn} を含む。スイッチング素子 S_{rp} , S_{rn} 同士の接続点には電圧 V_r が印加される。コンバータ 3 の電流経路のうち S 相に対応するものは、直流電源線 L_1 , L_2 間で直列に接続された一対のスイッチング素子 S_{sp} , S_{sn} を含む。スイッチング素子 S_{sp} , S_{sn} 同士の接続点には電圧 V_s が印加される。コンバータ 3 の電流経路のうち T 相に対応するものは、直流電源線 L_1 , L_2 間で直列に接続された一対のスイッチング素子 S_{tp} , S_{tn} を含む。スイッチング素子 S_{tp} , S_{tn} 同士の接続点には電圧 V_t が印加される。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

スイッチング素子 S_{rp} , S_{sp} , S_{tp} は直流電源線 L_1 側に、スイッチング素子 S_{rn} , S_{sn} , S_{tn} は直流電源線 L_2 側に、それぞれ接続される。これらのスイッチング素子自体の構成は公知であって、例えば非特許文献 1 にも例示されている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

コンバータ制御部 60 は、電源同期信号として電圧 V_r の位相の角度を示す電源同期信号（以下単に「角度」という） θ_r を入力し、ゲート信号 S_{rp}^* , S_{sp}^* , S_{tp}^* , S_{rn}^* , S_{sn}^* , S_{tn}^* を出力する。これらのゲート信号はそれぞれ、コンバータ 3 のスイッチング素子 S_{rp} , S_{sp} , S_{tp} , S_{rn} , S_{sn} , S_{tn} の動作を制御する制御信号である。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

中間相検出部 602 は電圧指令 V_r^* , V_s^* , V_t^* のうち、最大値を採る最大相でもなく、最小値を採る最小相でもない、換言すれば傾斜領域を呈するものを選択する。コンバータ 3 は電流形整流器であるので、原則的には最大相に対応する上アーム側スイッチング素子と中間相に対応する上アーム側スイッチング素子とが交互に導通し、最小相に対応する下アーム側スイッチング素子が導通して動作する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正の内容】

【0058】

このような場合、中間相検出部 602 は電圧指令 V_s^* を選択する。そして値 $V_r^* - V_s^*$ ($= 1 - V_s^*$) と値 $V_s^* - V_t^*$ ($= V_s^*$) の比が、スイッチング素子 S_{rp} が導通する期間とスイッチング素子 S_{sp} が導通する期間の比となる。即ちコンバータ 3 の S 相についての通流比は、中間相検出部 602 が選択した電圧指令 V_s^* によって決定され

る。スイッチング素子 S_{rp} が導通する通流比及びスイッチング素子 S_{sp} が導通する通流比を、それぞれ値 d_{rt} , d_{st} ($d_{rt} + d_{st} = 1$) で表すことにする。中間相検出部 602 は値 d_{rt} , d_{st} を出力する。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

比較器 603 は電圧指令 V_r^* , V_s^* , V_t^* とキャリア C_1 とを比較する。この比較結果に基づいて、電流形信号論理変換部 609 がゲート信号 S_{rp}^* , S_{sp}^* , S_{tp}^* , S_{rn}^* , S_{sn}^* , S_{tn}^* を出力する。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

演算部 612, 613 は相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* に対して値 d_{rt} , d_{st} に基づいて、キャリア C_1 と比較されるべき信号波を生成する。図の繁雑を避けるため、演算部 613 への値 d_{rt} , d_{st} の入力は、単に図上で演算部 613 へと上方から入る矢印のみで示している。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

特許文献 2 では、値 d_{rt} , d_{st} と相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* とに基づいた演算を、 $d_{rt} + d_{st} \cdot V^*$, $d_{rt} (1 - V^*)$ で代表的に示している。これは符号 V^* が電圧ベクトルを代表的に示しているからである。他方、本願では符号 V^* を相電圧指令 V_{u1}^* , V_{v1}^* , V_{w1}^* の代表として用いている。そのため、演算部 612, 613 における演算は、それぞれ $d_{rt} + d_{st} (1 - V^*)$, $d_{rt} \cdot V^*$ で代表的に示される。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正の内容】

【0069】

かかる構成において、非特許文献 1 で紹介されたように、インバータの下アーム側のスイッチング素子を全て導通させ（従って上アーム側のスイッチング素子を全て非導通とし）て零ベクトル V_0 を実現するために、変調波形生成部 611, 621 が生成する相電圧指令について説明する。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0074

【補正方法】変更

【補正の内容】

【0074】

図 4 はこのような場合におけるキャリア C 1、インバータ 4, 5 用のゲート信号（図 4 では「インバータゲート信号」と記載：以下同様）、インバータ 4, 5 の出力電圧（図 4 では「インバータ出力電圧」と記載：以下同様）、コモンモード電圧の波形を示すグラフである。但し、第 1 指令値と第 2 指令値とが同一であり、インバータ 4, 5 同士の間では波形に相違がないため、各符号から添字 1, 2 を削除して示している。

【手続補正 1 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 5

【補正方法】変更

【補正の内容】

【0 0 7 5】

キャリア C 1 はインバータ 4, 5 の制御にも採用される。その一周期 t_s は転流比を示す値 d_{st} , d_{rt} で内分されて期間 $d_{st} \cdot t_s$ と期間 $d_{rt} \cdot t_s$ とに区分される。その区分されるタイミングで転流が行われる。上述のようにキャリア C 1 の最小値及び最大値をそれぞれ 0, 1 とし、 $d_{st} + d_{rt} = 1$ としている。従ってコンバータ 3 の転流は具体的には、キャリア C 1 が値 d_{rt} を採るタイミングで行われる。

【手続補正 1 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 7 6

【補正方法】変更

【補正の内容】

【0 0 7 6】

このタイミングの近傍においてインバータ 4, 5 が零ベクトル V_0 を採るべく、信号波とキャリア C 1 との比較が行われる。なお、図 4 では、位相指令値 ϕ_1^* 、 ϕ_2^* が図 3 で示された位相角 ϕ_0 ($0 < \phi_0 < 60^\circ$) を採る場合が例示されており、 $V_w^* = 0 < V_v^* < V_u^*$ の関係が満足されている。