



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0089157
(43) 공개일자 2015년08월05일

(51) 국제특허분류(Int. Cl.)

G11C 11/4096 (2015.01) G11C 11/4063

(2006.01)

G11C 11/4093 (2015.01)

(21) 출원번호 10-2014-0009417

(22) 출원일자 2014년01월27일

심사청구일자 없음

(71) 출원인

에스케이하이닉스 주식회사

경기도 이천시 부발읍 경충대로 2091

(72) 발명자

장남규

경기도 이천시 대산로288번길 89, 고담기숙사 10
5동 712호

(74) 대리인

특허법인태평양

전체 청구항 수 : 총 18 항

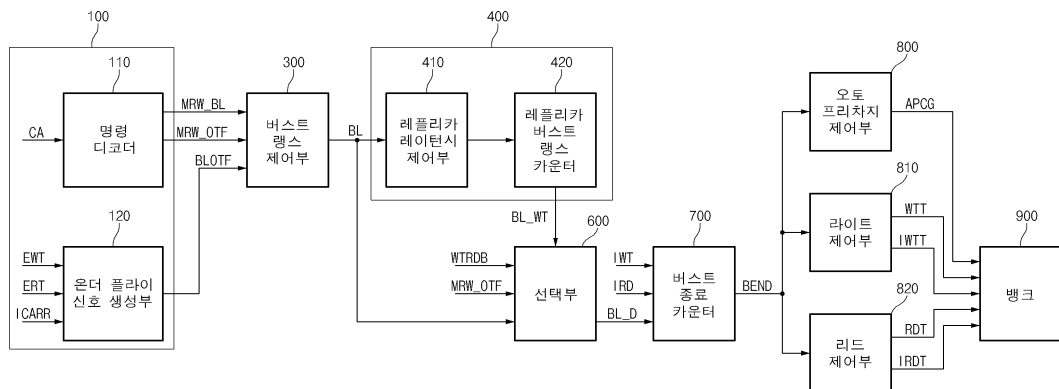
(54) 발명의 명칭 버스트 램프 제어 장치 및 이를 포함하는 반도체 장치

(57) 요약

본 발명은 버스트 램프 제어 장치 및 이를 포함하는 반도체 장치에 관한 것으로, 특히 저전력 반도체 메모리 장치에서 버스트 램프를 제어할 수 있도록 하는 기술이다. 이러한 본 발명은 명령 어드레스에 대응하여 버스트 램프 정보를 포함하는 모드 레지스터 라이트 명령신호와 온더플라이 정보를 포함하는 버스트램프 온더플라이신호를

(뒷면에 계속)

대표도 - 도1



출력하는 버스트랜스 입력부, 모드 레지스터 라이트 명령신호와 버스트랜스 언더플라이신호에 따라 버스트 정보를 포함하는 버스트랜스신호를 출력하는 버스트 랜스 제어부, 라이트 모드시 버스트랜스신호를 라이트 레이턴시 시간만큼 제어하여 라이트 제어신호를 출력하는 버스트 랜스 조정부, 라이트 리드 명령신호와 버스트랜스 입력부로부터 인가되는 언더플라이신호에 대응하여 버스트랜스신호 및 라이트 제어신호 중 어느 하나를 선택하여 버스트랜스 제어신호를 출력하는 선택부, 및 내부 라이트 명령신호와 내부 리드 명령신호에 따라 버스트랜스 제어신호를 카운팅하여 선택된 버스트랜스에 대응하는 버스트종료신호를 출력하는 버스트종료 카운터를 포함한다.

명세서

청구범위

청구항 1

명령 어드레스에 대응하여 버스트 랭스 정보를 포함하는 모드 레지스터 라이트 명령신호와 온더플라이 정보를 포함하는 버스트랭스 온더플라이신호를 출력하는 버스트랭스 입력부;

상기 모드 레지스터 라이트 명령신호와 상기 버스트랭스 온더플라이신호에 따라 버스트 정보를 포함하는 버스트 랭스신호를 출력하는 버스트 랭스 제어부;

라이트 모드시 상기 버스트랭스신호를 라이트 레이턴시 시간만큼 제어하여 라이트 제어신호를 출력하는 버스트 랭스 조정부;

라이트 리드 명령신호와 상기 버스트랭스 입력부로부터 인가되는 온더플라이신호에 대응하여 상기 버스트랭스신호 및 상기 라이트 제어신호 중 어느 하나를 선택하여 버스트랭스 제어신호를 출력하는 선택부; 및

내부 라이트 명령신호와 내부 리드 명령신호에 따라 상기 버스트랭스 제어신호를 카운팅하여 선택된 버스트랭스에 대응하는 버스트종료신호를 출력하는 버스트종료 카운터를 포함하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 2

제 1항에 있어서, 상기 버스트랭스 입력부는

상기 명령 어드레스를 디코딩하여 상기 모드 레지스터 라이트 명령신호를 출력하는 명령 디코더; 및

라이트 명령신호와 리드 명령신호 및 내부 명령 어드레스에 따라 상기 버스트랭스 온더플라이신호를 출력하는 온더플라이신호 생성부를 포함하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 3

제 1항에 있어서, 상기 버스트 랭스 조정부는

라이트 동작시 상기 버스트랭스신호를 입력받아 라이트 레이턴시를 조정하는 레플리카 레이턴시 제어부; 및

상기 레플리카 레이턴시 제어부의 출력을 해당하는 버스트 랭스 동안 카운팅하여 상기 라이트 제어신호를 출력하는 레플리카 버스트랭스 카운터를 포함하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 4

제 1항에 있어서, 상기 선택부는

상기 라이트 리드 명령신호가 제 1레벨인 경우 상기 온더플라이신호에 대응하여 상기 버스트랭스신호를 선택하고, 상기 라이트 리드 명령신호가 제 2레벨인 경우 상기 온더플라이신호에 대응하여 상기 라이트 제어신호를 선택하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 5

제 1항에 있어서, 상기 선택부는 상기 라이트 모드시 상기 라이트 제어신호를 선택하고 리드 모드시 상기 버스트랭스신호를 선택하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 6

제 1항에 있어서, 상기 버스트종료 카운터는

상기 버스트랭스 제어신호가 제 1버스트 랭스 크기인 경우 동작하는 제 1그룹의 카운터;

상기 버스트랭스 제어신호가 제 2버스트 랭스 크기인 경우 동작하는 제 2그룹의 카운터; 및

상기 제 1그룹의 카운터 출력 또는 상기 제 2그룹의 카운터 출력 중 어느 하나를 선택하여 상기 버스트종료신호를 출력하는 버스트종료신호 생성부를 포함하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 7

제 1항에 있어서,

상기 버스트종료신호에 대응하여 오토 프리차지 동작을 제어하는 프리차지 제어부;

상기 버스트종료신호에 대응하여 라이트 동작을 제어하는 라이트 제어부; 및

상기 버스트종료신호에 대응하여 리드 동작을 제어하는 리드 제어부를 포함하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 8

제 7항에 있어서, 상기 라이트 제어부는 상기 버스트종료신호에 대응하여 제 1버스트랭스 모드일 경우 제 1라이트 신호에 따라 상기 라이트 동작을 제어하고, 제 2버스트랭스 모드일 경우 제 2라이트 신호에 따라 상기 라이트 동작을 제어하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 9

제 7항에 있어서, 상기 리드 제어부는 상기 버스트종료신호에 대응하여 제 1버스트랭스 모드일 경우 제 1리드 신호에 따라 상기 리드 동작을 제어하고, 제 2버스트랭스 모드일 경우 제 2리드 신호에 따라 상기 리드 동작을 제어하는 것을 특징으로 하는 버스트 랭스 제어 장치.

청구항 10

온더플라이모드시 버스트 정보를 포함하는 버스트랭스신호를 생성하고, 상기 버스트랭스신호에서 라이트 레이턴시가 제어된 라이트 제어신호를 출력하며, 라이트 리드 명령신호에 대응하여 상기 버스트랭스신호와 상기 라이트 제어신호 중 어느 하나를 선택하여 버스트종료신호로 출력하는 버스트 랭스 제어 장치;

상기 버스트종료신호에 대응하여 오토 프리차지 동작을 제어하는 프리차지 제어부;

상기 버스트종료신호에 대응하여 라이트 동작을 제어하는 라이트 제어부;

상기 버스트종료신호에 대응하여 리드 동작을 제어하는 리드 제어부; 및

상기 프리차지 제어부, 상기 라이트 제어부 및 상기 리드 제어부의 출력에 따라 선택된 버스트 랭스에 대응하여 동작하는 बैं크를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 11

제 10항에 있어서, 상기 버스트 랭스 제어 장치는

명령 어드레스에 대응하여 버스트 랭스 정보를 포함하는 모드 레지스터 라이트 명령신호와 온더플라이 정보를 포함하는 버스트랭스 온더플라이신호를 출력하는 버스트랭스 입력부;

상기 모드 레지스터 라이트 명령신호와 상기 버스트랭스 온더플라이신호에 따라 상기 버스트랭스신호를 출력하는 버스트 랭스 제어부;

라이트 모드시 상기 버스트랭스신호를 라이트 레이턴시 시간만큼 제어하여 상기 라이트 제어신호를 출력하는 버스트 랭스 조정부;

상기 라이트 리드 명령신호와 상기 버스트랭스 입력부로부터 인가되는 온더플라이신호에 대응하여 상기 버스트랭스신호 및 상기 라이트 제어신호 중 어느 하나를 선택하여 버스트랭스 제어신호를 출력하는 선택부; 및

내부 라이트 명령신호와 내부 리드 명령신호에 따라 상기 버스트랭스 제어신호를 카운팅하여 선택된 버스트랭스에 대응하는 상기 버스트종료신호를 출력하는 버스트종료 카운터를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 12

제 11항에 있어서, 상기 버스트랭스 입력부는

상기 명령 어드레스를 디코딩하여 상기 모드 레지스터 라이트 명령신호를 출력하는 명령 디코더; 및
 라이트 명령신호와 리드 명령신호 및 내부 명령 어드레스에 따라 상기 버스트랭스 언더플라이신호를 출력하는 언더플라이신호 생성부를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 13

제 11항에 있어서, 상기 버스트 랭스 조정부는
 라이트 동작시 상기 버스트랭스신호를 입력받아 라이트 레이턴시를 조정하는 레플리카 레이턴시 제어부; 및
 상기 레플리카 레이턴시 제어부의 출력을 해당하는 버스트 랭스 동안 카운팅하여 상기 라이트 제어신호를 출력하는 레플리카 버스트랭스 카운터를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 14

제 11항에 있어서, 상기 선택부는
 상기 라이트 리드 명령신호가 제 1레벨인 경우 상기 언더플라이신호에 대응하여 상기 버스트랭스신호를 선택하고, 상기 라이트 리드 명령신호가 제 2레벨인 경우 상기 언더플라이신호에 대응하여 상기 라이트 제어신호를 선택하는 것을 특징으로 하는 반도체 장치.

청구항 15

제 11항에 있어서, 상기 선택부는 상기 라이트 모드시 상기 라이트 제어신호를 선택하고 리드 모드시 상기 버스트랭스신호를 선택하는 것을 특징으로 하는 반도체 장치.

청구항 16

제 11항에 있어서, 상기 버스트종료 카운터는
 상기 버스트랭스 제어신호가 제 1버스트 랭스 크기인 경우 동작하는 제 1그룹의 카운터;
 상기 버스트랭스 제어신호가 제 2버스트 랭스 크기인 경우 동작하는 제 2그룹의 카운터; 및
 상기 제 1그룹의 카운터 출력 또는 상기 제 2그룹의 카운터 출력 중 어느 하나를 선택하여 상기 버스트종료신호를 출력하는 버스트종료신호 생성부를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 17

제 10항에 있어서, 상기 라이트 제어부는 상기 버스트종료신호에 대응하여 제 1버스트랭스 모드일 경우 제 1라이트 신호에 따라 상기 라이트 동작을 제어하고, 제 2버스트랭스 모드일 경우 제 2라이트 신호에 따라 상기 라이트 동작을 제어하는 것을 특징으로 하는 반도체 장치.

청구항 18

제 10항에 있어서, 상기 리드 제어부는 상기 버스트종료신호에 대응하여 제 1버스트랭스 모드일 경우 제 1리드 신호에 따라 상기 리드 동작을 제어하고, 제 2버스트랭스 모드일 경우 제 2리드 신호에 따라 상기 리드 동작을 제어하는 것을 특징으로 하는 반도체 장치.

발명의 설명

기술 분야

[0001] 본 발명은 버스트 랭스 제어 장치 및 이를 포함하는 반도체 장치에 관한 것으로, 특히 저전력 반도체 메모리 장치에서 버스트 랭스를 제어할 수 있도록 하는 기술이다.

배경 기술

[0002] 반도체 메모리장치는 집적도의 증가와 더불어 그 동작 속도의 향상을 위하여 계속적으로 개선되어 왔다. 동작 속도를 향상시키기 위하여 메모리칩 외부에서 주어지는 클럭과 동기되어 동작할 수 있는 소위 동기식

(Synchronous) 메모리 장치가 등장하였다.

- [0003] 처음 제안된 것은 메모리 장치의 외부로부터의 클록의 상승 에지(rising edge)에 동기되어 하나의 데이터 편에서 클록의 한 주기에 걸쳐 하나의 데이터를 입출력하는 이른바 SDR(single data rate) 동기식 메모리 장치이다.
- [0004] 그러나, SDR 동기식 메모리 장치 역시 고속 동작을 요구하는 시스템의 속도를 만족하기에는 불충분하다. 이에 따라 하나의 클록 주기에 두 개의 데이터를 처리하는 방식인 DDR(Double Data Rate) 동기식 메모리 장치가 제안되었다.
- [0005] DDR 동기식 메모리 장치의 각 데이터 입출편에서는 외부에서 입력되는 클록의 상승 에지(rising edge)와 하강 에지(falling edge)에 동기되어 연속적으로 두 개의 데이터가 입출력된다. 따라서, 클록의 주파수를 증가시키지 않더라도 종래의 SDR 동기식 메모리 장치에 비하여 최소한 두 배 이상의 대역폭(band width)을 구현할 수 있어 그만큼 고속동작이 구현 가능하다.
- [0006] DDR 동기식 메모리 장치는 내부적으로 멀티-비트(multi-bit)를 한꺼번에 처리하는 멀티비트 프리패치 방식을 사용한다. 멀티비트 프리패치 방식은 순차적으로 입력되는 데이터를 데이터 스트로브 신호에 동기시켜 병렬로 정렬시킨다. 이후에, 외부 클럭신호에 동기되어 입력되는 라이트명령에 의해 정렬된 멀티비트의 데이터를 한꺼번에 메모리 셀 어레이에 저장하는 방식을 말한다.
- [0007] 한편, 각기 다른 뱅크 그룹간에 2 클록 베이스 동작을 지원하는 모드를 플러스(Plus) 모드라 한다. DDR 동기식 메모리 장치가 플러스 모드에 진입하게 되면, DDR3를 기준으로 할 때 노말(Normal) 4 클록 라이트/리드 동작을 하다가 2 클록 라이트/리드 동작을 수행하게 된다.
- [0008] 특히, 온 더 플라이(On The Fly) 모드에서도 플러스 모드가 적용된다. 예를 들어, 온 더 플라이 모드는 어드레스에 의해 버스트 렉스(Burst Length) BL4 또는 버스트 렉스 BL8을 수행하는 모드이다.
- [0009] JEDEC 스펙에 명시되어 있듯이 버스트 렉스 BL4 또는 온 더 플라이 모드 동작에서 메모리 뱅크 내의 모든 셀을 활용하기 위해 뱅크를 크게 2개로 나누어 왼쪽 또는 오른쪽에 데이터를 라이트 할 것인지를 선택하는 동작이 이루어진다.
- [0010] 여기서, 노말 온 더 플라이 모드의 경우 4 클록 베이스 동작이 이루어지게 되므로 어드레스 변화도 4 클록으로 동작한다. 플러스 온 더 플라이 모드의 경우 클록 베이스 동작을 요하게 되므로 온 더 플라이 관련 어드레스 토글에 의해 정상적인 동작을 수행해야 한다.
- [0011] 종래의 LPDDR3 이하의 제품에서는 버스트 종료 터미네이션(BST; Burst Stop Termination) 명령에 의해 버스트 렉스(Burst Length) BL ×2 모드를 BL ×1 모드의 타이밍에 의해 제어하는 버스트 렉스 찰(Chop) 방식을 사용하였다.
- [0012] 하지만, 버스트 종료 터미네이션(BST; Burst Stop Termination) 방식은 명령신호를 카운팅하여 입력해야만 하는 불편함이 있다. 예를 들어, 버스트 렉스 BL32 모드에서 버스트 렉스 BL16을 구현하기 위해서는 버스트 종료 터미네이션 명령을 카운팅 해야만 한다.
- [0013] 또한, 종래 기술에서는 버스트 렉스 종료신호가 라이트 제어부, 리드 제어부에 입력되면, 라이트 제어부, 리드 제어부의 스트로브 신호에 따라 버스트 렉스의 크기가 변경된다. 이에 따라, 종래 기술에 따른 버스트 종료 터미네이션(BST; Burst Stop Termination) 방식은 오토 프리차지 모드에서는 사용이 불가능하다.

발명의 내용

해결하려는 과제

- [0014] 본 발명은 버스트 종료 터미네이션 명령 신호를 입력받지 않고 저 전원전압 환경에서 라이트 명령 또는 리드 명령의 입력에 따라 온 더 플라이 모드시 버스트 렉스를 선택적으로 제어할 수 있도록 하는 특징을 갖는다.

과제의 해결 수단

- [0015] 본 발명의 실시예에 따른 버스트 렉스 제어 장치는, 명령 어드레스에 대응하여 버스트 렉스 정보를 포함하는 모드 레지스터 라이트 명령신호와 온더플라이 정보를 포함하는 버스트렉스 온더플라이신호를 출력하는 버스트렉스 입력부; 모드 레지스터 라이트 명령신호와 버스트렉스 온더플라이신호에 따라 버스트 정보를 포함하는 버스트렉스신호를 출력하는 버스트 렉스 제어부; 라이트 모드시 버스트렉스신호를 라이트 레이턴시 시간만큼 제어하여

라이트 제어신호를 출력하는 버스트 랭스 조정부; 라이트 리드 명령신호와 버스트랭스 입력부로부터 인가되는 언더플라이신호에 대응하여 버스트랭스신호 및 라이트 제어신호 중 어느 하나를 선택하여 버스트랭스 제어신호를 출력하는 선택부; 및 내부 라이트 명령신호와 내부 리드 명령신호에 따라 버스트랭스 제어신호를 카운팅하여 선택된 버스트랭스에 대응하는 버스트종료신호를 출력하는 버스트종료 카운터를 포함하는 것을 특징으로 한다.

[0016] 본 발명의 실시예에 따른 버스트 랭스 제어 장치 및 이를 포함하는 반도체 장치는, 언더플라이모드시 버스트 정보를 포함하는 버스트랭스신호를 생성하고, 버스트랭스신호에서 라이트 레이턴시가 제어된 라이트 제어신호를 출력하며, 라이트 리드 명령신호에 대응하여 버스트랭스신호와 라이트 제어신호 중 어느 하나를 선택하여 버스트종료신호로 출력하는 버스트 랭스 제어 장치; 버스트종료신호에 대응하여 오토 프리차지 동작을 제어하는 프리차지 제어부; 버스트종료신호에 대응하여 라이트 동작을 제어하는 라이트 제어부; 버스트종료신호에 대응하여 리드 동작을 제어하는 리드 제어부; 및 프리차지 제어부, 라이트 제어부 및 리드 제어부의 출력에 따라 선택된 버스트 랭스에 대응하여 동작하는 뱅크를 포함하는 것을 특징으로 한다.

발명의 효과

[0017] 본 발명은 저 전원전압 환경에서 라이트 명령 또는 리드 명령의 입력에 따라 온 더 플라이 모드시 버스트 랭스를 선택적으로 제어할 수 있도록 한다.

[0018] 또한, 본 발명은 오토 프리차지 모드에서 버스트 랭스를 선택적으로 변경할 수 있도록 하는 효과를 제공한다.

[0019] 아울러 본 발명의 실시예는 예시를 위한 것으로, 당업자라면 첨부된 특허청구범위의 기술적 사상과 범위를 통해 다양한 수정, 변경, 대체 및 부가가 가능할 것이며, 이러한 수정 변경 등은 이하의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 실시예에 따른 버스트 랭스 제어 장치의 구성도.

도 2는 도 1의 언더플라이신호 생성부에 관한 상세 회로도.

도 3은 도 1의 버스트 랭스 제어부에 관한 상세 회로도.

도 4는 도 1의 선택부에 관한 상세 회로도.

도 5는 도 1의 버스트 종료 카운터에 관한 상세 회로도.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대해 상세히 설명하고자 한다.

[0022] 도 1은 본 발명의 실시예에 따른 버스트 랭스 제어 장치의 구성도이다.

[0023] 본 발명의 실시예에 따른 버스트 랭스 제어 장치는 버스트랭스(Burst Lenth) 입력부(100), 버스트랭스 제어부(300), 버스트 랭스 조정부(400), 선택부(600), 버스트 종료 카운터(700), 프리차지 제어부(800), 라이트 제어부(810) 및 리드 제어부(820)를 포함한다.

[0024] 여기서, 버스트 랭스 조정부(400)는 레플리카(Replica) 레이턴시 제어부(410), 레플리카 버스트랭스 카운터(420)를 포함한다. 그리고, 버스트랭스 입력부(100)는 명령 디코더(110), 언더플라이(On-the-fly)신호 생성부(120)를 포함한다.

[0025] 먼저, 버스트랭스 입력부(100)는 명령 어드레스 CA, 라이트 명령신호 EWT, 리드 명령신호 ERT 및 내부 명령 어드레스 ICARR에 따라 언더플라이 정보와 버스트랭스 정보를 포함하는 모드 레지스터 라이트 명령신호 MRW_BL와, 언더플라이신호 MRW_OTF 및 버스트랭스 언더플라이신호 BLOTF를 출력한다.

[0026] 여기서, 명령 디코더(110)는 명령 어드레스 CA를 디코딩하여 버스트 랭스 정보를 포함하는 모드 레지스터 라이트 명령신호 MRW_BL과 언더플라이 정보를 포함하는 언더플라이신호 MRW_OTF를 버스트랭스 제어부(300)에 출력한다.

[0027] 세계 반도체 표준협회 또는 국제반도체표준협회의기구라고 하는 단체인 JEDEC(Joint Electron Device

Engineering Council)에서 제안한 디디알 동기식 메모리 장치의 스펙에는 디디알 메모리 장치가 올바르게 동작하는지를 테스트하기 위해 모드 레지스터 라이트 커맨드(MRW, Mode Register Write command)를 입력받아 테스트 모드로 진입하여 테스트하도록 규정하고 있다.

- [0028] 이와 같이, 명령 디코더(110)는 모드 레지스터 세트에 버스트 랭스 및 버스트 랭스 온 더 플라이 모드가 세팅된다. 여기서, 명령 디코더(110)는 모드 레지스터 세트에 버스트 랭스 정보로 버스트 랭스 BL16 고정 모드, 버스트 랭스 BL32 고정 모드 및 버스트 랭스 온 더 플라이 모드 정보를 포함한다.
- [0029] 예를 들어, 명령 디코더(110)는 모드 레지스터 세트에서 버스트 랭스 BL16 고정 모드가 선택된 경우 모드 레지스터 라이트 명령신호 MRW_BL를 하이 레벨로 출력하고, 버스트 랭스 BL32 고정 모드가 선택된 경우 모드 레지스터 라이트 명령신호 MRW_BL를 로우 레벨로 출력한다.
- [0030] 그리고, 언더플라이신호 MRW_OTF는 모드 레지스터 라이트 커맨드에 따라 명령 디코더(110)의 모드 레지스터 세트에서 언더플라이모드가 선택되었음을 나타내는 신호이다. 예를 들어, 명령 어드레스 CA 중 특정 어드레스가 로우 레벨인 경우 언더플라이모드에서 버스트 랭스 "BL16" 모드를 선택한 경우이고, 특정 어드레스가 하이 레벨인 경우 언더플라이모드에서 버스트 랭스 "BL32" 모드를 선택한 경우를 나타낸다.
- [0031] 즉, 언더플라이모드로 설정된 경우 버스트 랭스가 16 또는 32로 결정되지 않고, 리드 명령 또는 라이트 명령이 입력된 당시의 특정 어드레스 값이 로우 레벨이나 또는 하이 레벨이나에 의해 버스트 랭스가 결정된다.
- [0032] 그리고, 언더플라이신호 생성부(120)는 라이트 명령신호 EWT, 리드 명령신호 ERT 및 내부 명령 어드레스 ICARR에 따라 버스트 랭스 언더플라이신호 BLOTF를 생성하여 버스트 랭스 제어부(300)에 출력한다. 여기서, 내부 명령 어드레스 ICARR는 명령 어드레스 CA 중 언더플라이모드를 선택하기 위한 특정 어드레스에 해당한다.
- [0033] 따라서, 내부 명령 어드레스 ICARR에 대응하여 버스트 랭스 언더플라이신호 BLOTF가 하이 레벨로 활성화되면 버스트 랭스 BL16 모드 또는 버스트 랭스 BL32 모드를 선택하여 동작할 수 있게 된다.
- [0034] 버스트 랭스 제어부(300)는 모드 레지스터 라이트 명령신호 MRW_BL, 언더플라이신호 MRW_OTF 및 버스트 랭스 언더플라이신호 BLOTF를 제어하여 버스트 정보를 포함하는 버스트 랭스신호 BL를 버스트 랭스 조정부(400)에 출력한다.
- [0035] 버스트 랭스 조정부(400)는 버스트 랭스신호 BL를 입력받아 2배 이상의 크기를 갖는 라이트 제어신호 BL_WT를 출력한다. 이를 위해, 레플리카 레이턴시 제어부(410)는 버스트 랭스신호 BL를 입력받아 라이트 동작시 라이트 레이턴시(Write latency) 만큼 레이턴시를 제어하여 레플리카 버스트 랭스 카운터(420)에 출력한다. 즉, 레플리카 레이턴시 제어부(410)는 라이트 동작시 버스트 랭스신호 BL를 라이트 레이턴시 만큼 지연시킨다.
- [0036] 레플리카 버스트 랭스 카운터(420)는 레플리카 레이턴시 제어부(410)의 출력신호를 해당하는 버스트 랭스의 크기 만큼 카운팅한다. 즉, 레플리카 버스트 랭스 카운터(420)는 라이트 동작시 레이턴시가 제어된 버스트 랭스신호를 카운팅하여 라이트 제어신호 BL_WT를 선택부(600)에 출력한다.
- [0037] 예를 들어, 본 발명의 실시예에서 버스트 랭스 제어부(300)는 기본적인 버스트 랭스 "BL16" 모드를 구현하기 위한 버스트 랭스신호 BL를 생성하고, 버스트 랭스 카운터(700)는 버스트 랭스신호 BL의 카운팅 동작을 한번 더 수행하여 버스트 랭스 "BL32" 모드를 실행한다.
- [0038] 본 발명의 실시예에서는 언더플라이모드에서 데이터의 라이트 동작과 리드 동작시 버스트 랭스가 BL16으로 선택되거나 버스트 랭스가 BL32로 선택되는 것을 그 일 예로 설명한다. 하지만, 본 발명의 실시예는 이에 한정되는 것이 아니며 버스트 랭스의 크기는 변경될 수 있다.
- [0039] 또한, 선택부(600)는 라이트 리드 명령신호 WTRDB와 언더플라이신호 MRW_OTF에 따라 버스트 랭스신호 BL 또는 라이트 제어신호 BL_WT를 선택하여 버스트 랭스 제어신호 BL_D로 출력한다.
- [0040] 여기서, 선택부(600)는 라이트 리드 명령신호 WTRDB와 언더플라이신호 MRW_OTF에 따라 버스트 랭스의 크기를 선택할 수 있다. 즉, 선택부(600)는 라이트 리드 명령신호 WTRDB에 대응하여 라이트 동작 또는 리드 동작 여부를 알 수 있다.
- [0041] 예를 들어, 라이트 리드 명령신호 WTRDB가 로우 레벨인 경우 리드 동작임을 나타내고, 라이트 리드 명령신호 WTRDB가 하이 레벨인 경우 라이트 동작임을 나타낼 수 있다. 그리고, 선택부(600)는 언더플라이신호 MRW_OTF가 활성화되면 언더플라이 모드시 버스트 랭스의 크기를 선택하여 버스트 랭스 제어신호 BL_D를 출력한다.

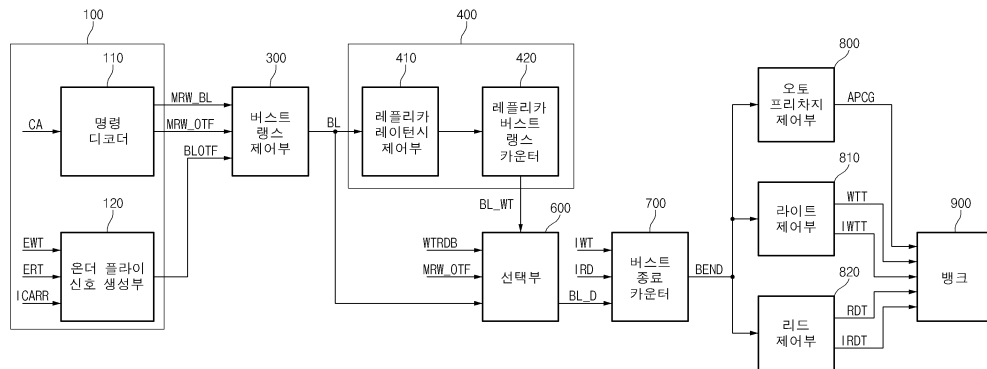
- [0042] 이에 따라, 본 발명의 실시예에서는 라이트 리드 명령신호 WTRDB에 대응하여 리드 동작시에는 버스트랭스신호 BL를 선택하고, 라이트 리드 명령신호 WTRDB에 대응하여 라이트 동작시에는 레이턴시 크기가 지연된 라이트 제어신호 BL_WT를 선택할 수 있다.
- [0043] 그리고, 버스트종료 카운터(700)는 내부 라이트 명령신호 IWT, 내부 리드 명령신호 IRD에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 버스트종료신호 BEND를 출력한다. 여기서, 내부 라이트 명령신호 IWT, 내부 리드 명령신호 IRD는 외부의 라이트 명령신호 EWT, 리드 명령신호 ERT에 의해 내부적으로 생성된 명령신호이다. 또한, 내부 라이트 명령신호 IWT, 내부 리드 명령신호 IRD는 라이트 리드 명령신호 WTRDB의 하이 또는 로우 레벨에 동기된 명령신호일 수도 있다.
- [0044] 예를 들어, 버스트종료 카운터(700)는 버스트랭스 제어신호 BL_D가 하이 레벨인 경우 카운터를 1 사이클 동작시켜 버스트랭스 "BL16" 모드로 버스트종료신호 BEND를 동작시킬 수 있다. 그리고, 버스트종료 카운터(700)는 버스트랭스 제어신호 BL_D가 로우 레벨인 경우 카운터를 2 사이클 동작시켜 버스트랭스 "BL32" 모드로 버스트종료신호 BEND를 동작시킬 수 있다.
- [0045] 즉, 본 발명의 실시예에서는 버스트종료신호 BEND가 선택부(600)의 출력인 버스트랭스 제어신호 BL_D에 의해서 버스트 선택 정보를 포함하고 있다.
- [0046] 그리고, 오토 프리차지 제어부(800)는 버스트종료신호 BEND에 대응하여 बैं크(900)에 제공되는 오토 프리차지신호 APCG를 제어한다. 그리고, 라이트 제어부(810)는 라이트 동작시 버스트종료신호 BEND에 따라 컬럼 어드레스 스트로브 펄스를 제어하여 라이트 신호 WTT를 बैं크(900)에 출력한다.
- [0047] 이때, 라이트 제어부(810)는 버스트종료신호 BEND에 대응하여 버스트랭스 "BL16" 모드일 경우 라이트 신호 WTT에 따라 बैं크(900)의 라이트 동작을 제어하고, 버스트랭스 "BL32" 모드일 경우 라이트신호 IWTT에 따라 बैं크(900)의 라이트 동작을 제어하게 된다. 그리고, बैं크(900)는 라이트 신호 WTT 또는 라이트 신호 IWTT에 따라 글로벌 입출력 라인 상에 로딩 된 해당 버스트 길이의 데이터를 셀에 라이트 한다.
- [0048] 또한, 리드 제어부(820)는 리드 동작시 버스트종료신호 BEND에 따라 컬럼 어드레스 스트로브 펄스를 제어하여 리드 신호 RDT를 बैं크(900)에 출력한다. 이때, 리드 제어부(820)는 버스트종료신호 BEND에 대응하여 버스트랭스 "BL16" 모드일 경우 리드 신호 RDT에 따라 बैं크(900)의 리드 동작을 제어하고, 버스트랭스 "BL32" 모드일 경우 리드 IRDT에 따라 बैं크(900)의 리드 동작을 제어하게 된다.
- [0049] 본 발명의 실시예는 온 더 플라이 모드에서 라이트 동작 또는 리드 동작시 버스트 랭스가 상이하게 제어되어 버스트종료신호 BEND가 생성된다. 즉, 버스트 랭스 온 더 플라이 모드를 지원하기 위해서는 라이트 명령 또는 리드 명령의 입력시 버스트랭스 종료신호 BEND의 종료 시점을 상이하게 제어한다.
- [0050] 라이트 동작시에는 레플리카 레이턴시 제어부(410), 레플리카 버스트 랭스 카운터(420)를 통해 레이턴시가 지연된 이후에 에 의해 버스트종료신호 BEND가 종료된다. 그리고, 리드 동작시에는 입력 명령과 동시에 버스트랭스신호 BL의 크기 결정되어 레이턴시가 조정될 필요가 없다.
- [0051] 이에 따라, 본 발명의 실시예는 라이트 동작 또는 리드 동작시 버스트종료신호 BEND에 대응하여 오토 프리차지 제어부(800), 라이트 제어부(810) 및 리드 제어부(820)가 세팅된 버스트 랭스 모드에 맞도록 동작하게 된다.
- [0052] 또한, 이러한 본 발명의 실시예는 버스트종료신호 BEND가 버스트 랭스 선택 정보를 포함하게 되므로, 오토 프리차지 제어부(800)가 버스트 랭스 온 더 플라이 모드를 적용하여 오토 프리차지 동작을 제어할 수 있게 된다.
- [0053] 도 2는 도 1의 온더플라이신호 생성부(120)에 관한 상세 회로도이다.
- [0054] 온더플라이신호 생성부(120)는 라이트 구동부(121), 리드 구동부(122) 및 출력부(123)를 포함한다.
- [0055] 여기서, 라이트 구동부(121)는 라이트 동작시 라이트 명령신호 EWT1, EWT1B에 따라 내부 명령 어드레스 ICARR를 구동하여 노드 NODE1에 출력한다. 여기서, 라이트 명령신호 EWT1는 라이트 명령신호 EWT1B의 반전 신호이다.
- [0056] 이러한 라이트 구동부(121)는 복수의 인버터 IV1~IV4를 포함한다. 인버터 IV1는 라이트 명령신호 EWT1, EWT1B에 대응하여 내부 명령 어드레스 ICARR를 구동한다. 그리고, 인버터 IV2, IV3는 래치 구조로 연결되며 라이트 명령신호 EWT1, EWT1B에 대응하여 인버터 IV1의 출력신호를 래치한다. 또한, 인버터 IV4는 라이트 명령신호 EWT1, EWT1B에 대응하여 인버터 IV3의 출력신호를 구동하여 노드 NODE1에 출력한다.

- [0057] 그리고, 리드 구동부(122)는 리드 동작시 리드 명령신호 ERT1, ERT1B에 따라 내부 명령 어드레스 ICARR를 구동하여 노드 NODE1에 출력한다. 여기서, 리드 명령신호 ERT1는 리드 명령신호 ERT1B의 반전 신호이다.
- [0058] 이러한 리드 구동부(122)는 복수의 인버터 IV5~IV8를 포함한다. 인버터 IV5는 리드 명령신호 ERT1, ERT1B에 대응하여 내부 명령 어드레스 ICARR를 구동한다. 그리고, 인버터 IV6, IV7는 래치 구조로 연결되며 리드 명령신호 ERT1, ERT1B에 대응하여 인버터 IV5의 출력신호를 래치한다. 또한, 인버터 IV8는 리드 명령신호 ERT1, ERT1B에 대응하여 인버터 IV7의 출력신호를 구동하여 노드 NODE1에 출력한다.
- [0059] 출력부(123)는 노드 NODE1의 출력을 래치하여 버스트랭스 온더플라이신호 BLOTF를 출력한다. 이러한 출력부(123)는 PMOS 트랜지스터 P1와, 복수의 인버터 IV9~IV11를 포함한다.
- [0060] 출력부(123)는 파워 업 모드시 파워업신호 PWRUP가 로우 레벨이 되면 PMOS 트랜지스터 P1가 턴 온 되어 노드 NODE1를 전원전압 VDD2 레벨로 풀업 구동한다. 그리고, 인버터 IV9, IV10는 래치 구조로 연결되며 노드 NODE1의 출력신호를 래치하여 버스트랭스 온더플라이신호 BLOTF를 출력한다.
- [0061] 또한, 인버터 IV11는 버스트랭스 온더플라이신호 BLOTF를 반전 구동하여 버스트랭스 온더플라이신호 BLOTFB를 출력한다. 여기서, 버스트랭스 온더플라이신호 BLOTFB는 버스트랭스 온더플라이신호 BLOTF의 반전 신호이다.
- [0062] 도 3은 도 1의 버스트랭스 제어부(300)에 관한 상세 회로도이다.
- [0063] 버스트랭스 제어부(300)는 복수의 낸드게이트 ND1, ND2와, 인버터 IV12를 포함한다. 이러한 버스트랭스 제어부(300)는 모드 레지스터 라이트 명령신호 MRW_BL, 온더플라이신호 MRW_OTF 및 버스트랭스 온더플라이신호 BLOTF를 논리조합하여 버스트랭스신호 BL를 출력한다.
- [0064] 낸드게이트 ND1는 온더플라이신호 MRW_OTF와 버스트랭스 온더플라이신호 BLOTF를 낸드연산한다. 그리고, 낸드게이트 ND2는 모드 레지스터 라이트 명령신호 MRW_BL와 낸드게이트 ND1의 출력을 낸드연산한다. 또한, 인버터 IV12는 낸드게이트 ND2의 출력을 반전 구동하여 버스트랭스신호 BL를 출력한다.
- [0065] 이러한 구조를 갖는 버스트랭스 제어부(300)는 버스트랭스 온더플라이신호 BLOTF와 명령디코더(110)의 온더플라이신호 MRW_OTF를 조합하여 온더플라이 모드를 설정하게 된다. 즉, 정상 동작 상태에서 버스트랭스 온더플라이신호 BLOTF가 로우 레벨인 경우 온더플라이신호 MRW_OTF의 레벨에 따라 버스트랭스신호 BL를 제어하게 된다. 반면에, 온더플라이모드에서는 버스트랭스 온더플라이신호 BLOTF에 따라 버스트랭스신호 BL를 제어하게 된다.
- [0066] 도 4는 도 1의 선택부(600)에 관한 상세 회로도이다.
- [0067] 선택부(600)는 복수의 낸드게이트 ND3~ND6와, 인버터 IV13를 포함한다. 이러한 선택부(600)는 라이트 리드 명령신호 WTRDB와 온더플라이신호 MRW_OTF에 따라 버스트랭스신호 BL 또는 라이트 제어신호 BL_WT를 선택하여 버스트랭스 제어신호 BL_D로 출력한다.
- [0068] 낸드게이트 ND3는 라이트 리드 명령신호 WTRDB와 온더플라이신호 MRW_OTF를 낸드연산한다. 그리고, 낸드게이트 ND4는 라이트 제어신호 BL_WT와 인버터 IV13에 의해 반전된 낸드게이트 ND3의 출력을 낸드연산한다. 또한, 낸드게이트 ND5는 낸드게이트 ND3의 출력과 버스트랭스신호 BL를 낸드연산한다. 또한, 낸드게이트 ND6는 낸드게이트 ND4의 출력과 낸드게이트 ND5의 출력을 낸드연산하여 버스트랭스 제어신호 BL_D를 출력한다.
- [0069] 이러한 구성을 갖는 선택부(600)는 라이트 리드 명령신호 WTRDB와 온더플라이신호 MRW_OTF를 조합하여 온더플라이모드시 라이트 리드 명령신호 WTRDB가 로우 레벨이 되는 리드 동작 모드시 버스트랭스신호 BL를 선택하여 버스트랭스 제어신호 BL_D로 출력한다.
- [0070] 반면에, 선택부(600)는 라이트 리드 명령신호 WTRDB와 온더플라이신호 MRW_OTF를 조합하여 온더플라이모드시 라이트 리드 명령신호 WTRDB가 하이 레벨이 되는 라이트 동작 모드시 레이턴시가 일정 크기로 지연된 라이트 제어신호 BL_WT를 선택하여 버스트랭스 제어신호 BL_D로 출력한다.
- [0071] 도 5는 도 1의 버스트 종료 카운터(700)에 관한 상세 회로도이다.
- [0072] 버스트종료 카운터(700)는 내부 라이트 명령신호 IWT, 내부 리드 명령신호 IRD에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 버스트종료신호 BEND를 출력한다. 이러한 버스트종료 카운터(700)는 복수의 버스트랭스 카운터(710~740)와 버스트종료신호 생성부(750)를 포함한다.

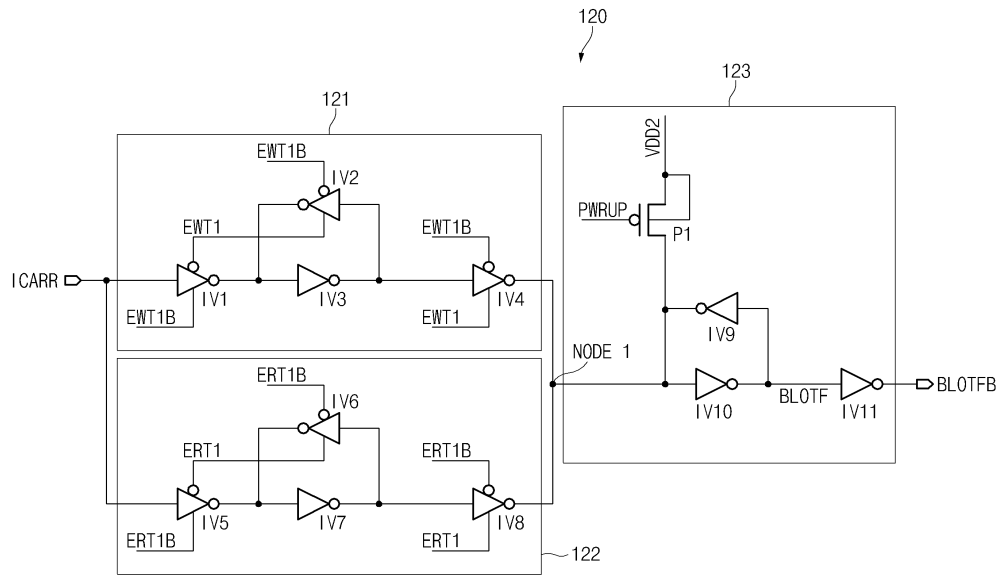
- [0073] 여기서, 버스트랭스 카운터(710)는 내부 라이트 명령신호 IWT, 내부 리드 명령신호 IRD에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 출력한다. 여기서, 버스트랭스 카운터(710)는 내부 라이트 명령신호 IWT 및 내부 리드 명령신호 IRD 중 적어도 어느 하나가 활성화되어 입력되는 경우 카운팅 동작을 수행한다. 그리고, 버스트랭스 카운터(720)는 버스트랭스 카운터(710)의 출력에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 출력한다.
- [0074] 그리고, 버스트랭스 카운터(730)는 버스트랭스 카운터(720)의 출력에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 출력한다. 또한, 버스트랭스 카운터(740)는 버스트랭스 카운터(730)의 출력에 따라 버스트랭스 제어신호 BL_D를 카운팅하여 출력한다.
- [0075] 또한, 버스트종료신호 생성부(750)는 버스트랭스 제어신호 BL_D에 따라, 버스트랭스 카운터(720)의 출력과 버스트랭스 카운터(740)의 출력 중 어느 하나를 선택하여 버스트종료신호 BEND를 출력한다.
- [0076] 즉, 버스트랭스 카운터(710)와 버스트랭스 카운터(720)는 버스트랭스 크기가 BL16을 갖는 경우 제 1사이클 구간 동안 동작하게 되는 제 1그룹의 카운터이다. 그리고, 버스트랭스 카운터(730)와 버스트랭스 카운터(740)는 버스트랭스 크기가 BL32을 갖는 경우 버스트랭스 카운터(720)의 출력을 이용하여 제 1사이클 구간의 두 배 구간을 갖는 제 2사이클 구간 동안 동작하게 되는 제 2그룹의 카운터이다.
- [0077] 예를 들어, 버스트랭스 카운터(720)의 출력은 버스트 랭스 BL16의 크기를 갖고, 버스트랭스 카운터(740)의 출력은 버스트 랭스 BL32의 크기를 갖는다. 그러면, 버스트랭스 카운터(740)의 출력은 버스트랭스 카운터(720) 보다 2 배 크기의 버스트 랭스를 갖는다.
- [0078] 이에 따라, 버스트 랭스 "BL16" 모드에서는 카운트 사이클을 1회 동작시켜 버스트 랭스 카운터(720)의 출력에 따라 버스트종료신호 BEND를 활성화시켜 출력한다. 그리고, 버스트 랭스 "BL32" 모드에서는 카운트 사이클을 2 회 동작시켜 버스트 랭스 카운터(740)의 출력에 따라 버스트종료신호 BEND를 활성화시켜 출력한다.

도면

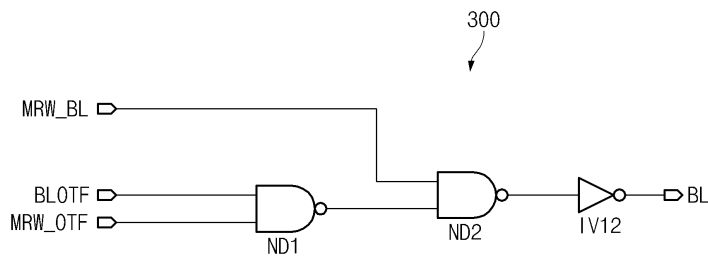
도면1



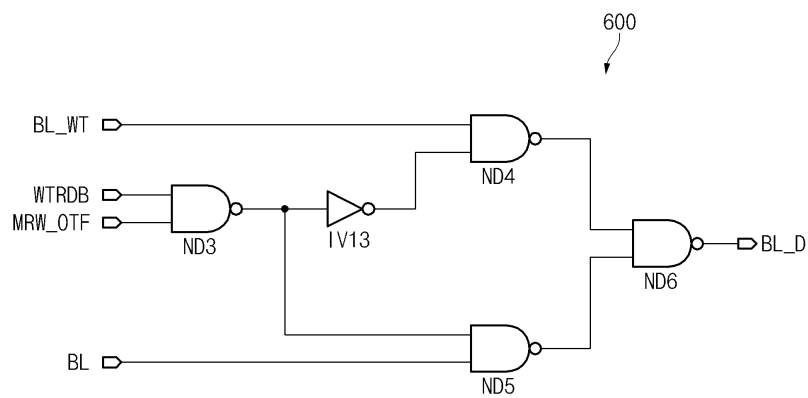
도면2



도면3



도면4



도면5

