



(12) 发明专利申请

(10) 申请公布号 CN 102842611 A

(43) 申请公布日 2012. 12. 26

(21) 申请号 201210305957. 8

(22) 申请日 2012. 08. 24

(71) 申请人 中国电力科学研究院  
地址 100192 北京市海淀区清河小营东路  
15 号  
申请人 国家电网公司

(72) 发明人 刘江 赵哥 高明超 金锐

(74) 专利代理机构 北京安博达知识产权代理有  
限公司 11271  
代理人 徐国文

(51) Int. Cl.  
H01L 29/739(2006. 01)  
H01L 21/027(2006. 01)  
H01L 21/331(2006. 01)

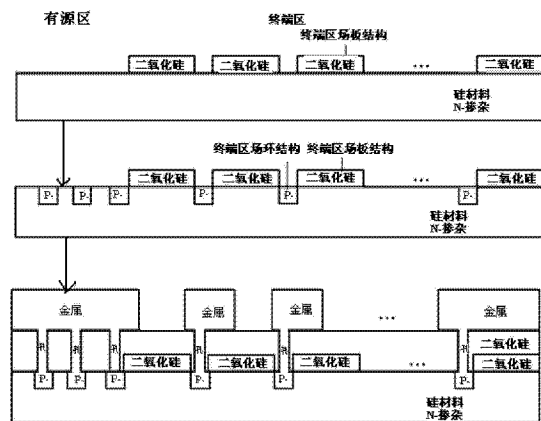
权利要求书 2 页 说明书 4 页 附图 3 页

(54) 发明名称

一种 5 块掩模版 IGBT 芯片及其制造方法

(57) 摘要

本发明涉及一种 5 块掩模版 IGBT 芯片, 由所述 5 块掩模版制造形成 IGBT 芯片; 所述 5 块掩模版分别是孔掩模版、金属掩模版、钝化掩模版、有源区掩模版和多晶掩模版; 所述孔掩模版、金属掩模版和钝化掩模版位于 IGBT 芯片互连及保护模块中; 所述有源区掩模版和多晶掩模版位于与 IGBT 芯片互连及保护模块相反方向的模块中。本发明还涉及一种 5 块掩模版 IGBT 芯片的制造方法, 本发明的方案极大降低 IGBT 芯片制造成本, 为 IGBT 芯片制造指出了一条新颖的技术路线。实现容易, 可行性强; 与传统 IGBT 芯片制造方法 ( $\geq 6$  块掩模版) 相比, 显著的降低成本。



1. 一种 5 块掩模版 IGBT 芯片,其特征在于,由所述 5 块掩模版制造形成 IGBT 芯片;所述 5 块掩模版分别是孔掩模版、金属掩模版、钝化掩模版、有源区掩模版和多晶掩模版;所述孔掩模版、金属掩模版和钝化掩模版位于 IGBT 芯片互连及保护模块中;所述有源区掩模版和多晶掩模版位于与 IGBT 芯片互连及保护模块相反方向的模块中。

2. 如权利要求 1 所述的 5 块掩模版的 IGBT 芯片,其特征在于,所述 IGBT 芯片按照功能分为:

有源区:称为元胞区,集成 IGBT 芯片的电流参数;

终端区:集成 IGBT 芯片的耐压参数;

栅极区:集成 IGBT 芯片的开关特性。

3. 如权利要求 2 所述的 5 块掩模版的 IGBT 芯片,其特征在于,所述有源区包括 N- 衬底区;N- 衬底区表面的栅极氧化层(2),沉积在栅极氧化层(2)上的多晶硅栅极(1);栅极氧化层与 N- 衬底区之间的 P- 阱区(3);位于 P- 阱区与栅极氧化层之间的 N+ 区(4);位于 N- 衬底区下方的背面注入区(5);位于注入区下方的集电极(7)及位于栅极氧化层上方的发射极(6)。

4. 如权利要求 1 所述的 5 块掩模版的 IGBT 芯片,其特征在于,所述终端区包括终端区场板结构和终端区场环结构。

5. 一种 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述方法包括下述步骤:

A、制造所述有源区掩模版;

B、制造所述多晶掩模版;

C、制造所述孔掩模版;

D、制造所述金属掩模版;

E、制造所述钝化掩模版。

6. 如权利要求 5 所述的 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述步骤 A 中,有源区与终端区的 P- 阱区同时注入,所述有源区的 P- 阱区形成 MOS 结构;终端区的 P- 阱区形成终端区场环结构。

7. 如权利要求 5 所述的 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述步骤 B 中,多晶掩模版包含多晶硅,所述多晶硅分布在有源区,栅极区和终端区;

有源区多晶硅形成 MOS 栅结构,栅极区多晶硅为有源区 MOS 栅结构汇总区域,终端区多晶硅形成终端区的场板结构。

8. 如权利要求 5 所述的 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述步骤 C 中,所述孔掩模版包括孔;所述孔分布在有源区,栅极区和终端区;

有源区孔为 IGBT 芯片发射极引出端;栅极区孔为 IGBT 芯片栅极引出端;终端区孔为场板与场环接触孔,形成接触场板结构。

9. 如权利要求 5 所述的 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述步骤 D 中,所述金属掩模版包括金属;所述金属分布在有源区,栅极区和终端区;

有源区金属为 IGBT 芯片发射极引出端;栅极区金属 IGBT 芯片栅极引出端;终端区金属形成终端场板结构。

10. 如权利要求 5 所述的 5 块掩模版 IGBT 芯片的制造方法,其特征在于,所述步骤 E 中,所述钝化掩模版包括钝化;所述钝化分布在终端区,有源区,栅极区;

终端区钝化为 IGBT 芯片终端区保护材料,用于隔离和保护芯片;有源区和栅极区钝化开口为 IGBT 芯片栅焊盘区,用于对 IGBT 芯片封装,发射极和栅极打线位置。

## 一种 5 块掩模版 IGBT 芯片及其制造方法

### 技术领域

[0001] 本发明涉及一种 IGBT 芯片及其制造方法,具体涉及一种 5 块掩模版 IGBT 芯片及其制造方法。

### 背景技术

[0002] IGBT (绝缘栅双极晶体管)同时具有单极性器件和双极性器件的优点,驱动电路简单,控制电路功耗和成本低,通态压降低,器件自身损耗小,是未来高压大电流的发展方向。

[0003] IGBT 芯片由功能划分为:有源区、终端区和栅极区三部分,其俯视图如图 1 所示。有源区又称元胞区,为芯片的功能区域;主要影响芯片的电流相关参数,如导通电压,阈值电压参数;终端区位于芯片的边缘区域,主要影响芯片的耐压参数;栅极区为芯片的栅极控制区域,影响器件的开关特性。

[0004] IGBT 芯片设计多集中于终端区及栅极区结构的研究。IGBT 芯片常用的终端结构有场板 (FP)、场限环 (FLR)、结终端延伸 (JTE)、横向变掺杂 (VLD)、阻性场板(如掺氧多晶硅 SIPOS) 等。这些延伸结构实际上起到将主结耗尽区向外展宽的作用,从而降低其内部电场强度最终提高击穿电压。IGBT 芯片常用的栅极结构有平面型、沟槽型。

[0005] IGBT 芯片制造技术主要包括:光刻,扩散/注入,腐蚀,薄膜四大模块。IGBT 芯片制造技术即通过相应的制造技术将掩模版上的图形转移到半导体圆片上的技术。IGBT 制造技术即采用相应的技术完成 IGBT 芯片有源区,终端区及栅极区的技术。

[0006] IGBT 芯片制造厂一般以光刻次数来计算加工成本,减少光刻次数可极大的降低 IGBT 芯片制造成本,使用尽量少的掩模版是减少光刻次数的主要途径。

### 发明内容

[0007] 针对现有技术的不足,本法明提供一种 5 块掩模版 IGBT 芯片及其制造方法,5 块掩模版(Mask)IGBT 芯片及其制造方法,工艺简单,适用不同的 IGBT 芯片设计,可行性强;与传统 IGBT 芯片制造方法( $\geq 6$  块掩模版)相比,显著的降低成本。

[0008] 本发明的目的是采用下述技术方案实现的:

[0009] 一种 5 块掩模版 IGBT 芯片,其改进之处在于,由所述 5 块掩模版制造形成 IGBT 芯片;所述 5 块掩模版分别是孔掩模版、金属掩模版、钝化掩模版、有源区掩模版和多晶掩模版;所述孔掩模版、金属掩模版和钝化掩模版位于 IGBT 芯片互连及保护模块中;所述有源区掩模版和多晶掩模版位于与 IGBT 芯片互连及保护模块相反方向的模块中。

[0010] 其中,所述 IGBT 芯片按照功能分为:

[0011] 有源区:称为元胞区,集成 IGBT 芯片的电流参数;

[0012] 终端区:集成 IGBT 芯片的耐压参数;

[0013] 栅极区:集成 IGBT 芯片的开关特性。

[0014] 其中,所述有源区包括 N-衬底区;N-衬底区表面的栅极氧化层 2,沉积在栅极氧化层 2 上的多晶硅栅极 1;栅极氧化层与 N-衬底区之间的 P-阱区 3;位于 P-阱区与栅极氧化

层之间的 N+ 区 4 ;位于 N- 衬底区下方的背面注入区 5 ;位于注入区下方的集电极 7 及位于栅极氧化层上方的发射极 6。

[0015] 其中,所述终端区包括终端区场板结构和终端区场环结构。

[0016] 本发明基于另一目的提供的一种 5 块掩模版 IGBT 芯片的制造方法,其改进之处在于,所述方法包括下述步骤:

[0017] A、制造所述有源区掩模版;

[0018] B、制造所述多晶掩模版;

[0019] C、制造所述孔掩模版;

[0020] D、制造所述金属掩模版;

[0021] E、制造所述钝化掩模版。

[0022] 其中,所述步骤 A 中,有源区与终端区的 P- 阱区同时注入,所述有源区的 P- 阱区形成 MOS 结构;终端区的 P- 阱区形成终端区场环结构。

[0023] 其中,所述步骤 B 中,多晶掩模版包含多晶硅,所述多晶硅分布在有源区,栅极区和终端区;

[0024] 有源区多晶硅形成 MOS 栅结构,栅极区多晶硅为有源区 MOS 栅结构汇总区域,终端区多晶硅形成终端区的场板结构。

[0025] 其中,所述步骤 C 中,所述孔掩模版包括孔;所述孔分布在有源区,栅极区和终端区;

[0026] 有源区孔为 IGBT 芯片发射极引出端;栅极区孔为 IGBT 芯片栅极引出端;终端区孔为场板与场环接触孔,形成接触场板结构。

[0027] 其中,所述步骤 D 中,所述金属掩模版包括金属;所述金属分布在有源区,栅极区和终端区;

[0028] 有源区金属为 IGBT 芯片发射极引出端;栅极区金属 IGBT 芯片栅极引出端;终端区金属形成终端场板结构。

[0029] 其中,所述步骤 E 中,所述钝化掩模版包括钝化;所述钝化分布在终端区,有源区,栅极区;

[0030] 终端区钝化为 IGBT 芯片终端区保护材料,用于隔离和保护芯片;有源区和栅极区钝化开口为 IGBT 芯片焊盘区,用于对 IGBT 芯片封装,发射极和栅极打线位置。

[0031] 与现有技术相比,本发明达到的有益效果为:

[0032] 1、针对 Infineon/ABB 公司 IGBT 芯片制造技术垄断,本发明提供了一种 5 块掩模版 IGBT 芯片及其制造方法,极大降低 IGBT 芯片制造成本,为 IGBT 芯片制造指出了一条新颖的技术路线。

[0033] 2、本发明提供了一种 5 块掩模版 IGBT 芯片及其制造方法,实现容易,可行性强;与传统 IGBT 芯片制造技术( $\geq 6$  块掩模版)相比,显著的降低成本。

[0034] 3、本发明提供了一种 5 块掩模版 IGBT 芯片制造方法适用于不同 IGBT 芯片的设计。

#### 附图说明

[0035] 图 1 是本发明提供的 IGBT 芯片的俯视结构图;

- [0036] 图 2 是本发明提供的 IGBT 芯片有源区剖面图；
- [0037] 图 3 是本发明提供的 5 块掩模版(Mask) IGBT 芯片制造方法示意图；
- [0038] 图 4 是本发明提供的 5 块掩模版(Mask) IGBT 芯片制造方法流程图；
- [0039] 图 5 是现有技术的 6 块掩模版(Mask) IGBT 芯片制造方法流程图。

### 具体实施方式

[0040] IGBT 芯片由功能划分为：有源区、终端区和栅极区三部分，其俯视图见图 1。有源区又称元胞区，为芯片的功能区域；主要影响芯片的电流相关参数，如导通电压，阈值电压参数；终端区位于芯片的边缘区域，主要影响芯片的耐压参数；栅极区为芯片的栅极控制区域，影响器件的开关特性。

[0041] IGBT 为 3 端器件，包括正面发射极，栅极及背面集电极。IGBT 芯片有源区剖面图详见图 2。包括低浓度的 N- 衬底区；衬底表面的栅极氧化层 2，沉积在栅极氧化层 2 上的多晶硅栅极 1；栅极氧化层 2 与 N- 衬底区之间的 P- 阱区 3；位于 P- 阱区与栅极氧化层之间的 N+ 区 4；位于 N- 衬底区下方的背面注入区 5；位于注入区下方的集电极 7 及位于栅极氧化层上方的发射极 6。

[0042] 本发明提供的 5 块掩模版(Mask)IGBT 芯片制造方法示意图如图 3 所示，所述 5 块掩模版分别是孔掩模版、金属掩模版、钝化掩模版、有源区掩模版和多晶掩模版；所述孔掩模版、金属掩模版和钝化掩模版位于 IGBT 芯片后端互连及保护模块中；所述有源区掩模版和多晶掩模版位于与 IGBT 芯片互连及保护模块相反方向的模块中，即前端的模块中。

[0043] IGBT 芯片有正面和背面，后端互连及保护模块在 IGBT 芯片背面；而前端指的是 IGBT 正面有有源区掩模版和多晶掩模版的这一面。

[0044] 本发明提供的 5 块掩模版(Mask)IGBT 芯片制造方法流程如图 4 所示，包括下述步骤：

[0045] A、制造有源区掩模版：有源区与终端区的 P- 阱区同时注入，所述有源区的 P- 阱区形成 MOS 结构；终端区的 P- 阱区形成终端区场环结构。

[0046] B、制造多晶掩模版；多晶硅分布在有源区，栅极区和终端区。有源区多晶硅形成 MOS 的栅结构，栅极区多晶硅为有源区 MOS 栅结构汇总区域，终端区多晶硅形成终端区的场板结构。

[0047] C、制造孔掩模版；孔分布在有源区，栅极区和终端区。有源区孔为 IGBT 芯片发射极引出端，栅极区孔为 IGBT 芯片栅极引出端，终端区孔为场板与场环接触孔，形成接触场板结构。

[0048] D、制造金属掩模版；金属分布在有源区，栅极区和终端区。有源区金属为 IGBT 芯片发射极引出端，栅极区金属 IGBT 芯片栅极引出端，终端区金属形成终端场板结构。

[0049] E、制造钝化掩模版。钝化分布在终端区，有源区，栅极区。终端区钝化为 IGBT 芯片终端保护材料，起隔离和保护芯片的作用，有源区和栅极区钝化开口为 IGBT 芯片焊盘区，为后续 IGBT 芯片封装，发射极和栅极打线位置。

[0050] 本发明提供的 5 块掩模版 IGBT 芯片及其制造方法，实现容易，可行性强；与传统 IGBT 芯片制造技术( $\geq 6$  块掩模版)相比(如图 5 所示)，显著的降低成本。

[0051] 最后应当说明的是：以上实施例仅用以说明本发明的技术方案而非对其限制，尽

管参照上述实施例对本发明进行了详细的说明,所属领域的普通技术人员应当理解:依然可以对本发明的具体实施方式进行修改或者等同替换,而未脱离本发明精神和范围的任何修改或者等同替换,其均应涵盖在本发明的权利要求范围当中。

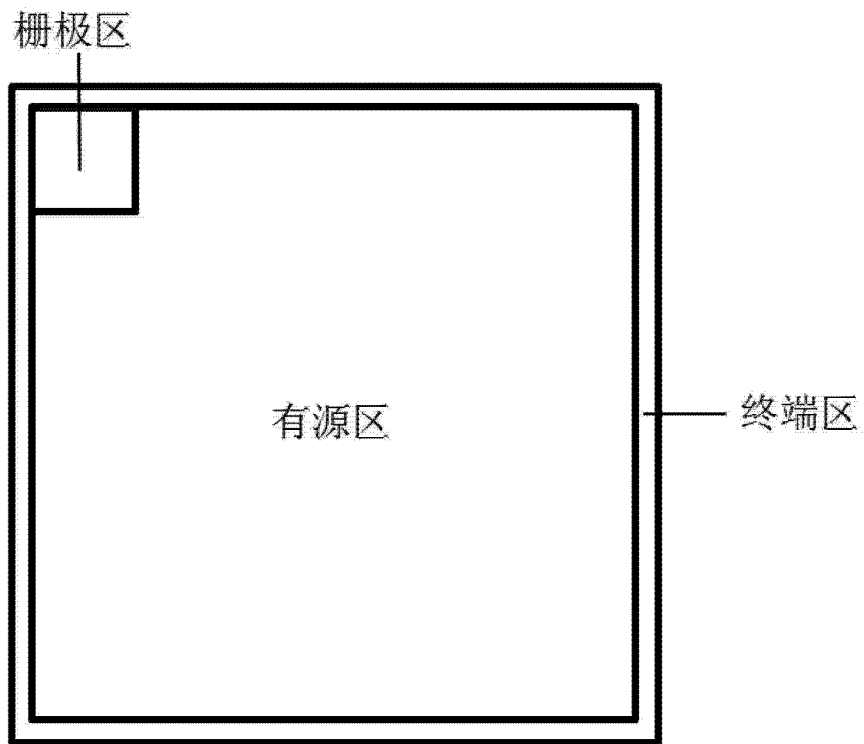


图 1

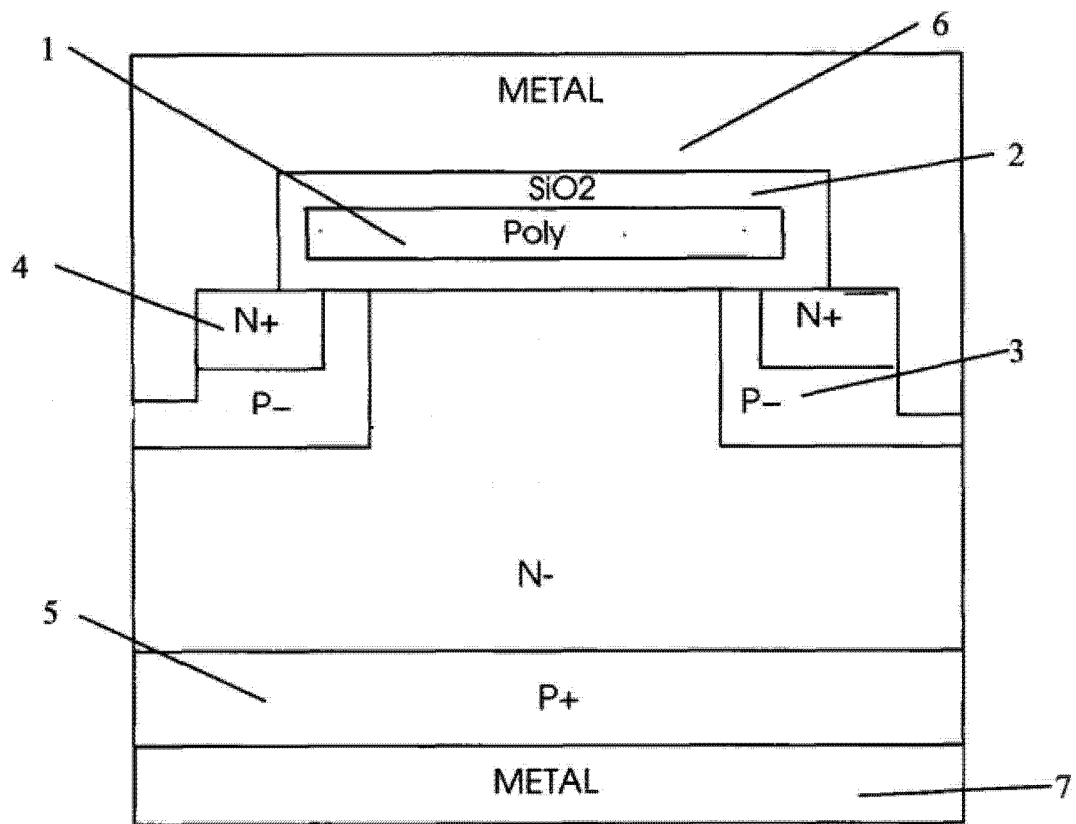


图 2



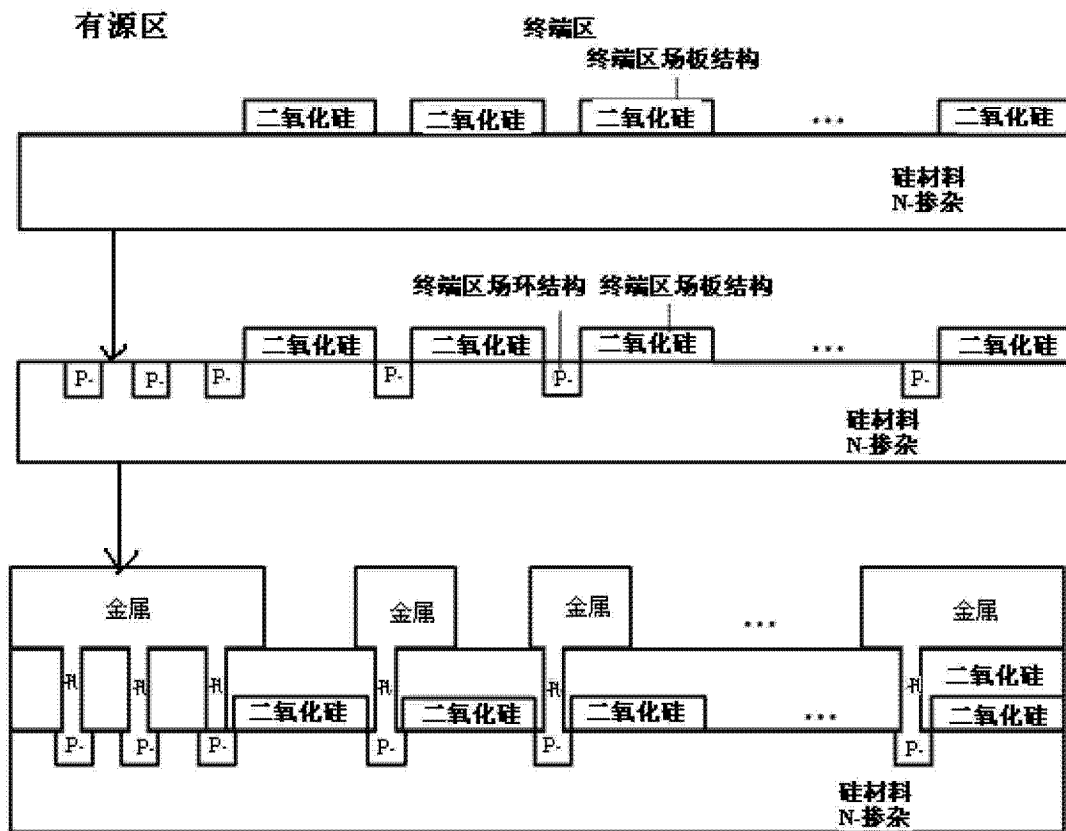


图 3

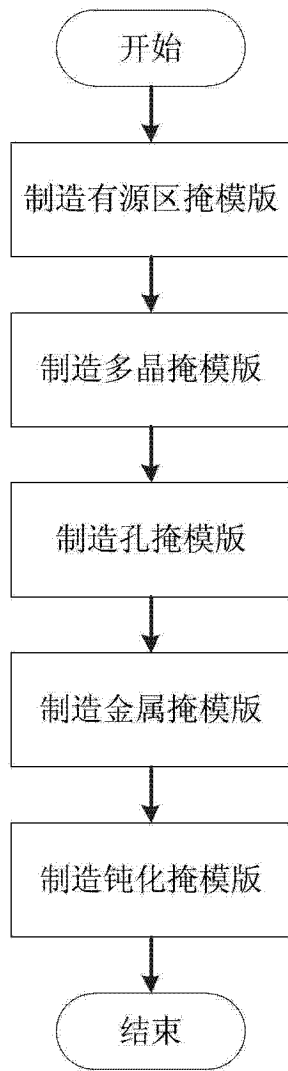


图 4

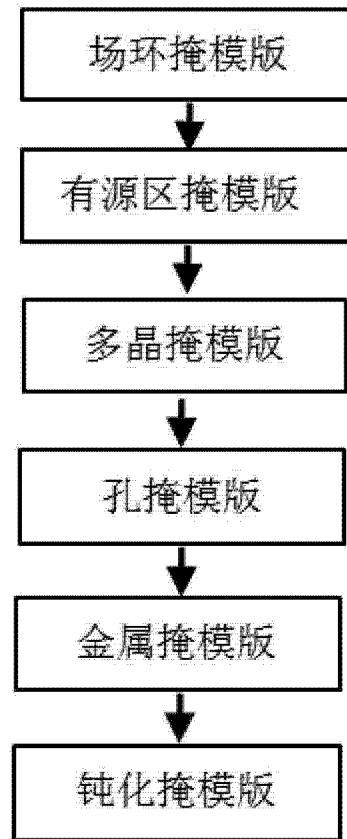


图 5