(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0096234
(43) 공개일자 2012년08월30일

(51) 국제특허분류(Int. Cl.)
H01L 27/115 (2006.01) *H01L 21/8247* (2006.01)
(21) 출원번호 10-2011-0015521
(22) 출원일자 2011년02월22일
심사청구일자 2011년02월22일

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가 1
(72) 발명자
김태근
경기도 성남시 분당구 서현로 177, 금강아파트 103-1301 (이매동)
김희동
서울특별시 성북구 안암로 145, 자연계캠퍼스 공학관 436호 (안암동5가, 고려대학교)
(74) 대리인
특허법인주원

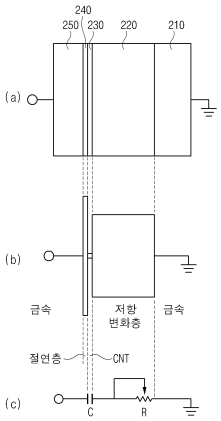
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **전하 충전층을 구비하는 비휘발성 저항 변화 메모리 소자 및 그 제조 방법**

(57) 요 약

종래 기술의 비휘발성 저항 변화 메모리 소자의 경우에, 1mA 이상의 높은 동작 전류가 이용되어 소비 전력이 증가되고, 소자의 계면 트랩이 쉽게 열화되는 문제점이 발생하였으나, 본 발명은 전하 충전층과 전극층 사이에 기존의 저항 변화층에 비하여 barrier height가 높은 절연층을 삽입함으로써 동작 전류를 감소시켜 저전력의 메모리 소자를 제공할 수 있다. 또한, 본 발명은 종래의 금속 전극층과 저항 변화층의 계면 대신에 CNT로 구현되는 전하 충전층을 커패시터로 이용함으로써, 안정적인 전하 구속효과를 제공할 수 있어 기억 유지 특성을 개선할 수 있고, 이에 따라서 메모리 소자 전체의 신뢰성을 향상시킬 수 있다.

대 표 도 - 도2



특허청구의 범위

청구항 1

제 1 전극층;

상기 제 1 전극층 위에 형성된 저항 변화층;

상기 저항 변화층 위에 형성된 전하 충전층;

상기 전하 충전층 위에 형성된 절연층; 및

상기 절연층 위에 형성된 제 2 전극층을 포함하는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 2

제 1 항에 있어서,

상기 전하 충전층은 CNT(Carbon Nano Tube)로 형성된 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 3

제 1 항에 있어서,

상기 절연층은 2nm 내지 100 nm 두께의 산화막으로 형성되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 4

제 1 항에 있어서,

상기 제 2 전극층 또는 상기 제 1 전극층에 프로그램 전압이 인가되면, 상기 저항 변화층의 저항상태가 저저항 상태로 변화되고, 상기 저항 변화층으로부터 유도된 전하들이 상기 전하 충전층에 충전되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 5

제 4 항에 있어서,

상기 제 2 전극층 또는 상기 제 1 전극층에 프로그램 소거 전압이 인가되면, 상기 전하 충전층에 충전된 전하들이 상기 저항 변화층을 통해서 유출되고 상기 저항 변화층의 저항상태가 고저항 상태로 변화되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 6

제 1 항에 있어서,

상기 저항 변화층은 Binary metal oxide계열의 물질(Nb2O5, NiO, MgO, TiO_2, ZrO_2, CuO_2을 포함함), Cubic perobskite oxides계열의 물질(Nb:$SrTiO_3$, Cr:$SrTiO_3$, Cr:$SrZrO_3$ 포함함), Ferromagnetic materials계열의 물질($PrxCa1-xMnO_3$ 을 포함함), 및 Metal nitride계열의 물질(AlN, ZrN, NiN, TiN, CrN, CuN을 포함함) 중 어느 하나의 물질로 형성되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자.

청구항 7

기판위에 제 1 전극층을 형성하는 단계;

상기 제 1 전극층 위에 저항 변화층을 형성하는 단계;

상기 저항 변화층 위에 전하 충전층을 형성하는 단계;

상기 전하 충전층 위에 절연체층을 형성하는 단계; 및

상기 절연체층 위에 제 2 전극층을 형성하는 단계를 포함하는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자 제조 방법.

청구항 8

제 7 항에 있어서,

상기 전하 충전층은 CNT(Carbon Nano Tube)으로 형성되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자 제조 방법.

청구항 9

제 7 항에 있어서,

상기 절연층은 2nm 내지 100 nm 두께의 산화막으로 형성되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자 제조 방법.

청구항 10

제 6 항에 있어서,

상기 저항 변화층은 Binary metal oxide계열의 물질(Nb2O5, NiO, MgO, TiO_2, ZrO_2, CuO_2을 포함함), Cubic perobskite oxides계열의 물질(Nb:$SrTiO_3$, Cr:$SrTiO_3$, Cr:$SrZrO_3$ 포함함), Ferromagnetic materials계열의 물질(Pr$_x$Ca1-xMnO_3 을 포함함), 및 Metal nitride계열의 물질(AlN, ZrN, NiN, TiN, CrN, CuN을 포함함) 중 어느 하나의 물질로 형성되는 것을 특징으로 하는 비휘발성 저항 변화 메모리 소자 제조 방법.

명 세 서

기 술 분 야

[0001] 본 발명은 비휘발성 메모리 소자 및 그 제조 방법에 관한 것으로서, 보다 구체적으로는 비휘발성 저항 변화 메모리 소자 및 그 제조 방법에 관한 것이다.

배 경 기 술

[0002] 반도체 메모리 장치는 데이터를 저장해 두고 필요할 때 꺼내어 읽어볼 수 있는 기억장치이다. 반도체 메모리 장치는 크게 RAM(Random Access Memory)과 ROM(Read Only Memory)으로 나눌 수 있다. ROM은 전원이 끊어지더라도 저장된 데이터가 소멸하지 않는 비휘발성 메모리(nonvolatile memory)이다. ROM에는 PROM(Programmable ROM), EPROM(Erasable PROM), EEPROM(Electrically EPROM), 플래시 메모리 장치(Flash Memory Device) 등이 있다. RAM은 전원이 끊어지면 저장된 데이터가 소멸하는 소위 휘발성 메모리(volatile memory)이다. RAM에는 Dynamic RAM(DRAM)과 Static RAM(SRAM) 등이 있다.

[0003] 그 외에 DRAM의 커패시터를 비휘발성을 지닌 물질로 대체한 반도체 메모리 장치가 등장하고 있다. 강유전체 커패시터를 이용한 강유전체 램(ferroelectric RAM; FRAM), 티엠알(TMR; tunneling magneto-resistive) 막을 이용한 마그네틱 램(magnetic RAM; MRAM), 그리고 칼코게나이드계 화합물(chalcogenide alloys)을 이용한 상변화 메모리 장치(phase change memory device), 질화막에 전하를 포획하여 프로그램을 수행하는 SONOS 구조의 메모리 장치, 및 저항 변화를 이용한 ReRAM(Resistance Memory) 등이 있다.

[0004] 이 중, 저항 변화 메모리(resistive random access memory device; 이하 'ReRAM'이라 한다)는 박막에 인가되는 특정 전압에 따라 박막의 저항 상태가 급격히 변화하는 것을 이용하여 비휘발성 메모리로 사용하고자 하는 소자를 말한다.

[0005] 도 1의 (a)는 종래 기술에 따른 ReRAM 소자의 단면을 도시한 도면이고, 도 1의 (b)는 종래 기술에 따른 ReRAM 소자의 에너지 밴드 다이어그램을 도시한 도면이며, 도 1의 (c)는 종래 기술의 ReRAM 소자의 등가 회로를 도시한 도면이다.

[0006] 도 1을 참조하면, ReRAM 소자는 하부 전극(12), 저항 변화층(14) 및 상부 전극(16)을 포함하는 구조를

갖는다. 여기서 하부 전극(12) 및 상부 전극(16)은 일반적인 전도성 물질로, 주로 금속으로 형성된다.

[0007] ReRAM 소자의 저항 변화층(14)의 재질로는 현재 산화물(oxide)이 많이 사용되고 있고, 구체적으로는 이원 산화물(binary oxides)와 페로브스카이트 산화물이 사용되고 있으며, 최근에는 상기 페로브스카이트 산화물에 금속을 도핑하거나 함유시켜 사용하고 있다. 최근에는, 질화물(nitride) 계열의 물질들 또한 저항 변화층(14)의 재질로 사용되고 있다.

[0008] 이러한 종래 기술의 경우에, 금속으로 구현되는 전극과 저항 변화 물질로 구현되는 저항 변화층의 계면에 형성된 전하 트랩에, 충전되고 방전되는 전하들에 의해서 저항 변화 메모리 소자가 ON/OFF 제어된다. 따라서, 도 1의 (c) 에 도시된 바와 같이, 종래의 ReRAM 소자는 금속 전극과 저항 변화층의 계면에 대응되는 커패시터와 저항이 직렬로 연결된 등가회로로 나타내어 질 수 있고, 커패시터에 전하가 충전 및 방전됨에 따라서 저저항 상태(커패시터에 전하가 충전된 상태)와 고저항 상태(커패시터에 전하가 방전된 상태)간에 변환된다.

[0009] 그러나, 종래의 ReRAM 소자의 경우에는 높은 동작 전류가 요구되고, 이에 따라서 금속 전극과 저항 변화층 사이의 계면 트랩이 열화되어 기억 유지 특성이 함께 나빠짐으로써, 메모리 소자의 신뢰성이 저하되는 문제점이 존재하였다.

발명의 내용

해결하려는 과제

[0010] 본 발명이 해결하려는 과제는, 메모리 소자의 동작 전류 레벨을 낮춤으로써 소비 전력을 감소시키고, 계면 트랩 열화를 억제하여 기억 유지 특성이 향상되어, 메모리 소자 전체의 신뢰성이 향상된 비휘발성 저항 변화 메모리 소자 및 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0011] 상술한 과제를 해결하기 위한 본 발명의 비휘발성 저항 변화 메모리 소자는, 제 1 전극층; 상기 제 1 전극층 위에 형성된 저항 변화층; 상기 저항 변화층 위에 형성된 전하 충전층; 상기 전하 충전층 위에 형성된 절연층; 및 상기 절연층 위에 형성된 제 2 전극층을 포함한다.

[0012] 또한, 상기 전하 충전층은 CNT(Carbon Nano Tube)로 형성될 수 있다.

[0013] 또한, 상기 절연층은 2nm 내지 100 nm 두께의 산화막으로 형성될 수 있다.

[0014] 또한, 상기 제 2 전극층 또는 상기 제 1 전극층에 프로그램 전압이 인가되면, 상기 저항 변화층의 저항상태가 저저항 상태로 변화되고, 상기 저항 변화층으로부터 유도된 전하들이 상기 전하 충전층에 충전될 수 있다.

[0015] 또한, 상기 제 2 전극층 또는 상기 제 1 전극층에 프로그램 소거 전압이 인가되면, 상기 전하 충전층에 충전된 전하들이 상기 저항 변화층을 통해서 유출되고 상기 저항 변화층의 저항상태가 고저항 상태로 변화될 수 있다.

[0016] 또한, 상기 저항 변화층은 Binary metal oxide계열의 물질(Nb205, NiO, MgO, TiO_2, ZrO_2, CuO_2을 포함함), Cubic perobskite oxides계열의 물질(Nb:$SrTiO_3$, Cr:$SrTiO_3$, Cr:$SrZrO_3$ 포함함), Ferromagnetic materials계열의 물질(PrxCa1-xMnO_3 을 포함함), 및 Metal nitride계열의 물질(AlN, ZrN, NiN, TiN, CrN, CuN을 포함함) 중 어느 하나의 물질로 형성될 수 있다.

[0017] 한편, 상술한 과제를 이루기 위한 본 발명의 비휘발성 저항 변화 메모리 소자는, 기판위에 제 1 전극층을 형성하는 단계; 상기 제 1 전극층 위에 저항 변화층을 형성하는 단계; 상기 저항 변화층 위에 전하 충전층을 형성하는 단계; 상기 전하 충전층 위에 절연체층을 형성하는 단계; 및 상기 절연체층 위에 제 2 전극층을 형성하는 단계를 포함한다.

[0018] 또한, 상기 전하 충전층은 CNT(Carbon Nano Tube)으로 형성될 수 있다.

[0019] 또한, 상기 절연층은 2nm 내지 100 nm 두께의 산화막으로 형성될 수 있다.

[0020] 또한, 상기 저항 변화층은 Binary metal oxide계열의 물질(Nb2O5, NiO, MgO, TiO_2, ZrO_2, CuO_2을 포함함), Cubic perobskite oxides계열의 물질(Nb:$SrTiO_3$, Cr:$SrTiO_3$, Cr:$SrZrO_3$ 포함함), Ferromagnetic materials계열의 물질($PrxCa1-xMnO_3$ 을 포함함), 및 Metal nitride계열의 물질(AlN, ZrN, NiN, TiN, CrN, CuN을 포함함) 중 어느 하나의 물질로 형성될 수 있다.

발명의 효과

[0021] 종래 기술의 비휘발성 저항 변화 메모리 소자의 경우에, 1mA 이상의 높은 동작 전류가 이용되어 소비 전력이 증가되고, 소자의 계면 트랩이 쉽게 열화되는 문제점이 발생하였으나, 본 발명은 전하 충전층과 전극층 사이에 기존의 저항 변화층에 비하여 barrier height가 높은 절연층을 삽입함으로써 동작 전류를 감소시켜 저전력의 메모리 소자를 제공할 수 있다.

[0022] 또한, 본 발명은 종래의 금속 전극층과 저항 변화층의 계면 대신에 CNT로 구현되는 전하 충전층을 커패시터로 이용함으로써, 안정적인 전하 구속효과를 제공할 수 있어 기억 유지 특성을 개선할 수 있고, 이에 따라서 메모리 소자 전체의 신뢰성을 향상시킬 수 있다.

도면의 간단한 설명

[0023] 도 1의 (a)는 종래 기술에 따른 ReRAM 소자의 단면을 도시한 도면이고, 도 1의 (b)는 종래 기술에 따른 ReRAM 소자의 에너지 밴드 다이어그램을 도시한 도면이며, 도 1의 (c)는 종래 기술의 ReRAM 소자의 등가 회로를 도시한 도면이다.

도 2는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 구조를 도시하는 도면으로서, 도 2의 (a), (b), 및 (c)는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 단면도, 에너지 밴드 다이어그램, 및 등가 회로를 각각 도시한 도면이다.

도 3은 에너지 밴드 다이어그램을 이용하여 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 동작을 설명하는 도면이다.

도 4a 내지 도 4c는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 제조 방법을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0024] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.

[0025] 도 2는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 구조를 도시하는 도면으로서, 도 2의 (a), (b), 및 (c)는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 단면도, 에너지 밴드 다이어그램, 및 등가 회로를 각각 도시한다.

[0026] 먼저, 도 2의 (a)를 참조하면, 본 발명의 바람직한 실시예에 따른 저항 변화 메모리 소자는 금속과 같은 전도성 물질로 형성되는 제 1 전극층(210), 제 1 전극층(210) 위에 형성된 저항 변화층(220), 저항 변화층(220) 위에 형성된 전하 충전층(230), 전하 충전층(230) 위에 형성된 절연층(240), 및 절연층(240) 위에 금속과 같은 전도성 물질로 형성되는 제 2 전극층(250)을 포함한다.

[0027] 상술한 절연층(240)은 10nm 내지 200nm 두께의 산화막층으로 형성될 수 있으며, 본 발명의 바람직한 실시예에서는 15nm 내지 80nm 의 두께로 NiO, AlN, ZrO_2 등의 재질로 형성하였다.

[0028] 또한, 상술한 전하 충전층(230)은 저저항 상태에서 전하를 충전하는 potential wall로서 기능을 수행하는 것으로서, 본 발명의 바람직한 실시예에서는 CNT(Carbon Nano Tube)를 이용하여 2nm 내지 10nm 두께로 전하 충전층(230)을 형성하였다.

[0029] 도 3은 에너지 밴드 다이어그램을 이용하여 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 동작을 설명하는 도면이다.

[0030] 먼저, 도 3의 (a)를 참조하여, 프로그램 동작(소자의 저항 상태를 저저항상태(ON state)로 변화시키는 동작)을 설명하면, 제 1 전극층(210)을 접지하고, 제 2 전극층(250)에 양의 프로그램 전압을 인가하면, 제 1 전극층(210) 및 저항 변화층(220)을 통과해서 유도되는 전하(전자)가 전하 충전층(230:CNT(potential wall))에 충전된다. 이렇게 충전된 전자에 의해 발생하는 Electric field가 전자가 쉽게 이동할 수 있도록 band-bending을 일으키고, 전하들은 trap-to-trap hopping 방식으로 이동하여 전류가 흐르게 된다.

[0031] 도 3의 (a)에 도시된 바와 같은 동작을 프로그램 동작(set operation)이라 정의하며, 이때 저항 변화층(220)의 저항 상태가 저저항 상태로 변화되어, 메모리 소자는 OFF (고 저항)상태에서 ON (저 저항)상태가 되며, 전하 충전층(230)인 potential wall에 전자가 충전되어 있는 동안 메모리 소자는 저저항 상태를 유지한다.

[0032] 한편, 도 3의 (b)를 참조하여, 프로그램 소거 동작(소자의 저항 상태를 고저항상태(OFF state)로 변화시키는 동작)을 설명하면, 제 1 전극층(210)을 접지하고, 제 2 전극층(250)에 음의 프로그램 소거 전압을 인가하면, 전하 충전층(230:CNT(potential wall))에 충전되어 있던 전하는 저항 변화층(220)을 통해서 방전되고, 저항 변화 물질은 band-bending된 상태(전자가 쉽게 이동 할 수 있는 상태)에서 원래의 상태로 돌아가게 되며, 저항 변화층(220)의 저항 상태가 고저항 상태로 변화되어, 메모리 소자는 고저항 상태를 유지한다.

[0033] 도 3의 (b)에 도시된 바와 같은 동작을 프로그램 소거 동작(reset operation)이라 정의하며, 이때 소자는 ON (저 저항)상태에서 OFF (고 저항)상태가 되며, 메모리 소자는 프로그램 동작(Set operation)이 진행되기 전까지 고 저항 상태를 유지한다.

[0034] 상술한 바와 같이, 종래 기술의 비휘발성 저항 변화 메모리 소자의 경우에, 1mA 이상의 높은 동작 전류가 이용되어, 소비 전력을 증가시키고 소자의 계면 트랩이 쉽게 열화되는 문제점이 발생하였으나, 본 발명은 전하 충전층(230)인 CNT층과, 기존의 저항 변화층(220)에 비하여 barrier height가 높은 절연층(240)을, 전극층(250)과 저항 변화층(220) 사이에 형성함으로써, 저항 변화층(220)에 걸리는 전계를 분산시키고 동작 전류를 낮출 수 있다. 따라서, 저전력 소모의 고신뢰성을 나타내는 비휘발성 저항 변화 메모리 소자를 제공할 수 있다.

[0035] 특히, 전하 충전층(230)을 CNT층으로 형성하는 경우에, CNT는 0.1eV의 밴드갭을 갖으며, 에너지 밴드 다이어그램에 도시된 바와 같이, 하나의 potential wall로서 작용할 뿐만 아니라, 전하를 포획하는 capture site 또는 trap site로서 작용하므로, 보다 양호한 전하 충전 효과를 나타낼 수 있다.

[0036] 도 4a 내지 도 4c는 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 제조 방법을 설명하는 도면이다. 이하, 도 4a 내지 도 4c를 참조하여 본 발명의 바람직한 실시예에 따른 비휘발성 저항 변화 메모리 소자의 제조 방법을 설명한다.

[0037] 먼저, 도 4a 에 도시된 바와 같이, Si 기판, SiO_2 기판, Si/SiO_2 다층 기판, 폴리실리콘 기판, 유리 기판, 플라스틱 기판과 같은 일반적으로 ReRAM 소자의 제조에 이용되는 기판(200)위에, Ag, Pt, Au, Al, Cu, Ti, ITO 및 이들의 합금 등을 이용하여 e-beam 또는 스퍼터 공정을 수행함으로써, 5 내지 500nm 의 두께로 제 1 전극층(210)을 형성한다.

[0038] 제 1 전극층(210)이 형성되면, 저항 변화 물질로 e-beam, 스퍼터, CVD, ALD 공정 등을 수행하여, 제 1 전극층(210) 위에, 5 ~ 500nm 의 두께의 제 1 저항 변화층(220)을 형성한다. 저항 변화 물질로는 Binary metal oxide계열의 Nb2O5, NiO, MgO, TiO_2, ZrO_2, CuO_2, 또는 Cubic perobskite oxides계열의 Nb:$SrTiO_3$, Cr:$SrTiO_3$, Cr:$SrZrO_3$, 또는 Ferromagnetic materials계열의 PrxCa1-xMnO_3, 또는 Metal nitride계열의 AlN, ZrN, NiN, TiN, CrN, CuN, 등이 이용될 수 있다.

[0039] 그 후, 저항 변화층(220) 위에 전하 충전층(230)을 형성한다. 상술한 바와 같이, 본 발명은 탄소 아크 방전, 화학적 증착 방법 및 레이저 빔 등을 공정을 수행하여, CNT(Carbon Nano Tube)를 이용하여 2nm 내지 10nm 의 두께로 전하 충전층(230)을 형성하였다.

[0040] 전하 충전층(230)이 형성되면, 도 4c에 도시된 바와 같이, 전하 충전층(230) 위에 e-beam, 스퍼터, CVD, ALD 공정 등을 이용하여 2nm 내지 100nm 의 두께로 절연층(240)을 형성한다. 절연층은 SiO_2, Al_2O_3, HfO_2 등과 같은 산화막으로 형성될 수 있다.

[0041] 절연층(240)이 형성된 후, 제 1 전극층(210)을 형성한 방식과 동일한 방식으로 동일한 물질을 이용하여 제 2 전극층(250)을 형성한다.

[0042] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

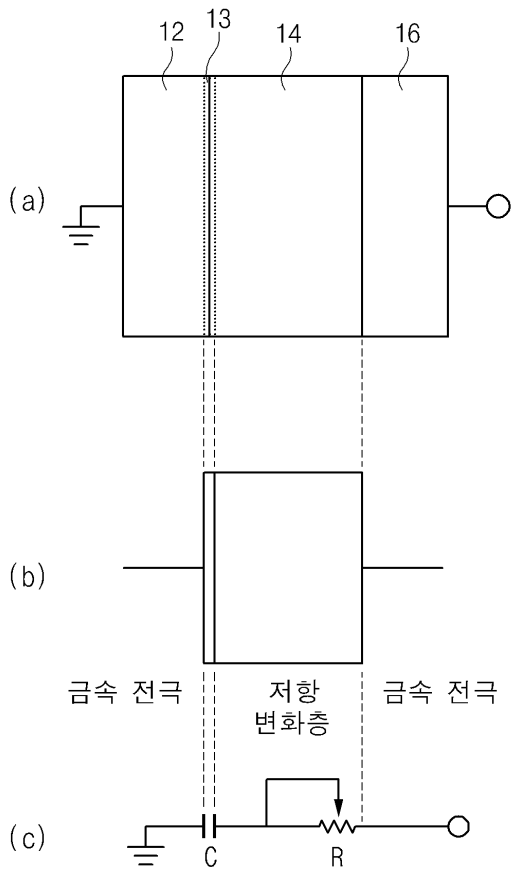
부호의 설명

[0043]

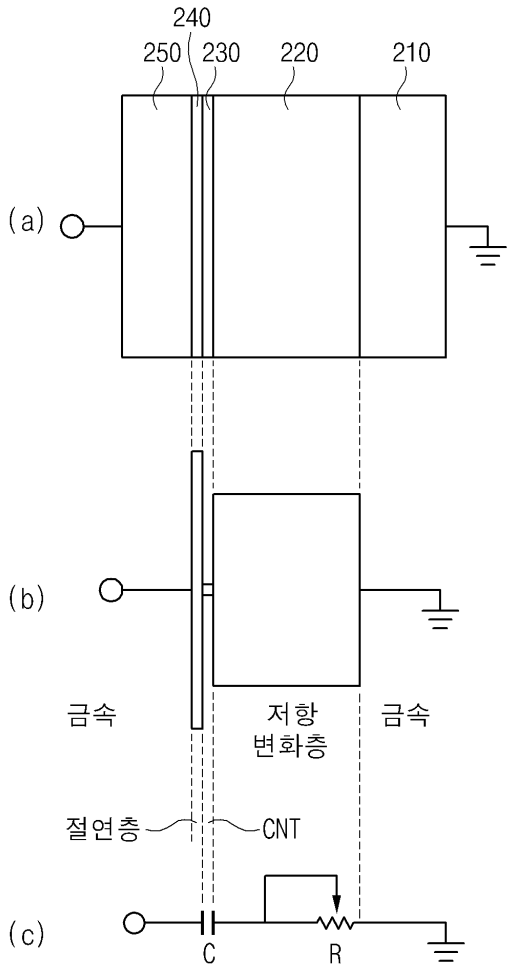
200	기판
210	제 1 전극층
220	저항 변화층
230	전하 충전층
240	절연층
250	제 2 전극층

도면

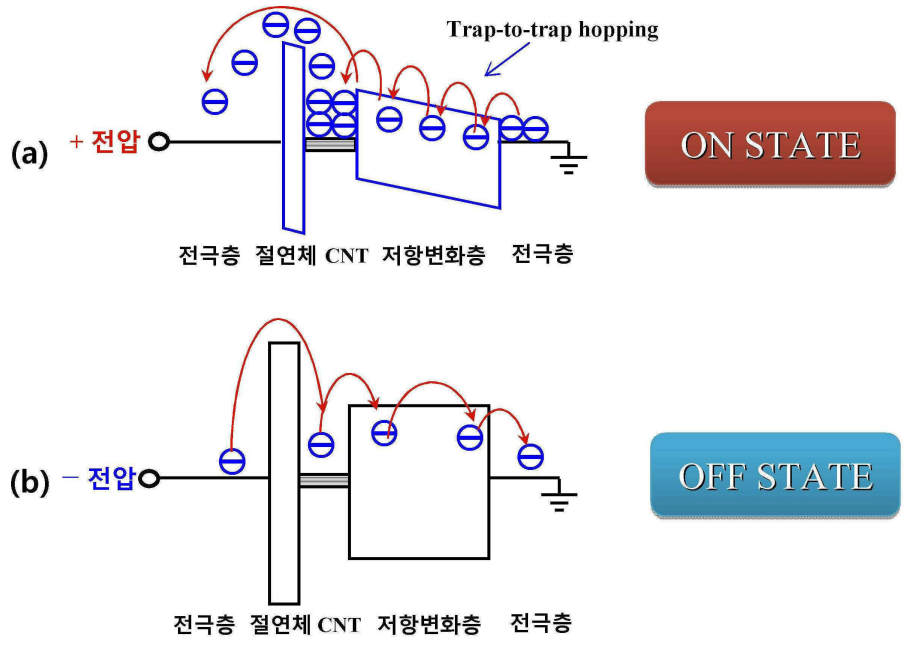
도면1



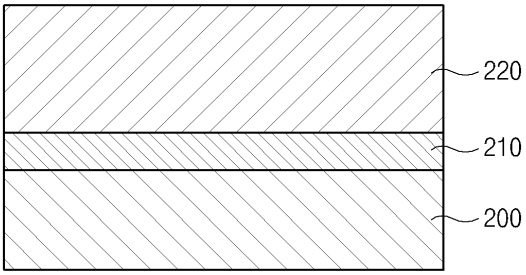
도면2


240
250
230
220
210
(a)
(b)
금속
저항
변화층
금속
절연층
CNT
(c)
C
R

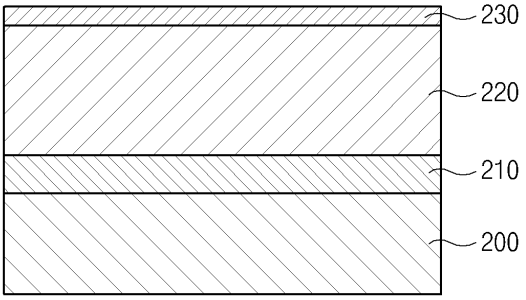
도면3


Trap-to-trap hopping
(a)
+ 전압
ON STATE
전극층 절연체 CNT 저항변화층 전극층
(b)
− 전압
OFF STATE
전극층 절연체 CNT 저항변화층 전극층

도면4a



도면4b



도면4c

