



(12) 发明专利申请

(10) 申请公布号 CN 120188598 A

(43) 申请公布日 2025.06.20

(21) 申请号 202380072934.3

(22) 申请日 2023.11.17

(30) 优先权数据

2022-185043 2022.11.18 JP

(85) PCT国际申请进入国家阶段日

2025.04.15

(86) PCT国际申请的申请数据

PCT/JP2023/041547 2023.11.17

(87) PCT国际申请的公布数据

W02024/106543 JA 2024.05.23

(71) 申请人 日本碍子株式会社

地址 日本国爱知县

(72) 发明人 鹈野雄大 多井知义 滑川政彦

(74) 专利代理机构 北京旭知行专利代理事务所

(普通合伙) 11432

专利代理师 郑雪娜 李伟

(51) Int.Cl.

H10N 30/20 (2006.01)

H10N 30/084 (2006.01)

H10N 30/097 (2006.01)

H10N 30/50 (2006.01)

H10N 30/85 (2006.01)

H10N 30/853 (2006.01)

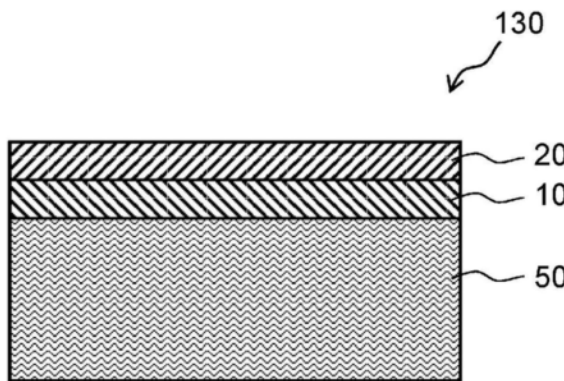
权利要求书2页 说明书11页 附图8页

(54) 发明名称

复合基板

(57) 摘要

复合基板具有：第一压电层；第二压电层，其相对于所述第一压电层而层叠配置；以及支撑基板，其对所述第一压电层及所述第二压电层进行支撑，在所述第一压电层及所述第二压电层中的至少一方与其他层的接合界面形成有非晶质层，所述第二压电层、所述第一压电层及所述支撑基板按该顺序层叠。



1. 一种复合基板,其具有:
第一压电层;
第二压电层,该第二压电层相对于所述第一压电层而层叠配置;以及
支撑基板,该支撑基板对所述第一压电层及所述第二压电层进行支撑,
在所述第一压电层及所述第二压电层中的至少一方与其他层的接合界面形成有非晶质层,
所述第二压电层、所述第一压电层及所述支撑基板按该顺序层叠。
2. 一种复合基板,其具有:
第一压电层;以及
第二压电层,该第二压电层相对于所述第一压电层而层叠配置,
在所述第一压电层及所述第二压电层中的至少一方与其他层的接合界面形成有非晶质层,
所述第一压电层和所述第二压电层的极化朝向彼此为相反方向。
3. 根据权利要求1或2所述的复合基板,其中,
在所述第一压电层与所述第二压电层的接合界面形成有所述非晶质层。
4. 根据权利要求1或2所述的复合基板,其中,
所述复合基板具有电极层或接合层,该电极层或接合层配置在所述第一压电层与所述第二压电层之间,
在所述第一压电层或所述第二压电层与所述电极层或所述接合层的接合界面形成有所述非晶质层。
5. 根据权利要求1所述的复合基板,其中,
所述支撑基板由硅、SOI、硅铝氧氮陶瓷、蓝宝石、堇青石、多铝红柱石、玻璃、石英、水晶、氧化铝、SUS、铁镍合金(42合金)、黄铜中的任一者构成。
6. 根据权利要求1或2所述的复合基板,其中,
所述第一压电层及所述第二压电层中的至少一方的厚度为50 μm 以下。
7. 根据权利要求1所述的复合基板,其中,
所述第一压电层和所述第二压电层的极化朝向彼此为相反方向。
8. 根据权利要求1或2所述的复合基板,其中,
所述第一压电层及所述第二压电层分别由PZT、PMN-PT、钛酸钡、钛酸铅、偏铌酸铅、钛酸铋、KNN、KNN-LN、BT-BNT-BKT、LiTaO₃、LiNbO₃、水晶中的任一者构成。
9. 根据权利要求1或2所述的复合基板,其中,
所述第一压电层及所述第二压电层分别由多晶体构成。
10. 一种复合基板,其具有:
第一压电层;以及
第二压电层,该第二压电层相对于所述第一压电层而层叠配置,
所述第一压电层及所述第二压电层中的至少一方与其他层直接键合。
11. 根据权利要求10所述的复合基板,其中,
所述第一压电层和所述第二压电层彼此直接键合。
12. 根据权利要求10所述的复合基板,其中,

所述复合基板具有电极层或接合层,该电极层或接合层配置在所述第一压电层与所述第二压电层之间,

所述第一压电层或所述第二压电层和所述电极层或所述接合层彼此直接键合。

复合基板

技术领域

[0001] 本发明涉及复合基板。

背景技术

[0002] 以往,使电气—机械转换膜振动的压电执行器在喷墨记录装置的液滴喷头等得以实用化。此外,近年来,还期待针对其他用途(例如平视显示器用的MEMS反射镜器件)的应用。

[0003] 作为现有的压电执行器的制造方法,已知有如下技术:将压电元件借助金属层而粘接于硅基板,制作复合基板,使用该复合基板,构成压电执行器(专利文献1)。另外,还已知如下技术:通过溅射法等硅基板上形成PZT等压电层,制作复合基板,使用该复合基板,构成压电执行器(专利文献2)。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2007—271788号公报

[0007] 专利文献2:日本特开2014—225596号公报

发明内容

[0008] 使用专利文献1中公开的方法而制作的复合基板中,为了能够将压电元件粘接于硅基板,不能将压电元件形成得太薄。因此,存在压电执行器的小型化困难的课题。另一方面,使用专利文献2中公开的方法而制作的复合基板中,由于利用成膜而能够较薄地形成压电层,所以,有利于压电执行器的小型化。然而,成膜在高温环境下进行,因此,容易因成膜后的温度变化而在复合基板发生翘曲等变形。所以,存在使压电层厚膜化困难的课题。

[0009] 例如,像MEMS反射镜器件的压电执行器那样针对压电层而要求的动作量比较大的情况下,需要使其兼具有小型化和压电特性。然而,专利文献1、2的方法中,难以实现。

[0010] 本发明是鉴于上述内容而完成的,其主要目的在于,提供具有能够兼具有小型化和压电特性的压电层的复合基板。

[0011] 本发明的第一方案所涉及的复合基板具有:第一压电层、以及相对于所述第一压电层而层叠配置的第二压电层,在所述第一压电层及所述第二压电层中的至少一方与其他层的接合界面形成有非晶质层。

[0012] 本发明的第二方案所涉及的复合基板具有:第一压电层、以及相对于所述第一压电层而层叠配置的第二压电层,所述第一压电层及所述第二压电层中的至少一方与其他层直接键合。

[0013] 发明效果

[0014] 根据本发明,可以提供具有能够兼具有小型化和压电特性的压电层的复合基板。

附图说明

[0015] 图1是表示本发明的第一实施方式所涉及的复合基板的概要构成的剖视简图。

[0016] 图2是表示本发明的第二实施方式所涉及的复合基板的概要构成的剖视简图。

[0017] 图3是表示本发明的第三实施方式所涉及的复合基板的概要构成的剖视简图。

[0018] 图4是表示本发明的第四实施方式所涉及的复合基板的概要构成的剖视简图。

[0019] 图5是表示本发明的第五实施方式所涉及的复合基板的概要构成的剖视简图。

[0020] 图6是表示本发明的第五实施方式所涉及的复合基板中在支撑基板设置有开口部的情形的例子图。

[0021] 图7是表示本发明的第五实施方式所涉及的复合基板中在支撑基板设置有开口部的情形的例子图。

[0022] 图8是表示本发明的第五实施方式所涉及的复合基板中在支撑基板设置有中空部的情形的例子图。

[0023] 图9是表示本发明的第五实施方式所涉及的复合基板中在支撑基板设置有牺牲层的情形的例子图。

[0024] 图10是表示本发明的第六实施方式所涉及的复合基板的概要构成的剖视简图。

[0025] 图11是表示本发明的第二实施方式所涉及的复合基板的制造工序例图。

[0026] 图12A是实施例的复合基板的截面TEM观察照片(5万倍)。

[0027] 图12B是实施例的复合基板的截面TEM观察照片(40万倍)。

[0028] 图12C是实施例的复合基板的截面TEM观察照片(200万倍)。

具体实施方式

[0029] 以下,参照附图,对本发明的实施方式进行说明,本发明不限于这些实施方式。另外,附图为了使说明更加明确,与实施方式相比,有时示意性地示出各部分的宽度、厚度、形状等,不过,只不过是一例,并不限定本发明的解释。

[0030] A. 复合基板

[0031] (A-1) 第一实施方式

[0032] 图1是表示本发明的第一实施方式所涉及的复合基板的概要构成的剖视简图。复合基板100具有:第一压电层10、以及相对于第一压电层10而层叠配置的第二压电层20。第一压电层10和第二压电层20的极化朝向优选彼此为相反方向,由此形成双压电晶片结构。

[0033] 复合基板100中,第一压电层10和第二压电层20彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。应予说明,下文中,对第一压电层10及第二压电层20的具体例和它们的接合方法进行说明。

[0034] (A-2) 第二实施方式

[0035] 图2是表示本发明的第二实施方式所涉及的复合基板的概要构成的剖视简图。复合基板110与第一实施方式中说明的复合基板100相比,还具有电极层30,该电极层30配置在第一压电层10与第二压电层20之间。电极层30是使用例如金属等具有导电性的材料而构成的。

[0036] 复合基板110中,第一压电层10或第二压电层20和电极层30彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。应予说明,下文中,对电极层30的具体例和其接合

方法进行说明。

[0037] (A-3) 第三实施方式

[0038] 图3是表示本发明的第三实施方式所涉及的复合基板的概要构成的剖视简图。复合基板120与第二实施方式中说明的复合基板110相比,具有接合层40来代替配置在第一压电层10与第二压电层20之间的电极层30。接合层40是使用例如非晶质体而构成的。

[0039] 复合基板120中,第一压电层10或第二压电层20和接合层40彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。应予说明,下文中,对接合层40的具体例和其接合方法进行说明。

[0040] (A-4) 第四实施方式

[0041] 图4是表示本发明的第四实施方式所涉及的复合基板的概要构成的剖视简图。复合基板130与第一实施方式中说明的复合基板100相比,还具有支撑基板50,该支撑基板50对第一压电层10及第二压电层20进行支撑。支撑基板50是使用任意材料而构成的。

[0042] 复合基板130中,第一压电层10和第二压电层20彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。同样地,第一压电层10和支撑基板50彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。应予说明,下文中,对支撑基板50的具体例和其接合方法进行说明。

[0043] (A-5) 第五实施方式

[0044] 图5是表示本发明的第五实施方式所涉及的复合基板的概要构成的剖视简图。复合基板140与第四实施方式中说明的复合基板130相比,还具有:配置在支撑基板50与第一压电层10之间的电极层31及配置在第一压电层10与第二压电层20之间的电极层32。电极层31、32与第二实施方式中说明的复合基板110的电极层30同样地是使用例如金属等具有导电性的材料而构成的。应予说明,复合基板140中,支撑基板50可以为像图6、7、8、9那样的结构。图6、7分别表示本发明的第五实施方式所涉及的复合基板140中在支撑基板50设置有开口部的情形的例子。图8表示本发明的第五实施方式所涉及的复合基板140中在支撑基板50设置有中空部的情形的例子。图9表示本发明的第五实施方式所涉及的复合基板140中在支撑基板50设置有后续工序中除去用的牺牲层的情形的例子。

[0045] 复合基板140中,支撑基板50或第一压电层10和电极层31、以及第一压电层10或第二压电层20和电极层32分别彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。应予说明,下文中,对电极层31、32的具体例和其接合方法进行说明。

[0046] (A-6) 第六实施方式

[0047] 图10是表示本发明的第六实施方式所涉及的复合基板的概要构成的剖视简图。复合基板150与第五实施方式中说明的复合基板140相比,具备具有通用极化方向的压电层11、12来代替第一压电层10和第二压电层20,另外,还具有电极层33,该电极层33形成在压电层12的表面上。电极层33与第二实施方式中说明的复合基板110的电极层30同样地是使用例如金属等具有导电性的材料而构成的。

[0048] 复合基板150中,支撑基板50或压电层11和电极层31、以及压电层11或压电层12和电极层32与第五实施方式中说明的复合基板140同样地分别彼此直接键合,在其接合界面形成有在接合时产生的非晶质层。

[0049] 以上说明的各实施方式的复合基板100~150作为例如MEMS器件即压电执行器而

加以利用。应予说明,虽未图示,不过,复合基板100~150可以进一步具有任意层。像这样的层的种类、功能、数量、组合、配置等可以根据目的而适当设定。例如,复合基板100~140中,可以与复合基板150同样地还具有配置在第二压电层20上的电极层33。在该电极层33设置有例如配线层。另外,例如可以为:复合基板100~120中,在第一压电层10的露出面形成电极,或者,复合基板130中,在利用蚀刻等除去支撑基板50而形成的第一压电层10的露出面形成电极。

[0050] 复合基板100~150可以按任意的适当形状制造。1个实施方式中,可以以所谓的晶片的形态制造复合基板100~150。另外,关于复合基板100~150的尺寸,例如晶片(基板)的直径可以根据目的而适当设定为50mm~150mm等。

[0051] A-1. 压电层

[0052] 第一压电层10、第二压电层20(以下简称为“压电层”)由例如无取向的多晶体构成。另外,代表性地,压电层由烧结体构成。例如,利用TEM观察在压电层中确认到晶界。通过采用像这样的构成,可以得到具有能够兼具有小型化和压电特性的压电层的复合基板100~150。具体而言,由于能够单独形成压电层,所以,例如在压电层的形成时不会因与其他部件的相互作用而产生内部应力,因此,能够抑制翘曲等变形。另外,通过由无取向的多晶体构成压电层,使得构成压电层的材料的选项增加,从而能够应对多样化的特性。具体而言,可以根据需求微调压电常数、介电常数、机电耦合系数、居里温度等特性。此外,能够以低成本形成压电层,从而能够有助于提高得到的复合基板100~150的可靠性。

[0053] 此处,无取向是指:利用Lotgering法求出的c轴取向度为80%以下,优选为60%以下,更优选为40%以下,进一步优选为20%以下,特别优选为10%以下。c轴取向度为根据使用X射线衍射装置测定得到的XRD图谱采用下式计算出的(001)面的取向度 $F_{(001)}$ 。

$$[0054] \quad F_{(001)} = (p - p_0) / (1 - p_0) \times 100$$

$$[0055] \quad p = \Sigma I(001) / \Sigma I(hk1)$$

$$[0056] \quad p_0 = \Sigma I_0(001) / \Sigma I_0(hk1)$$

[0057] (I 、 I_0 表示衍射强度, p 、 p_0 是由源自c轴衍射面(001)的衍射强度与全部衍射面(hk1)的衍射强度的比值计算出的。 I 、 p 为根据压电膜(压电基板)的XRD图谱得到的值, I_0 、 p_0 为根据将压电膜(压电基板)粉末化得到的试样的XRD图谱得到的值。)

[0058] 作为构成压电层的材料,使用任意的适当强电介质。优选使用PZT(锆钛酸铅)系化合物。作为PZT系化合物,不仅可以具有钙钛矿型结构的钛酸铅和锆酸铅的二成分系PZT($\text{PbZrO}_3 - \text{PbTiO}_3$),也可以使用三成分系PZT。通过由无取向的多晶体构成压电层,压电层能够包含三成分系PZT。通过使用三成分系PZT,能够使得到的复合基板100~150应对多样化的特性。具体而言,可以根据需求而微调压电常数、介电常数、机电耦合系数、居里温度等特性。

[0059] 压电层中所含的Zr和Ti的原子比(Zr/Ti)优选为0.7以上且2.0以下,更优选为0.9以上且1.5以下。

[0060] 代表性地,上述三成分系PZT由 $\text{ATiO}_3 - \text{PbZrO}_3 - \text{PbTiO}_3$ 或 $\text{PbBO}_3 - \text{PbZrO}_3 - \text{PbTiO}_3$ 表示,A及B分别表示除Pb、Zr及Ti以外的元素。作为三成分系PZT的第三成分中所含的元素A,例如可以举出:Li、Na、K、Bi、La、Ce、Nd。作为三成分系PZT的第三成分中所含的元素B,例如可以举出:Li、Cu、Mg、Ni、Zn、Mn、Co、Sn、Fe、Cd、Sb、Al、Yb、In、Sc、Y、Nb、Ta、Bi、W、Te、Re。这

些元素可以单独或二种以上组合使用。

[0061] 压电层中所含的第三成分相对于Zr、Ti、Pb及第三成分(元素A和/或元素B)的合计的比例、具体地为第三成分/(Zr+Ti+Pb+第三成分)的原子比优选为0.05以上且0.25以下,更优选为0.10以上且0.20以下。

[0062] 上述原子比(比例)可以利用基于能量分散型X射线分光法(EDX)的组成分析来求解。

[0063] 作为构成压电层的材料的其他具体例,可以举出:PMN-PT($\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3-\text{PbTiO}_3$)、钛酸钡(BaTiO_3)、钛酸铅(PbTiO_3)、偏铌酸铅(PbNb_2O_6)、钛酸铋($\text{Bi}_4\text{Ti}_3\text{O}_{12}$)、KNN($(\text{K}_{0.5}\text{Na}_{0.5})\text{NbO}_3$)、KNN-LN($((\text{K}_{0.5}\text{Na}_{0.5})\text{NbO}_3)-\text{LiNbO}_3$)、BT-BNT-BKT($(\text{Bi}_{0.5}\text{Na}_{0.5})\text{TiO}_3-\text{Bi}_{0.5}\text{K}_{0.5}\text{TiO}_3-\text{BaTiO}_3$)等。

[0064] 压电层能够单独形成即可,可以为单晶体。在单晶体的情况下,将单晶的铸块切片而制作。作为单晶体的具体例,可以举出:LiTaO₃、LiNbO₃、水晶等。

[0065] 压电层的厚度例如超过0.2 μm ,优选为0.3 μm 以上,更优选为1 μm 以上,进一步优选为3 μm 以上。1个实施方式中,压电层的厚度可以为5 μm 以上,也可以为6 μm 以上。根据像这样的厚度,例如能够得到低电压驱动且高位移的执行器。例如,像以往那样利用溅射等成膜形成压电层的情况下,因得到的压电层的膜应力、生产率等的关系,达成像这样的厚度较困难。与此相对,通过如上所述由无取向的多晶体构成压电层,能够设定为像这样的厚度。另外,通过由无取向的多晶体构成压电层,在像这样的厚度也能够得到翘曲等的发生得以抑制的复合基板100~150。另一方面,压电层的厚度例如为200 μm 以下,优选为150 μm 以下,更优选为100 μm 以下,进一步优选为50 μm 以下,特别优选为20 μm 以下。根据像这样的厚度,能够抑制由与支撑基板的热膨胀差所引起的不良情况(例如因加热而发生开裂),例如能够应对压电器件制作中的加热工艺(例如100°C以上)。具体而言,能够应对MEMS器件制作中的使用了光刻法等掩膜形成。

[0066] 如上所述,压电层可以由烧结体构成。烧结体可以利用任意的适当方法来形成。1个实施方式中,可以将原料粉末加压烧结来形成。作为具体例,可以将按规定的配合比混合得到的原料粉末、或按规定的配合比混合得到的原料粉末预烧后粉碎至规定的粒径(例如0.1 μm ~10 μm)得到的粉末加压烧结来形成。作为加压烧结,可以采用任意的适当方法。具体而言,可以采用HIP法、热压法等。

[0067] 例如,通过对烧结体(压电基板)实施磨削、研磨等加工至期望的厚度,可以得到压电层。在压电层的形成中,以任意的适当时机进行极化处理。1个实施方式中,在形成为板状的烧结体(压电基板)的彼此对置的面分别设置一对电极,通过从一个电极朝向另一个电极的方向上的电场实施极化处理后,实施上述磨削、研磨等加工,由此得到压电层。

[0068] 研磨后的压电层的算术平均粗糙度Ra优选为2nm以下,更优选为1nm以下,进一步优选为0.3nm以下。

[0069] A-2. 支撑基板

[0070] 作为支撑基板50,可以使用任意的适当基板。支撑基板50可以由单晶体构成,也可以由多晶体构成。另外,可以由金属构成。作为构成支撑基板50的材料,优选从由硅、硅铝氧氮陶瓷、蓝宝石、堇青石、多铝红柱石、玻璃、石英、水晶、氧化铝、SUS、铁镍合金(42合金)及黄铜构成的组中选择。

[0071] 上述硅可以为单晶硅,也可以为多晶硅,还可以为高阻硅。另外,支撑基板50可以为SOI(Silicon on Insulator)。

[0072] 代表性地,上述硅铝氧氮陶瓷为将氮化硅和氧化铝的混合物烧结得到的陶瓷,例如具有由 $\text{Si}_{6-w}\text{Al}_w\text{O}_w\text{N}_{8-w}$ 表示的组成。具体而言,硅铝氧氮陶瓷具有在氮化硅中混合有氧化铝的组成,式中的w表示氧化铝的混合比率。w优选为0.5以上且4.0以下。

[0073] 代表性地,上述蓝宝石为具有 Al_2O_3 的组成的单晶体,上述氧化铝为具有 Al_2O_3 的组成的多晶体。氧化铝优选为透光性氧化铝。

[0074] 代表性地,上述堇青石为具有 $2\text{MgO} \cdot 2\text{Al}_2\text{O}_3 \cdot 5\text{SiO}_2$ 的组成的陶瓷,上述多铝红柱石为具有 $3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2 \sim 2\text{Al}_2\text{O}_3 \cdot \text{SiO}_2$ 的范围的组成的陶瓷。

[0075] 在作为压电执行器使用的情况下,也可以使用为了使其效率良好地振动而设置有开口部或中空部的支撑基板。将一例示于图6、7、8。另外,也可以使用设置有牺牲层的支撑基板。将一例示于图9。通过在复合基板的形成后利用蚀刻除去牺牲层,能够使复合基板制作时的开裂不良减少。作为牺牲层,可以根据目的而采用任意的适当构成。作为构成牺牲层的材料,例如可以举出:非晶质硅、硅、钼、氧化硅、氧化铝、这些材料的化合物、这些材料的混合物。另外,作为牺牲层的成膜方法,例如可以举出:溅射、镀覆、蒸镀。作为牺牲层的蚀刻方法,可以举出:湿蚀刻、干蚀刻。

[0076] 作为支撑基板50的厚度,可以采用任意的适当厚度。支撑基板50的厚度例如为 $100\mu\text{m} \sim 1000\mu\text{m}$ 。

[0077] A—3. 接合层

[0078] 作为构成接合层40的材料,例如可以举出:硅、氧化钼、氧化铌、氧化铝、氧化钛、氧化钪。接合层40的厚度例如为 $5\text{nm} \sim 1\mu\text{m}$,优选为 $10\text{nm} \sim 200\text{nm}$ 。

[0079] 代表性地,接合层40由非晶质体构成。具体性地,接合层40可以为非晶质层。通过由非晶质体构成接合层40,例如后述的研磨容易进行,容易在接合面得到理想的表面粗糙度。

[0080] 接合层40可以利用任意的适当方法成膜。例如可以利用溅射、真空蒸镀、离子束辅助蒸镀(IAD)等物理蒸镀、化学蒸镀、原子层堆积(ALD)法成膜。接合层40的成膜可以于例如室温(25°C) $\sim 300^\circ\text{C}$ 进行。

[0081] A—4. 电极层

[0082] 作为构成电极层30~33的材料,例如可以使用:Pt、Au、Ti、Cr、Ni、Mo、Al、Ru、SR0等金属、或这些材料的化合物、氧化物。这些材料可以单独或二种以上组合使用。

[0083] 1个实施方式中,构成电极层30~33的材料实质上相同。具体而言,电极层30~33具有实质上相同的组成。例如,复合基板140中,由金属(例如Ti)构成电极层31,由金属(例如Ti)构成电极层32。通过由无取向的多晶体构成压电层,能够采用像这样的构成。例如,在利用成膜形成压电层的情况下,相邻的层(电极)具有作为压电层的晶种层的功能,由具有规定的物性(例如晶格常数)的材料构成。与此相对,通过由无取向的多晶体构成压电层,使得构成相邻的层(电极)的材料的选项增加,例如可以从制造效率、得到的复合基板(压电元件)的特性等观点出发选择材料。

[0084] 可以作为与相邻的层的密合层而发挥作用的电极层30~33的厚度分别例如为 1nm 以上且 100nm 以下,优选为 3nm 以上且 50nm 以下,进一步优选为 5nm 以上且 20nm 以下。

[0085] 电极层30~33可以利用任意的适当方法成膜。例如可以利用溅射、真空蒸镀、离子束辅助蒸镀(IAD)等物理蒸镀来成膜。1个实施方式中,关于电极层30~33,可以使用相同的靶(例如Ti靶),以相同的条件进行溅射,由此成膜。电极层30~33的成膜可以于例如室温(25°C)~300°C进行。

[0086] A-5. 制造方法

[0087] 例如,通过将由烧结体构成的压电层彼此接合(直接键合),或者将压电层和支撑基板50接合(直接键合),能够得到上述复合基板100~150。

[0088] 图11是作为复合基板100~150的制造工序的一例而示出第二实施方式所涉及的复合基板110的制造工序例的图。图11中的(a)表示复合基板110的制造工序中的成膜工序。该成膜工序中,通过成膜,在作为块状烧结体的经极化处理的压电基板70的表面上形成电极层30。

[0089] 图11中的(b)表示复合基板110的制造工序中的接合工序。该接合工序中,将图11中的(a)的成膜工序中在压电基板70之上形成的电极层30和还作为支撑基板而发挥作用的经极化处理的第一压电层10各自的接合面利用任意的适当活化处理活化后,使它们接触,在常温下加压,由此进行直接键合。此时,以压电基板70的极化朝向和第一压电层10的极化朝向彼此为相反方向的方式分别确定压电基板70和第一压电层10的配置。

[0090] 1个实施方式中,在电极层30与第一压电层10的接合界面附近包含构成活化处理用的气体的元素(例如氩)。具体而言,隔着接合界面而彼此对置的电极层30和第一压电层10中的至少一方的端部被设为包含构成活化处理用的气体的元素的非晶质区域(包含非晶质体的区域、非晶质层)。像这样的非晶质区域的厚度例如为2nm~30nm。非晶质区域的氩浓度例如为0.5atm%~30atm%。非晶质区域中的氩的分布状态没有特别限定,例如,在非晶质区域中,随着趋向接合界面侧,氩浓度升高。

[0091] 图11中的(c)表示复合基板110的制造工序中的研磨工序。该研磨工序中,对图11中的(b)的接合工序中隔着电极层30而与第一压电层10接合的压电基板70实施磨削、研磨等加工至期望的厚度,由此形成第二压电层20。从而制造出复合基板110。

[0092] 1个实施方式中,以使得得到的第二压电层20的厚度超过0.2 μ m的方式对压电基板70实施磨削、研磨等加工。根据像这样的形态,不会因加工负荷而使得到的第二压电层20的晶界的键合力、与支撑基板的键合力减弱,能够抑制构成第二压电层20的结晶的脱粒、第二压电层20的剥落。

[0093] 应予说明,图11中表示第二实施方式所涉及的复合基板110的制造工序例,不过,其他实施方式中说明的复合基板也可以利用同样的制造工序进行制作。其中,第一实施方式所涉及的复合基板100中,由于将第一压电层10和第二压电层20直接键合,所以,图11中的(a)的成膜工序被省略。另外,第三实施方式所涉及的复合基板120中,在图11中的(a)的成膜工序中,通过成膜形成接合层40来代替电极层30,接合层40和第一压电层10被直接键合,在其接合界面形成有非晶质层。

[0094] 此外,第四实施方式所涉及的复合基板130中,使用支撑基板50和压电基板70,进行图11中的(b)的接合工序及图11中的(c)的研磨工序,由此在支撑基板50之上以期望的厚度形成有第一压电层10,在支撑基板50与第一压电层10的接合界面形成有非晶质层。之后,再次进行图11中的(b)的接合工序及图11中的(c)的研磨工序,由此在第一压电层10之上以

期望的厚度形成有第二压电层20,在第一压电层10与第二压电层20的接合界面形成有非晶质层。此时,如上所述,以用于形成第二压电层20的压电基板70的极化朝向和第一压电层10的极化朝向彼此为相反方向的方式分别确定它们的配置。其中,第四实施方式所涉及的复合基板130中,由于将支撑基板50和第一压电层10及第一压电层和第二压电层20直接键合,所以,图11中的(a)的成膜工序被省略。

[0095] 另外,第五实施方式所涉及的复合基板140、第六实施方式所涉及的复合基板150中,使用支撑基板50和压电基板70进行图11中的(a)的成膜工序、图11中的(b)的接合工序及图11中的(c)的研磨工序,由此将电极层31夹在中间,在支撑基板50之上以期望的厚度形成有第一压电层10或压电层11,在电极层31与第一压电层10的接合界面或电极层31与第一压电层11的接合界面形成有非晶质层。之后,再次进行图11中的(a)的成膜工序、图11中的(b)的接合工序及图11中的(c)的研磨工序,由此将电极层32夹在中间,在第一压电层10或压电层11之上以期望的厚度形成有第二压电层20或压电层12,在电极层32与第二压电层20的接合界面或电极层32与第二压电层12的接合界面形成有非晶质层。此时,如上所述,复合基板140中,以用于形成第二压电层20的压电基板70的极化朝向和第一压电层10的极化朝向彼此为相反方向的方式分别确定它们的配置。另一方面,复合基板150中,形成压电层12后,进而进行图11中的(a)的成膜工序,由此形成电极层33。

[0096] 复合基板100~150中,优选为各层(具体而言,支撑基板50、第一压电层10、第二压电层20、电极层30~32或接合层40)的表面被设为平坦面。具体而言,各层的表面的算术平均粗糙度Ra例如为5nm以下,优选为2nm以下,更优选为1nm以下,进一步优选为0.3nm以下。作为使各层的表面平坦化的方法,例如可以举出利用化学机械研磨加工(CMP)、精研(lap)研磨等的镜面研磨。

[0097] 在上述的成膜工序、接合工序时,例如优选将各层的表面清洗,以将研磨剂的残渣除去。作为清洗方法,例如可以举出:湿洗、干洗、刷洗。其中,从能够简便且有效地清洗方面考虑,优选为刷洗。作为刷洗的具体例,可以举出如下方法:使用清洗剂(例如Lion公司制的Sun wash系列)后,使用溶剂(例如丙酮和异丙醇(IPA)的混合溶液)利用刷洗机进行清洗。

[0098] 代表性地,通过照射中性束来进行上述活化处理。优选使用像日本特开2014-086400号公报中记载的装置那样的装置,使其产生中性束,照射该射束,由此进行活化处理。具体而言,作为射束源,使用鞍域型的高速原子射束源,向腔室中导入氩、氮等非活性气体,从直流电源向电极施加高电压。由此,因在电极(正极)与壳体(负极)之间产生的鞍域型的电场,电子运动,生成源于非活性气体的原子和离子的射束。到达栅格的射束中的离子束在栅格被中和,因此,中性原子的射束从高速原子射束源射出。利用射束照射进行活化处理时的电压优选为0.5kV~2.0kV,利用射束照射进行活化处理时的电流优选为50mA~200mA。

[0099] 上述接合面的接触及加压优选在真空气氛中进行。此时的温度代表性地为常温。具体而言,优选为20°C以上且40°C以下,更优选为25°C以上且30°C以下。施加的压力优选为100N~20000N。

[0100] 图11的例子中,将通过成膜设置有电极层30的压电基板70和第一压电层10接合,得到复合基板110,不过,不限于该形态。例如,可以将电极层30设置于第一压电层10侧后,将在第一压电层10上形成的电极层30与压电基板70接合。其他实施方式也同样。

[0101] 上述接合工序中,通过将第一压电层10及第二压电层20中的至少一方与其他层接

合,能够在该压电层与其他层的接合界面形成有非晶质层。具体而言,第一实施方式的复合基板100、第四实施方式的复合基板130中,能够在第一压电层10与第二压电层20的接合界面形成有非晶质层。另外,第二实施方式的复合基板110、第五实施方式的复合基板140中,能够在第一压电层10与第二压电层20之间配置有电极层30、32,在第一压电层10或第二压电层20与电极层30、32的接合界面形成有非晶质层。同样地,第三实施方式的复合基板120中,能够在第一压电层10与第二压电层20之间配置有接合层40,在第一压电层10或第二压电层20与接合层40的接合界面形成有非晶质层。

[0102] 实施例

[0103] 以下,作为用于验证本发明的复合基板的结构实施例,对在支撑基板上直接键合压电层得到的复合基板的例子具体地进行说明。应予说明,只要没有特别明示,下述的工序就是于室温进行的。

[0104] 作为分散材料,使用水,将 PbZrO_3 粉末、 PbTiO_3 粉末、 Nb_2O_5 粉末及 ZnO 粉末利用球磨机进行搅拌混合,使得到的混合物干燥,在大气中进行预烧(900°C、2小时)。之后,再次利用球磨机进行20小时的湿式粉碎,得到粒径约 $1\mu\text{m}$ 的粉末。然后,将该粉末压制成型,得到成型体。

[0105] 针对得到的成型体,在大气中进行1250°C、2小时的预备烧成。烧成后,在大气中进行冷却,得到预备烧成体。将得到的预备烧成体埋入于填充有 PbO 和 ZrO_2 的混合粉末的容器内,在容器上部盖上盖子,将其放入内热式高温高压炉内,自室温经4.5小时升温至1100°C,实施热等静压制处理(HIP法)。具体而言,升温时,于1000°C加压至280bar,自超过1000°C的时刻从280bar经1小时升压至600bar,以1100°C、600bar保持1小时,进行热等静压制处理。这样得到板状的烧结体。

[0106] 在得到的烧结体的上表面及下表面形成电极,施加规定的电压,由此实施极化处理。之后,对烧结体施加倒角、磨削及精研(lap)研磨加工,得到具有彼此对置的第一面及第二面、直径为4英寸、厚度为 $500\mu\text{m}$ 的晶片(压电基板)。

[0107] 利用化学机械研磨加工(CMP),对得到的压电基板的第一面进行精加工,以使算术平均粗糙度 R_a 小于2nm的方式进行镜面化。此处,算术平均粗糙度 R_a 为利用原子力显微镜(AFM)以 $10\mu\text{m} \times 10\mu\text{m}$ 的视野测定得到的值。

[0108] 在经镜面化的压电基板的第一面,利用溅射,将厚度10nm的Ti膜、厚度100nm的Pt膜、厚度10nm的Ti膜及厚度150nm的硅膜按该顺序依次成膜。之后,对硅膜的表面实施化学机械研磨加工(CMP),使算术平均粗糙度 R_a 为0.2nm。

[0109] 准备出具有定向平面部、直径为4英寸、厚度为 $500\mu\text{m}$ 的硅基板(支撑基板)。对该硅基板的表面实施化学机械研磨加工(CMP),算术平均粗糙度 R_a 为0.2nm。

[0110] 接下来,将压电基板和支撑基板直接键合。具体而言,将压电基板的表面(硅膜侧)及支撑基板的表面清洗后,将两个基板放入到真空腔室内,抽真空至 10^{-6}Pa 左右,之后,对两个基板的表面照射高速原子射束(加速电压1kV、Ar流量27sccm)120秒钟。照射后,将两个基板的射束照射面重合,以10000N加压2分钟,将两个基板接合,得到接合体。

[0111] 接下来,对得到的接合体的压电基板的第二面进行磨削及研磨,得到具有厚度 $10\mu\text{m}$ 的压电层的复合基板。

[0112] <TEM观察>

[0113] 进行上述制作的复合基板的截面的透射电子显微镜(TEM)观察(5万倍、40万倍及200万倍)。将观察照片示于图12A、图12B及图12C。应予说明,在截面TEM观察时,由得到的复合基板,利用FIB法制作观察用试样。

[0114] <EDX分析>

[0115] 对上述复合基板的截面进行EDX分析,结果,图12C中的箭头所示的层(利用活化处理形成的非晶质层)中的氩浓度为3.0atm%。

[0116] 根据上述实施例,能够确认到:将厚度10 μm 的压电层和作为支撑基板的硅基板以将作为电极层而发挥作用的金属膜(Ti膜、Pt膜)及作为接合层而发挥作用的硅膜夹在中间进行直接键合得到的复合基板的结构。该复合基板中,在支撑基板与接合层的接合界面(图12C中的箭头所示的部分)形成有基于活化处理的非晶质层。因此,能够确认到:利用同样的工序可以制作前述的复合基板100~150。

[0117] 根据以上说明的本发明的实施方式,发挥出如下作用效果。

[0118] (1) 复合基板100~150具有第一压电层10、以及相对于第一压电层10而层叠配置的第二压电层20,在第一压电层10及第二压电层20中的至少一方与其他层的接合界面形成有非晶质层。即,第一压电层10及第二压电层20中的至少一方与其他层被直接键合。由于像这样制成,所以,可以提供具有能够兼具有小型化和压电特性的压电层的复合基板。

[0119] (2) 复合基板100、130中,在第一压电层10与第二压电层20的接合界面形成有非晶质层。即,第一压电层10和第二压电层20彼此直接键合。另外,复合基板110、120、140、150具有电极层30、32或接合层40,它们配置在第一压电层10(压电层11)与第二压电层20(压电层12)之间,在第一压电层10(压电层11)或第二压电层20(压电层12)与电极层30、32或接合层40的接合界面形成有非晶质层。即,第一压电层10(压电层11)或第二压电层20(压电层12)和电极层30、32或接合层40彼此直接键合。此外,复合基板130、140、150具有支撑基板50,该支撑基板50对第一压电层10(压电层11)及第二压电层20(压电层12)进行支撑。由于像这样制成,所以,能够以任意的层结构制作复合基板100~150。

[0120] (3) 支撑基板50可以由硅、SOI、硅铝氧氮陶瓷、蓝宝石、堇青石、多铝红柱石、玻璃、石英、水晶、氧化铝、SUS、铁镍合金(42合金)、黄铜中的任一者构成。据此,能够根据用途而以任意的材料构成支撑基板50。

[0121] (4) 第一压电层10及第二压电层20中的至少一方的厚度优选为50 μm 以下。据此,在使用复合基板100~150构成压电执行器时,能够实现小型化。

[0122] (5) 第一压电层10和第二压电层20的极化朝向彼此为相反方向。由于像这样制成,所以,能够形成双压电晶片结构的复合基板。

[0123] (6) 第一压电层10及第二压电层20可以分别由PZT、PMN—PT、钛酸钡、钛酸铅、偏铌酸铅、钛酸铋、KNN、KNN—LN、BT—BNT—BKT、LiTaO₃、LiNbO₃、水晶中的任一者构成。另外,第一压电层10及第二压电层20可以分别由多晶体构成。据此,能够根据用途而以任意的材料构成第一压电层10及第二压电层20。

[0124] 应予说明,本发明并不限定于上述实施方式,可以在不脱离其主旨的范围内使用任意的构成要素而实施。

[0125] 上述的实施方式、变形例只不过是一例,只要无损于发明的特征,本发明就不限定于这些内容。另外,以上对各种实施方式、变形例进行了说明,不过,本发明并不限定于这些

内容。在本发明的技术思想的范围内考虑的其他方案也包含在本发明的范围内。

[0126] 符号说明

[0127] 10: 第一压电层

[0128] 11、12: 压电层

[0129] 20: 第二压电层

[0130] 30、31、32、33: 电极层

[0131] 40: 接合层

[0132] 50: 支撑基板

[0133] 70: 压电基板

[0134] 100、110、120、130、140、150: 复合基板

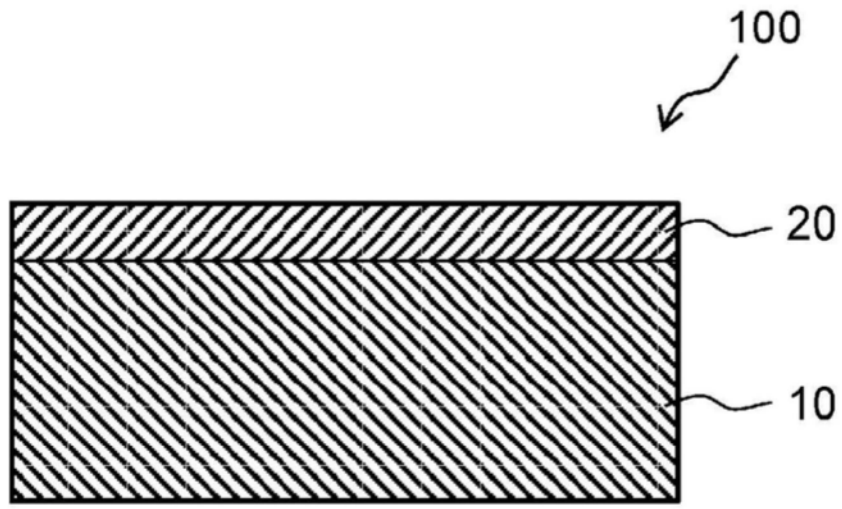


图1

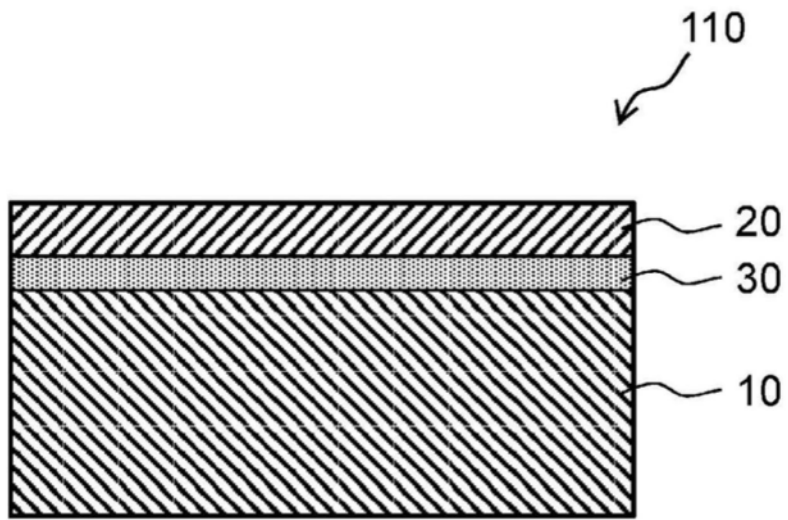


图2

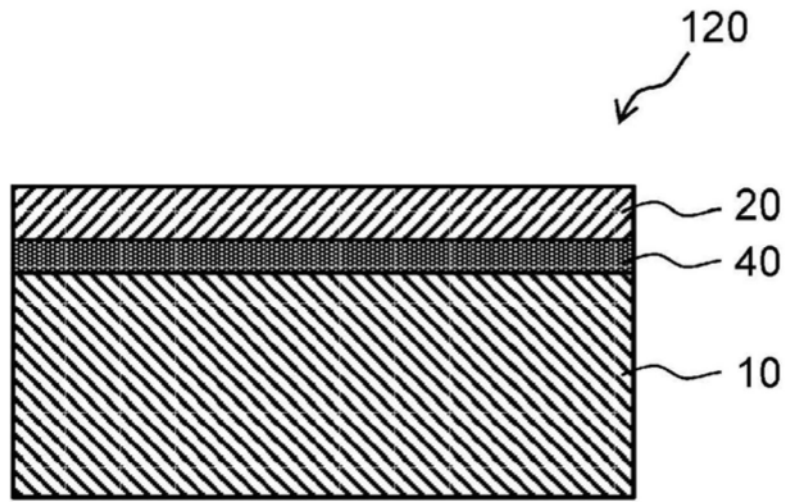


图3

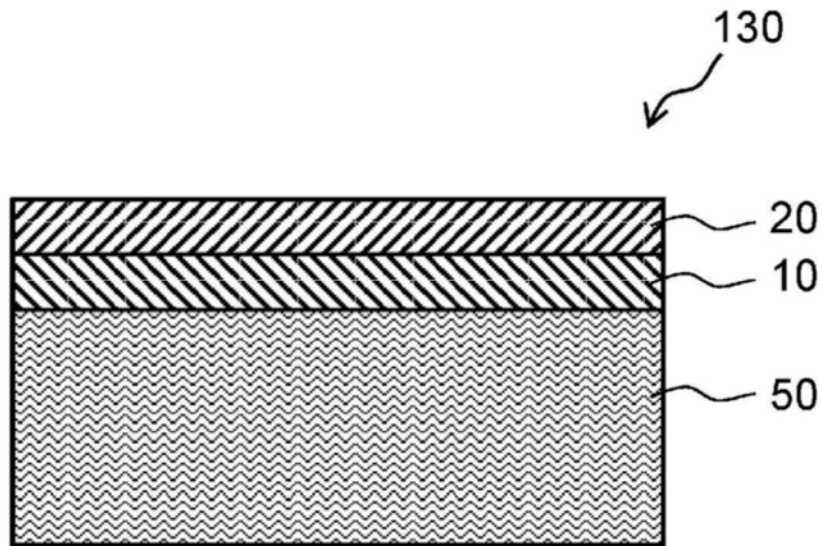


图4

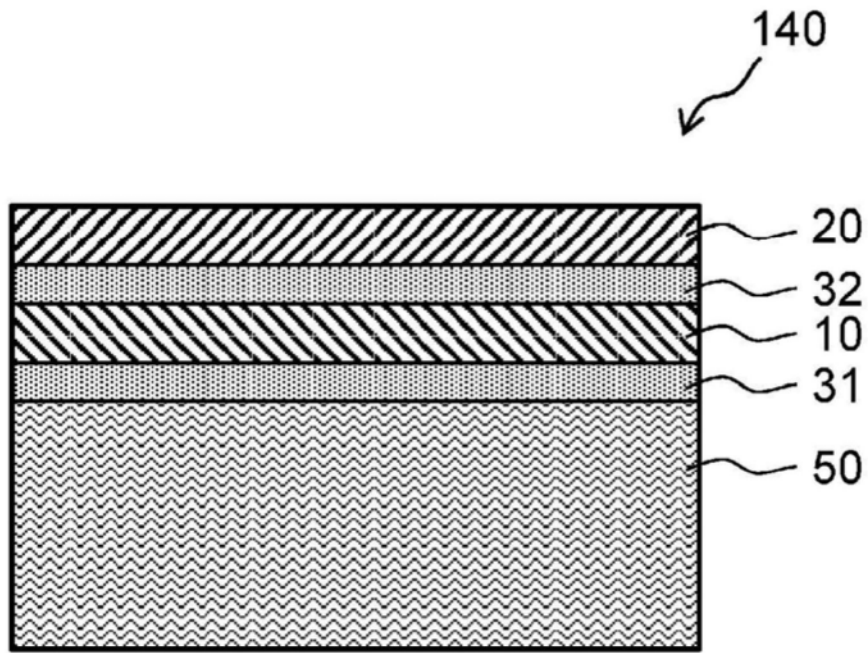


图5

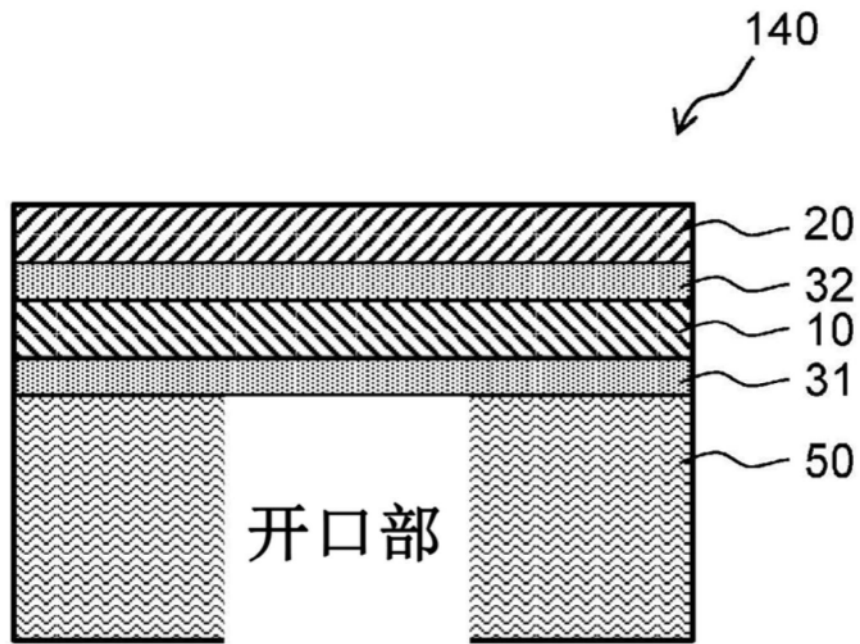


图6

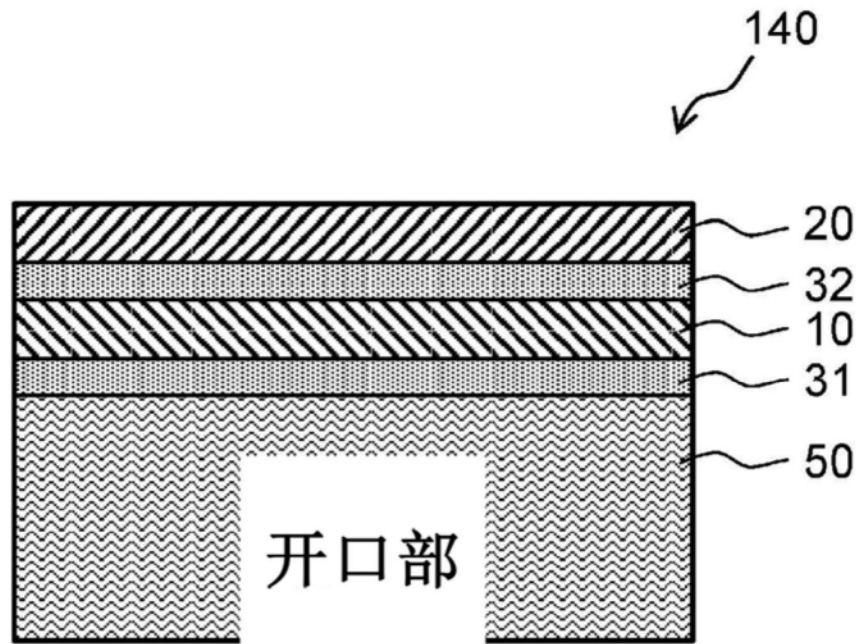


图7

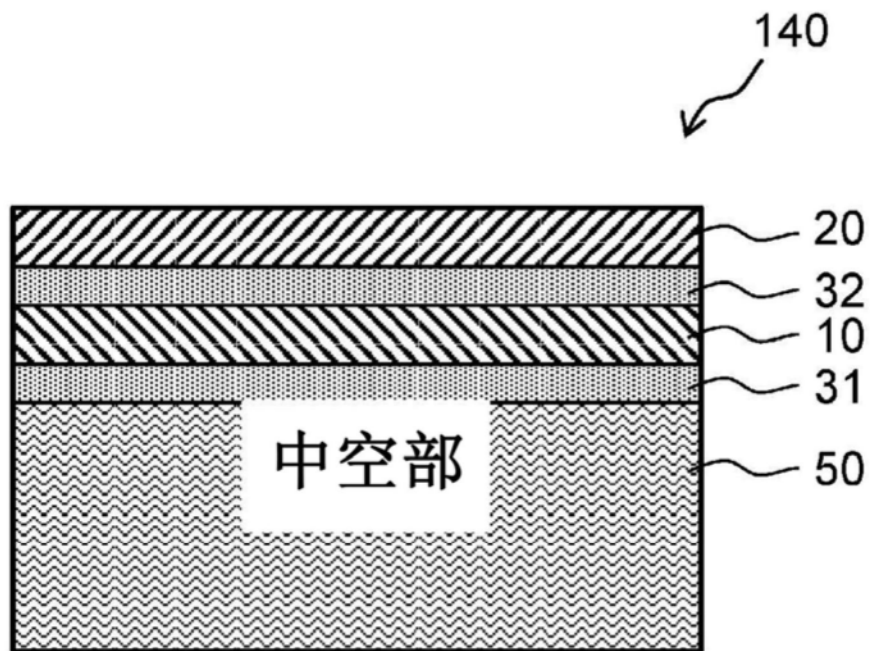


图8

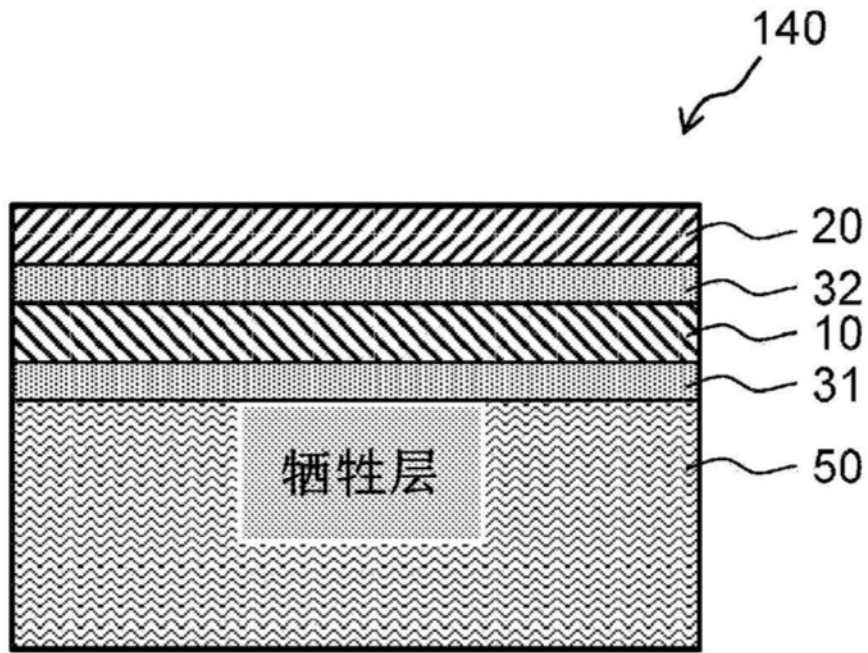


图9

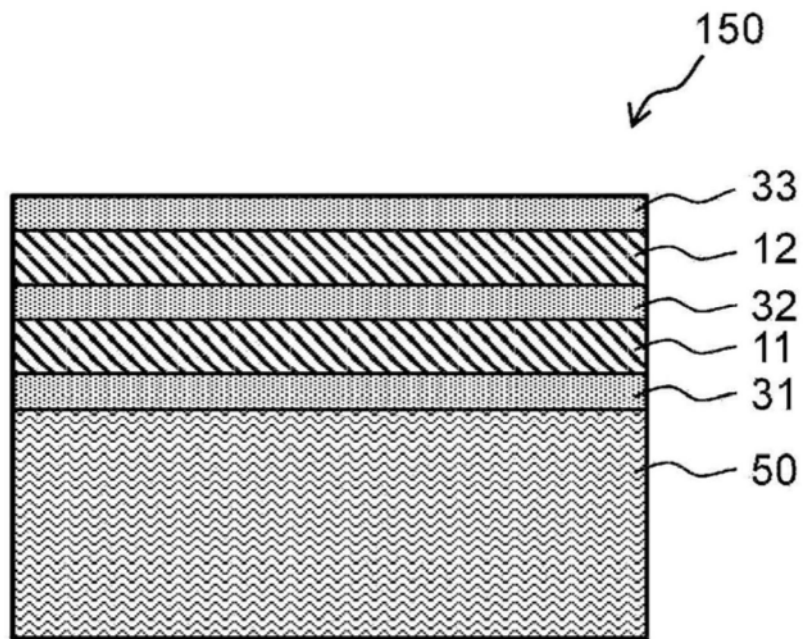
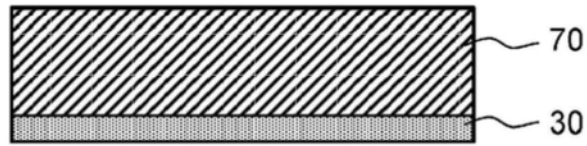
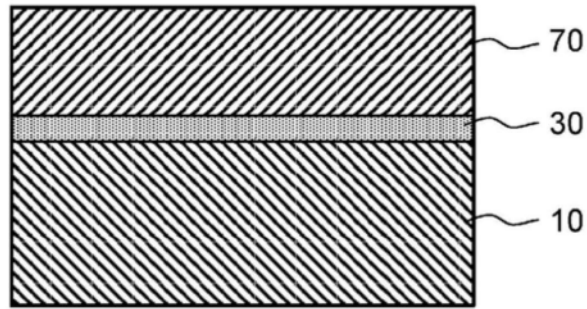


图10

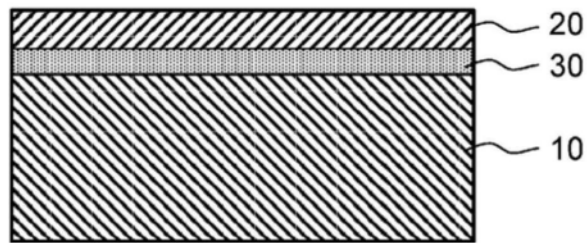


(a)



(b)

110



(c)

图11

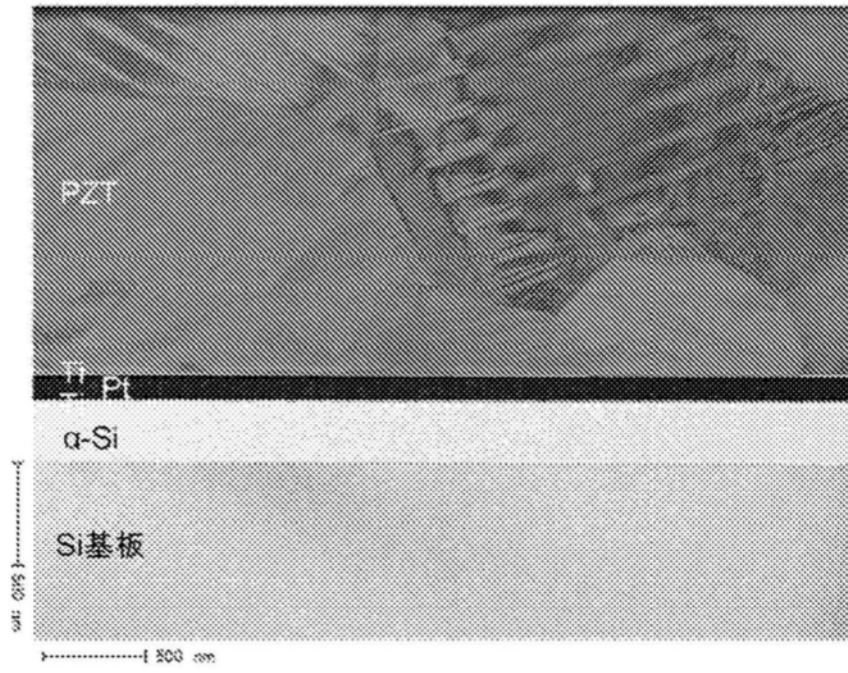


图12A

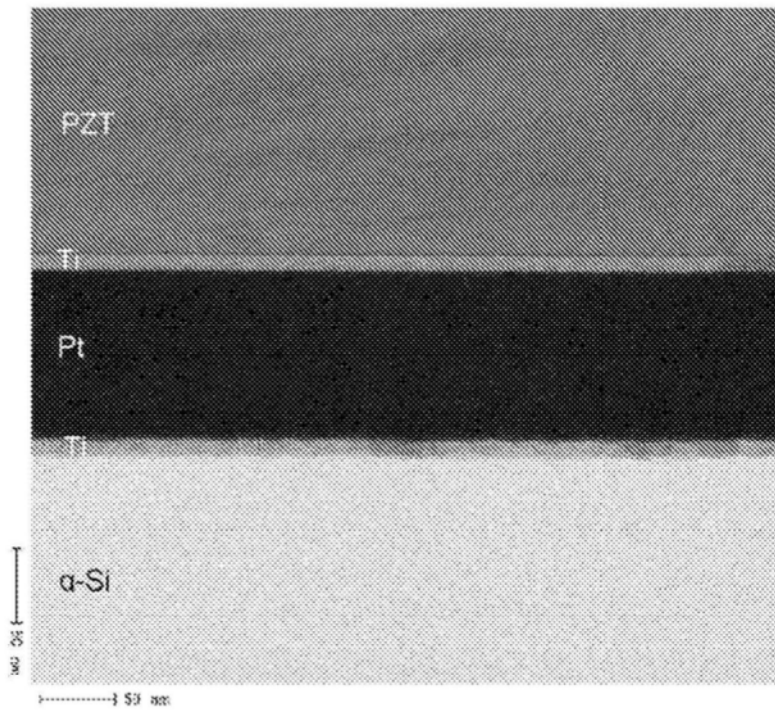


图12B

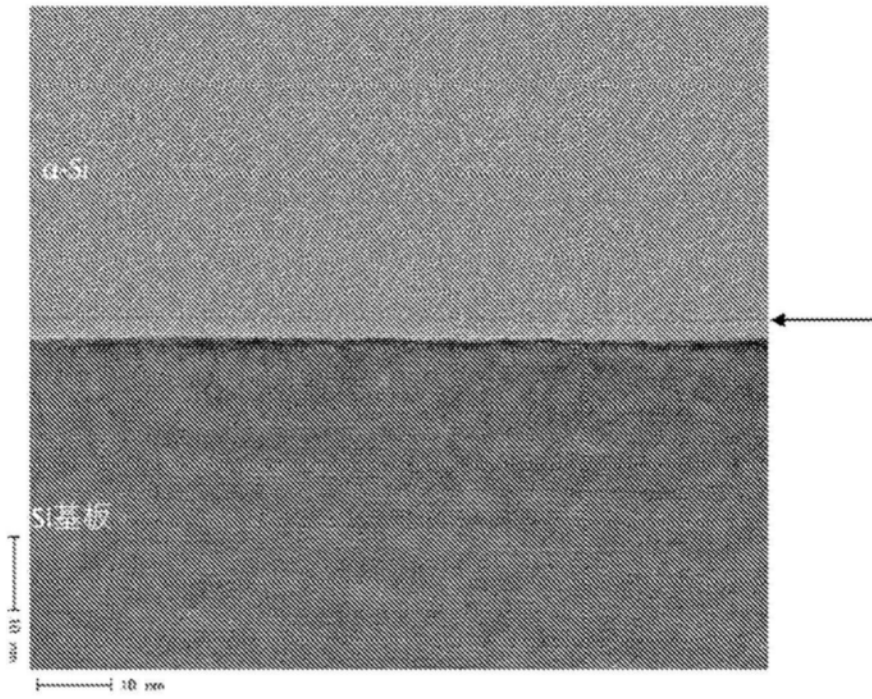


图12C