

(19)



(10)

AT 515242 A1 2015-07-15

(12)

Österreichische Patentanmeldung

(21) Anmeldenummer: A 50845/2013
 (22) Anmeldetag: 20.12.2013
 (43) Veröffentlicht am: 15.07.2015

(51) Int. Cl.: **H02M 1/088** (2006.01)
H02M 3/337 (2006.01)
G05F 1/59 (2006.01)

(56) Entgegenhaltungen:
 DUDRIK J. et al.: "Novel soft switching DC/DC converter with controlled output rectifier", 15th International Power Electronics and Motion Control Conference, 2012:
 US 2009129123 A1
 JP 2005224012 A
 DUDRIK J. et al.: "Voltage Fed Zero-Current Switching PWM DC-DC Converter", 13th international Power Electronics and Motion Control Conference, 2008.
 JP 2005110384 A
 US 2004136209 A1
 WO 2007145388 A1
 US 6185111 B1
 US 2013223103 A1
 US 5563775 A

(71) Patentanmelder:
 FRONIUS INTERNATIONAL GMBH
 4643 PETTENBACH (AT)

(72) Erfinder:
 Sanchez Allan
 4600 Wels (AT)
 Möseneder Josef
 4654 Bad Wimsbach (AT)
 Ehrenguber Andreas
 4655 Vorchdorf (AT)

(74) Vertreter:
 PATENTANWÄLTE PINTER & WEISS OG
 WIEN

(54) Verfahren zum Steuern eines Vollbrücken DC/DC-Wandlers

(57) Um bei einem Vollbrücken DC/DC-Wandler (1) mit Phasenlagensteuerung Schalten bei Nullspannung (ZVS) zu ermöglichen, ohne dafür eine zusätzliche Induktivität vorsehen zu müssen, ist vorgesehen, dass vor dem Umschalten in eine passive Phase der Vollbrücke (2) im sekundärseitigen Ausgangsgleichrichter (5) ein Kurzschluss erzeugt wird, der durch den entstehenden Kurzschlussstrom (i_k) über die Sekundärseite des Transformators (T) eine Erhöhung des Primärstromes (i_p) über die Primärseite des Transformators (T) bewirkt.

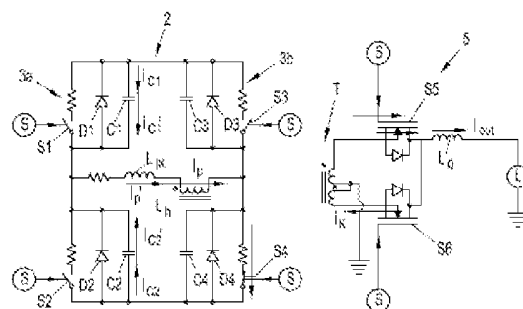


Fig. 6

Zusammenfassung

Um bei einem Vollbrücken DC/DC-Wandler (1) mit Phasenlagensteuerung Schalten bei Nullspannung (ZVS) zu ermöglichen, ohne dafür eine zusätzliche Induktivität vorsehen zu müssen, ist vorgesehen, dass vor dem Umschalten in eine passive Phase der Vollbrücke (2) im sekundärseitigen Ausgangsgerichter (5) ein Kurzschluss erzeugt wird, der durch den entstehenden Kurzschlussstrom (i_k) über die Sekundärseite des Transformators (T) eine Erhöhung des Primärstromes (i_p) über die Primärseite des Transformators (T) bewirkt.

Fig. 6

Verfahren zum Steuern eines Vollbrücken DC/DC-Wandlers

Die gegenständliche Erfindung betrifft ein Verfahren zum Steuern eines Vollbrücken DC/DC-Wandlers mit einer primärseitigen Vollbrücke und einem sekundärseitigen Ausgangsgleichrichter, die durch einen Transformator miteinander verbunden sind, wobei die Vollbrücke mit den jeweils in den beiden Brückenzeigen angeordneten zwei in Serie geschalteten Schaltern zeitlich hintereinander folgend und wiederholend durch eine positive aktive Phase, eine positive passive Phase, eine negative aktive Phase und eine negative passive Phase durchgeschaltet wird, wobei sich aktive und passive Phasen abwechseln.

Vollbrücken DC/DC-Wandler (sogenannte full-bridge converter) bestehen primärseitig aus einer Vollbrücke mit zwei Brückenzeigen mit jeweils zwei Halbleiterschaltern (in der Regel als FET, MOSFET oder IGBT ausgeführt). Zwischen den Halbleiterschaltern jedes Brückenzeiges ist die Primärseite eines Transformators angeschlossen. Die Sekundärseite des Transformators ist mit einem sekundärseitigen Gleichrichter in beliebiger Ausführung, z.B. als Synchrongleichrichter mit Mittelpunkt-Schaltung und aktiven Schaltern oder als Mittelpunktgleichrichter mit Dioden, verbunden. An den sekundärseitigen Gleichrichter ist eine Last angeschlossen. Solche Vollbrücken DC/DC-Wandler sind hinlänglich bekannt. Bei einem Vollbrücken DC/DC-Wandler mit Phasenlagensteuerung (sogenannte full-bridge phase shift converter) wird die Ausgangsspannung gesteuert, indem die Phasenlage der rechteckförmigen Spannungen der beiden Brückenzeige der primärseitigen Vollbrücke zueinander geregelt wird. Die Einschaltdauer der beiden Brückenzeige ist dabei bevorzugt 50%, verringert um eine konstante oder variable Totzeit. Um den Schaltverlust der Halbleiterschalter zu reduzieren, kann auch Schalten bei Nullspannung (sogenanntes zero voltage switching, ZVS) vorgesehen sein. Die Funktionsweise von ZVS ist dabei hinlänglich bekannt, weshalb hier nicht näher darauf eingegangen wird. Dazu werden an den einzelnen Halbleiterschaltern der Vollbrücke parallel jeweils ein Kondensator und eine Diode geschaltet. Ein FET Halbleiterschalter einer Vollbrücke hat bekannter Weise eine parallele intrinsische Body-Diode und eine parasitäre Ausgangskapazität, die auch für Schalten bei Nullspannung genutzt werden können. Ein solcher Vollbrücken DC/DC-Wandler mit Phasenlagensteuerung und ZVS geht z.B. aus der US 2013/0223103 A1 hervor.

Bei niedriger Last und daraus resultierendem geringen Primärstrom i_p ist in herkömmlichen Vollbrücken DC/DC-Wandler mit Phasenlagensteuerung und ZVS das Schalten bei Nullspannung bekanntermaßen nicht oder nur eingeschränkt möglich. Dies rührt davon, dass bei niedriger Last nicht genügend Energie (durch Primärstrom i_p gemäß $E = 1/2 \cdot L \cdot i_p^2$ in Induktivität L gespeichert) vorhanden ist, um die Schalterkapazitäten vollständig zu laden und zu entladen, was für ZVS notwendig ist. Um dieses Problem zu beheben, werden im Stand der

Technik verschiedenste Maßnahmen vorgeschlagen. Einige basieren darauf, in irgendeiner Art und Weise eine zusätzliche Induktivität als Energiespeicher einzubringen, um die darin gespeicherte zusätzliche Energie bei niedriger Last zum Schalten bei Nullspannung zu verwenden. Beispiele dafür sind die bereits oben erwähnte US 2013/0223103 A1 oder die US 5,563,775 A. Die zusätzliche Induktivität benötigt aber in der Regel zusätzlichen Bauraum, verursacht zusätzlichen Kosten und ist daher nachteilig.

Es ist daher eine Aufgabe der gegenständlichen Erfindung, einen Vollbrücken DC/DC-Wandler mit Phasenlagensteuerung und ZVS anzugeben, der für die Halbleiterschalter der Vollbrücke ohne zusätzliche Induktivität das Schalten bei Nullspannung (ZVS) auch bei niedrigen Lasten ermöglicht.

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, dass vor dem Umschalten in eine passive Phase im sekundärseitigen Ausgangsgleichrichter ein Kurzschluss erzeugt wird, der durch den entstehenden Kurzschlussstrom über die Sekundärseite des Transformators eine Erhöhung des Primärstromes über die Primärseite des Transformators bewirkt. Dieser Kurzschlussstrom erzwingt auf der Primärseite des Transformators eine Erhöhung des Primärstromes, was wiederum eine Erhöhung der Ströme durch die Kapazitäten der Schalter bewirkt. Der zusätzliche Strom ist ausreichend, um die Kapazitäten der Schalter vollständig zu laden und zu entladen und daher um ZVS zu realisieren. Die Erhöhung des Primärstromes beeinflusst dabei die Last L des Vollbrücken DC/DC-Wandlers nicht.

Um schädliche Spannungsspitzen an den Schaltern des Ausgangsgleichrichters zu verhindern, wird der Kurzschluss im Ausgangsgleichrichter vorteilhafterweise vor dem Umschalten in die folgende aktive Phase aufgehoben.

Vorzugsweise wird der Kurzschluss während der passiven Phase aufrechterhalten, um durch den erhöhten Primärstrom für die folgende Schalthandlung in der Vollbrücke ausreichend Energie in der Streuinduktivität des Transformators zu speichern, sodass dafür Schalten bei Nullspannung sichergestellt ist.

Um eine zu große Erhöhung des Primärstromes zu verhindern, wird der Kurzschluss vorzugsweise nach dem Beenden der vorangehenden aktiven Phase erzeugt.

Im Falle negativer Ausgangsströme kann für einen Übergang in einen Sperrmodus des Vollbrücken DC/DC-Wandlers die Einschaltzeitdauer der Schalter des ersten Brückenzeiges oder des zweiten Brückenzeiges reduziert werden. Damit kann auf einfache Weise die Größe der negativen Ausgangsströme auf ein akzeptables und sicheres Maß begrenzt werden.

Vorzugsweise wird im Sperrmodus der Kurzschluss im sekundärseitigen Ausgangsgleichrichter während einer passiven Phase erzeugt, um sicher zu stellen, dass die aktive Phase durch das Schalten im Ausgangsgleichrichter nicht unterbrochen wird, was nachteilig für den Sperrmodus wäre.

- 5 Für einen Übergang vom Sperrmodus in einen Normalbetrieb des Vollbrücken DC/DC-Wandlers wird vorteilhafterweise die Einschaltzeitdauer der Schalter des ersten Brücken-
zweiges oder des zweiten Brücken-
zweiges erhöht. Damit kann einfach von Sperrmodus auf
Vollast des Vollbrücken DC/DC-Wandlers umgeschaltet werden.

- Für Teillast wird für einen Übergang vom Sperrmodus in den Normalbetrieb des Vollbrücken
10 DC/DC-Wandlers die Einschaltzeitpunkte der Schalter des ersten Brücken-
zweiges oder des zweiten Brücken-
zweiges vorteilhafterweise zeitlich früher gesetzt. Das verkürzt die aktiven
Schaltphasen des Vollbrücken DC/DC-Wandlers 1 verkürzen, was die Steuereinheit des
Vollbrücken DC/DC-Wandlers dazu zwingt, die Phasenlage zu korrigieren, um die angestrebte
Ausgangsspannung zu erreichen. Das kann wiederholt werden, bis die angestrebte Ein-
15 schaltdauer in der Vollbrücke des Vollbrücken DC/DC-Wandlers von 50% erreicht ist.

Die gegenständliche Erfindung wird nachfolgend unter Bezugnahme auf die Figuren 1 bis ...
näher erläutert, die beispielhaft, schematisch und nicht einschränkend vorteilhafte Ausgestal-
tungen der Erfindung zeigen. Dabei zeigt

- Fig.1 einen Vollbrücken DC/DC-Wandler,
20 Fig.2 eine typische Charakteristik des Ausgangsstromes und des Primärstromes eines
Vollbrücken DC/DC-Wandlers in Abhängigkeit von der Phasenlage,
Fig.3 bis 9 Schaltphasen des Vollbrücken DC/DC-Wandlers in Normalbetrieb bei einer
erfindungsgemäßen Steuerung,
Fig.10 die Schaltpunkte der Schalter des Ausgangsgleichrichters bei einer erfindungs-
25 gemäßen Steuerung,
Fig.11 eine für gewisse Anwendungen erwünschte Charakteristik des Ausgangsstro-
mes und des Primärstromes eines Vollbrücken DC/DC-Wandlers in Abhängigkeit von
der Phasenlage,
Fig.12 die reduzierte Einschaltdauer der Schalter eines Brücken-
30 zweiges der Vollbrücke im Sperrmodus,
Fig.13 bis 20 Schaltphasen des Vollbrücken DC/DC-Wandlers im Sperrmodus bei einer
erfindungsgemäßen Steuerung und
Fig.21 das Umschalten des Vollbrücken DC/DC-Wandlers aus dem Sperrmodus in den
Normalbetrieb.

In Fig.1 ist ein erfindungsgemäßer Vollbrücken DC/DC-Wandler 1 mit Phasenlagensteuerung und Schalten bei Nulllage (ZVS) dargestellt. Die primärseitige Vollbrücke 2 ist eingangsseitig an eine DC-Spannungsquelle V_{DC} angeschlossen und es kann am Eingang auch ein Glättungskondensator C_{in} vorgesehen sein. Die Vollbrücke 2 besteht aus zwei Brückenzeigen 3a, 3b mit zwei in Serie geschalteten Schaltern S_1 , S_2 im Brückenweig 3a und zwei in Serie geschalteten Schaltern S_3 , S_4 im Brückenweig 3b. Die Schalter S_1 , S_2 , S_3 , S_4 können als Halbleiterschalter, wie z.B. als FET, MOSFET, IGBT, etc. ausgeführt sein. Die Schalter S_1 , S_2 , S_3 , S_4 werden von einer Steuereinheit S , wie in Fig. 1 angedeutet gesteuert. Parallel zu den Schaltern S_1 , S_2 , S_3 , S_4 ist jeweils eine Diode D_1 , D_2 , D_3 , D_4 und eine Kapazität C_1 , C_2 , C_3 , C_4 angeordnet (bei Halbleiterschaltern in der Regel gebildet aus der intrinsischen Body-Diode und parasitären Ausgangskapazität), um in Verbindung mit der Streuinduktivität L_{lk} und der Hauptinduktivität L_h des Transformators T , Schalten bei Nulllage (ZVS) zu realisieren. Zwischen den Schaltern S_1 , S_2 und S_3 , S_4 jedes Brückenzeiges 3a, 3b sind Brückenabgriffspunkte A , B vorgesehen.

Die Primärseite des Transformators T ist wie üblich an den Brückenabgriffspunkten A , B zwischen die beiden Brückenzeige 3a, 3b geschaltet, sodass der Primärstrom i_p über die zwischen die Brückenabgriffspunkte A , B geschaltete Primärwicklung des Transformators T fließt. Die Sekundärseite des Transformators T ist mit einem Ausgangsgerichter 5, hier in Form eines Synchrongleichrichters, verbunden. Der Ausgangsgerichter 5 ist hier als Mittelpunkt-Schaltung 4 mit zwei Gleichrichterzeigen 4a, 4b mit jeweils einem Schalter S_5 , S_6 und mit einer Ausgangsinduktivität L_o ausgeführt. Die Schalter S_5 , S_6 können wiederum als Halbleiterschalter, wie z.B. als FET, MOSFET, IGBT, etc. ausgeführt sein und können wieder von einer Steuereinheit S angesteuert werden. Optional, aber in der Regel, z.B. als Filter, erwünscht, kann im Ausgangsgerichter 5 nach der Ausgangsinduktivität L_o auch ein Glättungskondensator C_o vorgesehen sein. An den sekundärseitigen Ausgangsgerichter 5 wird eine elektrische Last L angeschlossen, durch die der Ausgangsstrom I_{out} fließt.

Bei Phasenlagensteuerung wird die Einschaltdauer der Schalter S_1 , S_2 , S_3 , S_4 der beiden Brückenzeige 3a, 3b der Vollbrücke 2 vorzugsweise konstant bei 50% (abzüglich einer Totzeit) gehalten. Durch die Phasenlage PS der rechteckförmigen Spannungen in den Brückenzeigen 3a, 3b wird die Ausgangsspannung U_{out} eingestellt, die in Abhängigkeit von der Last L , wie z.B. eine Batterie, ein Schweißlichtbogen, ein elektrisches Gerät, etc., zu einem Ausgangsstrom I_{out} und zu einem Primärstrom i_p führt.

Ein solcher Vollbrücken DC/DC-Wandler 1 mit Phasenlagensteuerung und ZVS kann z.B. in einem Schaltnetzteil, als Stromquelle für ein Schweißgerät oder in einem Batterieladegerät eingesetzt werden. Fig.2 zeigt beispielhaft die typische Charakteristik des Ausgangsstromes I_{out} (oben) und des Primärstromes I_p (unten) jeweils in Abhängigkeit von der Phasenlage PS

bei Verwendung des Vollbrücken DC/DC-Wandler 1 mit Phasenlagensteuerung und ZVS als Batterieladegerät, also mit einer kapazitiven Last L. Der signifikante Knick in der Ausgangsstromcharakteristik ergibt sich aus dem Übergang von diskontinuierlichem Stromfluss in der Ausgangsdrossel L_o (discontinuous conduction modus, DCM) zum kontinuierlichen Stromfluss in der Ausgangsdrossel L_o (continuous conduction modus, CCM). DCM entsteht beispielsweise, weil ein Ladegerät die Batteriespannung auch nach der Hauptladesequenz aufrechterhalten muss. Deshalb muss das Ladegerät und damit der Vollbrücken DC/DC-Wandler 1 in der Lage sein, auch kleine Ausgangsströme I_{out} (DCM) zu liefern. Solche niedrigen Ströme reichen aber nicht aus, um Schalten bei Nullspannung in den Schaltern S1, S2, S3, S4 der Vollbrücke 2 zu realisieren. Gleiche Probleme können natürlich auch bei anderen Anwendungen eines Vollbrücken DC/DC-Wandlers 1 mit Phasenlagensteuerung und ZVS auftreten.

Im nachfolgenden werden die einzelnen Schaltphasen eines Vollbrücken DC/DC-Wandlers 1 mit Phasenlagensteuerung und ZVS anhand der Figuren 3 bis 9 beschrieben und dabei auch die gegenständliche Erfindung erläutert. Grundsätzlich wird bekannter Weise bei der aktiven Schaltphase Leistung von der Primärseite des Vollbrücken DC/DC-Wandlers 1 auf die Sekundärseite des Vollbrücken DC/DC-Wandlers 1 übertragen und bei der passiven Schaltphase (auch Freilaufphase genannt) keine Leistung übertragen. In den Figuren 3, 5 bis 9, und auch 13, 14 bis 20, wird der Transformator T der Einfachheit halber geteilt dargestellt, also die Primärseite des Vollbrücken DC/DC-Wandlers 1, getrennt von der Sekundärseite des Vollbrücken DC/DC-Wandlers 1.

Fig.3 zeigt die positive aktive Schaltphase des Vollbrücken DC/DC-Wandlers 1 zwischen der Zeit t_1 und t_2 und Fig.4 die zugehörigen Schalterstellungen der Schalter S1, S2, S3, S4, S5, S6, sowie den zeitlichen Verlauf des Primärstromes i_p . Hier sind die Schalter S1 und S4 der Vollbrücke 2 geschlossen und der Schalter S5 des Ausgangsgleichrichters 5 geschlossen und der Schalter S6 des Ausgangsgleichrichters 5 geöffnet. Zur besseren Visualisierung, sind in Fig.4 die Schalter S5, S6 mit unterschiedlichen Amplituden dargestellt. Damit kommt es zu einem Stromfluss des Primärstromes i_p durch die Primärseite des Transformators T und zu einem Ausgangstrom I_{out} .

Der Übergang von der aktiven zur passiven positiven Schaltphase zum Zeitpunkt t_2 ist in den Fig.5 und 6 in Verbindung mit Fig.4 dargestellt. Diese Übergangsphase wird zum Zeitpunkt t_2 durch Öffnen des Schalters S1 des ersten Brückenzeiges 3a eingeleitet. Bei niedriger Last L würde der Primärstrom i_p zu niedrig sein, um die Kapazität C1 am Schalter S1 durch den entstehenden Strom i_{C1} vollständig zu laden und die Kapazität C2 am Schalter S2 durch den entstehenden Strom i_{C2} vollständig zu entladen. Damit könnte ZVS bei niedriger Last L nicht realisiert werden. Um dem vorzubeugen, wird in dieser Übergangsphase zum Zeitpunkt

t_2 auf der Sekundärseite des Vollbrücken DC/DC-Wandlers 1, im sekundärseitigen Ausgangsgleichrichter 5 ein Kurzschluss erzeugt, der einen zusätzlichen Kurzschlussstrom i_K auf der Sekundärseite des Transformators T bewirkt. Der Kurzschlussstrom i_K zirkuliert im Ausgangsgleichrichter 5 über die Gleichrichterzweige 4a, 4b und der Sekundärseite des Transformators T. Das wird im gezeigten Ausführungsbeispiel erreicht, indem auch der Schalter S6 des Ausgangsgleichrichters 5 geschlossen wird (Fig.6). Der zusätzliche Kurzschlussstrom i_K zirkuliert hier durch die Sekundärseite des Transformators T, den Schalter S5 und den Schalter S6. Wenn die Kapazitäten C1, C2 nicht vollständig entladen bzw. geladen sind, liegt der Kurzschluss an, wenn noch Spannung an der Primärseite des Transformators T anliegt. Dieser Kurzschlussstrom i_K erzwingt daher auf der Primärseite des Transformators T eine Erhöhung des Primärstromes i_P um den Strom i_P' , was wiederum eine Erhöhung der Ströme durch die Kapazitäten C1 und C2 um i_{C1}' und i_{C2}' bewirkt. Der zusätzliche Strom i_P' wird durch die Streuinduktivität L_{lk} begrenzt. Die entstehenden Ströme $(i_{C1} + i_{C1}')$ und $(i_{C2} + i_{C2}')$ über die Kapazitäten C1, C2 sind ausreichend, um diese vollständig zu laden und zu entladen und daher um ZVS zu realisieren. Die Erhöhung des Primärstromes i_P auf i_P' beeinflusst dabei die Last L nicht, da der zusätzliche Kurzschlussstrom i_K auf der Sekundärseite im Ausgangsgleichrichter 5 zirkuliert.

In der folgenden positiven passiven Phase im Zeitraum t_2 bis t_3 ist der Schalter S2 des ersten Brückenzeiges 3a geschlossen und die Kapazität C1 vollständig geladen (Fig.7, Fig.4). Der Kurzschluss auf der Sekundärseite durch beide geschlossenen Schalter S5, S6 des Ausgangsgleichrichters 5 bleibt aber vorzugsweise aufrecht, wodurch der Kurzschlussstrom i_K weiter fließt. Damit wird durch den auch weiter fließenden zusätzlichen Primärstrom i_P' zusätzliche Energie in der Streuinduktivität L_{lk} des Transformators T gespeichert. In dieser Phase ist der Transformator T der Vollbrücke 2 aufgrund des durchgeschalteten Schalters S2 und der leitenden Diode D2 in der Kurzschlussphase, wie in Fig.7 dargestellt.

Beim Übergang von der positiven passiven Phase zur negativen aktiven Phase zum Zeitpunkt t_3 wird im zweiten Brückenweig 3b der Schalter S4 geöffnet und der Schalter S3 geschlossen, wie anhand von Fig.8 beschrieben wird. Gleichzeitig wird der Schalter S5 im Ausgangsgleichrichter 5 auf der Sekundärseite des Vollbrücken DC/DC-Wandlers 1 geöffnet und der Schalter S6 bleibt geschlossen. Damit wird der Kurzschluss im sekundärseitigen Ausgangsgleichrichter 5 beendet. Die in der vorigen Phase durch den erhöhten Primärstrom i_P' in der Streuinduktivität L_{lk} auf der Primärseite des Vollbrücken DC/DC-Wandlers 1 gespeicherte zusätzliche Energie wird dabei verwendet, um die Kapazität C3 sicher vollständig zu entladen und die Kapazität C4 sicher vollständig zu laden, um damit ZVS beim Schalten, auch bei niedrigen Lasten L, zu realisieren.

In der nach dem Schalten der Schalter S4, S3 anschließenden negativen aktiven Phase im Zeitraum zwischen t_3 und t_4 (Fig.9) sind die Schalter S3, S2 in der Vollbrücke 2 geschlossen und der Schalter S6 des Ausgangsgleichrichters 5 geschlossen.

Beim nun folgenden umgekehrten Übergang von der negativen aktiven Phase in die negative passive Phase und weiter in die positive aktive Phase (wie in Fig.3) wird im Zeitraum t_4 bis t_5 in analoger Weise wie oben beschrieben ein Kurzschluss im sekundärseitigen Gleichrichter 5 bewirkt, um ZVS beim Schalten der Schalter S1, S2, S3, S4 auch bei niedrigen Lasten L realisieren zu können. Damit kann der Schaltzyklus wiederholt werden.

Um die Erfindung realisieren zu können, muss der Ausgangsgleichrichter 5 in Abhängigkeit vom Schaltzustand der Vollbrücke 2 aktiv gesteuert werden, um den Kurzschluss zu den benötigten Zeiten herzustellen. Grundsätzlich muss beim Übergang von einer aktiven Schaltphase, charakterisiert durch diametral (bezogen auf die Brückenabgriffspunkte A, B) in den Brückenzweigen 3a, 3b geschlossenen Schalter S1 und S4 oder S2 und S3, auf eine passive Schaltphase, charakterisiert durch nebeneinander (bezogen auf den Brückenabgriffspunkte A, B) geschlossene Schalter S1 und S3 oder S2 und S4, ein Kurzschluss erzeugt werden. Beim umgekehrten Übergang von einer passiven Schaltphase auf eine aktive Schaltphase muss der Kurzschluss wieder aufgehoben werden. Während einer passiven Schaltphase bleibt der Kurzschluss vorzugsweise aufrecht.

Im gezeigten Ausführungsbeispiel werden die Schalter S5, S6 des sekundärseitigen Ausgangsgleichrichters 5, hier in Form eines Synchrongleichrichters, aktiv gesteuert, z.B. von einer Steuereinheit S. Hierbei werden die Einschaltpunkte der Schalter S5, S6 mit den Schaltpunkten der Schalter S1, S2, S3, S4 der Vollbrücke 2 wie nachfolgend beschrieben synchronisiert, um ZVS umsetzen zu können.

Die Schalter S1, S2 und S3, S4 der beiden Brückenzweige 3a, 3b schalten bekanntermaßen nicht exakt zur gleichen Zeit, sondern mit einem Schaltverzug V , typischerweise im ns-Bereich, z.B. 100ns bis 300ns, wie in Fig.10 dargestellt. Der Einschaltpunkt des Schalters S5, S6 des Ausgangsgleichrichters 5, der den Kurzschluss auf der Sekundärseite bewirkt, muss dabei mit dem Abschaltzeitpunkt des jeweiligen Schalters S1, S2, S3, S4 der Vollbrücke 2 synchronisiert sein, wie in Fig.10 anhand der Schalter S1, S2 und S6 beschrieben ist. Der optimale Einschaltpunkt SP1 für den Schalter S6 des sekundärseitigen Ausgangsgleichrichters 5 liegt im Bereich des Schaltverzugs V zwischen den Schaltern S1, S2 des ersten Brückenzweiges 3a (korrespondierend mit Fig.6, Fig.4). Der optimale Einschaltpunkt SP1 liegt somit in der Übergangsphase von der aktiven in die passive Phase, also nachdem die aktive Phase durch Öffnen des Schalters S1 beendet wurde und bevor die passive Phase durch Schließen des Schalters S2 begonnen hat. Ein Einschaltzeitpunkt SP2 vor dem Aus-

schalten des Schalters S1, also bevor die aktive Phase beendet wurde, würde zu einem höheren zusätzlichen Primärstrom i_p' führen. Ein Einschaltzeitpunkt SP3 nachdem der Schalter S2 eingeschaltet wurde, also nachdem die passive Phase begonnen wurde, würde ZVS bei niedrigen Lasten verhindern und ist daher jedenfalls zu vermeiden. Dasselbe gilt in analoger
 5 Weise auch für die Einschaltzeitpunkte des Schalters S5.

Die Ausschaltzeitpunkte der Schalter S5, S6 des sekundärseitigen Ausgangsgleichrichters 5 werden bevorzugt bei oder in der Nähe eines Stromnulldurchganges des Stromes durch die Schalter S5, S6 gesetzt. Ein zu früher Ausschaltzeitpunkt würde den Zeitraum, in dem die Body-Diode der Schalter S5, S6 leitet, erhöhen, was sich in einem Wirkungsgradverlust aufgrund von höheren Leitungsverlusten manifestieren würde, und würde weiters zu einer Erhöhung der Sperrverzugszeit der Body-Diode der Schalter S5, S6 führen, was zu höheren Verlusten und zu höheren Spannungsspitzen an den Schaltern S5, S6 führen würde. Ein zu später Ausschaltzeitpunkt würde zu einem sekundärseitigen Kurzschluss führen, während die Primärseite in der positiven oder negativen aktiven Phase ist. Das würde zu hohem Primärströmen i_p und hohem di_p/dt führen, was wiederum zu unerwünschten Spannungsspitzen an den Schaltern S5, S6 des sekundärseitigen Gleichrichters führen würde, die die Schalter S5, S6 auch zerstören können.

Im Falle einer Last L, die auch als Spannungsquelle dienen kann, z.B. eine Batterie, kann sich auch ein negativer Ausgangsstrom I_{out} ergeben, wie in Fig.11 mit Ausgangsstrom I_{out1} und Primärstrom I_{p1} dargestellt. Dabei fließt Strom vom Ausgang des Vollbrücken DC/DC-Wandler 1 zur Spannungsquelle VDC, bzw. zum Glättungskondensator C_{in} . Das kann auch zu einer Überspannung am Glättungskondensator C_{in} führen, was unerwünscht ist. Abgesehen davon ist es unmittelbar einsichtig, dass ein solcher Betriebsmodus insbesondere bei der Verwendung des Vollbrücken DC/DC-Wandler 1 in einem Batterieladegerät durch die
 25 Entladung der Batterie kontraproduktiv wäre und daher vermieden werden sollte.

Es gibt daher Anwendungen eines Vollbrücken DC/DC-Wandlers 1, bei dem ein negativer Ausgangsstrom I_{out} , der sogenannte regenerative Betriebsmodus, grundsätzlich vermieden oder zumindest reduziert werden soll. Erwünscht ist hierbei also eine Ausgangstromcharakteristik wie in Fig.11 mit I_{out2} und I_{p2} dargestellt ist. Diese ist durch einen Sperrmodus BM (Blocking Mode) des Vollbrücken DC/DC-Wandlers 1 charakterisiert, der dafür sorgt, dass
 30 der negative Ausgangsstrom I_{out} auf eine akzeptable und sichere Größe reduziert wird.

Um die erwünschte Ausgangstromcharakteristik wie in Fig.11 gezeigt zu erzielen, wird im Sperrmodus BM des Vollbrücken DC/DC-Wandlers 1 die Einschaltdauer der Schalter S1, S2 im ersten Brückenweig 3a der Vollbrücke 2 drastisch reduziert, vorzugsweise auf einen
 35 Wert zwischen Null und der minimal möglichen Einschaltdauer D_{min} , die im Wesentlichen von

der Spezifikation des Schalters S1, S2 in Form der Schaltzeit vorgegeben ist. Normale Einschalt Dauern D von eingesetzten Schaltern S1, S2 liegen im Bereich von $>70\text{ns}$. Die Schalter S3, S4 des zweiten Brücken zweiges 3b arbeiten weiterhin wie oben beschrieben. Das ist beispielhaft in Fig.12 dargestellt. Die Einschaltzeitpunkte und Ausschaltzeitpunkte der Schalter S5, S6 des Gleichrichters 5 werden ebenfalls wie oben beschrieben gesetzt, also auf die Schalter S1, S2 synchronisiert. Anstelle der Einschalt dauer D der Schalter S1, S2 des ersten Brücken zweiges 3a, könnte aber natürlich auch die Einschalt dauer der Schalters S3, S4, des zweiten Brücken zweiges 3b reduziert werden. In diesem Fall würden die Schalter S1, S2 des ersten Brücken zweiges 3a wie bei einer Standard Vollbrücke 2 mit Phasenlagensteuerung geschaltet werden.

Die Wirkung dieser Maßnahme wird nun im Nachfolgenden unter Bezugnahme auf die Figuren 13 bis 20 unter der Annahme eines negativen Ausgangsstromes I_{out} beschrieben.

In Fig.13 ist die positive aktive Schaltphase im Sperrmodus BM im Zeitraum zwischen t_1 und t_2 dargestellt. In Fig.14 ist dazu wieder der zeitliche Verlauf des Ausgangsstromes I_{out} , des Primärstromes i_p und der Schaltstellungen der Schalter S3, S4, S5, S6 dargestellt. Die Schalter S1, S2 sind hier für die Beschreibung der Einfachheit halber als durchgehend offen (Einschalt dauer $D=0$) angenommen. Der Schalter S4 des zweiten Brücken zweiges 3b und der Schalter S5 des Ausgangsgleichrichters 5 sind bei offenen Schalter S3 geschlossen. Über die leitende Diode D1 des ersten Schalters S1 fließt der vom negativen Ausgangsstrom I_{out} getriebene Primärstrom i_p zur DC-Spannungsquelle VDC. Die am Glättungskondensator C_{in} anliegende Spannung liegt aber auch an der Primärseite des Transformators T an, was eine positive Steigung des Ausgangsstromes I_{out} erzwingt, wodurch dieser abnimmt. Gleichfalls sinkt der negative Primärstrom i_p in diesem Zeitraum $t_1 - t_2$, was letztendlich dazu führt, dass der Primärstrom i_p das Vorzeichen wechselt, wie in Fig.15 angedeutet ist. Da der Schalter S1 offen ist, wird die Kapazität C1 durch den Primärstrom i_p geladen und die Kapazität C2 entladen. Durch das Entladen der Kapazität C2 wird die Diode D2 des Schalters S2 leitend, was zum Zeitpunkt t_2 den Übergang von der aktiven positiven in die positive passive Schaltphase des Sperrmodus BM, die in Fig. 16 im Zeitraum von t_2 bis t_3 dargestellt ist, einleitet. Sobald der Primärstrom i_p die Richtung gewechselt hat, kann der Schalter S6 des Ausgangsgleichrichters 5, bei geschlossenem Schalter S5 geschlossen werden (Fig.16), womit ein Teil des Ausgangsstromes I_{out} und der Kurzschlussstrom i_K , über den Schalter S6 geleitet wird. Damit wird zum Zeitpunkt t_2' im sekundärseitigen Ausgangsgleichrichter 5 auch ein Kurzschluss erzeugt. Mit dem folgenden Öffnen des Schalters S5 des Ausgangsgleichrichters 5 zum Zeitpunkt t_3 wird nun der fließende negative Ausgangsstrom I_{out} zur Gänze über den Schalter S6 geleitet, was zu einer Erhöhung des Primärstromes (i_p+i_p') führt (Fig.17).

Nachdem Schalter S5 des Gleichrichters 5 geöffnet wurde wird zum Zeitpunkt t_3 durch Öffnen des Schalters S4 der Übergang von der positiven passiven Schaltphase zur negativen aktiven Schaltphase eingeleitet, wie in Fig.18 dargestellt. Dabei wird die Kapazität C4 des Schalters S4 geladen und die Kapazität C3 des Schalters S3 entladen. Zum Zeitpunkt t_4 wird der Schalter S3 ohne Spannung geschlossen, wodurch wiederum Schalten bei Nulldurchgang (ZVS) realisiert wird.

Darauf folgt zwischen Zeitpunkt t_4 und t_5 die negative aktive Schaltphase (Fig.19), bis zum Zeitpunkt t_5 das Vorzeichen des Primärstromes i_p wieder wechselt, womit der Übergang von der negativen aktiven Schaltphase zur negativen passiven Schaltphase (Fig.20) eingeleitet wird, auf die dann wieder der Übergang auf die positive aktive Schaltphase folgt, womit ein gesamter Schaltzyklus abgeschlossen ist.

Die Schalter S1, S2 werden im Sperrmodus BM mit sehr kurzer Einschaltdauer D geschaltet, wie anhand von Fig.12 erläutert, und der Einschaltzeitpunkt der Schalter S5, S6 wird mit den Schaltern S1, S2 synchronisiert, wie oben beschrieben. Der Einschaltzeitpunkt des Schalters S6 wird wieder im Bereich des Schaltverzugs V zwischen den Schaltern S1, S2 gewählt. Für den Sperrmodus BM ist es vorteilhaft, wenn der Einschaltzeitpunkt des Schalters S6 während der positiven passiven Schaltphase im Zeitraum von t_2 bis t_3 gewählt wird, jedenfalls aber nicht in der positiven aktiven Schaltphase, wenn Spannung an der Primärseite des Transformators T anliegt. Das gilt analog für die negative passive Phase und auch für die Steuerung des Schalters S5 für den Sperrmodus BM.

Um einen sicheren Übergang vom Normalbetrieb zum Sperrmodus BM, und umgekehrt, sicherzustellen, ist ein geregelter Übergang vorteilhaft. Für den Übergang vom Normalbetrieb in den Sperrmodus BM wird die Einschaltdauer der Schalter S1, S2 reduziert wie oben beschrieben. Der Übergang vom Sperrmodus BM in den Normalbetrieb des Vollbrücken DC/DC-Wandlers 1 wird nachfolgend anhand der Fig.21 beispielhaft erläutert.

Wenn aus dem Sperrmodus BM direkt in Vollast des Vollbrücken DC/DC-Wandlers 1 umgeschaltet werden soll, dann kann das einfach dadurch erreicht werden, indem die Einschaltdauer D der Schalter S1, S2 wieder vergrößert wird, bis die angestrebte Einschaltdauer von 50% (abzüglich notwendiger Totzeiten) erreicht ist. Das ist in Fig.21 mit dem Modus M1 dargestellt.

Wenn beim Umschalten in den Normalbetrieb eine niedrigere Last L angestrebt wird, dann würde diese mit dem Modus M1 schon vor dem Erreichen der angestrebten 50% Einschaltdauer erreicht werden. Daher wird in diesem Fall der Modus M2 wie in Fig.21 dargestellt gewählt werden. Hierbei werden die Einschaltzeitpunkte der Schalter S1, S2 zeitlich früher ge-

setzt, z.B. um eine Zeitdauer Δt , womit gleichzeitig auch die Einschaltzeitpunkte der Schalter S5, S6 im Ausgangsgerichter 5 (die ja auf die Schalter S1, S2 synchronisiert sind) früher gesetzt werden. Das würde die aktiven Schaltphasen des Vollbrücken DC/DC-Wandlers 1 verkürzen, was zu einer Verringerung der Ausgangsspannung führen würde. Das zwingt die

5 Steuereinheit S des Vollbrücken DC/DC-Wandlers 1 dazu, die Phasenlage PS zu korrigieren, um die angestrebte Ausgangsspannung zu erreichen bzw. aufrecht zu erhalten. Das kann nun wiederholt werden, bis die angestrebte Einschaltdauer von 50% erreicht ist. Durch die Steuereinheit S wird die dazu notwendige Phasenlage PS eingestellt.

Patentansprüche

1. Verfahren zum Steuern eines Vollbrücken DC/DC-Wandlers (1) mit einer primärseitigen Vollbrücke (2) und einem sekundärseitigen Ausgangsgleichrichter (5), die durch einen Transformator (T) miteinander verbunden sind, wobei die Vollbrücke (2) mit den jeweils in den beiden Brückenzeigen (3a, 3b) angeordneten, zwei in Serie geschalteten Schaltern (S1, S2, S3, S4) zeitlich hintereinander folgend und wiederholend durch eine positive aktive Phase, eine positive passive Phase, eine negative aktive Phase und eine negative passive Phase durchgeschaltet wird, wobei sich aktive und passive Phasen abwechseln, **dadurch gekennzeichnet, dass** vor dem Umschalten in eine passive Phase im sekundärseitigen Ausgangsgleichrichter (5) ein Kurzschluss erzeugt wird, der durch den entstehenden Kurzschlussstrom (i_k) über die Sekundärseite des Transformators (T) eine Erhöhung des Primärstromes (i_p) über die Primärseite des Transformators (T) bewirkt.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet, dass** der Kurzschluss im Ausgangsgleichrichter (5) vor dem Umschalten in eine folgende aktive Phase aufgehoben wird.
3. Verfahren nach Anspruch 2, **dadurch gekennzeichnet, dass** der Kurzschluss während der passiven Phase aufrechterhalten wird.
4. Verfahren nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet, dass** der Kurzschluss nach dem Beenden der vorangehenden aktiven Phase erzeugt wird.
5. Verfahren nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet, dass** für einen Übergang in einen Sperrmodus (BM) des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitdauer der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) reduziert wird.
6. Verfahren nach Anspruch 5, **dadurch gekennzeichnet, dass** im Sperrmodus (BM) der Kurzschluss im sekundärseitigen Ausgangsgleichrichter (5) während einer passiven Phase erzeugt wird.
7. Verfahren nach Anspruch 5 oder 6, **dadurch gekennzeichnet, dass** für einen Übergang vom Sperrmodus (BM) in einen Normalbetrieb des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitdauer der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) erhöht wird.

8. Verfahren nach Anspruch 5 oder 6, **dadurch gekennzeichnet, dass** für einen Übergang vom Sperrmodus (BM) in einen Normalbetrieb des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitpunkte der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) zeitlich früher gesetzt werden.

1/10

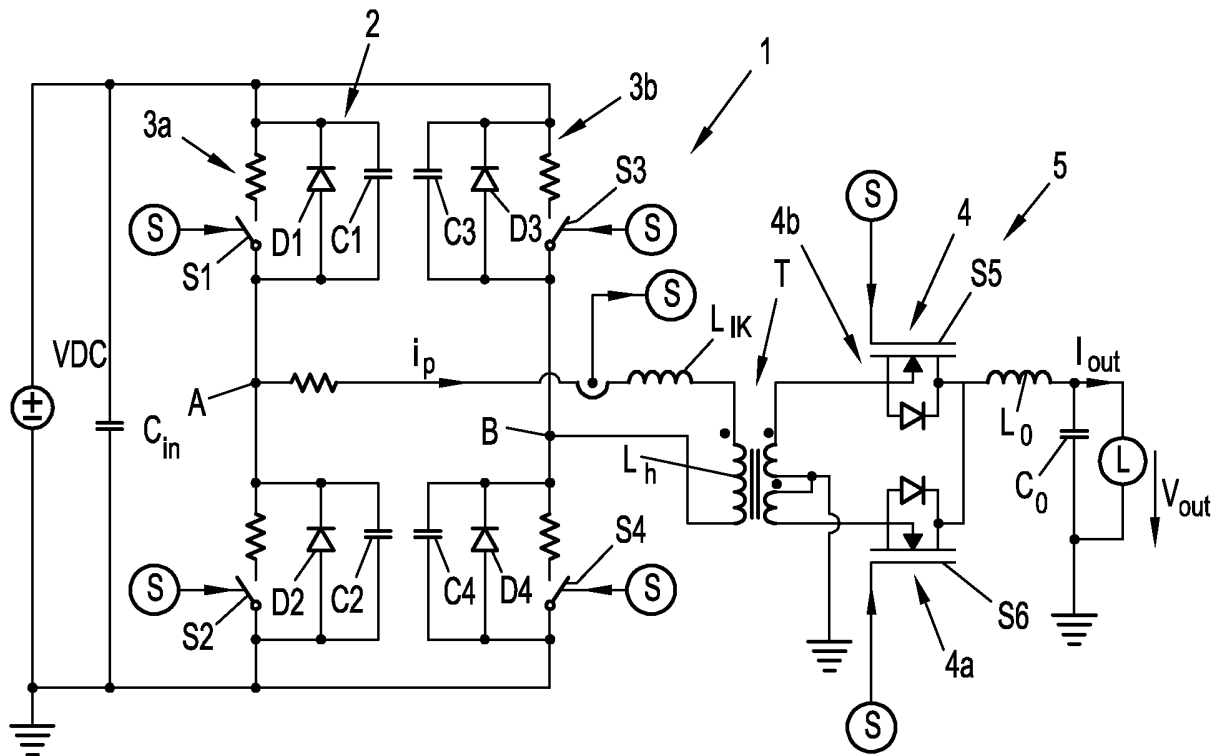


Fig. 1

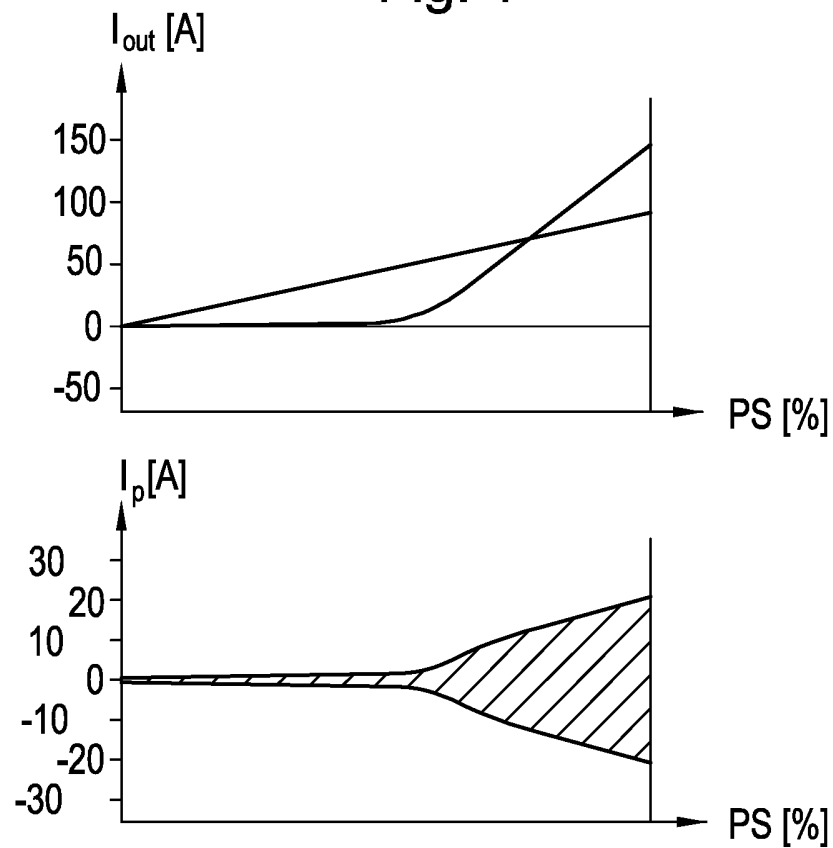


Fig. 2

2/10

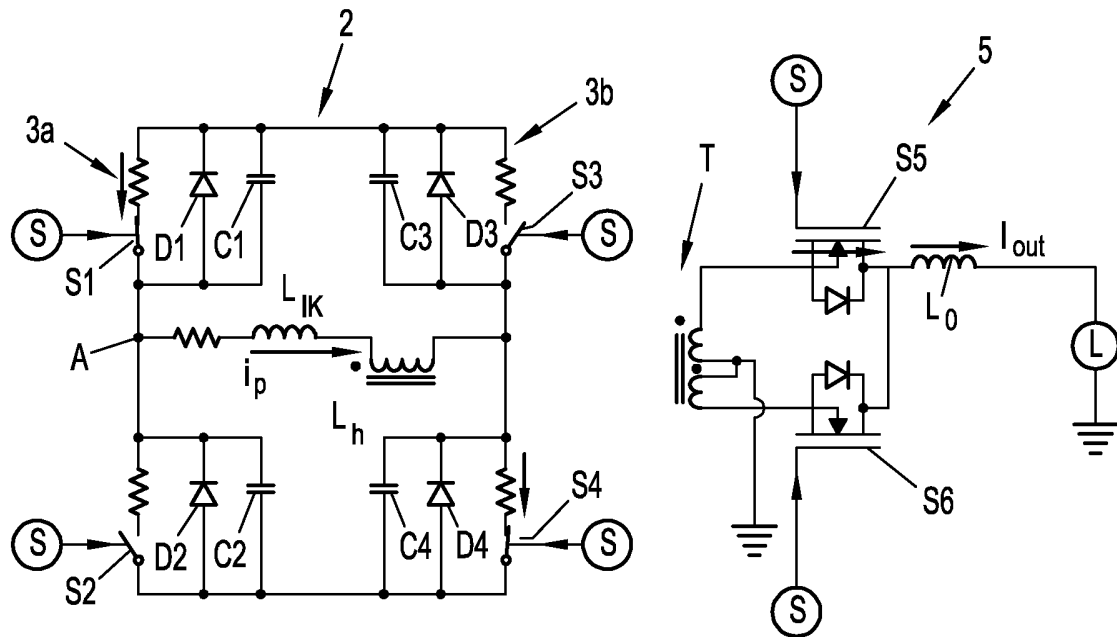


Fig. 3

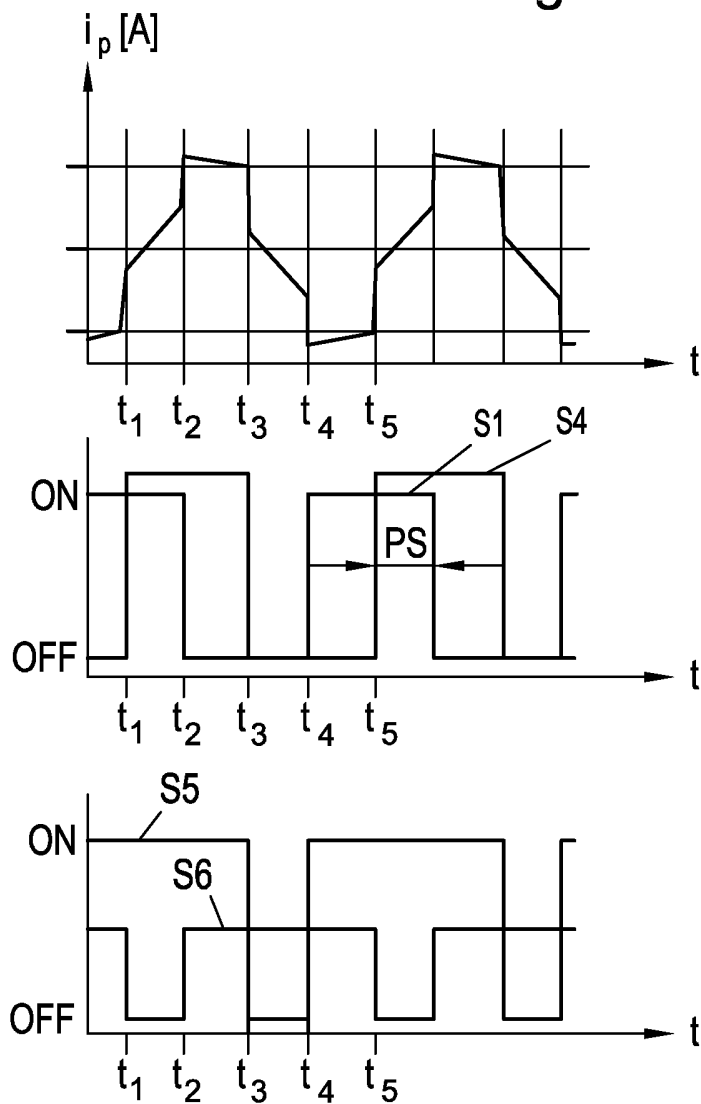


Fig. 4

3/10

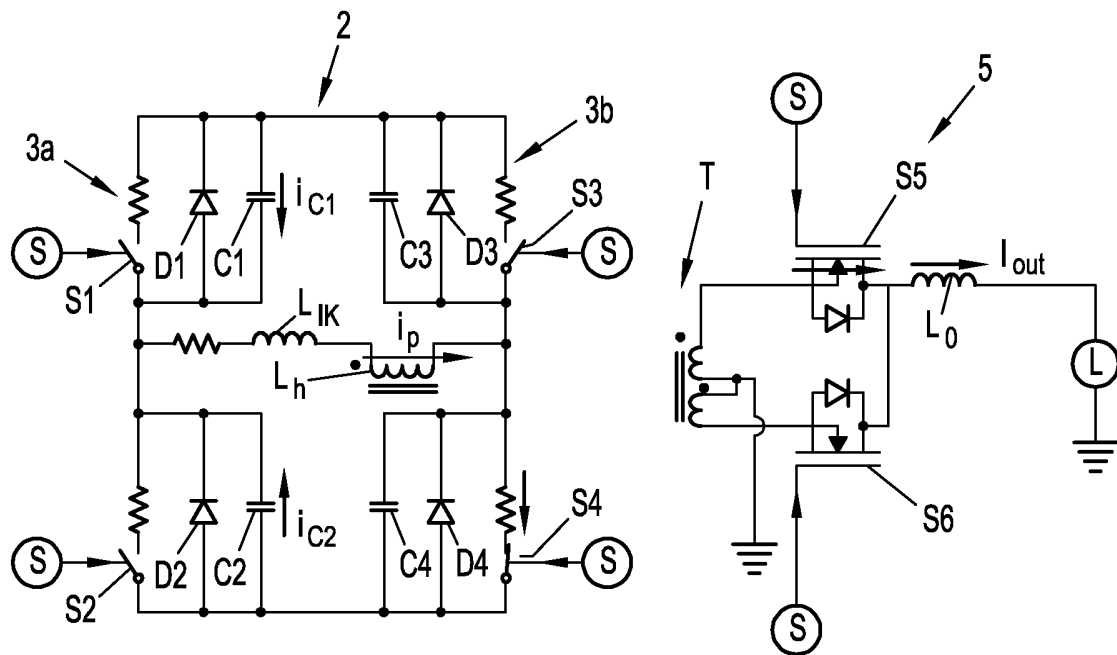


Fig. 5

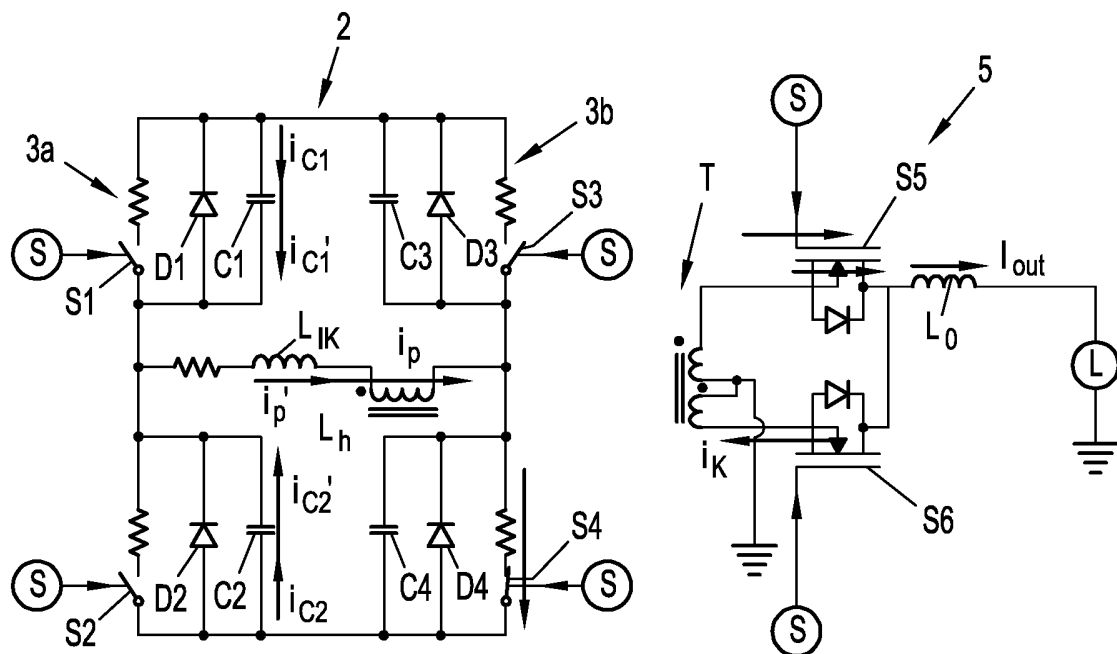


Fig. 6

4/10

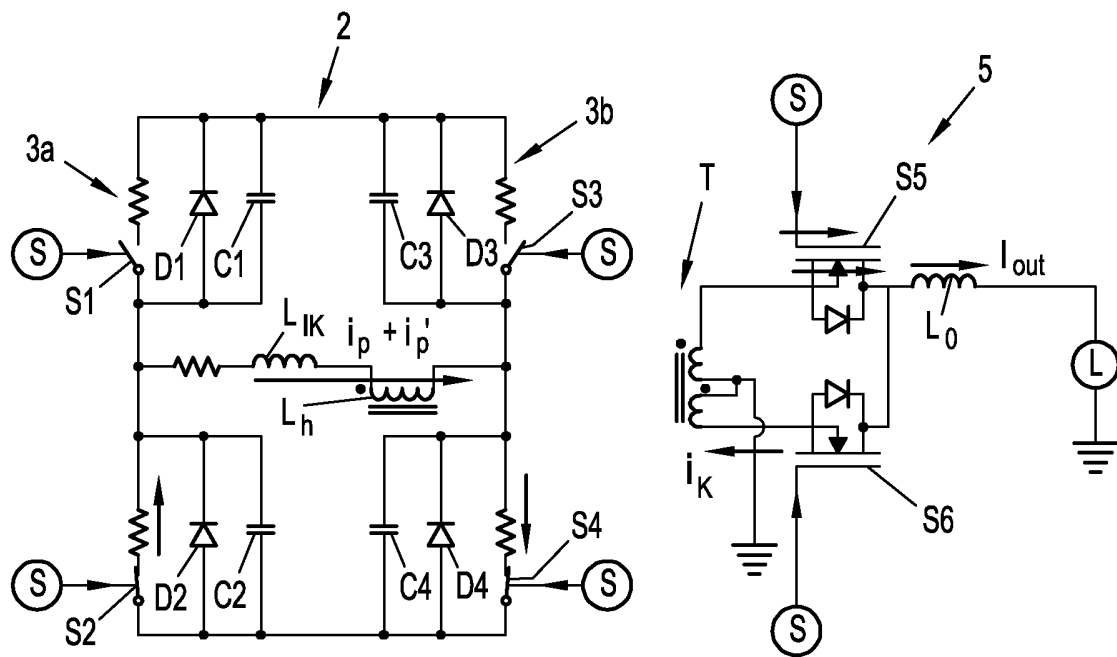


Fig. 7

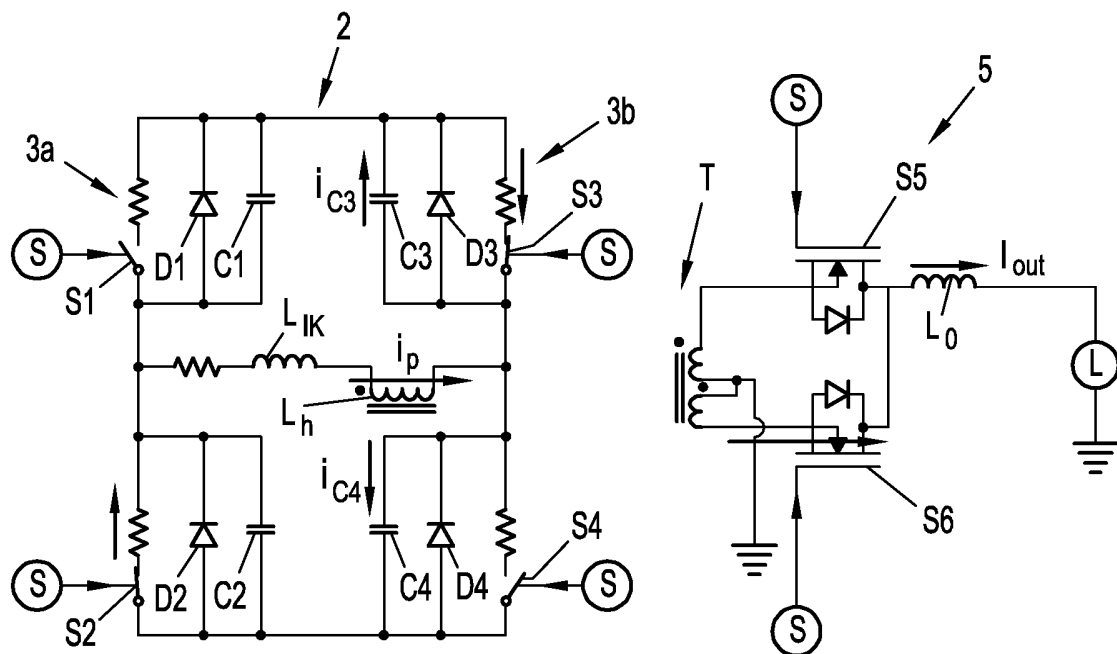


Fig. 8

5/10

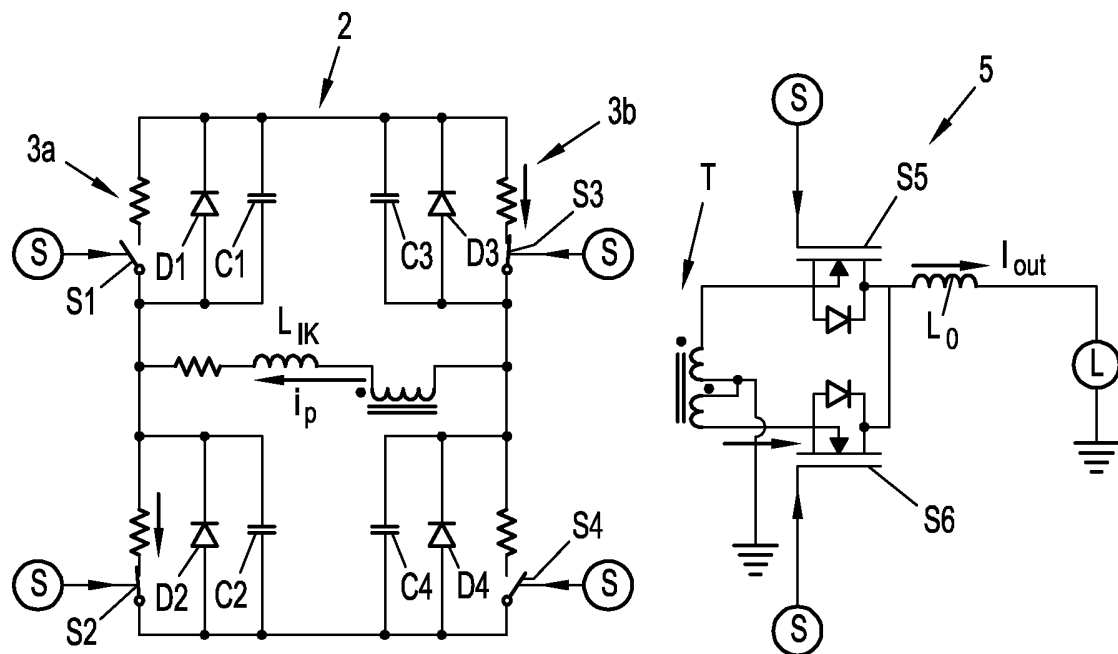


Fig. 9

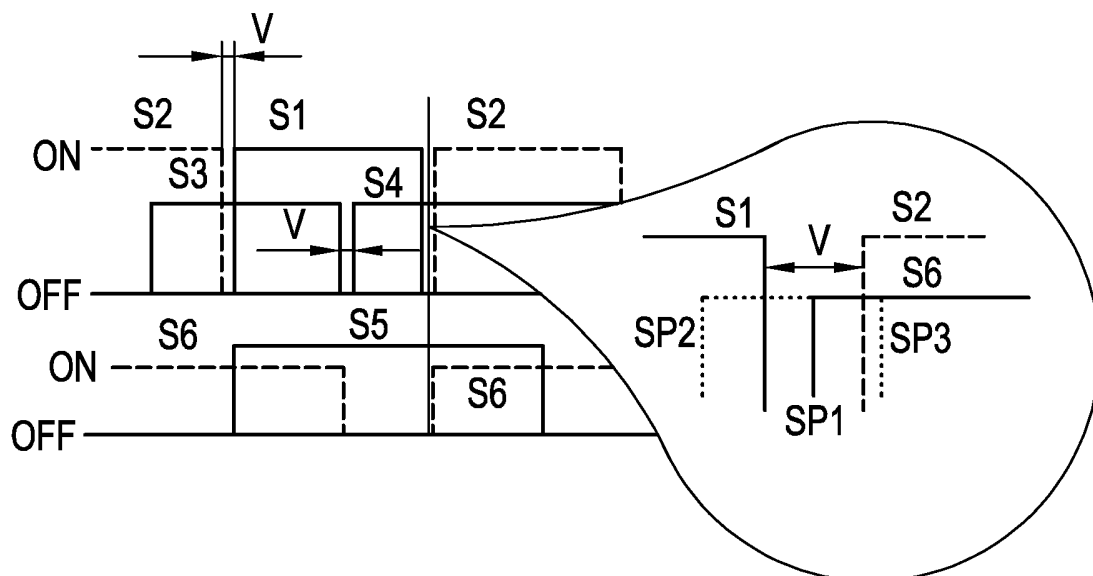


Fig. 10

6/10

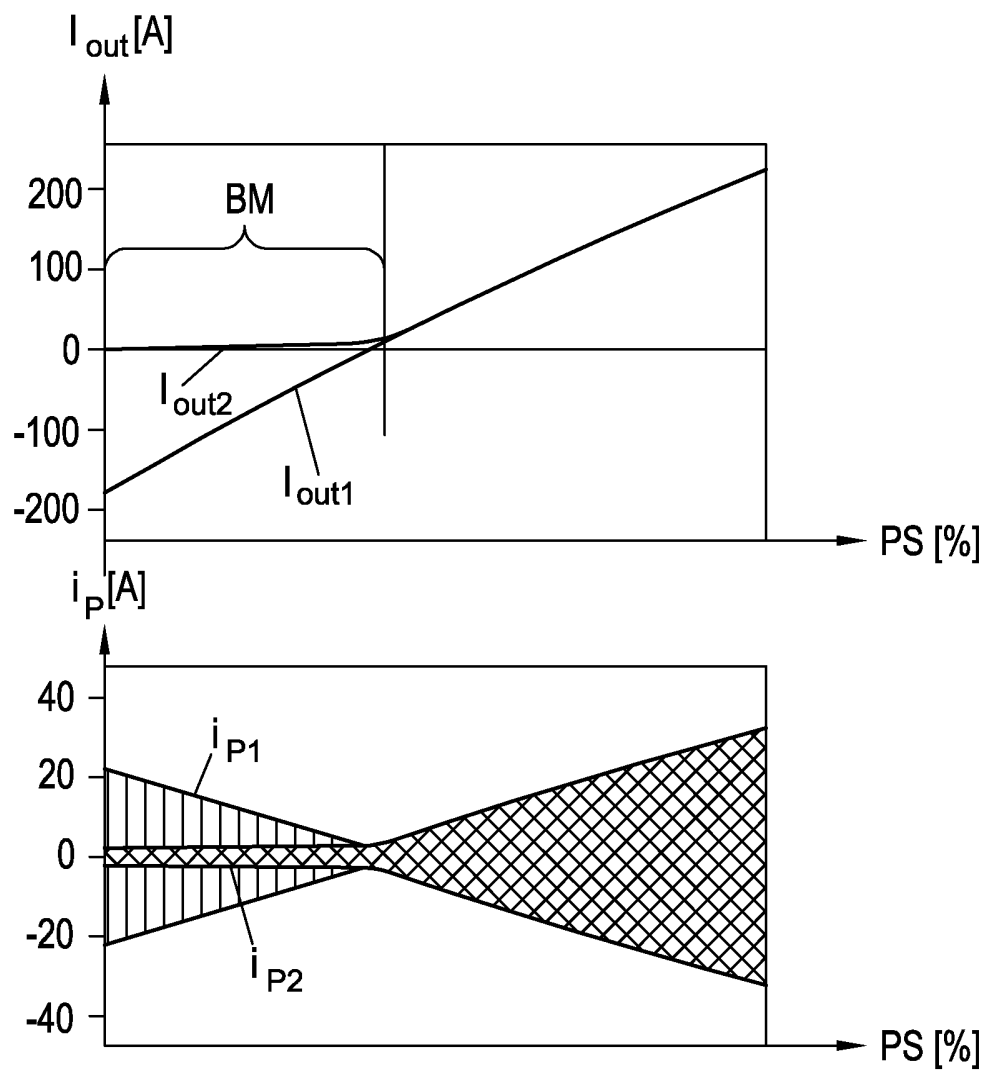


Fig. 11

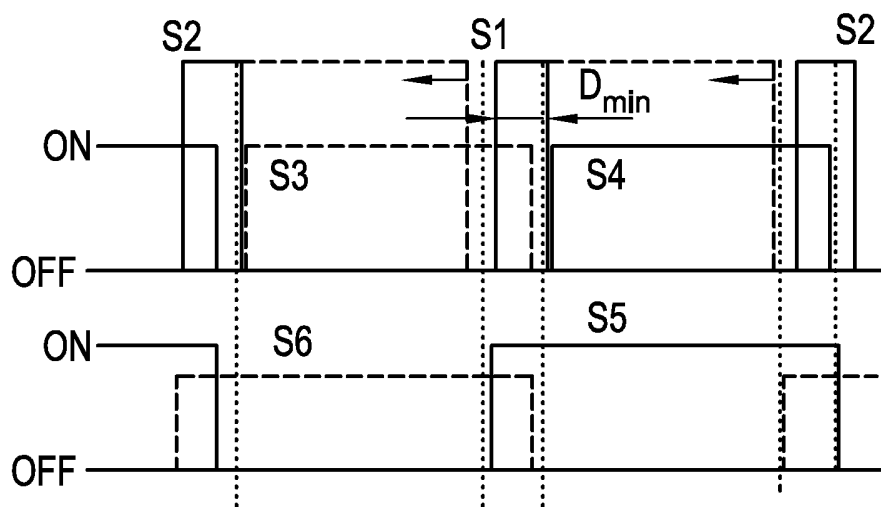


Fig. 12

7/10

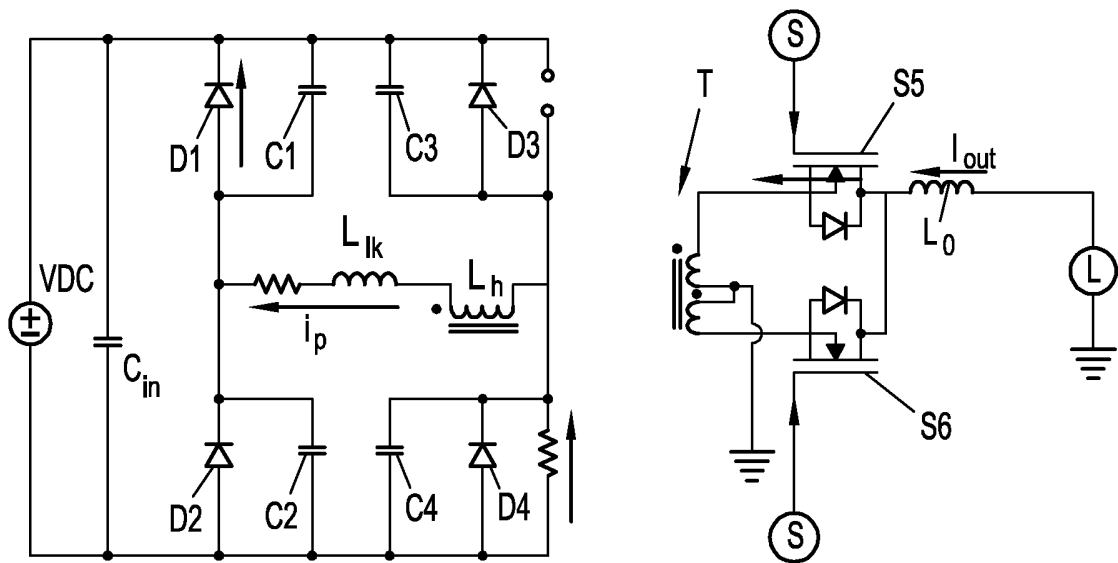


Fig. 13

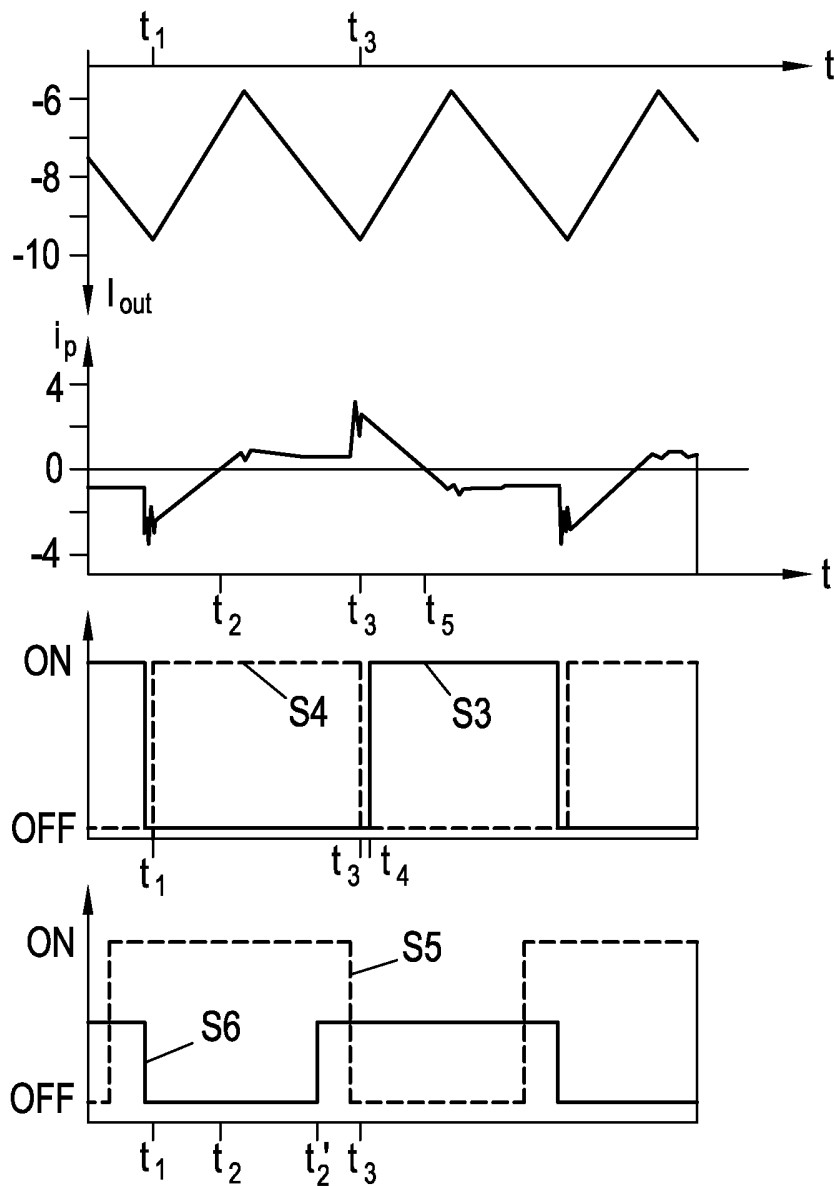


Fig. 14

8/10

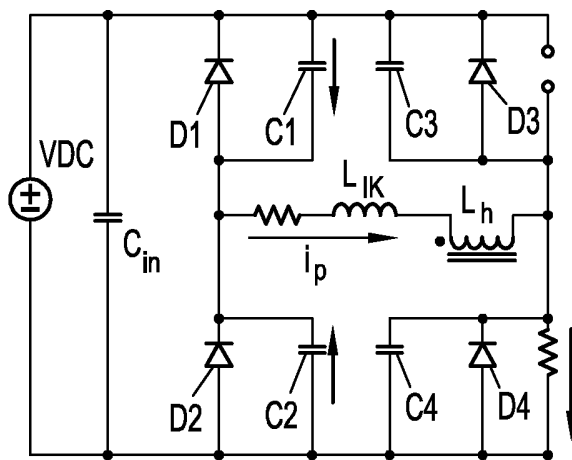


Fig. 15

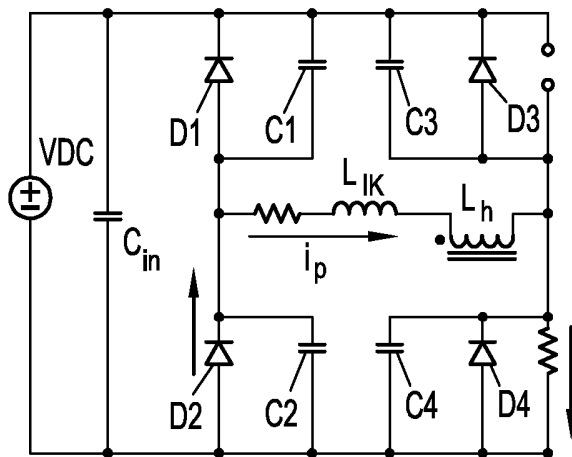
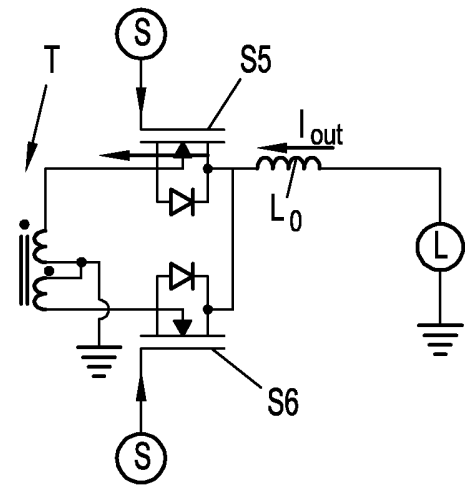


Fig. 16

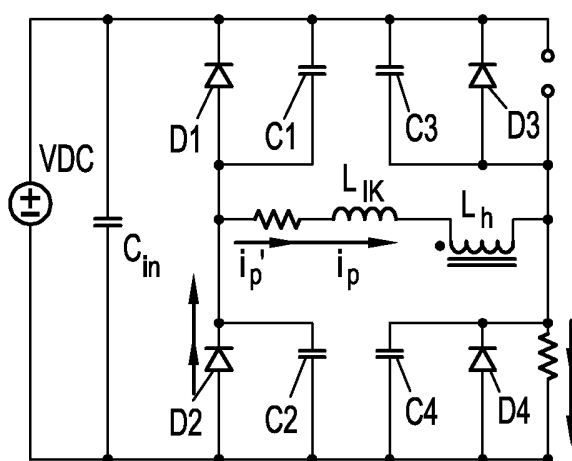
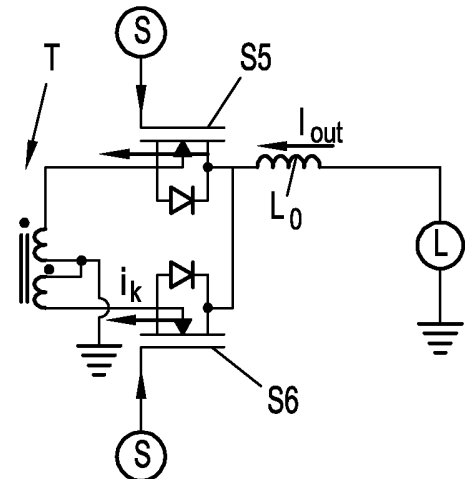
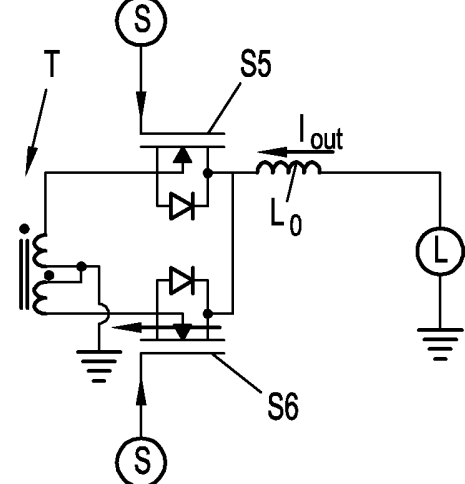


Fig. 17



9/10

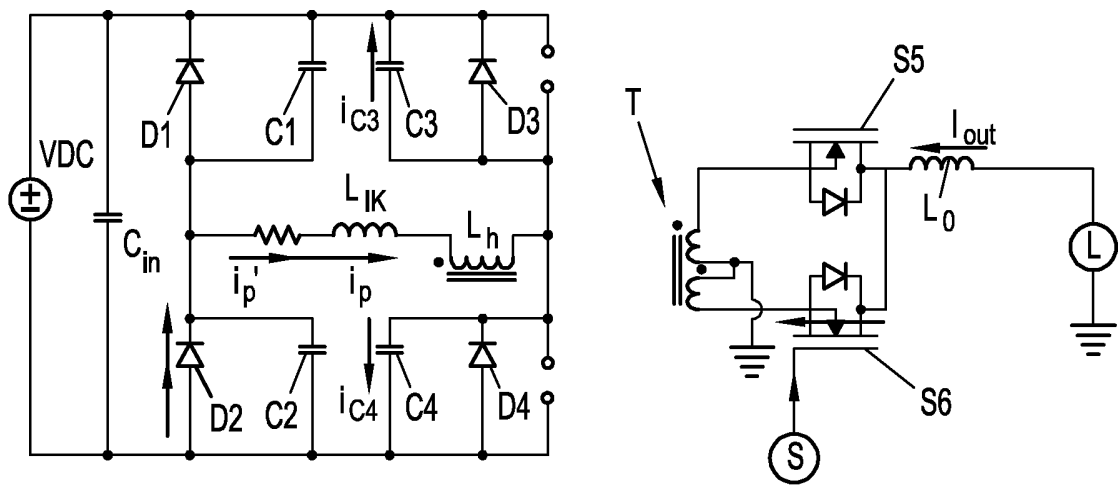


Fig. 18

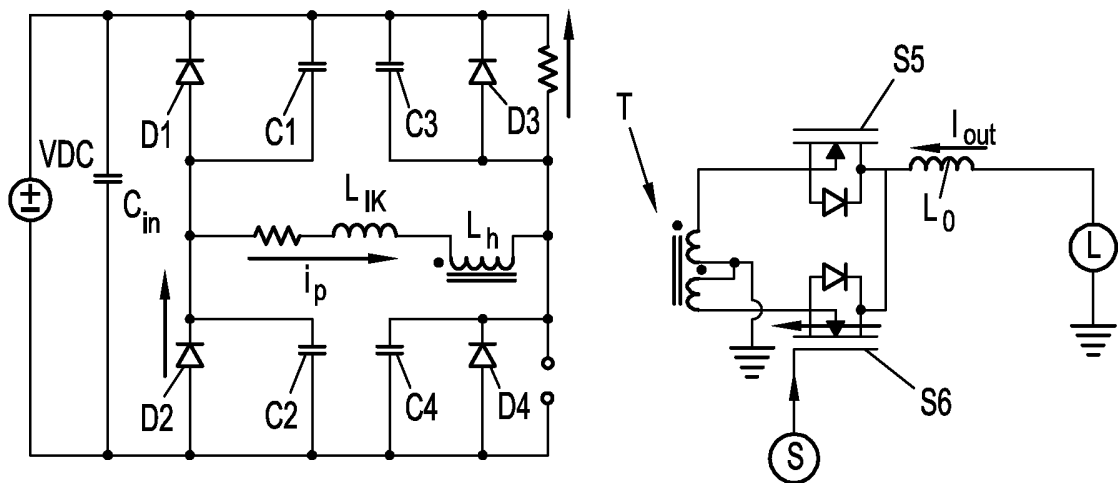


Fig. 19

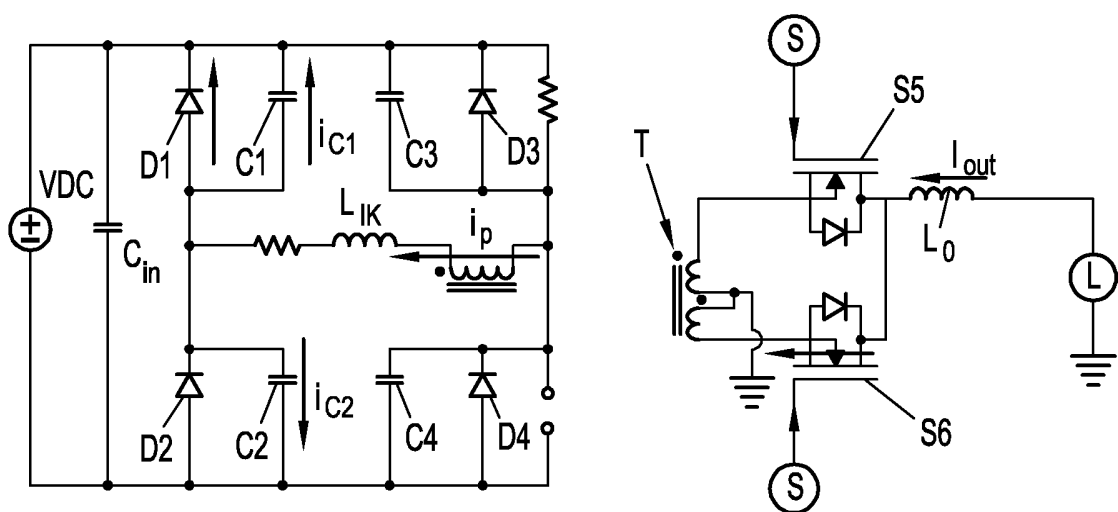


Fig. 20

10/10

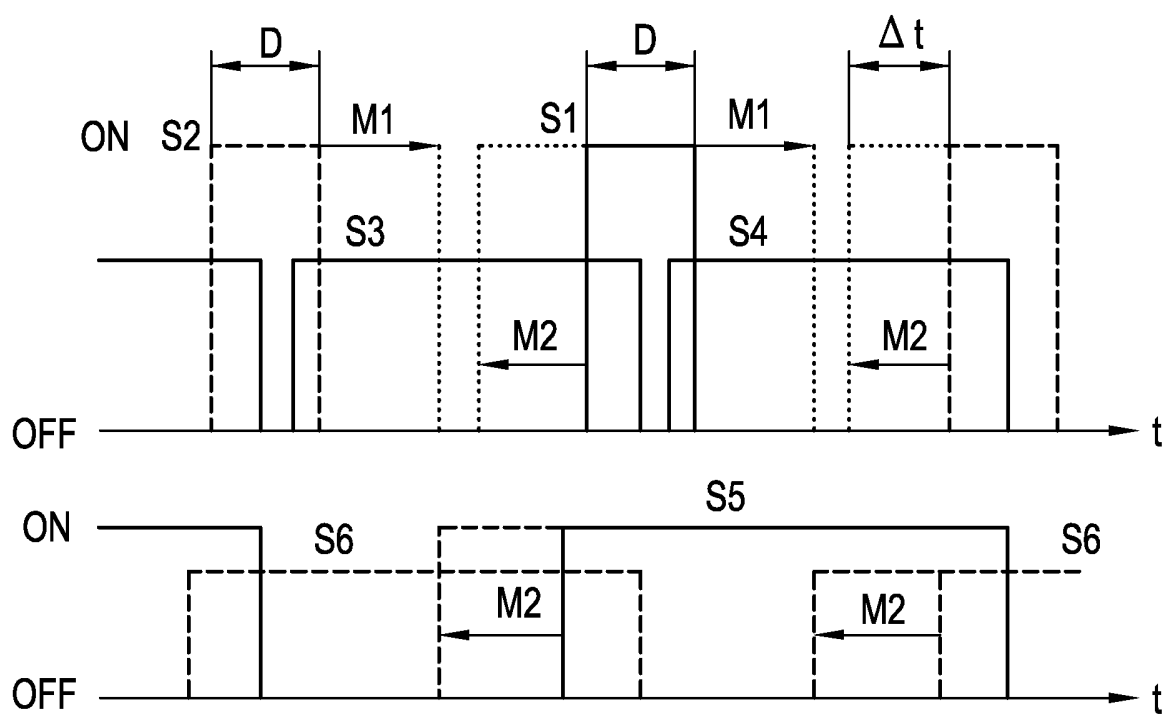


Fig. 21

Klassifikation des Anmeldungsgegenstands gemäß IPC:
H02M 1/088 (2006.01); **H02M 3/337** (2006.01); **G05F 1/59** (2006.01)

Klassifikation des Anmeldungsgegenstands gemäß CPC:
H02M 1/088 (2013.01); **H02M 3/3376** (2013.01); **G05F 1/59** (2013.01)

Recherchierter Prüfstoff (Klassifikation):
H02M, G05F

Konsultierte Online-Datenbank:
WPI, EPODOC, IEEE

Dieser Recherchenbericht wurde zu den am **20.12.2013** eingereichten Ansprüchen **1-8** erstellt.

Kategorie ¹⁾	Bezeichnung der Veröffentlichung: Ländercode, Veröffentlichungsnummer, Dokumentart (Anmelder), Veröffentlichungsdatum, Textstelle oder Figur soweit erforderlich	Betreffend Anspruch
X	DUDRIK J. et al.: "Novel soft switching DC/DC converter with controlled output rectifier", 15th International Power Electronics and Motion Control Conference, 2012: Kapitel III.	1, 5, 7, 8
X	US 2009129123 A1 (TAURAND CHRISTOPHE, VIRE GUILLAUME) 21. Mai 2009 (21.05.2009) Fig. 3, 4, 11.	1
X	JP 2005224012 A (HONDA MOTOR CO LTD) 18. August 2005 (18.08.2005) Zusammenfassung.	1
A	DUDRIK J. et al.: "Voltage Fed Zero-Current Switching PWM DC-DC Converter", 13th international Power Electronics and Motion Control Conference, 2008. Kapitel III.	1
A	JP 2005110384 A (HITACHI LTD) 21. April 2005 (21.04.2005) Zusammenfassung, Ansprüche 1-4.	1
A	US 2004136209 A1 (HOSOKAWA KYOICHI, ONDA KENICHI, UEHARA YOICHI, KUDO RYOTARO, YOSHIDA SHINICHI) 15. Juli 2004 (15.07.2004) Absätze [0065-0070, 0098-0104], Fig. 8, 14.	1, 5, 7, 8
A	WO 2007145388 A1 (PSTEK CO LTD [KR], SEONG HWANHO [KR]) 21. Dezember 2007 (21.12.2007) Seite 10, Zeile 2 - Seite 16, Zeile 16; Fig. 6.	1, 5, 7, 8
A	US 6185111 B1 (YOSHIDA KOJI) 06. Februar 2001 (06.02.2001) Spalte 7, Zeile 49 - Spalte 10, Zeile 24; Fig. 2a-2f.	1
A	US 2013223103 A1 (PAHLEVANINEZHAD MAJID, JAIN PRAVEEN)	1

Datum der Beendigung der Recherche:
03.10.2014

Seite 1 von 2

Prüfer(in):

MEHLMAUER Adolf

¹⁾ **Kategorien** der angeführten Dokumente:

- X** Veröffentlichung **von besonderer Bedeutung**: der Anmeldungsgegenstand kann allein aufgrund dieser Druckschrift nicht als neu bzw. auf erfinderischer Tätigkeit beruhend betrachtet werden.
- Y** Veröffentlichung **von Bedeutung**: der Anmeldungsgegenstand kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren weiteren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese **Verbindung für einen Fachmann naheliegend** ist.

- A** Veröffentlichung, die den allgemeinen **Stand der Technik** definiert.
- P** Dokument, das von **Bedeutung** ist (Kategorien **X** oder **Y**), jedoch **nach dem Prioritätstag** der Anmeldung veröffentlicht wurde.
- E** Dokument, das **von besonderer Bedeutung** ist (Kategorie **X**), aus dem ein „**älteres Recht**“ hervorgehen könnte (früheres Anmeldedatum, jedoch nachveröffentlicht, Schutz ist in Österreich möglich, würde Neuheit in Frage stellen).
- &** Veröffentlichung, die Mitglied der selben **Patentfamilie** ist.

Kategorie ^{*)}	Bezeichnung der Veröffentlichung: Ländercode, Veröffentlichungsnummer, Dokumentart (Anmelder), Veröffentlichungsdatum, Textstelle oder Figur soweit erforderlich	Betreffend Anspruch
A	29. August 2013 (29.08.2013) Fig. 3. US 5563775 A (KAMMILLER NEIL A) 08. Oktober 1996 (08.10.1996) Zusammenfassung, Fig.3A-3H.	1

Patentansprüche

1. Verfahren zum Steuern eines Vollbrücken DC/DC-Wandlers (1) mit einer primärseitigen Vollbrücke (2) und einem sekundärseitigen Ausgangsgleichrichter (5), die durch einen Transformator (T) miteinander verbunden sind, wobei die Vollbrücke (2) mit den jeweils in den beiden Brückenzeigen (3a, 3b) angeordneten, zwei in Serie geschalteten Schaltern (S1, S2, S3, S4) zeitlich hintereinander folgend und wiederholend durch eine positive aktive Phase, eine positive passive Phase, eine negative aktive Phase und eine negative passive Phase durchgeschaltet wird, wobei sich aktive und passive Phasen abwechseln, **dadurch gekennzeichnet, dass** in der Übergangsphase von der aktiven in die passive Phase vor dem Umschalten in eine passive Phase im sekundärseitigen Ausgangsgleichrichter (5) ein Kurzschluss erzeugt wird, der durch den entstehenden Kurzschlussstrom (i_k) über die Sekundärseite des Transformators (T) eine Erhöhung des Primärstromes (i_P) über die Primärseite des Transformators (T) bewirkt.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet, dass** der Kurzschluss im Ausgangsgleichrichter (5) vor dem Umschalten in eine folgende aktive Phase aufgehoben wird.
3. Verfahren nach Anspruch 2, **dadurch gekennzeichnet, dass** der Kurzschluss während der passiven Phase aufrechterhalten wird.
4. Verfahren nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet, dass** der Kurzschluss nach dem Beenden der vorangehenden aktiven Phase erzeugt wird.
5. Verfahren nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet, dass** für einen Übergang in einen Sperrmodus (BM) des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitdauer der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) reduziert wird.
6. Verfahren nach Anspruch 5, **dadurch gekennzeichnet, dass** im Sperrmodus (BM) der Kurzschluss im sekundärseitigen Ausgangsgleichrichter (5) während einer passiven Phase erzeugt wird.
7. Verfahren nach Anspruch 5 oder 6, **dadurch gekennzeichnet, dass** für einen Übergang vom Sperrmodus (BM) in einen Normalbetrieb des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitdauer der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) erhöht wird.

8. Verfahren nach Anspruch 5 oder 6, **dadurch gekennzeichnet, dass** für einen Übergang vom Sperrmodus (BM) in einen Normalbetrieb des Vollbrücken DC/DC-Wandlers (1) die Einschaltzeitpunkte der Schalter (S1, S2, S3, S4) des ersten Brückenzeiges (3a) oder des zweiten Brückenzeiges (3b) zeitlich früher gesetzt werden.