



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 202322323 A

(43) 公開日：中華民國 112 (2023) 年 06 月 01 日

(21) 申請案號：111131350

(22) 申請日：中華民國 111 (2022) 年 08 月 19 日

(51) Int. Cl. : H01L23/50 (2006.01)

H01L23/28 (2006.01)

H01L21/60 (2006.01)

(30) 優先權：2021/08/20 日本

2021-135043

2022/03/02 日本

2022-032024

(71) 申請人：日商青井電子股份有限公司 (日本) AOI ELECTRONICS CO., LTD. (JP)

日本

(72) 發明人：栗田洋一郎 KURITA, YOICHIRO (JP)

(74) 代理人：劉勝元

申請實體審查：無 申請專利範圍項數：25 項 圖式數：80 共 151 頁

(54) 名稱

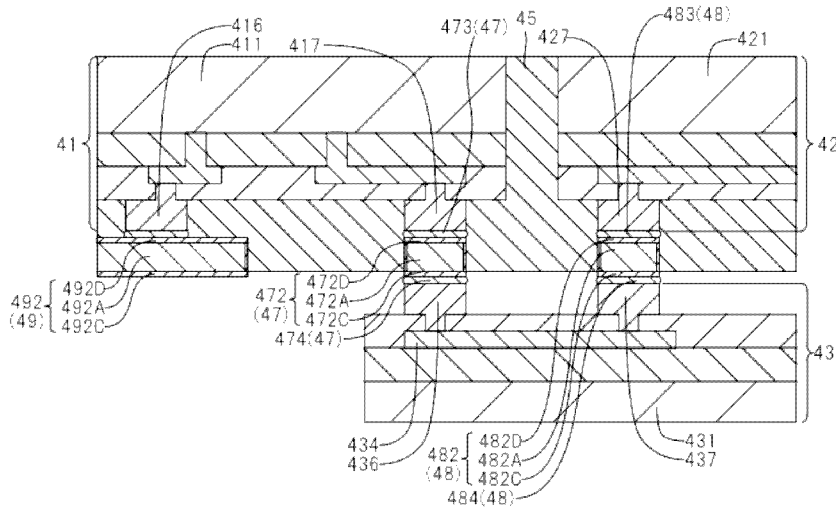
半導體模組及其製造方法、電子裝置、電子模組以及電子裝置的製造方法

(57) 摘要

一種半導體模組的製造方法，在以密封體對具有第一裸晶電極的第一裸晶、具有第二裸晶電極的第二裸晶、與第一裸晶電極連接的第一連接部以及與第二裸晶電極連接的第二連接部進行密封之後，將具有第一電橋電極和第二電橋電極的電橋搭載於以密封體密封的結構體。第一裸晶和第二裸晶經由電橋電連接。

The present application is related to a manufacturing method of a semiconductor module. A first die with a first die electrode, a second die with a second die electrode, a first connecting portion connected to the first die electrode and a second connecting portion connected to the second die electrode are sealed by a sealing body. A bridge with a first bridge electrode and a second bridge electrode is configured on a structure sealed by the sealing body. The first die and the second die is connected by the bridge.

指定代表圖：



【圖21】

符號簡單說明：

- 41:半導體裸晶
- 411:IC 晶片
- 416、417:裸晶電極
- 42:半導體裸晶
- 421:IC 晶片
- 427:裸晶電極
- 43:電橋
- 431:晶片
- 434:配線
- 436:電橋電極
- 437:電橋電極
- 45:密封體
- 47:連接部
- 472:柱狀連接部
- 472A:主體部
- 472C:金屬膜
- 472D:合金層
- 473、474:焊料層
- 48:連接部
- 482:柱狀連接部
- 482A:主體部
- 482C:金屬膜
- 482D:合金層
- 483、484:焊料層
- 49:連接部
- 492:電極
- 492A:主體部
- 492C:金屬膜
- 492D:合金層



【發明摘要】

【中文發明名稱】 半導體模組及其製造方法、電子裝置、電子模組以及電子裝置的製造方法

【英文發明名稱】 SEMICONDUCTOR MODULE AND MANUFACTURING METHOD THEREOF, ELECTROIC DEVICE, ELECTROIC MODULE AND MANUFACTURING METHOD OF ELECTROIC MODULE

【中文】
一種半導體模組的製造方法，在以密封體對具有第一裸晶電極的第一裸晶、具有第二裸晶電極的第二裸晶、與第一裸晶電極連接的第一連接部以及與第二裸晶電極連接的第二連接部進行密封之後，將具有第一電橋電極和第二電橋電極的電橋搭載於以密封體密封的結構體。第一裸晶和第二裸晶經由電橋電連接。

【英文】
The present application is related to a manufacturing method of a semiconductor module. A first die with a first die electrode, a second die with a second die electrode, a first connecting portion connected to the first die electrode and a second connecting portion connected to the second die electrode are sealed by a sealing body. A bridge with a first bridge electrode and a second bridge electrode is configured on a structure sealed by the sealing body. The first die and the second die is connected by the bridge.

【指定代表圖】 圖21

【代表圖之符號簡單說明】

41：半導體裸晶

411：IC晶片

416、417：裸晶電極

42：半導體裸晶

421：IC晶片

427：裸晶電極

43：電橋

431：晶片

434：配線

436：電橋電極

437：電橋電極

45：密封體

47：連接部

472：柱狀連接部

472A：主體部

472C：金屬膜

472D：合金層

473、474：焊料層

48：連接部

482：柱狀連接部

482A：主體部

482C：金屬膜

482D：合金層

483、484：焊料層

49：連接部

492：電極

492A：主體部

492C：金屬膜

492D：合金層

【發明說明書】

【中文發明名稱】 半導體模組及其製造方法、電子裝置、電子模組以及電子裝置的製造方法

【英文發明名稱】 SEMICONDUCTOR MODULE AND MANUFACTURING METHOD THEREOF, ELECTROIC DEVICE, ELECTROIC MODULE AND MANUFACTURING METHOD OF ELECTROIC MODULE

【技術領域】

【0001】 本發明關於一種半導體模組及其製造方法。

【先前技術】

【0002】 存在將多個IC（Integrated Circuit，整合電路）晶片連接的技術。例如，專利文獻1記載了一種半導體封裝，以模制的電橋（嵌套組件）與插入器一起連接兩個IC晶片。專利文獻2記載了一種半導體封裝，兩個IC晶片以經由底部填充材料與插入器一體形成的電橋來電連接。

【0003】 現有技術文獻

【0004】 專利文獻

【0005】 專利文獻1：美國專利申請公開第2021/0005542號說明書

【0006】 專利文獻2：美國專利申請公開第2020/0395313號說明書

【發明內容】

【0007】 發明要解決的課題

【0008】本申請的發明人對於具備經由電橋連接的多個IC晶片的半導體封裝、使用該半導體封裝的半導體模組進行了研究，最終知曉上述半導體封裝、半導體模組存在改進的餘地。例如，在經由與插入器一體化的電橋將兩個IC晶片電連接的情況下，兩個IC晶片各自的端子與電橋的端子難以高精度地對齊。在該情況下，將IC晶片與電橋電連接的端子部分的高密度化受到限制。

【0009】本發明在上述狀況下完成，其某形態的示例性的目的之一在於，提供一種能夠更高密度地結合IC晶片與電橋的技術。

【0010】用於解決課題的技術方案

【0011】作為一個實施方式的半導體模組的製造方法，包括如下製程：製程（a），在第一支撐體的第一面上形成第一連接部和第二連接部，該第一連接部包括向該第一面的面外方向延伸的第一柱狀連接部，該第二連接部包括向該第一面的面外方向延伸的第二柱狀連接部；製程（b），準備第一半導體裸晶和第二半導體裸晶，該第一半導體裸晶具有第一IC晶片以及與該第一IC晶片連接的第一裸晶電極，該第二半導體裸晶具有第二IC晶片以及與該第二IC晶片連接的第二裸晶電極，將該第一半導體裸晶和該第二半導體裸晶分別搭載在該第一支撐體上，以使得該第一裸晶電極配置在該第一連接部上並且該第二裸晶電極配置在該第二連接部上；製程（c），在該製程（b）之後，以第一密封體密封該第一半導體裸晶、該第二半導體裸晶、該第一連接部以及該第二連接部；製程（d），在該製程（c）之後，去除該第一支撐體，並且使該第一柱狀連接部的一部分以及該第二柱狀連接部的一部分分別從該第一密封體露出；以及製程（e），準備電橋，該電橋包括與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極，在該製程（d）之後，將該電橋搭載於被該第一密封體

密封的結構體，以使得該第一電橋電極配置在該第一柱狀連接部上並且該第二電橋電極配置在該第二柱狀連接部上。

【0012】作為其他實施方式的半導體模組的製造方法，包括如下製程：製程（a），在第一支撐體的第一面上形成第一絕緣層，之後在該第一絕緣層形成第一開口部和第二開口部；製程（b），形成第一連接部和第二連接部，該第一連接部包括在該第一開口部內形成的第一柱狀連接部，該第二連接部包括在該第二開口部內形成的第二柱狀連接部；製程（c），準備第一半導體裸晶和第二半導體裸晶，該第一半導體裸晶具有第一IC晶片、與該第一IC晶片連接的第一裸晶電極以及密封該第一裸晶電極的第二絕緣層，該第二半導體裸晶具有第二IC晶片、與該第二IC晶片連接的第二裸晶電極以及密封該第二裸晶電極的第三絕緣層，將該第一半導體裸晶和該第二半導體裸晶分別搭載在該第一支撐體上，以使得該第一裸晶電極配置在該第一連接部上並且該第二裸晶電極配置在該第二連接部上；製程（d），在該製程（c）之後，以第一密封體密封該第一半導體裸晶以及該第二半導體裸晶；製程（e），在該製程（d）之後，去除該第一支撐體，並且使該第一柱狀連接部的一部分和該第二柱狀連接部的一部分分別從該第一絕緣層露出；以及製程（f），準備電橋，該電橋包括與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極，在該製程（e）之後，將該電橋搭載於被該第一密封體密封的結構體，以使得該第一電橋電極配置在該第一柱狀連接部上並且該第二電橋電極配置在該第二柱狀連接部上。在該製程（c）中，該第一絕緣層與該第二絕緣層彼此接合，並且該第一裸晶電極被該第一絕緣層和該第二絕緣層密封，在該製程（c）中，該第一絕緣層與該第三絕緣層彼此接合，並且該第二裸晶電極被該第一絕緣層和該第三絕緣層密封。

【0013】 作為其他實施方式的半導體模組，具備：第一半導體裸晶，具有第一IC晶片以及與該第一IC晶片連接的第一裸晶電極；第二半導體裸晶，具有第二IC晶片以及與該第二IC晶片連接的第二裸晶電極；第一連接部，與該第一裸晶電極電連接；第二連接部，與該第二裸晶電極電連接；電橋，具有與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極；以及第一密封體，密封該第一半導體裸晶和該第二半導體裸晶。該第一連接部包括第一柱狀連接部，該第一柱狀連接部配置在該第一半導體裸晶和該電橋之間並且沿著從該第一半導體裸晶和該電橋中的一方朝向另一方的方向延伸。該第一連接部包括第二柱狀連接部，該第二柱狀連接部配置在該第一半導體裸晶和該電橋之間並且沿著從該第一半導體裸晶和該電橋中的一方朝向另一方的方向延伸。該第一電橋電極和該第二電橋電極從該第一密封體露出。該第一柱狀連接部和該第二柱狀連接部分別被該第一密封體密封。

【0014】 本發明的另外的形態為電子裝置。電子裝置具備：具有第一電極的第一裸晶；具有第二電極的第二裸晶；與第一電極電連接的第一連接部；與第二電極電連接的第二連接部；以及與第一連接部和第二連接部電連接的電橋。第一連接部具有從電橋朝向第一裸晶的柱狀連接部。

【0015】 本發明的另外的形態為電子模組。電子模組具備：上述的電子裝置；在內部設置有配線的配線層；以及將配線與電子裝置電連接的連接部。

【0016】 本發明的另外的形態為電子裝置的製造方法。電子裝置的製造方法包括如下製程：形成製程，在支撐體上形成包括從該支撐體突出的柱狀的柱狀連接部的第一連接部和第二連接部；裸晶結合製程，使第一裸晶所具有的第一電極與第一連接部結合，使第二裸晶所具有的第二電極與第二連接部結合；密封製

程，以樹脂密封第一裸晶、第二裸晶、第一連接部；以及電橋結合製程，使電橋與第一連接部的下部和第二連接部的下部結合。

【0017】 此外，將以上構成要素的任意組合、本發明的表述在方法、裝置、系統、儲存媒體、計算機程式等之間轉換而成的方案，作為本發明的形態也是有效的。

【0018】 發明效果

【0019】 根據上述實施方式，能夠使IC晶片與電橋更高密度地結合。

【圖式簡單說明】

【0020】

圖1是一個實施方式的晶片整合系統的示意圖；

圖2是表示圖1所示的晶片整合體的結構例的立體圖；

圖3是表示圖2所示的晶片整合體的結構例的說明圖；

圖4是表示圖3所示的晶片整合模組中一部分的結構例的放大剖視圖；

圖5是示意性地表示圖3所示的光模組的結構例的說明圖；

圖6是表示作為一個實施方式的研究例的晶片整合模組的製造方法的概要的說明圖；

圖7是表示圖4所示的晶片整合模組的製造程序的概要的說明圖；

圖8是表示圖7所示的連接部形成製程的詳情的放大剖視圖；

圖9是表示緊接著圖8的連接部形成製程的詳情的放大剖視圖；

圖10是表示緊接著圖9的連接部形成製程的詳情的放大剖視圖；

圖11是表示緊接著圖10的連接部形成製程的詳情的放大剖視圖；

- 圖12是表示緊接著圖11的連接部形成製程的詳情的放大剖視圖；
- 圖13是表示圖7所示的半導體裸晶搭載製程的詳情的放大剖視圖；
- 圖14是表示緊接著圖13的半導體裸晶搭載製程的詳情的放大剖視圖；
- 圖15是表示緊接著圖14的半導體裸晶搭載製程的詳情的放大剖視圖；
- 圖16是表示圖7所示的第一密封製程的詳情的放大剖視圖；
- 圖17是表示圖7所示的支撐體去除製程的詳情的放大剖視圖；
- 圖18是表示圖7所示的連接部露出製程的詳情的放大剖視圖；
- 圖19是表示緊接著圖18的連接部露出製程的詳情的放大剖視圖；
- 圖20是表示圖7所示的電橋搭載製程的詳情的放大剖視圖；
- 圖21是表示緊接著圖20的電橋搭載製程的詳情的放大剖視圖；
- 圖22是表示緊接著圖21的電橋搭載製程的詳情的放大剖視圖；
- 圖23是表示圖7所示的第二密封製程的詳情的放大剖視圖；
- 圖24是表示圖23的變形例的放大剖視圖；
- 圖25是表示圖4所示的密封體的變形例的放大剖視圖；
- 圖26是表示圖4所示的密封體的其他變形例的放大剖視圖；
- 圖27是表示圖4所示的密封體的其他變形例的放大剖視圖；
- 圖28是作為圖4的變形例的晶片整合模組的放大剖視圖；
- 圖29是表示圖28所示的晶片整合模組的製造程序的概要的說明圖；
- 圖30是表示圖29所示的絕緣層形成製程的詳情的放大剖視圖；
- 圖31是表示緊接著圖30的絕緣層形成製程的詳情的放大剖視圖；
- 圖32是表示圖29所示的連接部形成製程的詳情的放大剖視圖；
- 圖33是表示圖29所示的半導體裸晶搭載製程的詳情的放大剖視圖；

圖34是表示緊接著圖33的半導體裸晶搭載製程的詳情的放大剖視圖；

圖35是表示緊接著圖34的半導體裸晶搭載製程的詳情的放大剖視圖；

圖36是表示圖29所示的密封製程的詳情的放大剖視圖；

圖37是表示圖29所示的連接部露出製程的詳情的放大剖視圖；

圖38是表示緊接著圖37的連接部露出製程的詳情的放大剖視圖；

圖39是表示圖29所示的電橋搭載製程的詳情的放大剖視圖；

圖40是表示緊接著圖39的電橋搭載製程的詳情的放大剖視圖；

圖41是表示緊接著圖40的電橋搭載製程的詳情的放大剖視圖；

圖42是表示圖3所示的晶片整合體的變形例的說明圖；

圖43是表示圖3所示的晶片整合體的其他變形例的說明圖；

圖44是表示圖4所示的電橋的變形例的剖視圖；

圖45是表示圖44所示的電橋的製造程序中配線層形成製程的概要的剖視圖；

圖46是表示圖44所示的電橋的製造程序中配線層轉印製程的概要的剖視圖；

圖47是表示圖44所示的電橋的製造程序中支撐體去除製程的概要的剖視圖；

圖48是表示圖4所示的電橋的其他變形例的說明圖；

圖49是表示作為圖4的變形例的晶片整合模組的一部分結構的圖；

圖50是表示圖49所示的晶片整合模組的第一變形例有關的晶片整合模組的結構的圖；

圖51是表現圖49所示的晶片整合模組的第二變形例有關的晶片整合模組的結構的圖；

圖52是表示圖49所示的晶片整合模組的第三變形例有關的晶片整合模組的結構的圖；

圖53是表示圖49所示的晶片整合模組的第四變形例有關的晶片整合模組的結構的圖；

圖54是表示圖49所示的晶片整合模組的第五變形例有關的晶片整合模組的結構的圖；

圖55是用於對其他實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖56是用於對同實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖57是用於對同實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖58是用於對同實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖59是用於對同實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖60是用於對同實施方式有關的晶片整合模組的製造方法進行說明的圖；

圖61是用於說明圖55~圖60所示的晶片整合模組的製造方法的第六變形例的晶片整合模組的製造方法的圖；

圖62是用於說明圖55~圖60所示的晶片整合模組的製造方法的第六變形例的晶片整合模組的製造方法的圖；

圖63是用於說明圖55~圖60所示的晶片整合模組的製造方法的第六變形例的晶片整合模組的製造方法的圖；

圖64是用於說明圖55~圖60所示的晶片整合模組的製造方法的第六變形例的晶片整合模組的製造方法的圖；

圖65是用於說明圖55~圖60所示的晶片整合模組的製造方法的第七變形例的晶片整合模組的製造方法的圖；

圖66是用於說明圖55~圖60所示的晶片整合模組的製造方法的第七變形例的晶片整合模組的製造方法的圖；

圖67是用於說明圖55~圖60所示的晶片整合模組的製造方法的第八變形例的晶片整合模組的製造方法的圖；

圖68是用於說明圖55~圖60所示的晶片整合模組的製造方法的第八變形例的晶片整合模組的製造方法的圖；

圖69是用於說明圖55~圖60所示的晶片整合模組的製造方法的第八變形例的晶片整合模組的製造方法的圖；

圖70是用於對一個實施方式的光模組的製造方法進行說明的圖；

圖71是用於對同實施方式的光模組的製造方法進行說明的圖；

圖72是用於對同實施方式的光模組的製造方法進行說明的圖；

圖73是用於對同實施方式的光模組的製造方法進行說明的圖；

圖74是用於對同實施方式的光模組的製造方法進行說明的圖；

圖75是用於對其他實施方式的晶片整合體的製造方法進行說明的圖；

圖76是用於對同實施方式的晶片整合體的製造方法進行說明的圖；

圖77是用於對同實施方式的晶片整合體的製造方法進行說明的圖；

圖78是用於對同實施方式的晶片整合體的製造方法進行說明的圖；

圖79是用於對同實施方式的晶片整合體的製造方法進行說明的圖；以及

圖80是表示作為一個實施方式的整合電路晶片的結構例的圖。

【實施方式】

【0021】 以下，參照附圖對本發明的實施方式進行說明。在以下的說明中，將在半導體基板上形成有電晶體、配線等電路元件的結構物稱為IC晶片（chip）。IC晶片包括超導積體電路（量子計算機）等。將IC晶片的主面上具備層疊的配線層的結構物稱為半導體裸晶（die）。有時也在IC晶片上進一步形成有再配線層，在該情況下，再配線層包括在配線層中。由密封體密封多個半導體裸晶從而一體化的結構物稱為晶片整合模組。晶片整合模組中也包括將多個半導體裸晶彼此電連接的電橋。包括晶片整合模組在內的多個模組被一體化的結構物稱為晶片整合體。晶片整合體有時在晶片整合模組之外還包括光模組等模組。晶片整合體有時包括多個晶片整合模組。另外，晶片整合體有時包括將多個模組電連接的廣域配線層、具備使在各模組中產生的熱量散發到外部的功能的散熱機構或散熱構件。將晶片整合體中的除去散熱用的部件以外的部分稱為整合層。在以下的說明中，舉出晶片整合模組作為半導體模組的一例。另外，舉出整合層作為半導體封裝的一例。

【0022】 但是，半導體模組的範圍以及半導體封裝的範圍不限於上述的定義。例如，如後述的圖1所示，晶片整合體10是整合在晶片整合系統1內的一個電子部件（模組）。在該情況下，晶片整合體10能夠視為整合在晶片整合系統1中的半導體模組。另外，以下說明的晶片整合模組、整合層、晶片整合體分別存在包括IC晶片且作為被封裝的半導體封裝來進行流通的情況。因此，能夠將晶片整合模組、整合層、晶片整合體各自的形態視為半導體封裝。

【0023】 <晶片整合系統>

【0024】 圖1是本發明的一個實施方式的晶片整合系統的示意圖。本實施方式的晶片整合系統1具備多個晶片整合體10。這些晶片整合體10以光配線110彼此連接。光配線有時例如將不同的晶片整合體之間連接，但在晶片整合體的規模較大的情況下，有時也用於將晶片整合體內不同的部分進行連接。晶片整合系統1例如可以用於將各種處理器和記憶體高度整合的人工智慧系統等。此外，圖1中示出兩個晶片整合體10a、10b，但晶片整合系統1有時具備三個以上的晶片整合體10，或者，晶片整合系統1有時僅由一個晶片整合體10構成。

【0025】 晶片整合體10是在內部具備多個晶片整合模組的整合體。晶片整合模組的尺寸未特別限定，但例如50mm×50mm左右到大的300mm×300mm左右的尺寸。在此，晶片整合模組是具備多個IC晶片的半導體模組。圖1中以虛線示出晶片整合體10中配置有晶片整合模組的區域。在圖1所示的例子中，晶片整合模組縱向排列有8個且橫向排列有8個，晶片整合體10具備合計64個晶片整合模組。但是，晶片整合體10所具備的晶片模組的數量不限於此，存在63個以下的情況或者65個以上的情況。

【0026】 本實施方式的晶片整合體10例如具備6個光模組。在圖1所示的例子中，晶片整合體另外，本實施方式的晶片整合體10具備光收發器模組（以下，稱為“光模組”）。10a具備光模組11a、12a、13a、14a、15a以及16a。晶片整合體10b具備光模組11b、12b、13b、14b、15b以及16b。圖1所示的光模組11a~16a和光模組11b~16b分別對應於後述圖2所示的光模組11~16。這些光模組以光配線110與設置於同一晶片整合體10的光模組或者設置於其他晶片整合體10的光模組連接。作為光配線的代表例，可以列舉出光纖，但不限於此，例如能夠使用具

備光波導的平面上的板材或片材、或者利用了自由空間的光配線。本實施方式的晶片整合系統1中，晶片整合體10中的訊號以光來傳遞，因此，與僅以電訊號來傳遞訊號的情況相比，傳遞訊號更高速。

【0027】 <晶片整合體>

【0028】 圖2是表示圖1所示的晶片整合體的結構例的立體圖。本實施方式的晶片整合體10具備整合層（也稱為半導體封裝或電子模組）100、在整合層100的上表面配置的光模組11~16、在整合層100的上表面配置的散熱機構20以及在整合層100的下表面配置的外部端子30。

【0029】 整合層100是具有層疊結構且具有多個晶片整合模組（也稱為半導體模組或電子裝置）的層。對於整合層100的詳細的結構，參照圖3後述。

【0030】 散熱機構20是對晶片整合體10中所產生的熱量進行散熱的機構。散熱機構20具備例如對內置於整合層100的多個IC晶片以及光模組11~16分別具有的IC晶片在動作時所產生的熱量進行散熱的功能。換言之，散熱機構20能夠對例如整合層100所具有的整合電路晶片以及光模組11~16（參照圖2）所具有的整合電路晶片在動作時產生的熱量進行散熱。

【0031】 外部端子30是與光模組11~16中的任一個或者晶片整合模組40（參照後述的圖3）電連接的端子。在圖2所示的例子中，外部端子30為焊球，且構成電訊號的傳送路徑的一部分。在本實施方式中，能夠使用外部端子30向光模組或晶片整合模組供給電力，或者將外部端子30用於與外部的電訊號的輸入輸出。外部端子的形狀可以如圖2那樣為球狀，或者也可以是銷形狀或墊形狀等各種形狀。

【0032】圖3是表示圖2所示的晶片整合體的結構例的說明圖。圖3是表示晶片整合體的剖面結構的圖，但為了易於觀察，省略了剖面線。另外，在圖3中，圖示了圖1所示的64個晶片整合模組中的兩個。

【0033】圖2所示的多個光模組11~16分別具備光收發器、連接器和散熱構件。例如，圖3所示的光模組13具備光收發器130、連接器132以及散熱構件136。散熱構件136具備固定在光收發器130上的支撐板(均熱器)以及固定在支撐板上且朝向遠離光收發器130的方向突出的多個散熱片。

【0034】光收發器130是具備以下功能的光電轉換部件：將經由光配線110(參照圖1)接收到的光訊號轉換成電訊號；以及將電訊號轉換成光訊號並經由光配線110向外部發送光訊號。在光收發器130的下表面连接有連接器132。另外，連接器132經由焊料138與在整合層100的表面形成的電極140連接。光收發器130能夠經由連接器132與整合層100進行電訊號的收發。以使用連接器，能夠使光收發器易於裝卸，並且能夠在例如光收發器發生故障等時進行迅速更換。

【0035】另外，在光收發器130的上表面配置有散熱構件136。散熱構件136能夠對例如光收發器130等的熱量進行散熱。散熱構件136具備均熱器，在該均熱器的上表面設置有以較小的體積實現較大表面積的散熱片。散熱片能夠對例如光收發器130等的熱量進行散熱。

【0036】散熱機構20支撐在整合層100的表面上所配置的支撐構件210上。散熱機構20具備固定於支撐構件210的支撐板以及固定在支撐板上且朝向遠離晶片整合模組40的方向突出的多個散熱片。散熱機構20經由支撐構件210與配置在整合層100的內部(詳細地說，晶片層104內)的晶片整合模組40(換言之，多

個IC晶片)分別熱連接。支撐構件210例如是熱界面材料(TIM: Thermal Interface Material)，且與配置在整合層100的內部的IC晶片熱連接。

【0037】圖3所示的整合層100具備廣域配線層102、晶片層104以及連接層106。

【0038】廣域配線層102是具有由多個層構成的層疊結構的層。廣域配線層102具有的多個層分別具備配線等導體圖案和覆蓋導體圖案的絕緣層。絕緣層例如由絕緣性的樹脂構成。配線等導體圖案形成在基底的絕緣層上。在厚度方向上彼此相鄰的層中所設置的兩個配線以導孔電連接。在圖3所示的例子中，廣域配線層102具有四個層，設置於最下層(距晶片層104最遠的層)的配線上形成有外部端子30。另外，設置於廣域配線層102的最上層(距晶片層104最近的層)的配線與設置於晶片層104的電極電連接。

【0039】晶片層104是具備絕緣性密封體105和埋入密封體105中的各種導體以及功能元件的層。在密封體105中例如埋入有導體柱146以及多個晶片整合模組40等。在圖3所示的例子中，在導體柱146的下表面設置有電極148，導體柱146經由電極148與配置在廣域配線層102的最上層的配線電連接。

【0040】在圖3所示的例子中，晶片整合模組40經由導體的高柱(Tall Pillar)401和電極403與配置在廣域配線層102的最上層的配線電連接。對於晶片整合模組40的結構的詳情，將參照圖4後述。

【0041】連接層106是將配置於整合層100的表面的結構部件與晶片層104進行連接的層。例如，連接層106具有將晶片層104的導體柱146與電連接於光收發器130的電極140相連接的導孔142和電極144。

【0042】 另外，連接層106具有與多個晶片整合模組40分別熱連接的金屬的接觸部222，接觸部222與設置在散熱機構20的支撐構件210內部的結合部220連接。這樣，本實施方式的晶片整合模組40經由接觸部222以及結合部220與散熱機構20熱連接。

【0043】 <晶片整合模組>

【0044】 圖4是表示圖3所示的晶片整合模組的一部分的結構例的放大剖視圖。如圖4所示，本實施方式的晶片整合模組40具備半導體裸晶41、半導體裸晶42和對半導體裸晶41以及半導體裸晶42進行密封的密封體45。另外，晶片整合模組40具備將半導體裸晶41與半導體裸晶42電連接的電橋43。進而，晶片整合模組40具備將半導體裸晶41與電橋43電連接的連接部47和將半導體裸晶42與電橋43電連接的連接部48。連接部47和連接部48分別由密封體45密封。另外，半導體裸晶41經由連接部49與晶片整合模組40的外部（例如圖3所示的外部端子30）電連接。

【0045】 半導體裸晶41包括具有主面411t的IC晶片411、以及在IC晶片411的主面411t上層疊的絕緣層412和絕緣層413。半導體裸晶41具有與IC晶片411電連接的配線414和配線415。另外，半導體裸晶41具有與配線414連接的裸晶電極416以及與配線415連接的裸晶電極417。在圖4所示的例子中，半導體裸晶41具有兩層絕緣層412、413。但是，半導體裸晶41所具有的絕緣層的總數不限於兩層，有時例如具有三層以上的絕緣層。

【0046】 IC晶片411包括例如矽等半導體基板以及電晶體或二極體等電路元件。作為IC晶片411內電路元件的整合形態，能夠採用各種形態，例如可以設想在IC晶片的主面411t上二維地或三維地形成電路元件的形態、乃至在半導體基

板自身層疊多層之後在各層上形成電路元件且利用將半導體基板貫通的導孔（TSV：Through Silicon Via）連接的形態等各種形態。

【0047】 半導體裸晶42包括具有主面421t的IC晶片421以及在IC晶片421的主面421t上層疊的絕緣層422和絕緣層423。半導體裸晶42具有與IC晶片421電連接的配線425。另外，半導體裸晶42具有與配線425連接的裸晶電極427。在圖4所示的例子中，半導體裸晶42具有兩層絕緣層422、423。但是，半導體裸晶42所具有的絕緣層的總數不限於兩層，有時例如具有三層以上的絕緣層和兩層以上的配線層。另外，半導體裸晶42的結構例如與上述半導體裸晶41的結構相同。

【0048】 電橋43包括具有主面431t的晶片431以及在晶片431的主面431t上層疊的絕緣層432和絕緣層433。電橋43具有在絕緣層432上形成的配線434。晶片431例如由矽晶片等半導體基板形成，但有時也由作為變形例的玻璃等無機材料形成。但是，電橋43所具有的絕緣層的總數不限於兩層，有時例如具有三層以上的絕緣層和兩層以上的配線層。另外，在晶片431具有電路的情況下，有時也與配線434電連接。電橋43具有與連接部47連接的電橋電極436以及與連接部48連接的電橋電極437。電橋電極436與電橋電極437經由配線434而彼此電連接。

【0049】 本實施方式的電橋43是柱式懸浮電橋（Pillar Suspended Bridge）。本實施方式的配線434與晶片431電連接，配線434和晶片431成為一體而發揮作為電橋的功能。但是，如後文所述，電橋43只要具備將半導體裸晶41和半導體裸晶42電連接的功能，就能夠實現作為電橋電路的功能。由此，作為變形例，存在不具有晶片431或者晶片431和配線434沒有電連接的情況。另外，在圖4所示的例子中，電橋43具有兩層絕緣層432、433。但是，電橋43所具有的絕緣層的總數不限於兩層，有時例如具有三層以上的絕緣層。

【0050】 連接部47包括柱狀連接部472。在圖4所示的例子中，連接部47具有柱狀連接部472、將柱狀連接部472和裸晶電極417連接的焊料層473、以及將柱狀連接部472和電橋電極436連接的焊料層474。

【0051】 連接部48包括柱狀連接部482。在圖4所示的例子中，連接部48具有柱狀連接部482、將柱狀連接部482和裸晶電極427連接的焊料層483、以及將柱狀連接部482和電橋電極437連接的焊料層484。

【0052】 在本實施方式中，柱狀連接部472和柱狀連接部482分別為 μm 尺寸的柱狀的導體（也稱為“微柱”（MicroPillar））。柱狀連接部472和柱狀連接部482各自的主體部分例如由以銅為主成分的金屬材料構成。在柱狀連接部472與焊料層473的接合界面以及柱狀連接部472與焊料層474的接合界面的各界面處，形成有抗氧化性比主體部分高、換言之金屬的氧化物生成自由能量較大的例如金等金屬材料與例如以錫為主成分的焊料的合金層。合金層是以柱狀連接部472與焊料層473、474接合時在柱狀連接部與焊料層之間的接合界面形成的金屬膜與焊料層發生共晶反應來形成的層。合金層的詳情將後述。

【0053】 同樣地，在柱狀連接部482與焊料層483之間的接合界面以及柱狀連接部482與焊料層484之間的接合界面的各界面處形成有抗氧化性比主體部分高且由例如金等金屬材料構成的接合膜。但是，也存在如下情況：當柱狀連接部482與焊料層483、484接合時，在接合膜的附近形成與焊料層483、484的合金層，並且成為接合膜原本的結構成分自身在焊料層內擴散的狀態。

【0054】 在圖4所示的例子中，連接部49具有與高柱401連接的電極492以及將電極492與裸晶電極426連接的焊料層493。在圖4所示的例子中，與電極

492連接的高柱401不包括在晶片整合模組40中，因此以虛線示出。但是，作為變形例，也能夠將高柱401視作晶片整合模組40的一部分。

【0055】 在本實施方式的情況下，在圖4所示的例子中，電橋電極436和電橋電極437分別被密封體45之外單獨形成的密封體44密封。密封體44例如是底部填充樹脂。但是，作為變形例，也能夠使用將晶片431和電橋電極436、437一併密封的密封體。或者，作為另外的變形例，也存在將密封體44的部分替換成圖3所示的密封體105的情況。如圖4所示，連接部47和連接部48被密封體45密封且電橋43從密封體45露出的結構是以以下說明的晶片整合模組40的製造方法來獲得的結構。關於能夠獲得圖4所示結構的理由，將在後文中詳細敘述。

【0056】 此外，在本實施方式中，說明了電橋43包括晶片431的半導體裸晶的例子，但存在如下情況：電橋不包括晶片431而主要由配線434、該配線所埋入的絕緣層432、433以及電橋電極436、437構成。另外，在本實施方式中，連接部47和連接部48分別具有一個柱狀連接部472、482。但是，根據半導體裸晶41與電橋43之間的分隔距離，也存在連接部47和連接部48分別具有層疊的兩個以上柱狀連接部的情況。也存在層疊的柱狀連接部的剖面形狀和剖面積不同的情況。

【0057】 <光模組>

【0058】 圖5是示意性地表示圖3所示的光模組的結構例的說明圖。本實施方式的光模組13主要具備光學系統機構131、光收發器130以及連接器132。另外，光模組13具有用於將光訊號向外部發送的機構（以下，也稱為“發送機構13T”）和用於從外部接收光訊號的機構（以下，也稱為“接收機構13R”）。在圖5中，在相對於圖面靠左側示出發送機構13T，在靠右側示出接收機構13R，但發送機構13T與接收機構13R之間的位置關係在圖5所示的形態以外存在各種變形例。另

外，以下，列舉發送機構13T的結構來進行說明，有時對於接收機構13R的結構中的與發送機構13T的結構共通的部分省略說明。

【0059】 發送機構13T的光學系統機構131具備光纖600、透鏡601、反射機構（在圖5中反射鏡）602以及透鏡603。從光收發器130入射到透鏡603的光透過透鏡603並在反射機構602處反射。反射後的光透過透鏡601並入射到光纖600。由此，光訊號經由光纖600向外部發送。

【0060】 接收機構13R的光學系統機構131具備光纖610、透鏡611、反射機構（在圖5中反射鏡）612以及透鏡613。從光纖610射出的光透過透鏡611並由反射機構612反射。反射後的光透過透鏡613並入射到光收發器130。由此，光纖610接收到的光訊號被轉換成電訊號，被實施各種處理。對於構成光學系統機構131的透鏡、反射機構，能夠基於設計上的要求而適當添加、刪除，例如也可以是光纖不經由透鏡和反射機構而與光收發器的光元件晶片直接結合，根據情況還可以是與發光元件或受光元件直接結合。

【0061】 光收發器130主要包括晶片層620、配線層630、配置在配線層630上面的兩個光元件晶片605、615、發光元件606和受光元件616。在本實施方式中，兩個光元件晶片605、615、發光元件606和受光元件616與配線層630電連接，連接部由底部填充樹脂607等密封。換言之，在本實施方式中，兩個光元件晶片605、615、發光元件606和受光元件616以由樹脂等構成的固定構件（底部填充樹脂607）來固定。

【0062】 本實施方式的配線層630例如由兩層結構構成。在配線層630的各個層形成有例如配線和電極等導體圖案。另外，晶片層620具備光元件驅動晶片621和光元件驅動晶片622。光元件驅動晶片621和622是分別對光元件晶片605和

光元件晶片615的驅動進行控制的晶片。光元件驅動晶片621和622也可以包括對光元件適當進行光/電轉換所需要的電訊號電平（電壓、電流）和從光收發器外部進出的電訊號電平進行轉換的功能等。

【0063】發送機構的發光元件606是設置在光元件晶片605的表面且對應於從光元件晶片605傳送的電訊號來發出光訊號的元件。發光元件606發出的光訊號入射到光學系統機構131的透鏡603。

【0064】光元件晶片605經由電極端子608和焊料層609與形成在配線層630的上側層的電極631連接，光元件驅動晶片621經由電極端子623和焊料層634與形成在配線層630的下側層的電極633連接。因此，光元件晶片605與光驅動元件晶片621經由配線層630電連接。該結構能夠以光元件晶片與光元件驅動晶片之間的配線層630內的大致垂直的電連接來實現多並聯且短距離的連接。這能夠實現呈二維陣列配置的光元件組與光元件驅動晶片之間的寬頻帶的訊號傳送。此外，根據光收發器的製造方法，焊料層634不是必須的。另外，利用將電極端子608、導孔632、電極端子623配置在大致一條直線上的情形能夠使光元件晶片與光驅動元件晶片之間的電連接路徑長度最小化，能夠實現寄生阻抗較小的優異的電連接。

【0065】在光元件驅動晶片621的下側的面形成由金屬構成的金屬層629。金屬層629經由結合構件640與設置在連接器132上的導孔641熱連接。由此，光元件驅動晶片621在驅動時產生的熱量經由結合構件640沿圖5中示意性地示出的箭頭的方向（從金屬層629朝向連接器132的方向）散發。此外，對於散熱而優選存在金屬層629，但即使金屬層629不一定存在也可以獲得效果。

【0066】 連接器132的導孔641經由焊料層642與在連接層106的表面形成的電極140連接。另外，如圖3所示，電極140經由導孔142與電極148連接，該電極148與在晶片層104中形成的導體柱146連接。由此，連接器132所散發的熱量以導體柱146來散熱。

【0067】 在光元件驅動晶片621的上表面形成有電極端子624，該電極端子624經由焊料層或導體連接部625與在配線層630的下側形成的電極626連接。另外，在配線層630形成有配線635。配線635經由導孔636與電連接於光元件驅動晶片621的電極626連接。另外，配線635經由導孔637連接於與形成在晶片層620中的導體柱628結合的電極627。

【0068】 導體柱628經由結合構件643與連接器132的導孔644電連接。在圖5所示的例子中，在結合構件643中，例如光收發器130與連接器132之間的電訊號相互傳送。但是，作為變形例，有時光收發器130與連接器132之間的電訊號的傳送方向為任一方向。即，在發送機構13T的情況下，從連接器132朝向光收發器130傳送電訊號，在接收機構13R的情況下，從光收發器130朝向連接器132傳送電訊號。

【0069】 <晶片整合模組的製造方法>

【0070】 接著，對圖3和圖4所示的晶片整合模組40的製造方法進行說明。在對本實施方式的晶片整合模組的製造方法進行說明之前，對本申請的發明人所研究出的製造方法的概要簡單地進行說明。圖6是表示作為針對本實施方式的研究例的晶片整合模組的製造方法的概要的說明圖。

【0071】 在圖6所示的晶片整合模組的製造方法中，首先，如圖6的上面部分所示，準備多個半導體裸晶51和電橋結構體52。電橋結構體52是多個電橋520

和多個連接部521分別以密封體523密封從而一體化的結構體。在圖6所示的例子中，多個高柱401與多個電橋520一起被密封體523密封。

【0072】接著，如圖6的中間部分所示，將多個半導體裸晶51搭載在電橋結構體52上。此時，半導體裸晶51的多個裸晶電極511與電橋結構體52的多個連接部521分別接合。

【0073】接著，如圖6的下面部分所示，以密封體512密封多個半導體裸晶51，使多個半導體裸晶51和電橋結構體52一體化從而獲得晶片整合模組50。

【0074】在圖6所示的研究例的情況下，藉由使多個電橋結構體52預先一體化，能夠使多個半導體裸晶51與多個電橋520電連接的作業變得高效。

【0075】但是，可知在圖6所示的製造方法的情況下存在以下的擔心。即，由於構成電橋結構體52的密封體523的收縮或膨脹，難以提高多個連接部521各自的位置精度。作為應對該課題的對策，可以考慮增大多個連接部521各自的接合界面的面積，並增大針對錯位能夠允許的餘量。但是，在該情況下，也需要增大相鄰的連接部521的配置間距，因此阻礙連接部521的高密度化。即，限制了將半導體裸晶51與電橋520電連接的端子部分的高密度化。

【0076】如上所述，難以提高多個連接部521各自位置精度的原因可以認為是由於密封體523的體積較大。雖然也考慮到藉由在密封體523內混合後述那樣的無機填充粒子來降低密封體523的線性膨脹係數，但該對策也存在限度。

【0077】鑒於上述的研究結果，本申請的發明人發現了本實施方式的晶片整合模組的製造方法。製造方法在後面詳述，但本實施方式的晶片整合模組的製造方法是準備以密封體使多個半導體裸晶和多個連接部一體化的結構體，並將多個電橋分別搭載於該結構體的方法。多個半導體裸晶和多個連接部一體化的

結構體中的密封體的體積與圖6所示的電橋結構體52中的密封體523的體積相比能夠縮小。特別是，藉由減小相鄰的IC晶片之間間隙，能夠降低熱收縮和熱膨脹的影響。其結果是，根據本實施方式的晶片整合模組的製造方法，能夠提高多個連接部各自的位置精度，因此能夠實現將半導體裸晶與電橋電連接的端子部分的高密度化。

【0078】 以下，詳細說明本實施方式涉及的晶片整合模組的製造方法。圖7是表示圖4所示的晶片整合模組的製造程序的概要的說明圖。如圖7所示，本實施方式的晶片整合模組的製造方法包括連接部形成製程、半導體裸晶搭載製程、第一密封製程、支撐體去除製程、連接部露出製程、電橋搭載製程以及第二密封製程。

【0079】 圖7所示的連接部形成製程包括圖8~圖12所示的各製程。圖8~圖12分別是表示圖7所示的連接部形成製程的詳情的放大剖視圖。在連接部形成製程中，如圖11所示，在支撐體70的上表面70t上形成連接部47和連接部48，該連接部47包括向上表面70t的面外方向延伸的柱狀連接部472，該連接部48包括向上表面70t的面外方向延伸的柱狀連接部482。

【0080】 詳細地說，首先，如圖8所示準備具有上表面70t的支撐體70。在支撐體70的上表面70t上預先形成有剝離層71和種子層72。支撐體70只要是具備在圖7所示支撐體去除製程之前的各製程中不損害作業性的程度的剛性的板材即可，材料未特別限定。例如，矽晶片等半導體基板、由玻璃或藍寶石基板等無機材料構成的板材、樹脂制的板材等。但是，考慮連接時的加熱導致的膨脹，優選支撐體的線性膨脹係數接近於半導體裸晶的線性膨脹係數。

【0081】剝離層71是具備能夠在圖7所示的支撐體去除製程中剝離支撐體70的功能的功能層，對應於以雷射等能量束來剝離的方法、機械性剝離的方法等各種方法來進行各種材料的選擇。種子層72是作為用於以電鍍法形成連接部47、48、49等導體構件的基底的種子膜。種子層72能夠以例如利用濺鍍法將銅在剝離層71上成膜來形成。

【0082】接著，如圖9所示，在支撐體70的上表面70t上，詳細地說，在種子層72上形成抗蝕劑遮罩73。例如利用光刻技術在抗蝕劑遮罩73上形成多個開口部73H。

【0083】接著，如圖10所示，以電鍍法等抗蝕劑遮罩73的開口部73H內堆積金屬膜，從而形成連接部47、連接部48和連接部49。由於在支撐體70的上表面70t上預先形成有種子層72，能夠以例如電鍍法形成連接部47的一部分，即柱狀連接部472、連接部48的一部分，即柱狀連接部482以及連接部49的一部分，即電極492。在圖10所示的例子中，柱狀連接部472具備主體部472A和金屬膜472B。柱狀連接部482具備主體部482A和金屬膜482B。電極492具備主體部492A和金屬膜492B。主體部472A、482A、492A分別例如由銅構成，金屬膜472B、482B、492B分別例如由金等抗氧化性比銅高的金屬材料構成。金屬膜472B、482B、492B分別具備防止銅構成的主體部472A、482A、492A各自的接合面氧化、且在後述半導體裸晶搭載製程中能夠實現無焊劑焊接的功能。

【0084】接著，如圖11所示，去除抗蝕劑遮罩73（參照圖10）。去除抗蝕劑遮罩73的話，連接部47、48、49各自的側面以及種子層72上表面的一部分露出。在圖11的狀態下也能夠進行到圖7所示的半導體裸晶搭載製程，但如圖12所示，優選包括在連接部47、48、49各自的側面以及種子層72的露出面形成氧化膜72A

的製程。藉由在半導體裸晶搭載製程之前形成氧化膜72A，能夠防止半導體裸晶搭載製程中焊料濕潤並擴散到連接部的側面從而導致接合形狀不穩定。當包括在連接部47、48、49各自的側面以及種子層72的露出面形成氧化膜72A的製程時，如圖4所示，連接部47、48、49各自的側面被氧化膜72A覆蓋。在本製程中，在不形成氧化膜72A的情況下，也存在例如後述圖24那樣未形成圖4所示的氧化膜72A的情況。

【0085】 形成氧化膜72A的方法例如可以舉出以下的方法。例如，有如下方法：在去除圖10所示的抗蝕劑遮罩73的狀態下，在直到形成圖12所示氧化膜72A為止的期間內使其暴露在含氧氣氛中。另外，作為以更短時間形成氧化膜72A的方法，可以舉出在含氧氣氛中對連接部47、48、49各自的側面以及種子層72的露出面進行加熱的方法。此外，在圖12中為了易於觀察，將氧化膜72A表示得較厚，但氧化膜72A只要較薄地形成在連接部47、48、49各自的側面以及種子層72的露出面即可。

【0086】 圖7所示的半導體裸晶搭載製程包括圖13~圖15所示的各製程。圖13~圖15分別是表示圖7所示的半導體裸晶搭載製程的詳情的放大剖視圖。如圖15所示，在半導體裸晶搭載製程中，準備具有IC晶片411和與IC晶片411連接的裸晶電極417的半導體裸晶41、以及具有IC晶片421和與IC晶片421連接的裸晶電極427的半導體裸晶42。另外，在半導體裸晶搭載製程中，將半導體裸晶41和半導體裸晶42分別搭載在支撐體70上，以使得裸晶電極417配置在連接部47上且裸晶電極427配置在連接部48上。

【0087】 詳細地說，首先，如圖13所示準備半導體裸晶41和半導體裸晶42。半導體裸晶41和半導體裸晶42的詳細結構如已經使用圖4說明過的那樣，因此省

略重複的說明。接著，如圖13所示，將半導體裸晶41和半導體裸晶42分別與支撐體70進行位置對準，以使得裸晶電極417配置在連接部47上且裸晶電極427配置在連接部48上。在半導體裸晶41的裸晶電極417形成焊料層473。在半導體裸晶41的裸晶電極416形成焊料層493。在半導體裸晶42的裸晶電極427形成焊料層483。

【0088】 接著，如圖14所示，半導體裸晶41的裸晶電極417經由焊料層473按壓於連接部47。此時，半導體裸晶41的裸晶電極416經由焊料層493按壓於連接部49。同樣地，半導體裸晶42的裸晶電極427經由焊料層483按壓於連接部48。在本製程中，焊料層473與連接部47的柱狀連接部472以固相擴散接合臨時接合。同樣地，焊料層493與連接部49的電極492以固相擴散接合臨時接合。同樣地，焊料層483與連接部48的柱狀連接部482以固相擴散接合臨時接合。

【0089】 接著，將圖14所示的焊料層473與柱狀連接部472的金屬膜472B之間的接合界面、焊料層493與電極492的金屬膜492B之間的接合界面以及焊料層483與柱狀連接部482的金屬膜482B之間的接合界面分別加熱到焊料的熔融溫度並保持該溫度。由此，能夠在各接合界面上產生液相。如圖15所示，在各接合界面形成合金層472D、合金層482D以及合金層492D。在維持產生液相的溫度時，液相中的元素向合金層側擴散，從而液相的熔點上升。其結果是，液相部分凝固。這樣的接合方式被稱為液相擴散接合。如本實施方式，當基於固相擴散接合的臨時接合與基於液相擴散接合的接合相組合時，在使用焊料的接合製程中無需焊劑就能夠牢固地實現熱穩定的接合狀態。在使用焊劑的回流接合方式的情況下，在本實施例這樣的細微接合中焊劑殘渣殘留在接合部周圍的可能性較高。另一方面，在本實施方式的情況下，由於不會殘留焊劑殘渣，能夠省略對其清洗的製程。另外，清洗並去除焊劑殘渣的製程由於連接部細微化且高密度化而變得困

難。在本實施方式的情況下，由於無需清洗焊劑殘渣，能夠實現連接部的細微化、高密度化。此外，根據接合部的尺寸和配置，作為接合處理的選擇項，除了上述情況有時也使用通常的焊接（錫焊）、使用焊劑的焊接、金屬彼此的固相擴散接合。

【0090】 在進行焊接時，優選抑制各焊料層的焊料組分在柱狀連接部的側面濕潤擴散。這是由於，如果焊料成分在柱狀連接部的側面或種子層72的上表面濕潤擴散，則接合部的形狀不穩定，或者，焊料對種子層或剝離層帶來不良影響的可能性較高。在本實施方式的情況下，如上所述，在柱狀連接部的側面和種子層72的露出面形成氧化膜72A。在該情況下，能夠抑制焊料成分的濕潤擴散，因此能夠以少量的焊料將裸晶電極與連接部接合。

【0091】 在圖7所示的第一密封製程中，在半導體裸晶搭載製程之後，如圖16所示，以密封體45將半導體裸晶41、半導體裸晶42、連接部47和連接部48密封。圖16是表示圖7所示的第一密封製程的詳情的放大剖視圖。在本製程中，以密封體45使半導體裸晶41、半導體裸晶42、連接部47和連接部48一體化。另外，在圖16所示的例子中，連接部49也被密封體45密封。密封體45包括例如熱固化性樹脂等樹脂材料。作為密封體45的變形例，如後文所述，有時使樹脂含有大量的無機填充粒子。

【0092】 在圖4所示的晶片整合模組40中，半導體裸晶41與半導體裸晶42之間的分隔距離較窄。例如，在圖16所示的例子中，半導體裸晶41與半導體裸晶42之間的分隔距離G1比支撐體70的上表面70t至半導體裸晶41除去裸晶電極416、417以外的部分的最短距離G2短。另外，佔據半導體裸晶41和半導體裸晶42的大部分的IC晶片由與密封體45相比線性膨脹係數非常低的半導體材料構

成。由此，即使在密封體45發生熱膨脹或熱收縮的情況下，裸晶電極416、417、427各自的位置也不易受其影響。另外，連接部47、48、49分別在第一密封製程之前已經固定於半導體裸晶41或半導體裸晶42。因此，連接部47、48、49分別即使在被密封體45密封時也能夠維持較高的位置精度。因此，在本實施方式的情況下不易產生使用圖6說明過的難以提高電橋結構體52的多個連接部521各自的位置精度這樣的課題。

【0093】 在圖7所示的支撐體去除製程中，在第一密封製程之後，如圖17所示，去除支撐體70（參照圖16）。圖17是表示圖7所示的支撐體去除製程的詳情的放大剖視圖。在本製程中，以雷射等對剝離層71賦予能量，使剝離層71分解（消融），大幅度降低剝離層71對支撐體的黏接，從而能夠容易剝離支撐體70。在支撐體去除製程中，除此之外也能夠以機械性應力在剝離層進行剝離。

【0094】 在圖7所示的連接部露出製程中，在支撐體去除製程之後，如圖18所示，使柱狀連接部472的一部分（下表面）以及柱狀連接部482的一部分（下表面）分別從密封體45露出。圖18是表示圖7所示的連接部露出製程的詳情的放大剖視圖。在本製程中，例如以刻蝕來去除圖17所示的剝離層71、種子層72。另外，在本製程中，去除圖17所示的氧化膜72A中的形成在種子層72上表面的部分。在圖18所示的例子中，在本製程中，電極492的一部分（下表面）也從密封體45露出。

【0095】 在本製程中，如圖19所示，使連接部從密封體45露出之後，優選在各連接部的露出面形成金屬膜472C、482C、492C。圖19是表示緊接著圖18的連接部露出製程的詳情的放大剖視圖。如圖19所示，在本製程中，在柱狀連接部472從密封體45露出的露出面形成金屬膜472C。同樣地，在柱狀連接部482從密

封體45露出的露出面形成金屬膜482C。在電極492從密封體45露出的露出面形成金屬膜492C。金屬膜472C、482C、492C分別具備防止銅構成的主體部472A、482A、492A各自的接合面氧化的功能、和在後述的半導體裸晶搭載製程中以與以錫為主成分的焊料之間進行共晶反應而能夠進行低溫處理下的接合的功能。例如，金屬膜472C、482C、492C分別與金屬膜472B、482B、492B同樣地由抗氧化性比主體部472A、482A、492A的材料高的金屬材料（例如金等）構成。作為具備上述功能的金屬材料的例子，例如：金。以設置金屬膜472C、482C、492C，能夠在圖7所示的電橋搭載製程中進行上述焊接。

【0096】 圖7所示的電橋搭載製程包括圖20~圖22所示的各製程。圖20~圖22分別表示圖7所示的電橋搭載製程的詳情的放大剖視圖。在電橋搭載製程中，如圖22所示，準備電橋43，該電橋43包括與連接部47連接的電橋電極436以及與連接部48連接的電橋電極437。另外，在電橋搭載製程中，在連接部露出製程之後，將電橋43搭載於被密封體45密封的結構體，以使得電橋電極436配置在柱狀連接部472上並且電橋電極437配置在柱狀連接部482上。

【0097】 詳細地說，首先，如圖20所示準備電橋43。電橋43的詳細結構如已經使用圖4說明過的那樣，因此省略重複的說明。接著，如圖20所示，將電橋43與被密封體45密封的結構體進行位置對準，以使得電橋電極436配置在柱狀連接部472上並且電橋電極437配置在柱狀連接部482上。在電橋電極436形成焊料層474。在電橋電極437形成焊料層484。

【0098】 接著，如圖21所示，電橋43的電橋電極436經由焊料層474按壓於連接部47的柱狀連接部472。此時，電橋43的電橋電極437經由焊料層484按壓於連接部48的柱狀連接部482。在本製程中，焊料層474與連接部47的柱狀連接部

472（詳細地說，柱狀連接部472的金屬膜472C）以固相擴散接合臨時接合。同樣地，焊料層484與連接部48的柱狀連接部482（詳細地說，柱狀連接部482的金屬膜482C）以固相擴散接合臨時接合。

【0099】 接著，圖21所示的焊料層474與柱狀連接部472的金屬膜472C之間的接合界面以及焊料層484與柱狀連接部482的金屬膜482C之間的接合界面以液相擴散接合來接合。液相擴散接合的方法如上所述，因此省略重複的說明。以進行液相擴散接合，如圖22所示地，圖21所示的金屬膜472C、482C分別成為藉由作為焊料層主成分的錫與金屬膜材料（例如金）之間的共晶反應而形成的合金層472E、482E。此外，包括上述的半導體裸晶搭載製程在內，如果能夠清洗焊劑殘渣，則有時也進行使用焊劑的焊料回流處理，以代替上述固相擴散接合和液相擴散接合的組合。

【0100】 但是，如本實施方式，在電橋搭載製程中將柱狀連接部472、782與裸晶電極417、427接合的焊料層473、483已經被密封體45密封的情況下，從防止密封的焊料層473、483熔融的觀點出發，特別優選採用液相擴散接合。如果是液相擴散接合，則能夠以比焊料層473、483的熔點更低的溫度使焊料層474與柱狀連接部472的界面以及焊料層484與柱狀連接部482的界面分別接合。

【0101】 在圖7所示的第二密封製程中，在電橋搭載製程之後，如圖23所示，利用密封體44密封電橋電極436和電橋電極437。圖23是表示圖7所示的第二密封製程的詳情的放大剖視圖。在圖23所示的例子的情況下，密封體44是埋入電橋43與密封體45之間的底部填充樹脂。利用密封體44密封電橋電極436和電橋電極437，能夠保護從密封體45露出的柱狀連接部472、482的一部分。

【0102】但是，圖23所示的形態存在各種變形例。例如，有時省略圖7所示的第二密封製程而將圖22所示的狀態的半導體模組作為產品出廠。或者，如圖24中作為變形例所示地，有時以密封體105將電橋電極436和電橋電極437與導體的高柱401一起密封。該密封製程通常被稱為成形底部填充（MUF）。在該變形例的情況下，在第二密封製程之前需要形成高柱401的製程。例如，優選在連接部露出製程之後且電橋搭載製程之前進行形成高柱的製程。作為高柱401的形成方法，能夠與使用圖8~圖12說明過的連接部形成製程同樣地進行。即，在圖24所示的密封體45的下表面45b上形成抗蝕劑遮罩。在抗蝕劑遮罩與連接部49的一部分重疊的位置形成開口部。在該遮罩的開口部內以電鍍法等堆積金屬膜，從而形成高柱401。在該情況下，高柱401直接形成在電極492上。

【0103】在圖24所示的變形例的情況下，也能夠將圖3所示的晶片層104整體、整合層100整體或者晶片整合體10整體視作半導體模組。

【0104】如圖7所示，在以第一密封製程使多個半導體裸晶一體化之後，當進行電橋搭載製程的製造方法時，能夠以較高的位置精度分別配置多個裸晶電極和多個連接部，因此能夠高密度地結合IC晶片與電橋。另外，如使用圖4說明地，由一個密封體45分別密封連接部47、連接部48、半導體裸晶41以及半導體裸晶42的結構是可以使用圖7~圖24所說明的製造方法進行製造來獲得的結構。

【0105】 <密封體的變形例>

【0106】接著，對圖4所示的密封體45和密封體44的變形例進行說明。圖25~圖27分別是表示圖4所示的密封體的變形例的放大剖視圖。

【0107】圖25所示的晶片整合模組40A中，密封體45A和密封體44A與圖4所示的晶片整合模組40不同。密封體45A包含多個填充粒子451，密封體44A包含

多個填充粒子441。多個填充粒子451的平均粒徑比多個填充粒子441的平均粒徑大。如本變形例這樣使密封體45A包含平均粒徑較大的多個填充粒子451，能夠降低密封體45A整體上的線性膨脹係數。其結果是，在使用圖7以及圖20~圖22說明的電橋搭載製程中，能夠進一步提升連接部47和連接部48的位置精度。此外，多個填充粒子451預先混合在圖7的第一密封製程所使用的密封樹脂中。同樣地，多個填充粒子441預先混合在圖7所示的第二密封製程所使用的密封樹脂中。

【0108】 圖26所示的晶片整合模組40B中，密封體45B和密封體44B與圖4所示的晶片整合模組40不同。密封體45B包含多個填充粒子452，密封體44B包含多個填充粒子442。多個填充粒子452在密封體45B的填充率比多個填充粒子442在密封體44B的填充率大。「填充粒子452的填充率」規定為包含樹脂453和多個填充粒子452的密封體45B整體的體積所包含的多個填充粒子452的體積的合計值。「填充粒子442的填充率」規定為包含絕緣樹脂443和多個填充粒子442的密封體44B整體的體積所包含的多個填充粒子442的體積的合計值。

【0109】 但是，在計算填充率的情況下，例如，對密封體45A中隨機確定的兩處以上區域的剖面進行成像，並在每個成像範圍中測量填充粒子452的剖面積佔密封體45A的剖面積的比例，將各區域的平均值視作「填充粒子452的填充率」、「填充粒子442的填充率」也是同樣計算。藉由如本變形例這樣增大密封體45B中多個填充粒子452的填充率，能夠降低密封體45B整體上的線性膨脹係數。其結果是，在使用圖7以及圖20~圖22說明的電橋搭載製程中，能夠進一步提高連接部47和連接部48的位置精度。此外，多個填充粒子452預先混合在圖7的第一密封製程所使用的密封樹脂中。同樣地，多個填充粒子442預先混合在圖7所示的第二密封製程所使用的密封樹脂中。

【0110】圖27所示的晶片整合模組40C中，密封體45B與圖4所示的晶片整合模組40不同。密封體45B包含多個填充粒子452，密封體44是不包含填充粒子的絕緣樹脂443。如本變形例這樣，不管密封體44中有無填充粒子，只要在密封體45B中包含填充粒子，就能夠降低密封體45B整體上的線性膨脹係數。其結果是，在使用圖7以及圖20~圖22說明的電橋搭載製程中能夠進一步提高連接部47以及連接部48的位置精度。

【0111】 <製造方法的變形例>

【0112】接著，對使用圖7~圖23說明的晶片整合模組40的製造方法的變形例進行說明。圖28是作為圖4的其他變形例的晶片整合模組的放大剖視圖。圖28所示的晶片整合模組40D在以下兩點與圖4所示的晶片整合模組40不同：連接部47和連接部48被絕緣層81密封、半導體裸晶41的裸晶電極416、417和半導體裸晶42的裸晶電極427分別被與絕緣層81緊貼的絕緣層82密封。另外，晶片整合模組40D在電橋43的電橋電極436和電橋電極437分別被與絕緣層81緊貼的絕緣層84密封這點上與圖4所示的晶片整合模組40不同。

【0113】以下，對圖28所示的晶片整合模組40D的製造方法進行說明。在以下說明中，以與使用圖7~圖23說明的晶片整合模組40的製造方法的不同點為中心進行說明，對於共通的製程有時省略說明。圖29是表示圖28所示的晶片整合模組的製造程序的概要的說明圖。如圖29所示，本變形例的晶片整合模組的製造方法包括絕緣層形成製程、連接部形成製程、半導體裸晶搭載製程、密封製程、支撐體去除製程、連接部露出製程以及電橋搭載製程。

【0114】圖29所示的絕緣層形成製程包括圖30和圖31所示的各製程。圖30和圖31分別是表示圖29所示的絕緣層形成製程的詳情的放大剖視圖。在絕緣層

形成製程中，如圖30所示，在支撐體70的上表面70t上形成絕緣層81之後，如圖31所示，在絕緣層81上形成開口部81H1和開口部81H2。在圖31所示的例子中，匹配地形成用於形成圖28所示連接部49的開口部81H3。絕緣層81在後述的半導體裸晶搭載製程中與圖28所示的絕緣層82接合。由此，用於絕緣層82的絕緣材料除了電絕緣特性之外還優選使用耐熱性較高的材料。作為這樣的材料，例如聚醯亞胺、PBO（聚苯並惡唑）等有機絕緣材料。圖30和圖31所示的支撐體70、剝離層71和種子層72分別如使用圖8已說明過的那樣，因此省略重複的說明。

【0115】 在圖29所示的連接部形成製程中，如圖32所示形成連接部47和連接部48，該連接部47包括形成在開口部81H1內的柱狀連接部472，該連接部48包括形成在開口部81H2內的柱狀連接部482。圖32是表示圖29所示的連接部形成製程的詳情的放大剖視圖。在圖32所示的例子中，在開口部81H3內形成構成連接部49的電極492。在本變形例的情況下，在絕緣層81用作遮罩來代替使用圖10說明的抗蝕劑遮罩73這點上與使用圖10說明的製造方法不同。柱狀連接部472、482以及電極492各自的結構如使用圖10說明的那樣，因此省略重複的說明。

【0116】 如上所述，在本變形例的情況下，將絕緣層81作為遮罩來形成連接部47、48、49。因此，本變形例不適用使用圖11說明的去除抗蝕劑遮罩73的製程以及使用圖12說明的形成氧化膜72A的製程。

【0117】 圖29所示的半導體裸晶搭載製程包括圖33~圖35所示的各製程。圖33~圖35分別是表示圖29所示的半導體裸晶搭載製程的詳情的放大剖視圖。在半導體裸晶搭載製程中，如圖35所示，準備半導體裸晶41和半導體裸晶42，該半導體裸晶41具有IC晶片411和與IC晶片411連接的裸晶電極417，該半導體裸晶42具有IC晶片421和與IC晶片421連接的裸晶電極427。另外，在半導體裸晶搭載製

程中，將半導體裸晶41和半導體裸晶42分別搭載在支撐體70上，以使得裸晶電極417配置在連接部47上，裸晶電極427配置在連接部48上。

【0118】詳細地說，首先，如圖33所示準備半導體裸晶41和半導體裸晶42。在本變形例中，以下兩點使用圖13~圖15說明的半導體裸晶搭載製程不同：在半導體裸晶41的上表面（裸晶電極形成面）形成絕緣層82以及半導體裸晶42的上表面（裸晶電極形成面）形成絕緣層83。絕緣層82是在本製程中與絕緣層81接合的絕緣層。在考慮與絕緣層81的接合性時，絕緣層82、83的材料特別優選由與絕緣層81相同的材料構成。半導體裸晶41和半導體裸晶42在上述不同點以外的詳細結構如已經使用圖4說明過的那樣，因此省略重複的說明。

【0119】接著，如圖33所示，將半導體裸晶41和半導體裸晶42分別與支撐體70進行位置對準，以使得裸晶電極417配置在連接部47上並且裸晶電極427配置在連接部48上。在半導體裸晶41的裸晶電極417上形成焊料層473。在半導體裸晶42的裸晶電極427上形成焊料層483。此外，在本變形例的情況下，在圖29所記載的密封製程中，密封體45分別與連接部47、連接部48和連接部49不接觸。因此，優選在與裸晶電極416相比面積相對較大的電極492的接合面上形成焊料層493。由此，在半導體裸晶搭載製程之後，能夠縮小焊料層493周圍空隙的體積。另一方面，從防止裸晶電極416的接合面氧化的觀點出發，優選在裸晶電極416也形成焊料層。

【0120】接著，如圖34所示，半導體裸晶41的裸晶電極417經由焊料層473按壓於連接部47。此時，半導體裸晶41的裸晶電極416按壓於焊料層493。同樣地，半導體裸晶42的裸晶電極427經由焊料層483按壓於連接部48。在本製程中，焊料層473與連接部47的柱狀連接部472以固相擴散接合臨時接合。同樣地，焊料層

493與連接部49的電極492以固相擴散接合臨時接合。同樣地，焊料層483與連接部48的柱狀連接部482以固相擴散接合臨時接合。在該時間點下，絕緣層81與絕緣層82和絕緣層83分別接觸，但尚未接合。

【0121】 接著，使圖34所示的焊料層473與柱狀連接部472的金屬膜472B之間的接合界面、焊料層493與電極492的金屬膜492B之間的接合界面以及焊料層483與柱狀連接部482的金屬膜482B之間的接合界面分別以上述的液相擴散接合來接合。在該情況下，如圖35所示，在各接合界面形成以共晶反應形成的合金層472D、合金層482D以及合金層492D。液相擴散接合的詳情如已經說明的那樣，因此省略重複的說明。

【0122】 另外，在本變形例的情況下，在半導體裸晶搭載製程中，絕緣層81與絕緣層82彼此接合，並且以絕緣層81和絕緣層82密封裸晶電極417。另外，在半導體裸晶搭載製程中，絕緣層81與絕緣層83彼此接合，並且以絕緣層81和絕緣層83密封裸晶電極427。絕緣層81與絕緣層82和絕緣層83分別接合的時機可以與進行液相擴散接合的時機幾乎相同。即，在使圖34所示的焊料層473與金屬膜472B升溫至發生共晶反應的溫度時，各個絕緣層81、82、83也一起被加熱。由此，構成絕緣層81、82、83的材料發生軟化，其接觸界面接合。作為絕緣層彼此接合的原理，除了能夠使用基於絕緣層表面的羥基彼此脫水聚合的接合（融合fusion、鍵合法bonding）等之外，還能夠依據材料使用基於軟化、熔融的黏接。當使用融合、鍵合法時，優選在絕緣層彼此接合之前以等離子體進行絕緣層表面的活化。

【0123】 在本變形例的情況下，連接部47、連接部48和連接部49周圍被絕緣層81包圍。因此，在進行液相擴散接合時，能夠抑制焊料成分的濕潤擴散。因此，即使在本變形例的情況下也能夠以少量的焊料接合裸晶電極與連接部。

【0124】 在圖29所示的密封製程中，在半導體裸晶搭載製程之後，如圖36所示，以密封體45密封半導體裸晶41和半導體裸晶42。圖36是表示圖29所示的密封製程的詳情的放大剖視圖。在本製程中，以密封體45使半導體裸晶41和半導體裸晶42一體化。在本變形例的情況下，連接部47、連接部48和連接部49分別已經被密封，因此，嚴格來講，半導體裸晶41和半導體裸晶42分別經由絕緣層81一體化。在本製程中，以密封體45來進行密封，從而提高使半導體裸晶41和半導體裸晶42一體化的結構體的剛性。

【0125】 在本變形例的情況下，與圖4所示的密封體45的體積相比，密封體45的體積進一步縮小。由此，即使在密封體45發生熱膨脹或者熱收縮的情況下，各個連接部47、48、49即使在被密封體45密封的情況下也能夠維持較高的位置精度。

【0126】 在圖29所示的支撐體去除製程中，在密封製程之後，去除圖36所示的支撐體70。去除支撐體70的方法與使用圖17說明的支撐體去除製程相同，因此省略重複的說明。

【0127】 在圖29所示的連接部露出製程中，在支撐體去除製程之後，如圖37所示，使柱狀連接部472的一部分（下表面）以及柱狀連接部482的一部分（下表面）分別從絕緣層81露出。圖37是表示圖29所示的連接部露出製程的詳情的放大剖視圖。在本製程中，例如以刻蝕來去除圖36所示的剝離層71、種子層72。在

圖37所示的例子中，在本製程中，電極492的一部分（下表面）也從絕緣層81露出。

【0128】 在本製程中，如圖38所示，在使連接部從絕緣層81露出之後，優先在各連接部的露出面上形成金屬膜472C、482C、492C。圖38是表示緊接著圖37的連接部露出製程的詳情的放大剖視圖。如圖38所示，在本製程中，在柱狀連接部472從密封體45露出的露出面上形成金屬膜472C。同樣地，在柱狀連接部482從密封體45露出的露出面上形成金屬膜482C。在電極492從密封體45露出的露出面上形成金屬膜492C。金屬膜472C、482C、492C的詳情如已經使用圖19說明的那樣，因此省略重複的說明。

【0129】 圖29所示的電橋搭載製程包括圖39~圖41所示的各製程。圖39~圖41分別是表示圖29所示的電橋搭載製程的詳情的放大剖視圖。在電橋搭載製程中，如圖41所示，準備電橋43，該電橋43包括與連接部47連接的電橋電極436以及與連接部48連接的電橋電極437。另外，在電橋搭載製程中，在連接部露出製程之後，將電橋43搭載於被密封體45密封的結構體，以使得電橋電極436配置在柱狀連接部472上並且電橋電極437配置在柱狀連接部482上。

【0130】 詳細地說，首先，如圖39所示準備電橋43。在本變形例中，以下兩點與使用圖13~圖15說明的半導體裸晶搭載製程不同：在電橋43的上表面（電橋電極形成面）形成絕緣層84，以及電橋電極436和電橋電極437分別被絕緣層84密封。電橋43除了上述不同點之外的詳細結構如已經使用圖4說明的那樣，因此省略重複的說明。

【0131】 接著，如圖39所示，將電橋43與被密封體45密封的結構體進行位置對準，以使得電橋電極436配置在柱狀連接部472上並且電橋電極437配置在柱

狀連接部482上。在電橋電極436上形成焊料層474。在電橋電極437上形成焊料層484。

【0132】 接著，如圖40所示，電橋43的電橋電極436經由焊料層474按壓於連接部47的柱狀連接部472。此時，電橋43的電橋電極437經由焊料層484按壓於連接部48的柱狀連接部482。在本製程中，焊料層474與連接部47的柱狀連接部472（詳細地說，柱狀連接部472的金屬膜472C）以固相擴散接合臨時接合。同樣地，焊料層484與連接部48的柱狀連接部482（詳細地說，柱狀連接部482的金屬膜482C）以固相擴散接合臨時接合。

【0133】 在本變形例的情況下，此時，絕緣層81與絕緣層84彼此接觸。但是，在該時間點下，絕緣層81與絕緣層84尚未接合。

【0134】 接著，圖40所示的焊料層474與柱狀連接部472的金屬膜472C之間的接合界面、以及焊料層484與柱狀連接部482的金屬膜482C之間的接合界面以液相擴散接合來接合。液相擴散接合的方法如上所述，因此省略重複的說明。以進行液相擴散接合，圖40所示的金屬膜472C、482C分別成為藉由作為焊料層主成分的錫與金屬膜的材料（例如金）之間的共晶反應而形成的合金層472E、482E（參照圖41）。

【0135】 另外，在本變形例的情況下，在電橋搭載製程中，絕緣層81與絕緣層84彼此接合。絕緣層81與絕緣層84彼此接合的時機是進行液相擴散接合的時機。即，在使圖40所示的焊料層474和金屬膜472C升溫至發生共晶反應的溫度時，各個絕緣層81和絕緣層84也一起被加熱。由此，構成絕緣層81和絕緣層84的材料發生軟化，其接觸界面接合。作為絕緣層彼此接合的原理，也能夠使用上述的基於絕緣層表面的羥基彼此脫水聚合的接合（融合fusion、鍵合bonding）等。

【0136】此外，本變形例說明了使用圖28所示的絕緣層81~絕緣層84的例子，但有時部分地適用圖4所示的結構例或者使用圖24說明的變形例的結構。例如，有時以圖4所示的密封體44或者圖24所示的密封體105代替圖28所示的絕緣層84來密封電橋電極436和電橋電極437。

【0137】另外，在本變形例中，使用電橋43的上表面被絕緣層84覆蓋的例子進行了說明，但也有未形成絕緣層84的情況。例如，在使用被稱為NCF（Non Conductive Film，非導電膜）的功能性絕緣膜代替絕緣層84的情況下，NCF在圖38所示的製程之後覆蓋絕緣層81、連接部47和連接部48。在該情況下，在電橋搭載製程中，藉由將圖20所示結構的電橋43朝向NCF按壓，在電橋電極436和電橋電極437分別貫通NCF而與連接部47或連接部48接觸的狀態下進行上述的固相擴散接合以及液相擴散接合，從而獲得與圖28所示的晶片整合模組40D相同的結構。

【0138】 <晶片整合體的製造方法>

【0139】接著，使用圖3對晶片整合體的製造方法進行說明。首先，在未圖示的支撐體上形成廣域配線層102。廣域配線層102的形成方法未特別限定，能夠使用例如層積工藝。接著，在廣域配線層102上形成多個電極403和高柱401。電極403和高柱401的形成方法能夠應用圖8~圖12所說明的連接部形成製程。另外，在本製程中，也形成電極148和導體柱146。如果電極148與電極403的厚度相同，則能夠以相同的時機一併形成它們。另一方面，由於導體柱146與高柱401的厚度不同，因此它們是分別形成的。

【0140】接著，在高柱401上搭載晶片整合模組40。高柱401與圖4所示的連接部49連接。高柱401與連接部49的連接方法未特別限定，但例如能夠經由未圖

示的焊料層連接。此時，從防止晶片整合模組40內的焊料層再熔融的觀點出發，優選使用液相擴散接合。

【0141】 接著，利用密封體105密封晶片層104上所形成的各種構件。在圖3所示的例子中，導體柱146、電極148、晶片整合模組40、高柱401和電極403分別被密封體105密封。之後，從廣域配線層102去除未圖示的支撐體。進而，對密封體105的上部進行磨削以露出導體柱146和晶片整合模組40。

【0142】 接著，在密封體105上形成連接層106。更具體地說，在密封體105上形成連接層106，以使得連接層106所包括的配線與導體柱146露出的部分或者晶片整合模組40露出的部分連接。例如，形成在連接層106上的電極140以導孔142與導體柱146連接。

【0143】 接著，在接觸部222上搭載散熱機構20。進而，將連接有光纖600（參照圖5）、光纖610（參照圖5）的光模組13與電極140連接。散熱構件136預先與光模組13連接。接著，如果將多個外部端子30搭載於廣域配線層102，則獲得圖3所示的晶片整合體10。

【0144】 <晶片整合體的變形例>

【0145】 接著，對圖3所示的晶片整合體的變形例進行說明。圖42和圖43分別是表示圖3所示的晶片整合體的變形例的說明圖。圖42所示的晶片整合體10A在光模組13的一部分埋入整合層100的晶片層104內這一點上與圖3所示的晶片整合體10不同。詳細地說，光模組13中的連接器132的部分被密封體105密封。連接器132與電極148經由導孔142連接。在連接器132部分埋入晶片層104的情況下，能夠降低晶片整合體10A整體的高度，並且與圖3相比能夠以縮短晶片整合

模組到光收發器的距離來提高訊號的傳送特性。另外，由於光收發器130從晶片層104和連接層106露出，易於裝卸光收發器130。

【0146】圖43所示的晶片整合體10B在光模組13配置在整合層100背面100b側這一點上與圖3所示的晶片整合體10不同。整合層100具備搭載散熱機構20的前表面100f和前表面100f的相反側的背面100b。光模組13搭載在背面100b側。藉由將光模組13配置在背面100b，增大散熱機構20與光模組13的分隔距離，因此能夠降低來自散熱機構20的熱影響。另外，在圖43所示的例子中，光模組13在整合層100的厚度方向上配置在與晶片整合模組40重疊的位置。在該情況下，晶片整合模組40與光模組13的距離變近，因此能夠提高電訊號的傳送效率。

【0147】〈電橋所產生的寄生電容的降低對策的變形例〉

【0148】在圖4所示的經由電橋43的訊號傳送路徑中，訊號被超高速傳送。在高速的訊號傳送路徑的情況下，優選降低賦予到傳送路徑的電氣性寄生電容。以下，對於降低圖4所示的晶片431與配線434之間產生的寄生電容的技術，說明其變形例。圖44是表示圖4所示的電橋的變形例的剖視圖。

【0149】圖44所示的電橋43A在絕緣層432與晶片431之間還具備絕緣層438這一點上與圖4所示的電橋43不同。其他方面與圖4所示的電橋43相同。電橋43A具有晶片431、在晶片431上依次層疊的絕緣層438、絕緣層432和絕緣層433、夾在絕緣層432與絕緣層438之間且與電橋電極436以及電橋電極437分別連接的配線434。絕緣層438為厚膜絕緣層。絕緣層438的厚度比絕緣層432的厚度和絕緣層433的厚度更厚。絕緣層438具有與絕緣層432黏接的面438t以及與晶片431黏接的面438b。面438t和面438b分別具備黏接功能，絕緣層438經由面438t和面438b的

黏接功能而黏接固定於絕緣層432和晶片431。也可以是，絕緣層438整體為黏接層。

【0150】 在如電橋43A這樣在絕緣層432與晶片431之間夾設絕緣層438的情況下，能夠增大配線434與晶片431的分隔距離。其結果是，與圖4所示的電橋43相比，能夠降低在晶片431與配線434之間產生的寄生電容。

【0151】 在設置有絕緣層438的電橋43A的情況下，與圖4所示的電橋43相比，容易發生電橋的翹曲變形。電橋的翹曲變形是由於在形成絕緣層438時產生的膜形成應力（樹脂的固化收縮或熱收縮）而產生。從減少該翹曲變形的觀點出發，絕緣層438優選使用彈性模數較低的材料。另外，從同樣的觀點出發，優選使用與絕緣層432和絕緣層433相比固化溫度和熱分解溫度較低的樹脂材料。例如，在絕緣層432和絕緣層433由聚醯亞胺樹脂構成且絕緣層438由環氧樹脂構成的情況下，與絕緣層432和絕緣層433相比，絕緣層438由固化溫度和熱分解溫度較低的樹脂材料構成，因此能夠抑制電橋43A的翹曲變形。

【0152】 圖44所示的電橋43A例如以如下方式製造。圖45~47是表示圖44所示電橋的製造程序的概要的剖視圖。電橋43A的製造方法包括圖45所示的配線層形成製程、圖46所示的配線層轉印製程、圖47所示的支撐體去除製程以及圖44所示的電橋電極形成製程。

【0153】 首先，在配線層形成製程中，在圖45所示的支撐體80上以層疊的方式依次形成絕緣層433、配線434和絕緣層432。詳細地說，在配線層形成製程中，準備圖45所示的支撐體80。在支撐體80的上表面80t上預先形成剝離層81A和種子層82A。支撐體80只要是具備在直到後述支撐體去除製程的各製程中不損害作業性的程度的剛性的板材，則材料未特別限定。例如，矽晶片等半導體基板、

由玻璃或藍寶石基板等無機材料構成的板材、樹脂制的板材等。剝離層81A與使用圖8說明的剝離層71相同，種子層82A與使用圖8說明的種子層72相同，因此省略重複的說明。

【0154】另外，在配線層形成製程中，在準備了支撐體80之後，使絕緣層433堆積在種子層82A上。接著，在絕緣層433的一部分形成開口部，在開口部內形成配線434。雖然省略重複的說明，開口部的形成方法和開口部內的配線434的形成方法能夠使用圖9和圖10說明的光刻技術的方法來形成。接著，以形成絕緣層432以覆蓋絕緣層433和配線434，獲得圖45所示的結構物。

【0155】接著，在配線層轉印製程中，如圖46所示，支撐體80上的絕緣層432經由絕緣層438與晶片431黏合。此外，圖46圖示黏貼單片化的晶片431的例子。但是，作為變形例，有時在本製程中黏貼單片化前的矽晶片、單片化前的玻璃基板或者單片化前的藍寶石基板以代替晶片431。當本製程中黏貼單片化前的狀態的基板時，在電橋電極形成製程之後，實施對基板進行切割來獲取多個電橋43A（參照圖44）的單片化製程。在該變形例的情況下，由於能夠一併製造多個電橋43A，從提高製造效率的觀點出發是優選的。如果包括這些變形例，則本製程能夠以下述方式表現。即，在配線層轉印製程中，支撐體80上的絕緣層432經由絕緣層438與基板黏合。這裡所述的「基板」除了圖46所示的晶片之外，還包括單片化前的矽晶片等半導體基板、單片化前的玻璃基板或者單片化前的藍寶石基板等。如使用圖44說明的那樣，絕緣層438的面438t和面438b分別具備黏接功能，因此支撐體80上的絕緣層432與晶片431經由絕緣層438黏接固定。此外，在本變形例的情況下，晶片431與配線434沒有電連接。在晶片431的部分未與其他電路連接的情況下，有時圖44所示的晶片431的部分可以替換成未形成整合電

路的基板（例如半導體基板或玻璃基板等）。或者，如後文所述，有時形成為去除了晶片431的部分的電橋。

【0156】 接著，在支撐體去除製程中，如圖47所示，例如，以對剝離層81A（參照圖46）賦予能量而分解剝離層81A。在支撐體去除製程之後，露出與電橋電極437和電橋電極436連接的導體部（與電橋電極437連接的導體部437A和與電橋電極436連接的導體部436A）。導體部436A和導體部437A分別用作將配線基板與電橋電極電連接的接觸器來發揮功能。在本製程中，例如以刻蝕來去除圖46所示的剝離層81A和種子層82A。

【0157】 接著，在電橋電極形成製程中，如圖44所示，在與配線434連接的導體部437A上形成電橋電極437，在與配線434連接的導體部436A上形成電橋電極436。另外，在本製程中，在電橋電極436的前端面形成焊料層474，在電橋電極437的前端形成焊料層484。

【0158】 藉由以晶圓或面板等大型尺寸實施以上製程之後再分割成預定尺寸的電橋，能夠形成圖44所示的電橋43A。電橋43A能夠與例如圖4所示的電橋43替換使用。當電橋43替換成電橋43A時，由於晶片431與配線434之間的寄生電容降低，因此在傳送高速訊號時特別優選。此外，在本變形例中，作為圖4所示電橋43的變形例，對圖44所示的電橋43A和後述的圖48所示的電橋43B進行說明。但是，電橋43A和電橋43B能夠與圖25所示的晶片整合模組40A、圖26所示的晶片整合模組40B、圖27所示的晶片整合模組40C和圖28所示的晶片整合模組40D中任一個所圖示的電橋43替換。

【0159】 圖48是表示圖4所示電橋的其他變形例的剖視圖。圖48所示的電橋43B在相當於晶片431的部分被去除這一點上與圖4所示的電橋43不同。在電橋

43B的情況下，由於在配線434附近未配置晶片431，因此能夠進一步降低寄生電容對配線434的影響。

【0160】 但是，在電橋43B的情況下，與圖4所示的電橋43或圖44所示的電橋43A相比，剛性較低。因此，優選的是，在晶片整合模組40E的製造程序中，半導體裸晶41和半導體裸晶42分別與電橋43B接合，直到電橋電極436和電橋電極437周圍被密封為止，以在晶片431上保持絕緣層433的狀態與使用圖20~圖23說明的製造方法同樣地實施各製程。之後，優選在圖23所示的狀態下去除晶片431的製造方法。作為去除晶片431的方法，例如，當以矽形成晶片431時，能夠以乾刻蝕等來去除，當以玻璃等無機材料形成時，能夠使用在晶片431與絕緣層433之間夾設剝離層並利用雷射等能量束分解（消融）剝離層來去除晶片431的方法。此外，作為電橋43B的製造方法的變形例，有時也使用利用圖44~圖47說明的製造方法。

【0161】 <晶片整合模組的其他變形例>

【0162】 圖49是表示作為圖4的變形例的晶片整合模組的一部分結構的圖。如圖49所示，本實施方式的晶片整合模組40E包括第一裸晶41E、第二裸晶42E、電橋43E以及密封它們的密封構件45E、46E。第一裸晶41E經由第一連接部47E與電橋43E連接。另外，電橋43E經由第二連接部48E與第二裸晶42E連接。進而，第一裸晶41E經由第三連接部49E與晶片整合模組40E的外部連接。

【0163】 第一裸晶41E具備第一整合電路晶片402E、裸晶電極408E和410E、與第一整合電路晶片402E連接的配線404E和406E、以及埋入有配線404E和406E的絕緣層412E、414E。配線404E、406E是第一整合電路晶片402E所包括的配線層之外的配線。更詳細地說，配線404E、406E可以是使用有機（根據情況

也可以是無機)樹脂的絕緣膜的厚膜配線,被稱為所謂的再配線(RDL: Redistribution Layer)。此外,第二裸晶和電橋所具備的配線也被稱為再配線。另外,後述的第二整合電路晶片420和第三整合電路晶片442E也可以具有與第一整合電路晶片402E相同的結構。

【0164】第二裸晶42E具備第二整合電路晶片420E、裸晶電極424E、與第二整合電路晶片420E連接的配線422E以及埋入有配線422E的絕緣層426E、428E。

【0165】電橋43E具備第三整合電路晶片442E、電橋電極446E和448E、與第三整合電路晶片442E連接的配線444E以及埋入有配線444E的絕緣層450E、452E。在本實施方式中,配線444E構成與第一連接部47E和第二連接部48E電連接的電橋的一部分。本實施方式的電橋是柱式懸浮電橋(Pillar Suspended Bridge)。本實施方式的配線444E與第三整合電路晶片442E電連接,配線444E和第三整合電路晶片442E成為一體而作為電橋發揮功能。

【0166】第一連接部47E具備柱狀連接部474E、472E。在本實施方式中,柱狀連接部為 μm 尺寸的柱狀的導體(也稱為微柱)。柱狀連接部472E、474E是以從電橋43E朝向第一裸晶41E的方式形成的柱狀的導體。在本實施方式中,柱狀連接部472E的與柱狀連接部474E連接的部分的剖面積大於柱狀連接部474E的與柱狀連接部472E連接的部分的剖面積。在本變形例中,柱狀連接部474E經由焊料478E與裸晶電極408E連接。另外,柱狀連接部472E經由焊料476E與電橋電極446E連接。

【0167】第二連接部48E具備柱狀連接部480E、482E。柱狀連接部480E、482E是以從電橋43E朝向第二裸晶42E的方式形成的柱狀的導體。在本變形例中,

柱狀連接部480E的與柱狀連接部482E連接的部分的剖面積大於柱狀連接部482E的與柱狀連接部480E連接的部分的剖面積。在本變形例中，柱狀連接部482E經由焊料486E與裸晶電極424E連接。另外，柱狀連接部480E經由焊料484E與電橋電極448E連接。

【0168】 第三連接部49E具備柱狀連接部492E。柱狀連接部492E是從第一裸晶41E朝向外側的方式形成的柱狀的導體。柱狀連接部492E經由焊料490E與裸晶電極410E連接。另外，柱狀連接部492E與連接於外部（例如廣域配線層102等）的電極焊墊（pad）494E連接。此外，第三連接部49E可以在圖49所示的結構之外（或者代替）具備各種結構物。例如，第三連接部49E可以包括設置在比電極焊墊494E靠下側的深導孔、高柱、柱狀連接部等可以與廣域配線層102（參照圖3）連接的各種結構物。

【0169】 此外，在本變形例中，說明了電橋包括整合電路晶片的裸晶的例子，但是電橋也可以不包括整合電路晶片，而主要由配線和埋入有該配線的絕緣層構成。另外，在本實施方式中，說明了以彼此直徑不同的兩個柱狀連接部連接裸晶與電橋的例子。不限於此，裸晶和電橋也可以由一個柱狀連接部連接，還可以由三個以上的柱狀連接部連接。

【0170】 （第一變形例）

【0171】 圖50是表示圖49所示的晶片整合模組的第一變形的晶片整合模組的結構的圖。對於圖50所示的晶片整合模組40F所具有的結構中的與圖49所示的晶片整合模組40E實質上相同的結構標注相同的標號，並適當省略說明。

【0172】 第一變形例的晶片整合模組40F與上述的晶片整合模組40E（參照圖49）相比較，在第一連接部、第二連接部和第三連接部的結構上不同。具體地

說，在第一變形例中，柱狀連接部或者電極焊墊不經由焊料而直接與其他電極或者配線連接。更具體地說，在第一變形例涉及的第一連接部中，柱狀連接部502F與裸晶電極408E和電橋電極446E連接。另外，在第二連接部中，柱狀連接部504與裸晶電極424E和電橋電極448E連接。進而，在第三連接部中，在裸晶電極410E連接有電極焊墊494E。在此，柱狀連接部與裸晶電極或電橋電極之間、或者裸晶電極與電極焊墊之間可以藉由與混合接合相關的各種習知技術來連接。

【0173】 在第一變形例中，各種導體埋入絕緣體。具體地說，裸晶電極408E、410E、424E埋入絕緣膜510F。另外，電極焊墊494E和柱狀連接部502F、504F埋入絕緣層512F。進而，電橋電極446E、448E埋入絕緣膜514F。而且，第一裸晶41E和第二裸晶42E被絕緣樹脂506F密封。藉由在混合接合相關的各種習知技術中選擇適當的材料系統和處理條件，能夠將裸晶電極408E與柱狀連接部502F以及絕緣膜510F、絕緣層512F連接、接合。對於電橋也同樣地，能夠將電橋電極446E、448E與絕緣層512F和絕緣膜514F、絕緣層512F連接、接合。

【0174】 此外，在第一變形例中，對電橋包括整合電路晶片的例子進行了說明，但不限於此，電橋也可以不包括整合電路晶片。電橋例如也可以包括由矽和玻璃等各種素材等構成的固體晶片來代替整合電路晶片。

【0175】 （第二變形例）

【0176】 圖51是表現圖49所示的晶片整合模組的第二變形例的晶片整合模組的結構的圖。在第二變形例的晶片整合模組40G中，在密封電橋43E的絕緣樹脂524G中形成有深導孔520G，第一裸晶41E以該深導孔520G與外部的導體電連接。更具體地說，也可以是，與電橋43E連接的電極焊墊494E連接有深導孔520G，在深導孔520G的端部形成與外部的導體連接的焊料522G。在此，深導孔

520G可以形成為隨著從電極焊墊494E朝向焊料522G而直徑增大。另外，在第二變形例中，可以形成為第三整合電路晶片442E的下側的面露出。

【0177】 在第二變形例中，包括電橋43E的電橋被絕緣樹脂524G密封。因此，在第二變形例中，由絕緣樹脂524G保護電橋。另外，也能夠在密封電橋的同時密封電橋與其他構件之間的連接部分（底部填充）。進而，藉由使裸晶的形成有端子的部分平坦化，也能夠進一步縮短與廣域配線層的連接部分的間距。

【0178】 （第三變形例）

【0179】 圖52是用於說明圖49所示的晶片整合模組的第三變形例的晶片整合模組的圖。在圖52中示出圖51所示晶片整合模組40G的變形例，即晶片整合模組H的深導孔520G和第三整合電路晶片442E的一部分附近。在第三變形例中，主要說明與第二變形例的晶片整合模組40G不同的點。另外，第三變形例的晶片整合模組也可以具有第二變形例的晶片整合模組40G所具有的結構。即，圖52中未示出的結構可以與圖51所示的結構實質上相同。在第三變形例的晶片整合模組40H中，與第二變形例不同，第三整合電路晶片442E的下側的面未露出。更具體地說，第三整合電路晶片442E的下側被絕緣樹脂525G覆蓋。

【0180】 （第四變形例）

【0181】 圖53是表示圖49所示的晶片整合模組的第四變形例的晶片整合模組的圖。在第四變形例的晶片整合模組40K中，在將電橋43E埋入的絕緣樹脂524的下部形成有配線層570。在該配線層570K中形成的配線連接有第一裸晶41E和電橋43E。

【0182】 第四變形例的配線層570K具有埋入絕緣層中的各種導體，具體地說，具有埋入絕緣層572K、574K中的配線578K和電極576等。這些配線578K和

電極576K可以與外部的導體電連接。根據第四變形例，例如能夠在電橋配置端子。另外，例如能夠從外部向電橋直接供給電源等。

【0183】 第四變形例的第三整合電路晶片564K在由虛線圈出的區域具備具有各種功能的功能元件566K。該功能元件566K以第三整合電路晶片564K的內部所形成的導孔568K與形成於配線層570K的電極576K連接。另外，在本實施方式中，電橋電極446E與配線443K連接，電橋電極448E與配線444E連接。這樣，在第四變形例中，第一裸晶41E和第二裸晶42E經由功能元件566K連接。

【0184】 另外，與第一裸晶41E電連接的電極焊墊494E以高柱560K連接於配線層570K的配線578K。高柱560K與第二變形例中說明的深導孔520G（參照圖51）不同，可以在電極焊墊494E到配線578K的範圍內剖面積的大小大致恆定。

【0185】 （第五變形例）

【0186】 圖54是表示圖49所示的晶片整合模組的第五變形例的晶片整合模組的圖。在第五變形例的晶片整合模組40M中，電橋主要包括配線。具體地說，第五變形例的電橋580M具有各種配線以及埋入有該配線的絕緣層，但不具有整合電路晶片。

【0187】 電橋580M具有埋入絕緣層582M的配線588M，該配線588M與電橋電極446E、448E連接。另外，在絕緣層582M、584M、586M中埋入有配線589M、590。這些配線589M、590M以接觸導孔592M與配線層570K的電極576連接。

【0188】 <晶片整合模組的製造方法的其他變形例>

【0189】 參照圖55~圖60對晶片整合模組的製造方法的其他變形例進行說明。

【0190】 首先，準備圖55所示的表面形成有剝離膜802的平板的支撐體800。在該剝離膜802上面形成各種導體（形成製程）。作為支撐體，能夠適當使用以玻璃、矽、金屬為例的各種材料。例如，在剝離膜802上面形成從支撐體800的表面突出的柱狀的柱狀連接部806、808。另外，在剝離膜802上面也可以形成電極焊墊804、809。

【0191】 接下來，如圖56所示，使包括第一裸晶81E和第二裸晶82E在內的多個裸晶與剝離膜802上面形成的各種導體接合。第一裸晶81E具有第一整合電路晶片810、在其表面形成的配線層812、進一步在其表面形成的包括裸晶電極814、816的各種電極。另外，第二裸晶82E具有第二整合電路晶片820、在其表面形成的配線層822、進一步在其表面形成的包括裸晶電極824、826的各種電極。

【0192】 在本實施方式中，使形成於裸晶的裸晶電極與各種導體結合（裸晶結合製程）。例如，第一裸晶81E的裸晶電極814和裸晶電極816與電極焊墊804和柱狀連接部806分別結合。另外，第二裸晶82E的裸晶電極824和裸晶電極826與電極焊墊809和柱狀連接部808分別結合。裸晶電極可以經由焊料與電極焊墊或者柱狀連接部連接，也可以不經由焊料而以混合接合來結合。

【0193】 接下來，如圖57所示，以樹脂818（密封構件）密封剝離膜802上面形成的各種導體和多個裸晶（密封製程）。第一裸晶81E和第二裸晶82E與剝離層之間，既可以在樹脂818的密封製程之前利用例如液狀底部填充樹脂所導致的毛細現象的注入和固化（Capillary Underfill，毛細底部填充）或NCF(Non Conductive Film，非導電膜)這樣的絕緣樹脂來預先進行密封，也可以在樹脂818的密封製程中同時進行密封（Mold Underfill，裸晶底部填充）。由此，多個裸晶在與柱狀連接部和金屬焊墊結合的狀態下固定。

【0194】 接下來，如圖58所示，進行去除剝離膜802和支撐體800並去除電極焊墊等所殘留的剝離膜的處理。作為去除支撐體的方法，能夠使用機械性剝離支撐體的方法、對剝離膜照射雷射來使其剝離的方法、再有根據情況以磨削、刻蝕來去除支撐體的方法等各種方法。在基於磨削、刻蝕的方法的情況下，也有時不需要剝離膜。進而，對裸晶表面側的樹脂818進行磨削。由此，能夠使裸晶露出。以下，也將以參照圖55~圖58所說明的方法如圖58所示埋入各種導體和多個裸晶且磨削過樹脂的稱為中間體84E。

【0195】 接下來，如圖59所示，使電橋與多個柱狀連接部結合（電橋結合製程）。在本實施方式中，將包括電橋83E的多個裸晶分別作為電橋，使電橋接合於多個柱狀連接部各自的下部。在本實施方式中，電橋83E具有第三整合電路晶片830、在其表面形成的配線層832、進一步在其上形成的電橋電極（包括電橋電極834、836）。

【0196】 電橋83E所具有的電橋電極834與連接於第一裸晶81E的柱狀連接部806結合。進而，電橋83E所具有的電橋電極836與連接於第二裸晶82E的柱狀連接部808接合。由此，電橋83E用作與第一裸晶81E和第二裸晶82E電連接的電橋，形成以柱式懸浮電橋為特徵的結構。此外，電橋電極可以經由焊料與柱狀連接部結合，也可以不經由焊料而以混合接合與柱狀連接部結合。

【0197】 接下來，如圖60所示，以分割成每個晶片整合模組80的方式切斷樹脂818。由此，單獨地形成各晶片整合模組。

【0198】 根據本實施方式的晶片整合模組的製造方法，如參照圖57說明的那樣，在以樹脂固定第一裸晶、第二裸晶和柱狀連接部之後實施其後的製程。由此，在之後的製程中，多個裸晶的位置關係不會偏移，能夠以更高的精度將整合

電路晶片彼此連接。另外，能夠實現更簡易的製程以及操作。進而，也能夠在整合電路晶片的正下方直接形成外部端子，能夠期待在電源完整性(PI: Power Integrity)、訊號完整性(SI: Signal Integrity)方面優異的特性。另外，由於能夠在不依賴於模組尺寸的情況下確保裸晶的穩定的相對位置精度，根據本實施方式，易於實現像Panel-Scale的大規模晶片整合的展開。

【0199】 (第六變形例)

【0200】 圖61~圖64是用於說明圖55~圖60所示的晶片整合模組的製造方法的第六變形例的晶片整合模組的製造方法的圖。在第六變形例中，對具有與參照圖50說明的第二變形例的晶片整合模組40F相同結構的晶片整合模組的製造方法進行說明。

【0201】 首先，與參照圖55~圖58上述的方法同樣地準備埋入樹脂818中的多個中間體84E。

【0202】 參照圖61，對接下來的製程進行說明。首先，將電橋連接於柱狀連接部。第六變形例的電橋具有配線層946和整合電路晶片948。配線層946具有配線(圖61中未圖示)，該配線與多個電橋電極連接。該電橋電極與柱狀連接部連接。例如，電橋電極942與柱狀連接部806連接，電橋電極944與柱狀連接部808連接。由此，電橋電極942、944、配線層946和整合電路晶片作為電橋來發揮功能。

【0203】 進而，以覆蓋裸晶電極、配線層和整合電路晶片的方式進行樹脂密封(圖61)。進而，以磨削等使整合電路晶片露出(圖62)。

【0204】 參照圖62對接下來的製程進行說明。在圖61中，整合電路晶片的下表面被樹脂940覆蓋。對整合電路晶片的下表面和下表面的樹脂940進行磨削。由此，如圖62所示，整合電路晶片的下表面露出。

【0205】 參照圖63對接下來的製程進行說明。在該製程中，在埋入有整合電路晶片的樹脂940中形成導孔的開口950。例如，可以對樹脂940照射雷射從而在樹脂形成開口950。開口950例如可以形成為使得整合電路晶片所連接的電極焊墊809露出。另外，所形成的導孔的開口950可以形成為隨著從電極焊墊809朝向下方而直徑增大。

【0206】 參照圖64對接下來的製程進行說明。在該製程中，在形成於樹脂940的開口以進行例如鍍敷等來形成金屬，在其端部設置焊料。由此，如圖64所示，在樹脂940中形成有在端部設置有焊料954的深導孔952。進而，能夠以切斷樹脂818、940來單獨形成期望尺寸的晶片整合模組。

【0207】 此外，在第六變形例中，說明了對整合電路晶片的下表面和下表面的樹脂940進行磨削的例子，但不限於此，也可以在不對樹脂940等進行磨削的狀態下形成開口950並於此形成在端部設置有焊料的深導孔。由此，可以製作在第三變形例中說明的晶片整合模組。

【0208】 （第七變形例）

【0209】 參照圖65~圖66，對第七變形例的晶片整合模組的製造方法進行說明。在第七變形例中，首先，如參照圖55~圖58說明的那樣製作中間體84E。

【0210】 參照圖65對接下來的製程進行說明。在該製程中，在埋入樹脂818中的電極焊墊809形成高柱962，或者將電橋接合於連接部。第七變形例的電橋具

有配線層964和整合電路晶片966。配線層964具有配線，設置在該配線表面的電橋電極例如以與柱狀連接部806、808連接來作為電橋發揮功能。

【0211】進而，以覆蓋所形成的高柱和與柱狀連接部結合的電橋的方式進行樹脂密封（圖64）。進而，以磨削等使高柱和電橋露出（圖65）。

【0212】參照圖66對接下來的製程進行說明。在該製程中，對密封高柱和電橋的樹脂960、高柱和整合電路晶片進行磨削。由此，如圖66所示，高柱和整合電路晶片的表面在樹脂960的表面露出。進而，能夠以切斷樹脂818、960來製作所期望尺寸的晶片整合模組。

【0213】（第八變形例）

【0214】參照圖67~圖69對第八變形例的晶片整合模組的製造方法進行說明。在第八變形例中，首先，如參照圖55~圖58說明的那樣準備中間體84E。

【0215】參照圖67對接下來的製程進行說明。在該製程中，在埋入樹脂818中的連接部接合電橋。第八變形例的電橋具有配線層986和整合電路晶片988。配線層986具有配線。以使設置在該配線表面的電橋電極與柱狀連接部806、808連接，電橋電極和配線層986作為電橋來發揮功能。

【0216】進而，以覆蓋配線層986和形成於配線層986的電橋電極的方式進行樹脂密封。由此，如圖67所示，在裸晶電極和配線層986被樹脂980固定的狀態下使電橋與柱狀連接部連接。

【0217】參照圖68對接下來的製程進行說明。在該製程中，從配線層986去除整合電路晶片988。進而，能夠以切斷樹脂818來製作所期望尺寸的晶片整合模組。

【0218】 參照圖69詳細地說明從配線層986去除整合電路晶片988的製程。在第八變形例中，在整合電路晶片988與配線層的絕緣層994之間設置有剝離層996。藉由對該剝離層996照射能量粒子981（例如雷射等），能夠使剝離層996的至少一部分分解（變質）。藉由使照射能量粒子的區域沿箭頭示出的掃描方向移動，能夠使剝離層996整體上分解。由此，能夠從絕緣層994去除整合電路晶片988。

【0219】 此外，這裡對以掃描照射能量粒子的區域來分解剝離層996的例子進行了說明，但不限於此，也可以不進行掃描而使能量粒子一次性照射剝離層996整體。

【0220】 <光模組的製造方法>

【0221】 參照圖70~圖74對本發明的一個實施方式的光模組的製造方法進行說明。

【0222】 首先，準備在表面形成有剝離層852的支撐體850。接下來，如圖70所示，在剝離層852的表面形成配線層860。該配線層860可以具有兩層結構，更詳細地說，可以具有與參照圖5說明的配線層630實質上相同的結構。在本實施方式中，在配線層630的上側層形成有多個導孔，在各個導孔結合電極。例如，在導孔861結合與導體柱連接的電極862，在導孔863結合與光元件驅動晶片連接的電極864。

【0223】 接下來，如圖71所示，使導體柱870和光元件驅動晶片880結合於電極。例如，導體柱870結合於電極862。另外，光元件驅動晶片880具有多個電極端子874。電極端子874經由焊料782與配線層860的表面所形成的電極872連接。

【0224】 接下來，如圖72所示，以樹脂882密封多個導體柱870和光元件驅動晶片880。由此，固定多個導體柱870和光元件驅動晶片880。

【0225】 接下來，進行去除剝離層852和支撐體850且去除在配線層860的下表面殘留的剝離層852的處理。進而，對樹脂882的上表面進行磨削，如圖73所示，在光元件驅動晶片880的上表面形成金屬層884。

【0226】 接下來，如圖74所示，整體上下翻轉，以使得金屬層884成為下表面，在配線層860的上表面接合光元件晶片890。在光元件晶片890設置有發光元件892、受光元件894和多個電極端子896。藉由將多個電極端子896分別經由焊料868與配線層860的電極866接合，光元件晶片890與配線層860接合。進而，以樹脂898密封光元件晶片890的下側、發光元件892、受光元件894和多個電極端子896。由此製成光模組89。

【0227】 <晶片整合體的製造方法的變形例>

【0228】 參照圖75~圖79對其他實施方式的晶片整合體的製造方法進行說明。

【0229】 首先，如圖75所示，準備在表面形成有剝離層902的支撐體900，並在剝離層902的表面形成各種導體。具體地說，形成與導體柱連接的電極906和與晶片整合模組連接的柱狀連接部908（高柱）等。

【0230】 接下來，如圖76所示，在剝離層902上面形成的各種導體上形成各種構件。例如，可以在電極906上形成導體柱907，或者在柱狀連接部908上連接晶片整合模組909。晶片整合模組909可以藉由設置在柱狀連接部908上面的焊料與柱狀連接部908連接。在晶片整合模組的電橋的厚度足夠薄的情況下，柱狀連接部908也可以藉由與之相比高度較低的焊料凸塊代替。

【0231】 接下來，如圖77所示，利用樹脂密封所形成的各種構件。具體地說，可以藉由樹脂914密封導體柱907、柱狀連接部908和晶片整合模組909等。其後，將支撐體900與剝離層902一起從配線層904去除。進而，對樹脂914進行磨削，以使得導體柱907和晶片整合模組909露出。

【0232】 接下來，如圖78所示，在樹脂914上面形成配線層912。更具體地說，在樹脂914上面形成配線層912，以使得配線層912中所包括的配線與導體柱907露出的部分或者晶片整合模組909露出的部分連接。例如，形成在配線層912上面的電極916可以藉由導孔與導體柱907連接。另外，接觸金屬918可以藉由導孔與晶片整合模組909連接。

【0233】 接下來，如圖79所示，在接觸金屬918上面搭載散熱機構922。進而，將連接有光配線920的光模組917連接於電極916。由此，製成本實施方式的晶片整合體。

【0234】 <整合電路晶片>

【0235】 圖80是表示作為一個實施方式的整合電路晶片的結構例的圖。整合電路晶片35包括配線層350、電晶體370和連接配線層350與電晶體370的連接層390。

【0236】 配線層350具有五層的層疊結構，各層具有使層間絕緣的膜、埋入該膜中的配線以及將彼此上下相鄰層的配線連接的導孔。例如，第二層的配線352與第三層的配線354經由導孔353連接，配線354埋入絕緣膜356中。各層所具有的膜例如可以由BPSG（Boron-Phosphorous Silicate Glass，硼磷矽酸鹽玻璃）等構成。各層所具有的配線例如可以由銅等金屬構成。此外，上層部（例如第五

層和第四層)的配線成為電源或者接地，因此與其他層的配線相比也可以不細微。

【0237】 以上，利用附圖說明了若干代表性的實施方式，但上述的實施方式以及變形例還存在各種變形例。在相對於上述的說明不產生矛盾的範圍內能夠對實施形態的一部分進行適當變更。另外，例如，能夠將上述的實施方式以及變形例的一部分與其他實施方式的一部分組合應用。

【0238】 在上述實施方式中，主要說明了各種柱狀連接部朝向與裸晶表面大致垂直的方向的例子。不限於此，各種柱狀連接部只要沿朝向其他裸晶的方向延伸，則也可以形成為朝向任意朝向。另外，柱狀連接部的各種尺寸、剖面形狀、縱橫尺寸比(剖面方向的尺寸與相對其垂直的方向的尺寸之比)等能夠根據出於性能、可靠性等要求、可選的製造處理等來適當設定。

【0239】 在上述實施方式中，在電橋包括晶片的情況下，主要說明了電橋包括配線且經由該配線使晶片與電橋電極連接的例子。不限於此，電橋可以不包括配線，晶片也可以直接連接於電橋電極。

【0240】 另外，在上述實施方式中，主要說明了各種裸晶(例如，第一裸晶和第二裸晶等)包括配線的例子。不限於此，裸晶也可以不包括配線。在該情況下，裸晶所具有的整合電路晶片可以直接連接於裸晶電極。

【0241】 在上述實施方式中，使用了在支撐體900上形成的薄膜配線層作為配線904，但配線904不限於此，也能夠使用各種習知的中介部、配線基板。

【0242】 產業上的利用可能性

【0243】 本發明能夠廣泛地應用於半導體模組等。

【符號說明】

【0244】

1：晶片整合系統

10、10A、10a、10B、10b：晶片整合體

100：整合層

100b：背面

100f：前表面

102：廣域配線層

104：晶片層

105：密封體

106：連接層

110：光配線

11、11a、11b、12、12a、12b、13、13a、13b、14、14a、14b、15、

15b、16、16a、16b：光模組

13R：接收機構

13T：發送機構

130：光收發器

131：光學系統機構

132：連接器

136：散熱構件

138：焊料

140：電極

142：導孔

144：電極

146：導體柱

148：電極

20：散熱機構

210：支撐構件

220：結合部

222：接觸部

30：外部端子

35：整合電路晶片

350：配線層

352：配線

353：導孔

354：配線

356：絕緣膜

370：電晶體

390：連接層

40、40A、40B、40C、40D、40E、40F、40G、40H、40K、40M：晶片整合模組

401：高柱

402E：第一整合電路晶片

403：電極

404E：配線

406E：配線

408E：裸晶電極

41：半導體裸晶

41E：第一裸晶

410E：裸晶電極

411：IC晶片

411t：主面

412、413：絕緣層

412E：絕緣層

414、415：配線

414E：絕緣層

416、417：裸晶電極

42：半導體裸晶

42E：第二裸晶

420E：第二整合電路晶片

421：IC晶片

421t：主面

422、423：絕緣層

422E：配線

424E：裸晶電極

425：配線

426E：絕緣層
428E：絕緣層
427：裸晶電極
43、43A、43B：電橋
43E：電橋
431：晶片
431t：主面
432、433：絕緣層
434：配線
436：電橋電極
436A：導體部
437：電橋電極
437A：導體部
438：絕緣層
438b、438t：面
44：密封體
441、442：填充粒子
442E：第三整合電路晶片
443：絕緣樹脂
443K：配線
444E：配線
446E：電橋電極

448E：電橋電極

44A、44B、45：密封體

450E：絕緣層

451、452：填充粒子

452E：絕緣層

453：樹脂

45A、45B：密封體

45b：下表面

45E：密封構件

46E：密封構件

47：連接部

47E：第一連接部

472：柱狀連接部

472A：主體部

472B、472C：金屬膜

472D、472E：合金層

473、474：焊料層

474E：柱狀連接部

476E：焊料

478E：焊料

48：連接部

48E：第二連接部

480E：柱狀連接部

482：柱狀連接部

482A：主體部

482B、482C：金屬膜

482D、482E：合金層

483、484：焊料層

484E：焊料

486E：焊料

49：連接部

49E：第三連接部

490E：焊料

492：電極

492A：主體部

492B、492C：金屬膜

492D：合金層

492E：柱狀連接部

493：焊料層

494E：電極焊墊

50：晶片整合模組

502F：柱狀連接部

504F：柱狀連接部

506F：絕緣樹脂

51：半導體裸晶

510F：絕緣膜

511：裸晶電極

512：密封體

512F：絕緣層

514F：絕緣膜

52：電橋結構體

520：電橋

520G：深導孔

521：連接部

522G：焊料

523：密封體

524G：絕緣樹脂

525G：絕緣樹脂

560K：高柱

564：第三整合電路晶片

566K：功能元件

568K：導孔

570K：配線層

572K：絕緣層

574K：絕緣層

576K：電極

578K：配線

580M：電橋

582M：絕緣層

584M：絕緣層

586M：絕緣層

588M：配線

589M：配線

590M：配線

592M：導孔

600：光纖

601：透鏡

602：反射機構

603：透鏡

605：光元件晶片

606：發光元件

607：底部填充樹脂

608：電極端子

609：焊料層

610：光纖

611：透鏡

612：反射機構

613：透鏡

- 615：光元件晶片
- 616：受光元件
- 620：晶片層
- 621、622：光元件驅動晶片
- 623、624：電極端子
- 625：導體連接部
- 626、627：電極
- 628：導體柱
- 629：金屬層
- 630：配線層
- 631：電極
- 632：導孔
- 633：電極
- 634：焊料層
- 635：配線
- 636、637：導孔
- 640：結合構件
- 641：導孔
- 642：焊料層
- 643：結合構件
- 644：導孔
- 70：支撐體

70t：上表面

71：剝離層

72：種子層

72A：氧化膜

73：抗蝕劑遮罩

73H：開口部

80：支撐體

80t：上表面

800：支撐體

802：剝離膜

804：電極焊墊

806：柱狀連接部

808：柱狀連接部

809：電極焊墊

81、82、83、84：絕緣層

810：第一整合電路晶片

812：配線層

814：裸晶電極

816：裸晶電極

818：樹脂

820：第二整合電路晶片

822：配線層

- 824：裸晶電極
- 826：裸晶電極
- 830：第三整合電路晶片
- 832：配線層
- 834：電橋電極
- 836：電橋電極
- 850：支撐體
- 852：剝離層
- 860：配線層
- 861：導孔
- 862：電極
- 863：導孔
- 864：電極
- 866：電極
- 868：焊料
- 870：導體柱
- 872：電極
- 874：電極端子
- 880：光元件驅動晶片
- 882：樹脂
- 884：金屬層
- 81E：第一裸晶

81A：剝離層

81H1、81H2、81H3：開口部

82A：種子層

82E：第二裸晶

83E：電橋

84E：中間體

89：光模組

890：光元件晶片

892：發光元件

894：受光元件

896：電極端子

898：樹脂

900：支撐體

902：剝離層

904：配線

906：電極

907：導體柱

908：柱狀連接部

909：晶片整合模組

912：配線層

914：樹脂

916：電極

- 917：光模組
- 918：接觸金屬
- 920：光配線
- 922：散熱機構
- 940：樹脂
- 942：電橋電極
- 944：電橋電極
- 948：整合電路晶片
- 946：配線層
- 950：開口
- 952：深導孔
- 954：焊料
- 960：樹脂
- 962：高柱
- 964：配線層
- 966：整合電路晶片
- 980：樹脂
- 981：能量粒子
- 986：配線層
- 988：整合電路晶片
- 994：絕緣層
- 996：剝離層

G1：分隔距離

G2：最短距離

【發明申請專利範圍】

【請求項1】一種半導體模組的製造方法，包括如下製程：

製程（a），在第一支撐體的第一面上形成第一連接部和第二連接部，該第一連接部包括向該第一面的面外方向延伸的第一柱狀連接部，該第二連接部包括向該第一面的面外方向延伸的第二柱狀連接部；

製程（b），準備第一半導體裸晶和第二半導體裸晶，該第一半導體裸晶具有第一IC晶片以及與該第一IC晶片連接的第一裸晶電極，該第二半導體裸晶具有第二IC晶片以及與該第二IC晶片連接的第二裸晶電極，將該第一半導體裸晶和該第二半導體裸晶分別搭載在該第一支撐體上，以使得該第一裸晶電極配置在該第一連接部上並且該第二裸晶電極配置在該第二連接部上；

製程（c），在該製程（b）之後，以第一密封體密封該第一半導體裸晶、該第二半導體裸晶、該第一連接部以及該第二連接部；

製程（d），在該製程（c）之後，去除該第一支撐體，並且使該第一柱狀連接部的一部分以及該第二柱狀連接部的一部分分別從該第一密封體露出；以及

製程（e），準備電橋，該電橋包括與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極，在該製程（d）之後，將該電橋搭載於被該第一密封體密封的結構體，以使得該第一電橋電極配置在該第一柱狀連接部上並且該第二電橋電極配置在該第二柱狀連接部上。

【請求項2】如請求項1所述的半導體模組的製造方法，其中，還包括：

製程 (f)，在該製程 (e) 之後，利用第二密封體密封該第一電橋電極以及該第二電橋電極。

【請求項3】 如請求項2所述的半導體模組的製造方法，其中，

該第一密封體包含多個第一填充粒子，

該第二密封體包含多個第二填充粒子，

該多個第一填充粒子的平均粒徑大於該多個第二填充粒子的平均粒徑。

【請求項4】 如請求項1所述的半導體模組的製造方法，其中，

在該製程 (a) 中，該第一連接部和該第二連接部分別形成在基底的種子層上，

在該製程 (b) 中，該第一連接部的側面和該第二連接部的側面被氧化膜覆蓋。

【請求項5】 如請求項4所述的半導體模組的製造方法，其中，

在該製程 (b) 中，

該第一裸晶電極經由焊料與該第一連接部接合，

該第二裸晶電極經由焊料與該第二連接部接合。

【請求項6】 如請求項4所述的半導體模組的製造方法，其中，

在該製程 (e) 中，

該第一電橋電極經由焊料與該第一連接部接合，

該第二電橋電極經由焊料與該第二連接部接合。

【請求項7】 如請求項1所述的半導體模組的製造方法，其中，

在該製程 (e) 中，準備該電橋的製程還具有：

製程 (e1)，在第二支撐體上依次層疊形成第一絕緣層、配線以及第二絕緣層；

製程 (e2)，在該製程 (e1) 之後，該第二支撐體上的該第二絕緣層經由比該第二絕緣層厚的第三絕緣層與基板黏合；

製程 (e3)，在該製程 (e2) 之後，去除該第二支撐體；以及

製程 (e4)，在該製程 (e3) 之後，在該第一絕緣層上形成與該配線電連接的該第一電橋電極和該第二電橋電極。

【請求項8】 一種半導體模組的製造方法，包括如下製程：

製程 (a)，在第一支撐體的第一面上形成第一絕緣層，之後在該第一絕緣層形成第一開口部和第二開口部；

製程 (b)，形成第一連接部和第二連接部，該第一連接部包括在該第一開口部內形成的第一柱狀連接部，該第二連接部包括在該第二開口部內形成的第二柱狀連接部；

製程 (c)，準備第一半導體裸晶和第二半導體裸晶，該第一半導體裸晶具有第一IC晶片、與該第一IC晶片連接的第一裸晶電極以及密封該第一裸晶電極的第二絕緣層，該第二半導體裸晶具有第二IC晶片、與該第二IC晶片連接的第二裸晶電極以及密封該第二裸晶電極的第三絕緣層，將該第一半導體裸晶和該第二半導體裸晶分別搭載在該第一支撐體上，以使得該第一裸晶電極配置在該第一連接部上並且該第二裸晶電極配置在該第二連接部上；

製程 (d)，在該製程 (c) 之後，以第一密封體密封該第一半導體裸晶以及該第二半導體裸晶；

製程 (e)，在該製程 (d) 之後，去除該第一支撐體，並且使該第一柱狀連接部的一部分和該第二柱狀連接部的一部分分別從該第一絕緣層露出；以及

製程 (f)，準備電橋，該電橋包括與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極，在該製程 (e) 之後，將該電橋搭載於被該第一密封體密封的結構體，以使得該第一電橋電極配置在該第一柱狀連接部上並且該第二電橋電極配置在該第二柱狀連接部上，

在該製程 (c) 中，

該第一絕緣層與該第二絕緣層彼此接合，並且該第一裸晶電極被該第一絕緣層和該第二絕緣層密封，

該第一絕緣層與該第三絕緣層彼此接合，並且該第二裸晶電極被該第一絕緣層和該第三絕緣層密封。

【請求項9】 如請求項8所述的半導體模組的製造方法，其中，

在該製程 (b) 中，

該第一裸晶電極經由焊料與該第一連接部接合，

該第二裸晶電極經由焊料與該第二連接部接合。

【請求項10】 如請求項9所述的半導體模組的製造方法，其中，

在該製程 (f) 中準備的該電橋還具有密封該第一電橋電極和該第二電橋電極各自的一部分的第四絕緣層，

在該製程 (f) 中，

該第一電橋電極經由焊料與該第一連接部接合，

該第二電橋電極經由焊料與該第二連接部接合，

該第一絕緣層與該第四絕緣層彼此接合。

【請求項11】 一種半導體模組，包括：

第一半導體裸晶，具有第一IC晶片以及與該第一IC晶片連接的第一裸晶電極；

第二半導體裸晶，具有第二IC晶片以及與該第二IC晶片連接的第二裸晶電極；

第一連接部，與該第一裸晶電極電連接；

第二連接部，與該第二裸晶電極電連接；

電橋，具有與該第一連接部連接的第一電橋電極以及與該第二連接部連接的第二電橋電極；以及

第一密封體，密封該第一半導體裸晶和該第二半導體裸晶，

該第一連接部包括第一柱狀連接部，該第一柱狀連接部配置在該第一半導體裸晶和該電橋之間並且沿著從該第一半導體裸晶和該電橋中的一方朝向另一方的方向延伸，

該第一連接部包括第二柱狀連接部，該第二柱狀連接部配置在該第一半導體裸晶和該電橋之間並且沿著從該第一半導體裸晶和該電橋中的一方朝向另一方的方向延伸，

該第一電橋電極和該第二電橋電極從該第一密封體露出，

該第一柱狀連接部和該第二柱狀連接部分別被該第一密封體密封。

【請求項12】 如請求項11所述的半導體模組，其中，

該第一電橋電極和該第二電橋電極分別被第二密封體密封。

【請求項13】 如請求項11所述的半導體模組，其中，

該第一密封體包含多個第一填充粒子，
該第二密封體包含多個第二填充粒子，
該多個第一填充粒子的平均粒徑大於該多個第二填充粒子的平均粒徑。

【請求項14】 如請求項11所述的半導體模組，其中，

該第一連接部的側面和該第二連接部的側面被氧化膜覆蓋。

【請求項15】 如請求項11所述的半導體模組，其中，

該電橋具有：

晶片；

在該晶片上依次層疊的第一絕緣層、第二絕緣層和第三絕緣層；以及
配線，夾在該第二絕緣層和該第三絕緣層之間，與該第一電橋電極和
該第二電橋電極分別連接，

該第一絕緣層的厚度比該第二絕緣層的厚度厚。

【請求項16】 一種電子裝置，具備：

具有第一電極的第一裸晶；

具有第二電極的第二裸晶；

與該第一電極電連接的第一連接部；

與該第二電極電連接的第二連接部；以及

與該第一連接部和該第二連接部電連接的電橋，

該第一連接部具有從該電橋朝向該第一裸晶的柱狀連接部。

【請求項17】 如請求項16所述的電子裝置，其中，

該柱狀連接部具有從該電橋朝向該第一電極的第一柱狀連接部、以及與該第一柱狀連接部的端部連接並且從該第一柱狀連接部的端部朝向該第一電極的第二柱狀連接部，

該第一柱狀連接部的與該第二柱狀連接部連接的部分的剖面積大於該第二柱狀連接部的與該第一柱狀連接部連接的部分的剖面積。

【請求項18】 如請求項16所述的電子裝置，其中，

還具備密封構件，該密封構件將該第一裸晶和該第二裸晶一體地密封。

【請求項19】 如請求項16所述的電子裝置，其中，該電橋包括晶片。

【請求項20】 如請求項16所述的電子裝置，其中，該電橋經由焊料與該柱狀連接部連接。

【請求項21】 如請求項16所述的電子裝置，其中，

該第一裸晶以混合接合與該第一連接部連接，

該第二裸晶以混合接合與該第二連接部連接，

該第一裸晶和該第二裸晶被密封構件一體地密封。

【請求項22】 一種電子模組，具備：

請求項16所述的電子裝置；

在內部設置有配線的配線層；以及

將該配線與該電子裝置電連接的連接部。

【請求項23】 如請求項22所述的電子模組，其中，

該第一裸晶具有與第三連接部電連接的第三電極，

該第一裸晶、該第三電極和該第三連接部被密封構件一體地密封，

該第三連接部貫通該密封構件並與該配線層連接。

【請求項24】 一種電子裝置的製造方法，包括如下製程：

形成製程，在支撐體上形成包括從該支撐體突出的柱狀連接部的第一連接部和第二連接部；

裸晶結合製程，使第一裸晶所具有的第一電極與該第一連接部結合，使第二裸晶所具有的第二電極與該第二連接部結合；

密封製程，以樹脂密封該第一裸晶、該第二裸晶、該第一連接部；以及

電橋結合製程，使電橋與該第一連接部的下部和該第二連接部的下部結合。

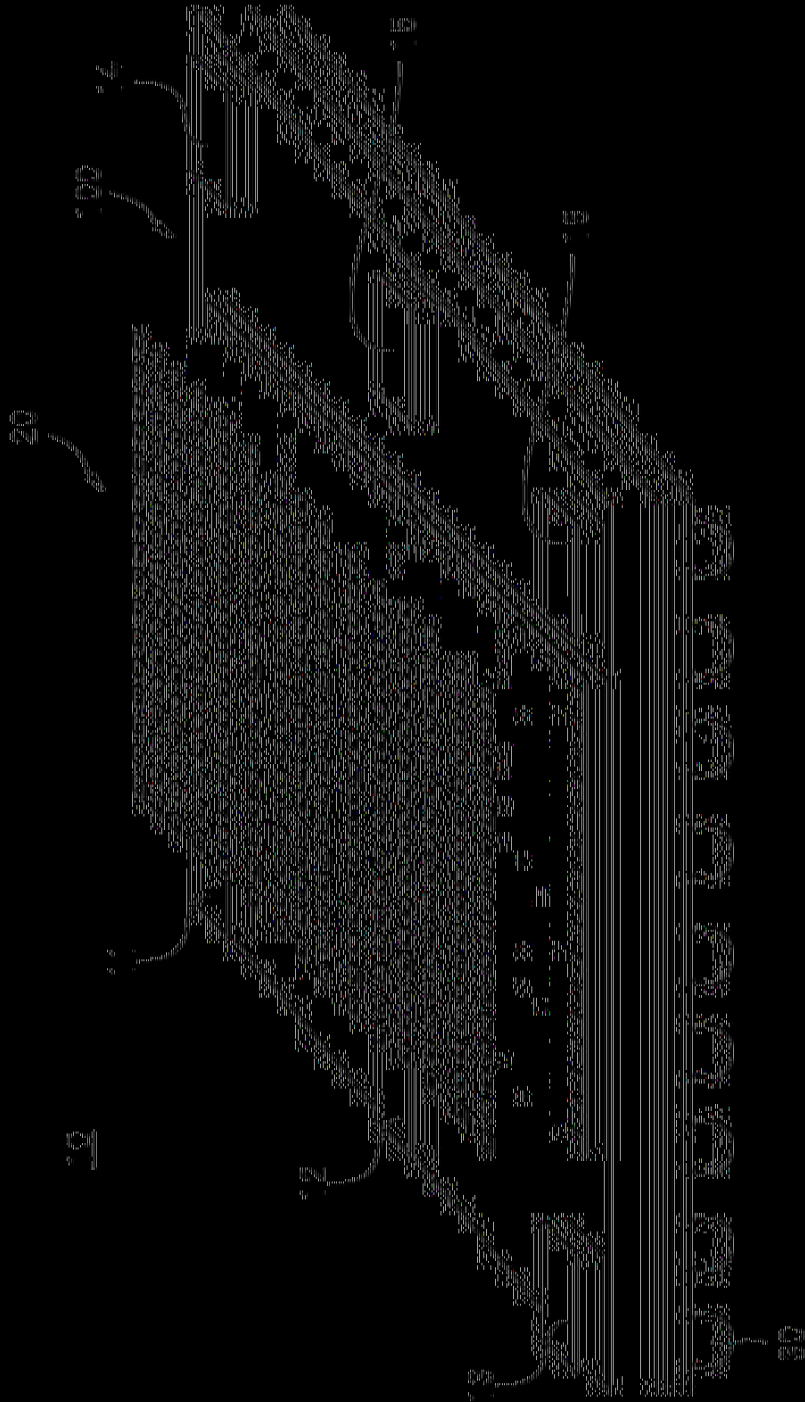
【請求項25】 如請求項24所述的電子裝置的製造方法，其中，

該第一連接部具有柱狀的第一柱狀連接部和柱狀的第二柱狀連接部，

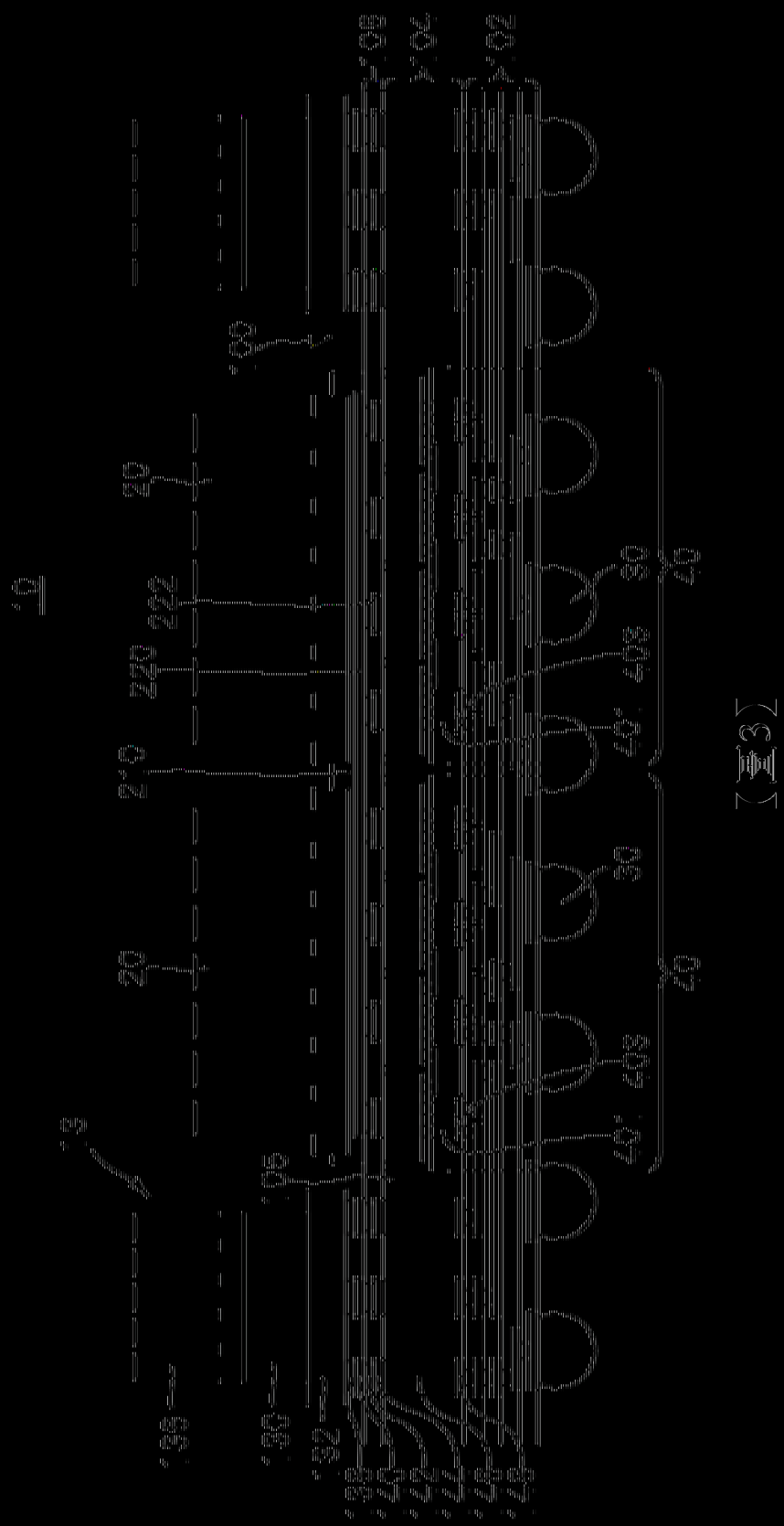
該形成製程包括：在該支撐體上形成該第一連接部的製程，以使得該第一連接部從該支撐體朝向該第一裸晶突出；以及在該第一連接部上形成第二連接部的製程，以使得該第二柱狀連接部從該第一柱狀連接部朝向該第一裸晶突出，

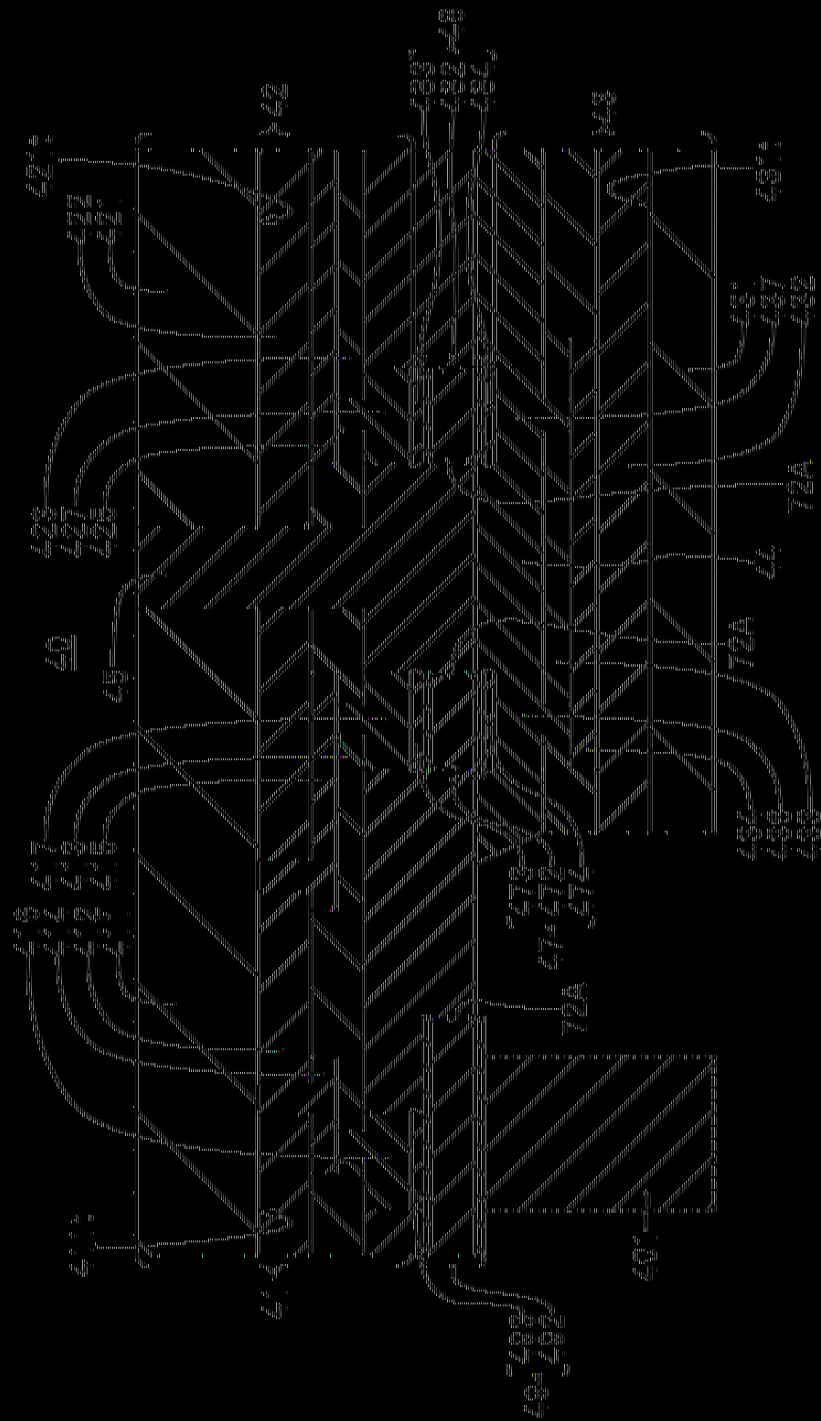
該第一柱狀連接部的與該第二柱狀連接部連接的部分的剖面積大於該第二柱狀連接部的與該第一柱狀連接部連接的部分的剖面積，

該裸晶結合製程包括將該第一裸晶連接於該第二柱狀連接部的製程。

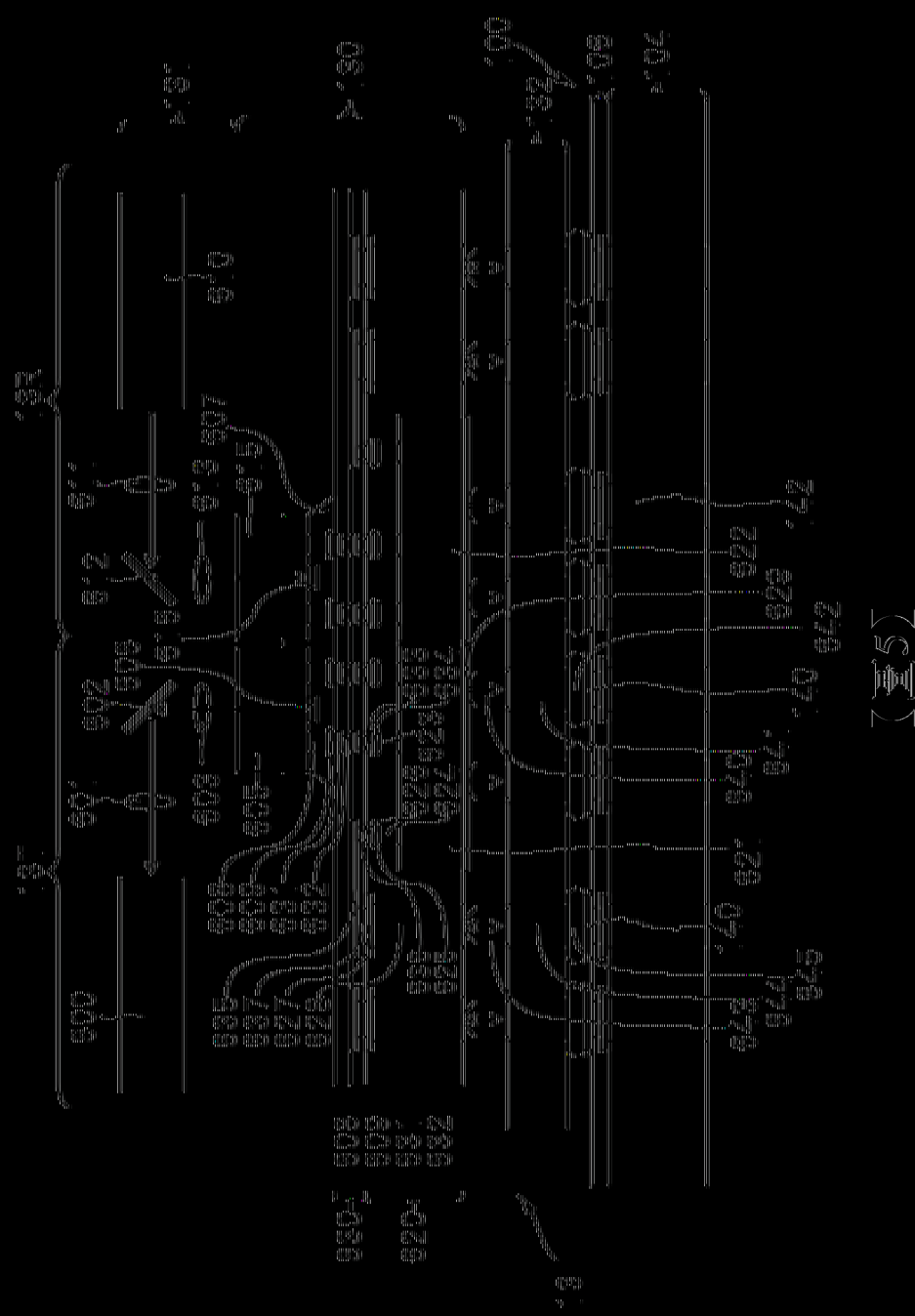


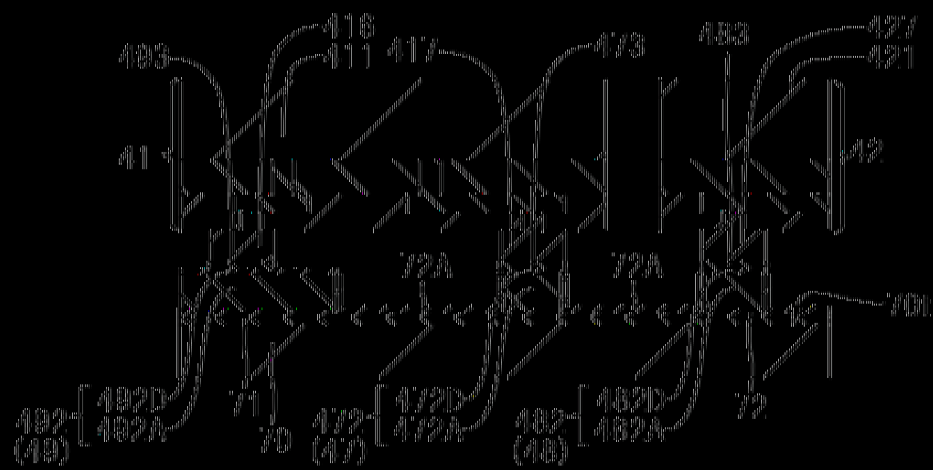
(E2)



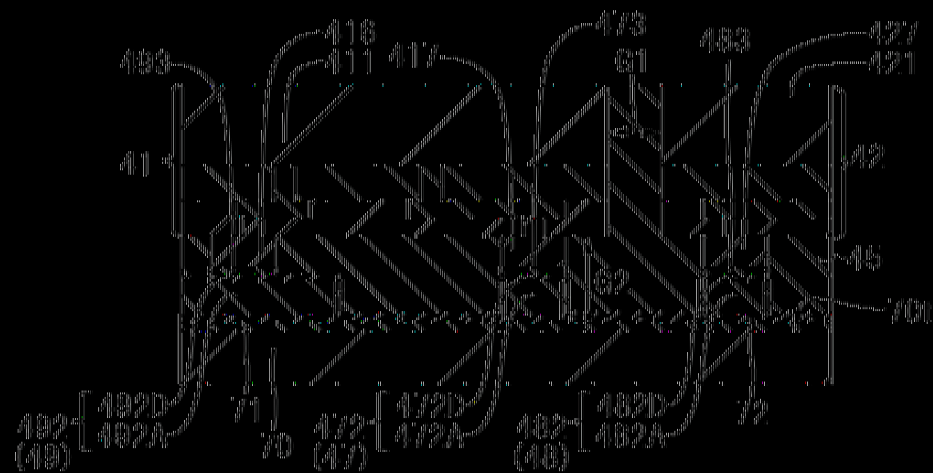


【圖7】

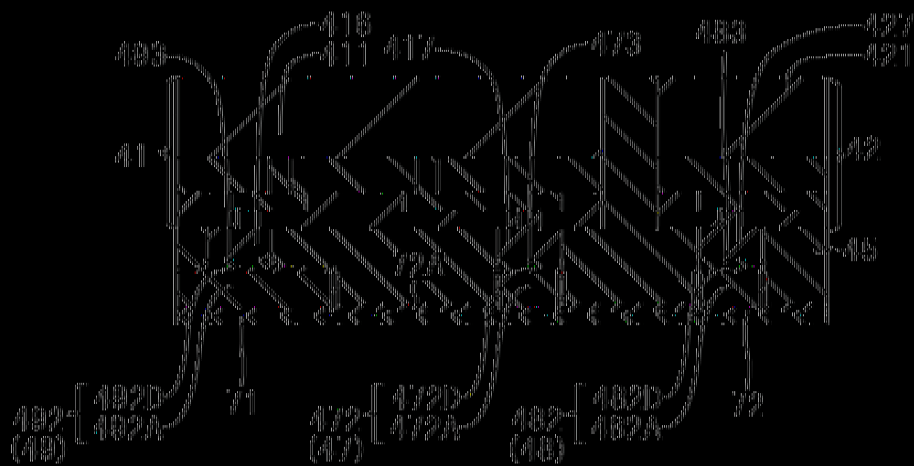




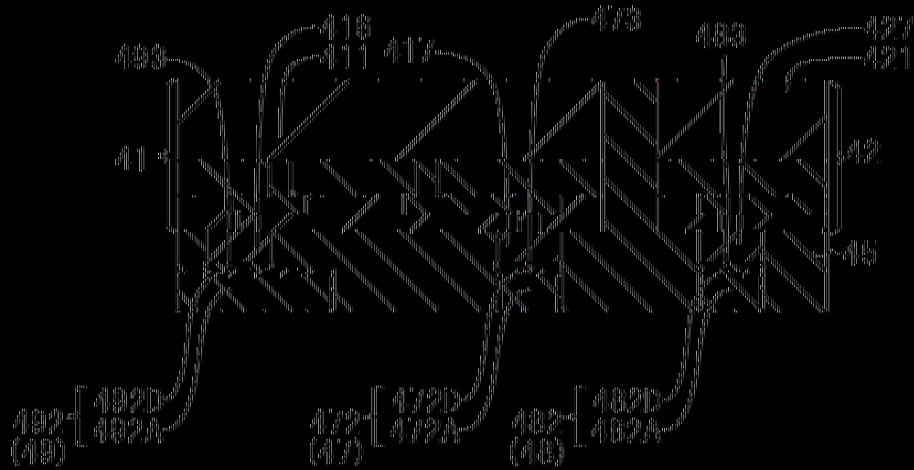
|(图)15|



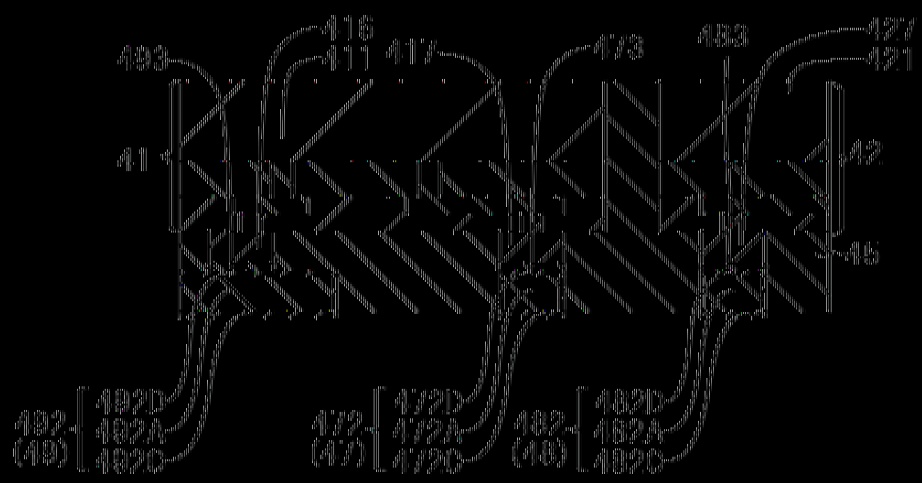
|(图)16|



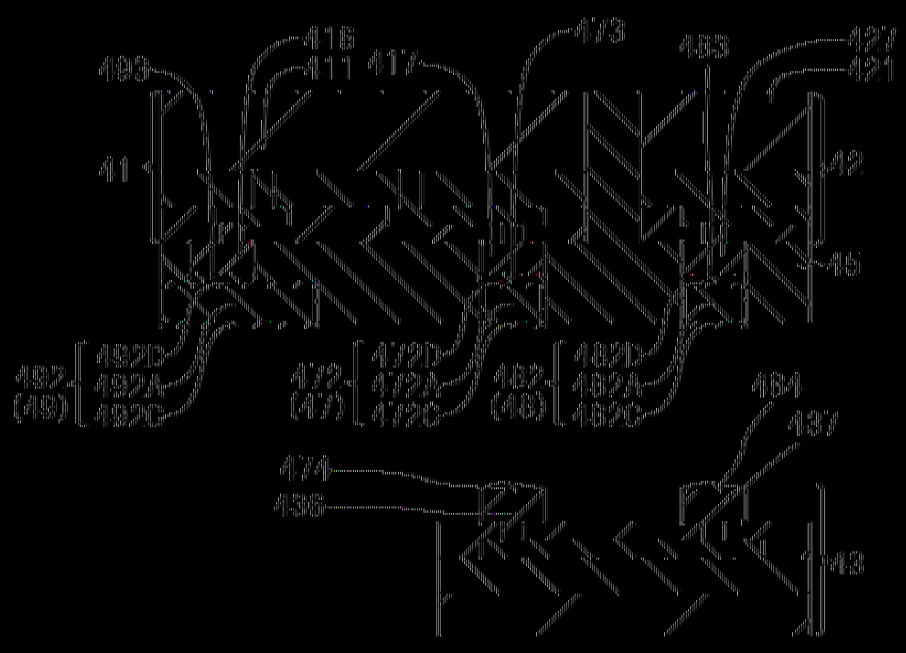
|(図)17|



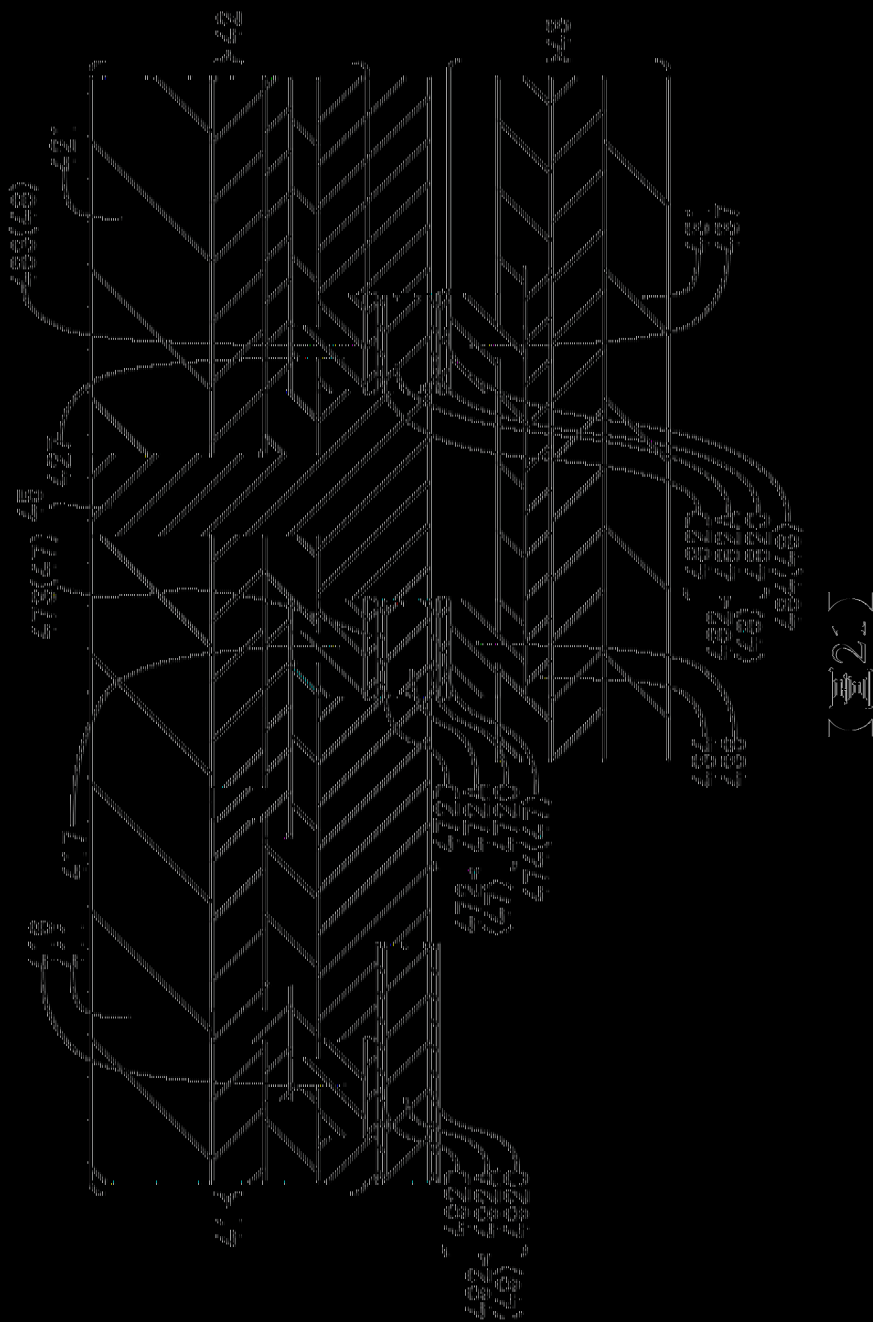
|(図)18|

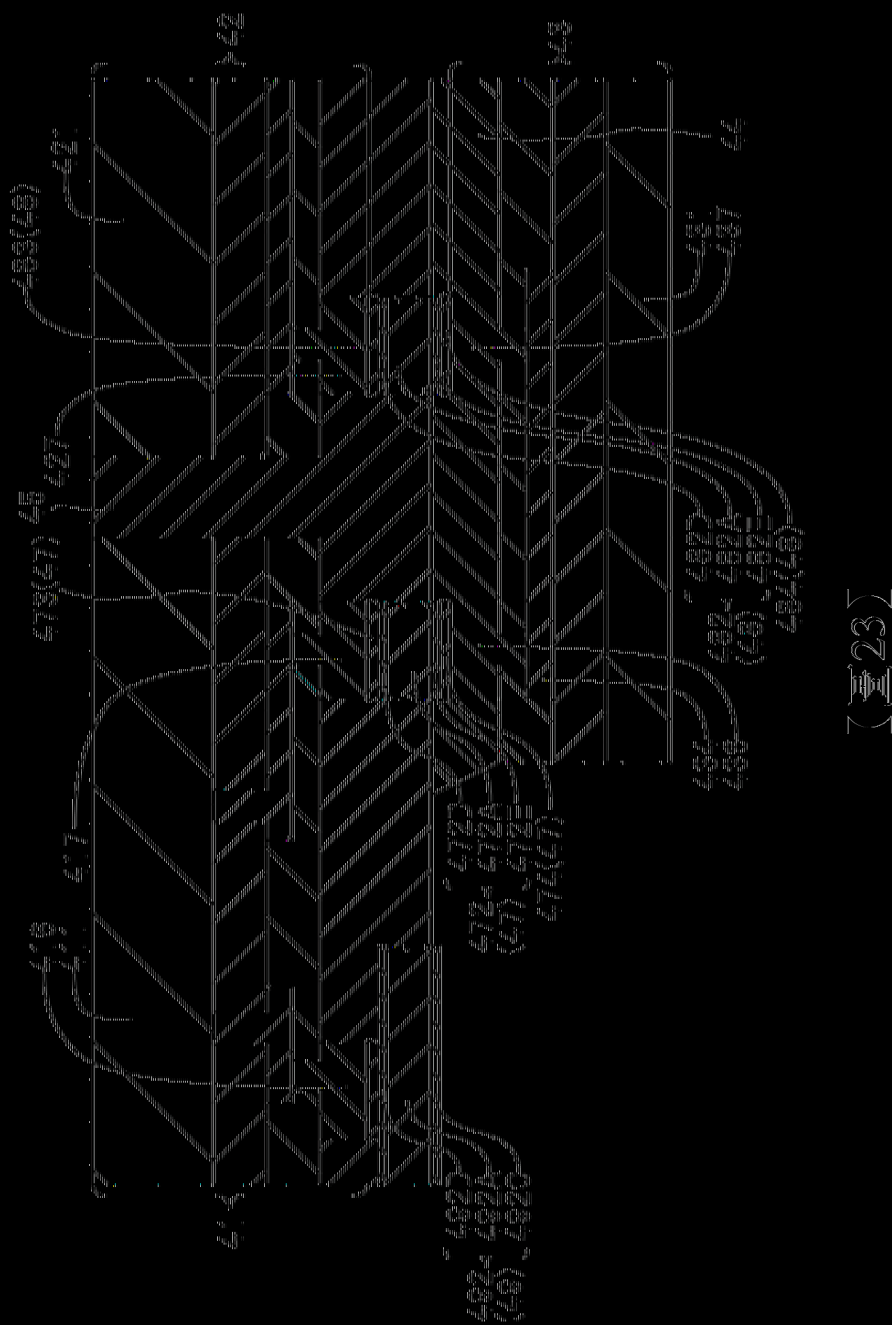


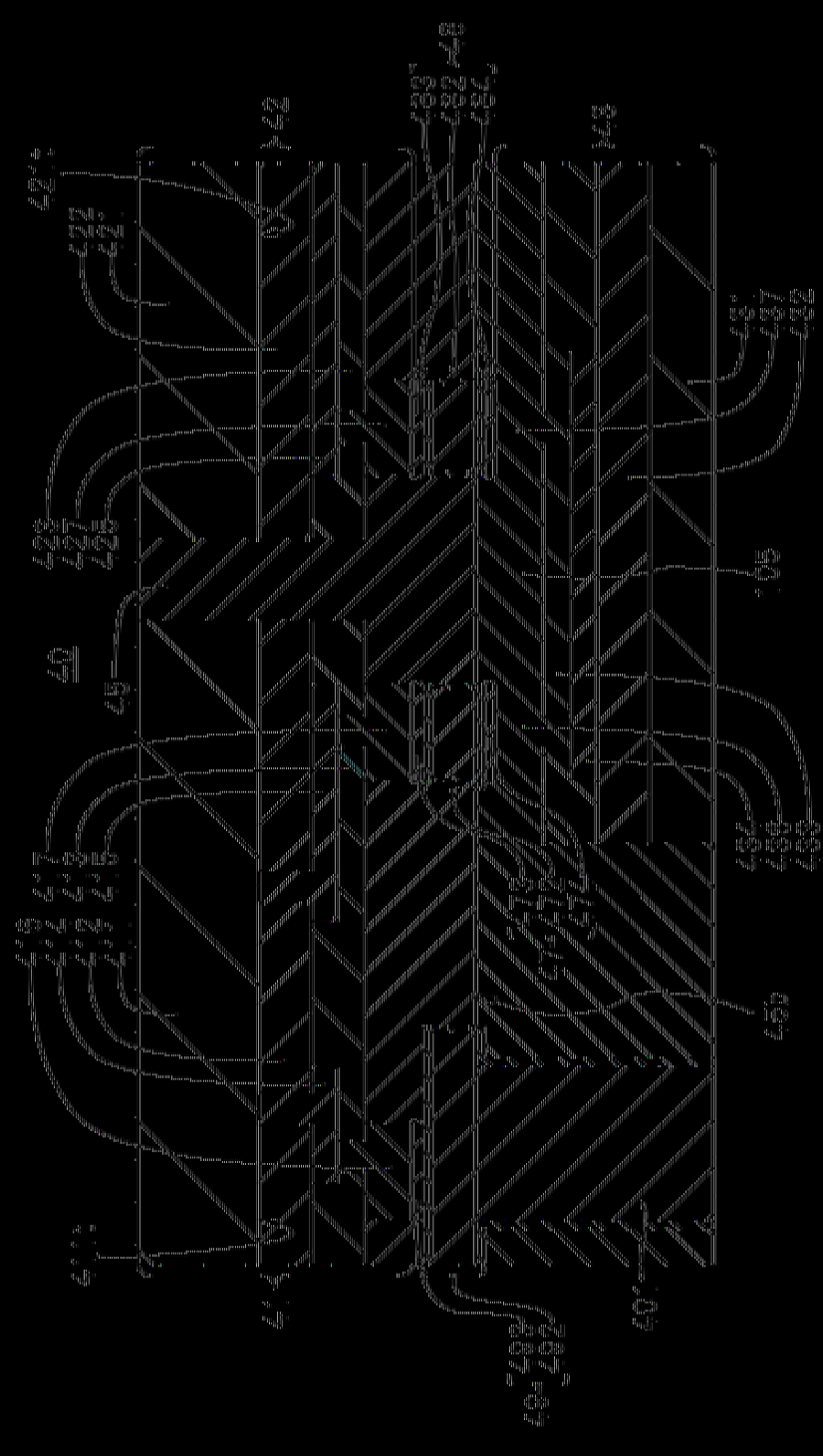
|(图)19|



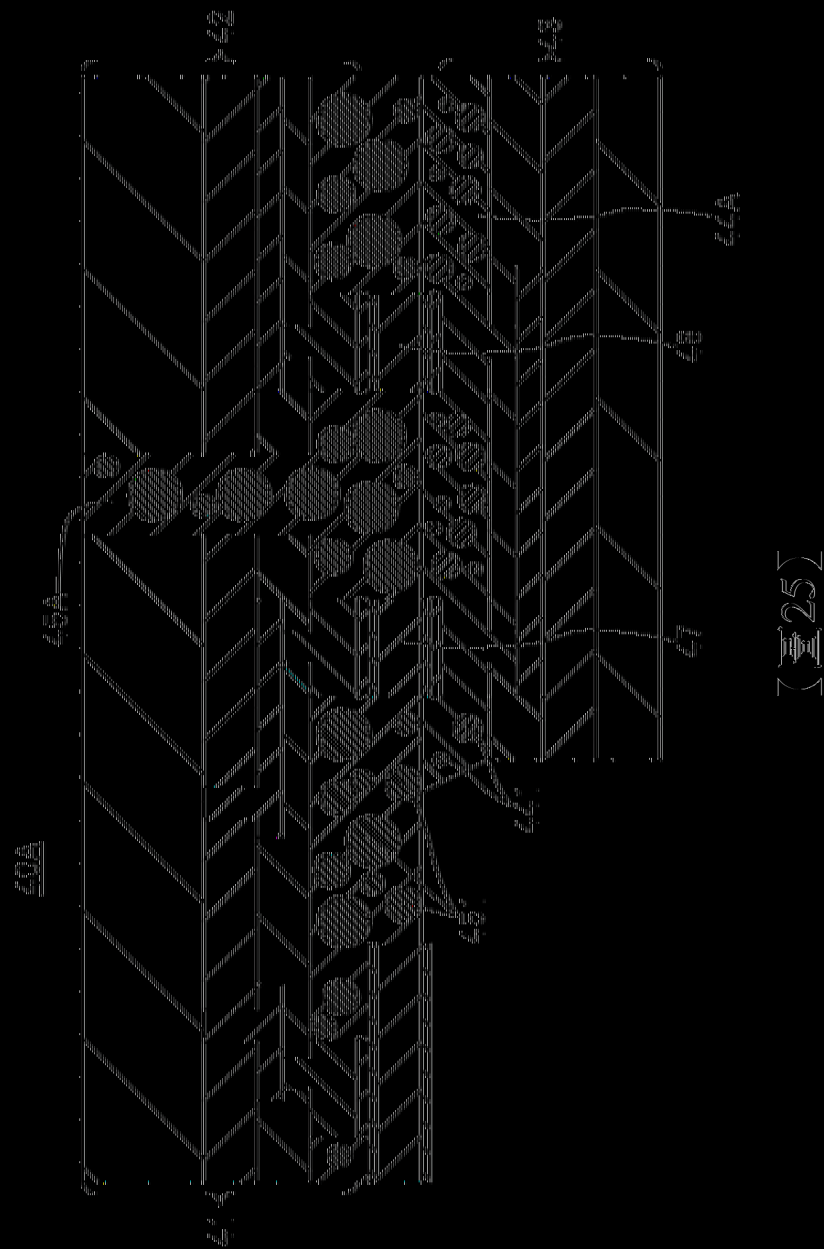
|(图)20|



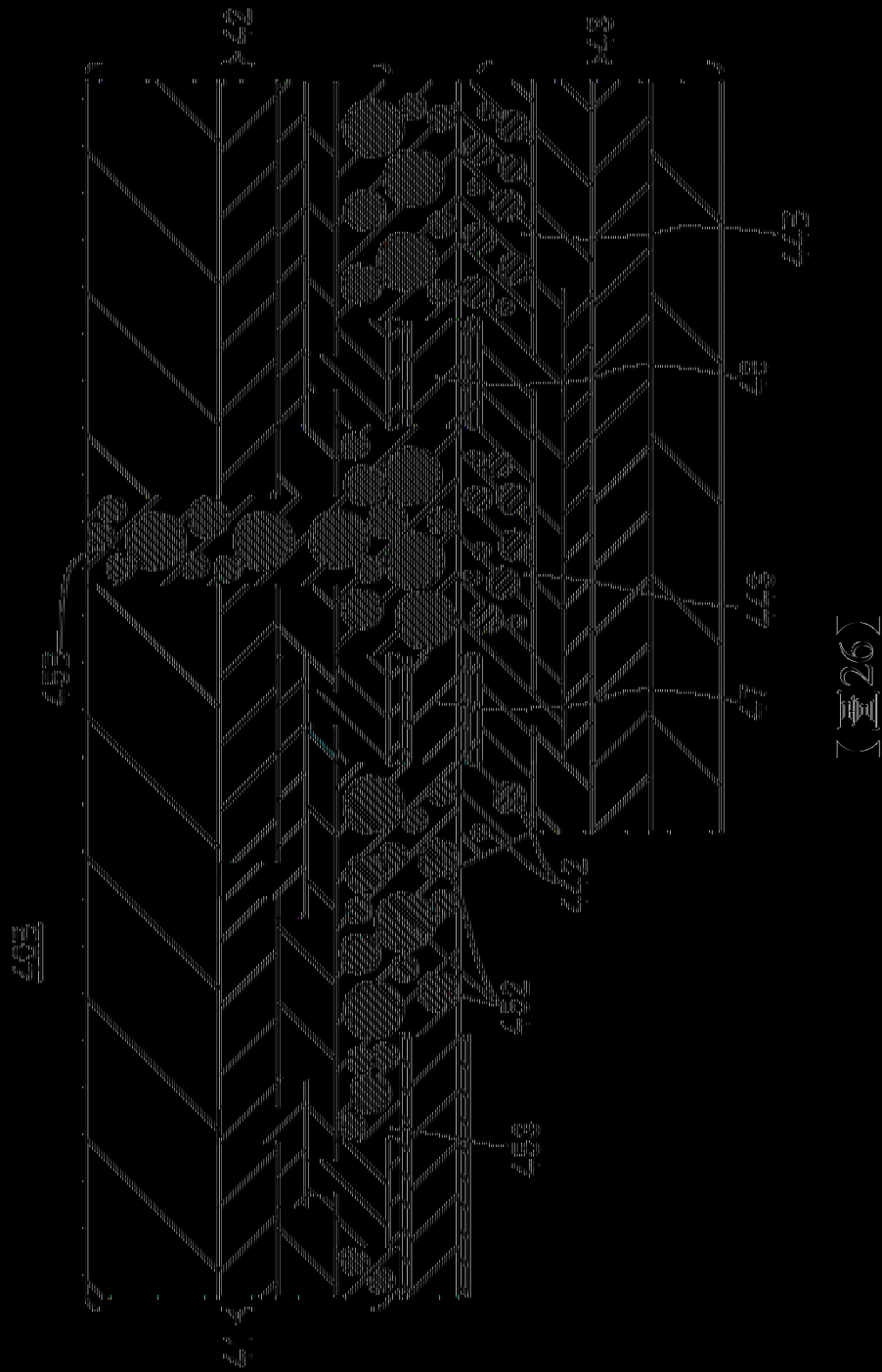




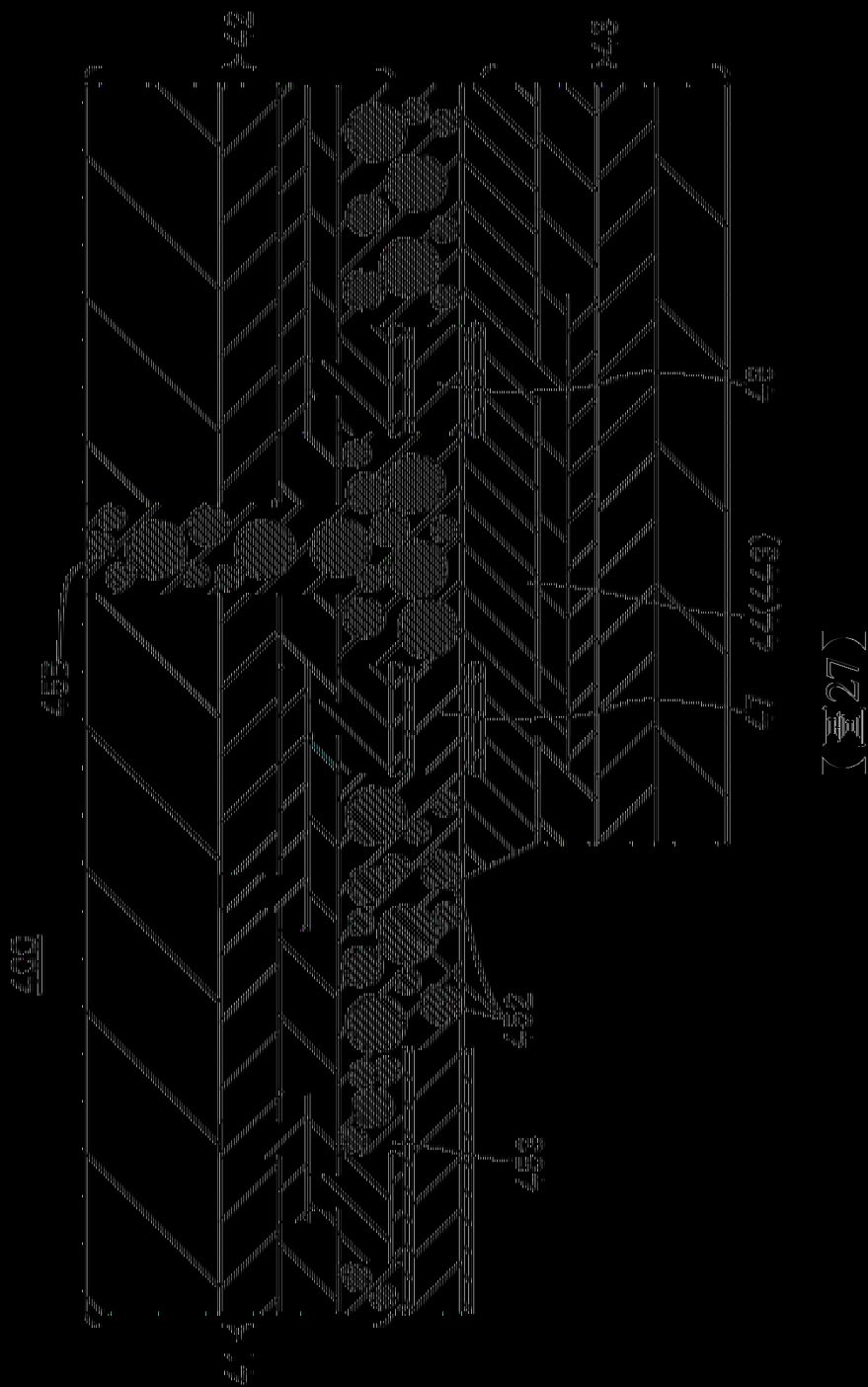
(圖27)

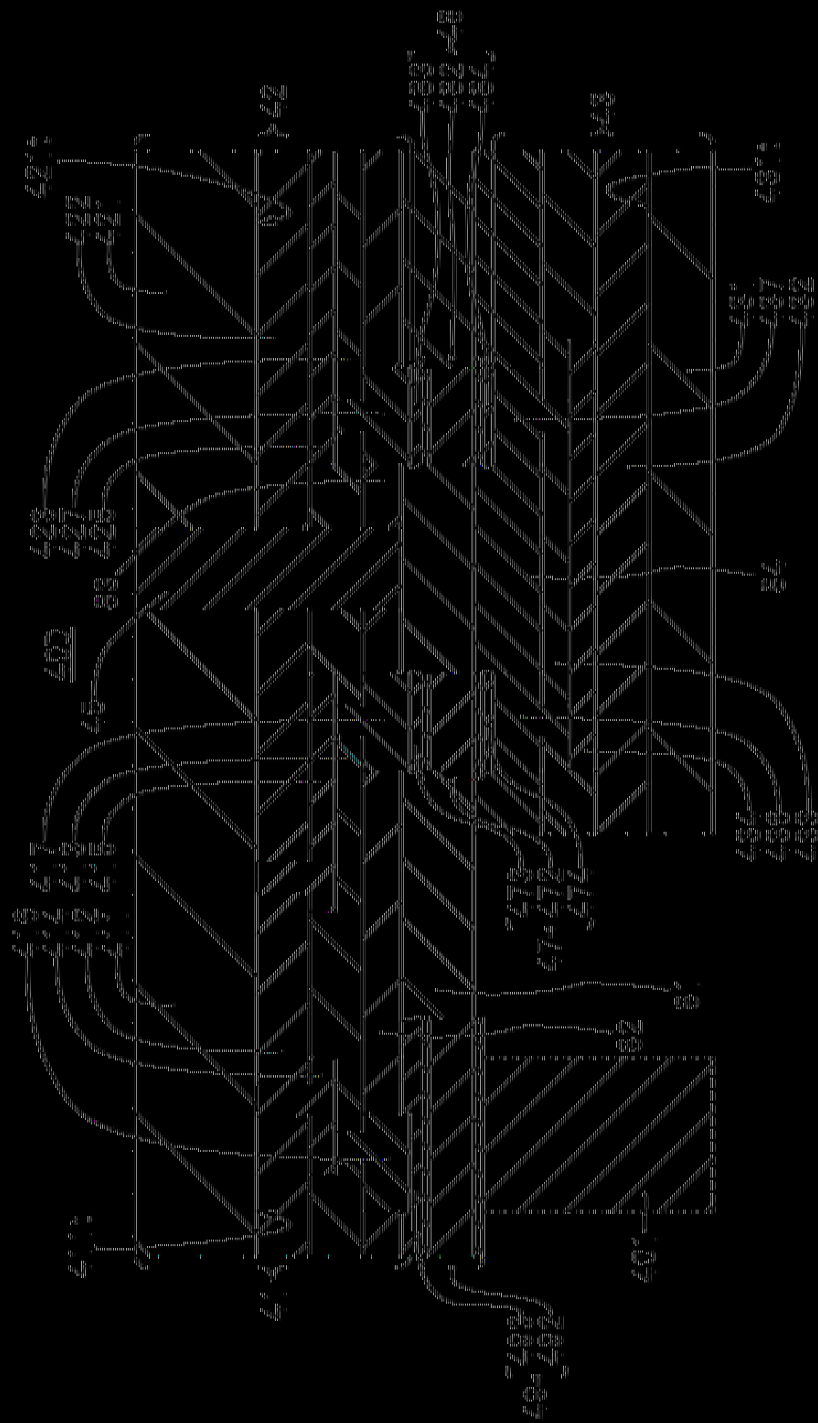


[圖25]

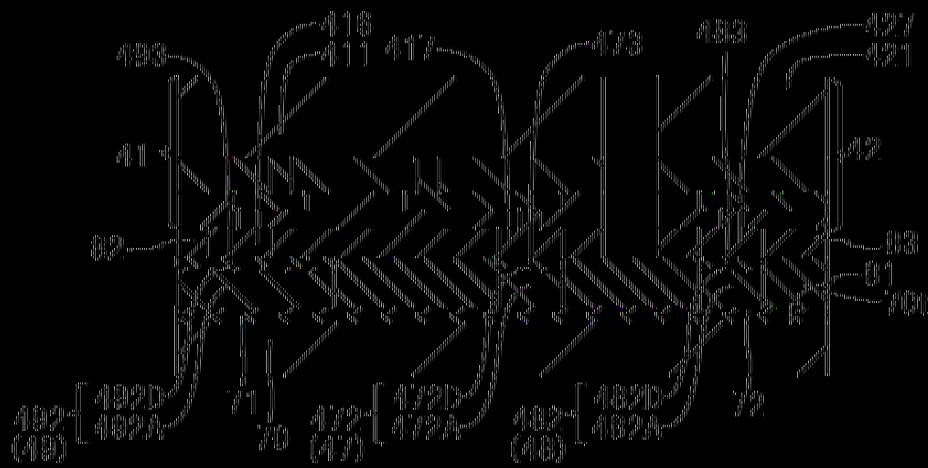


【圖26】





【圖28】



|(图)35|



|(图)36|

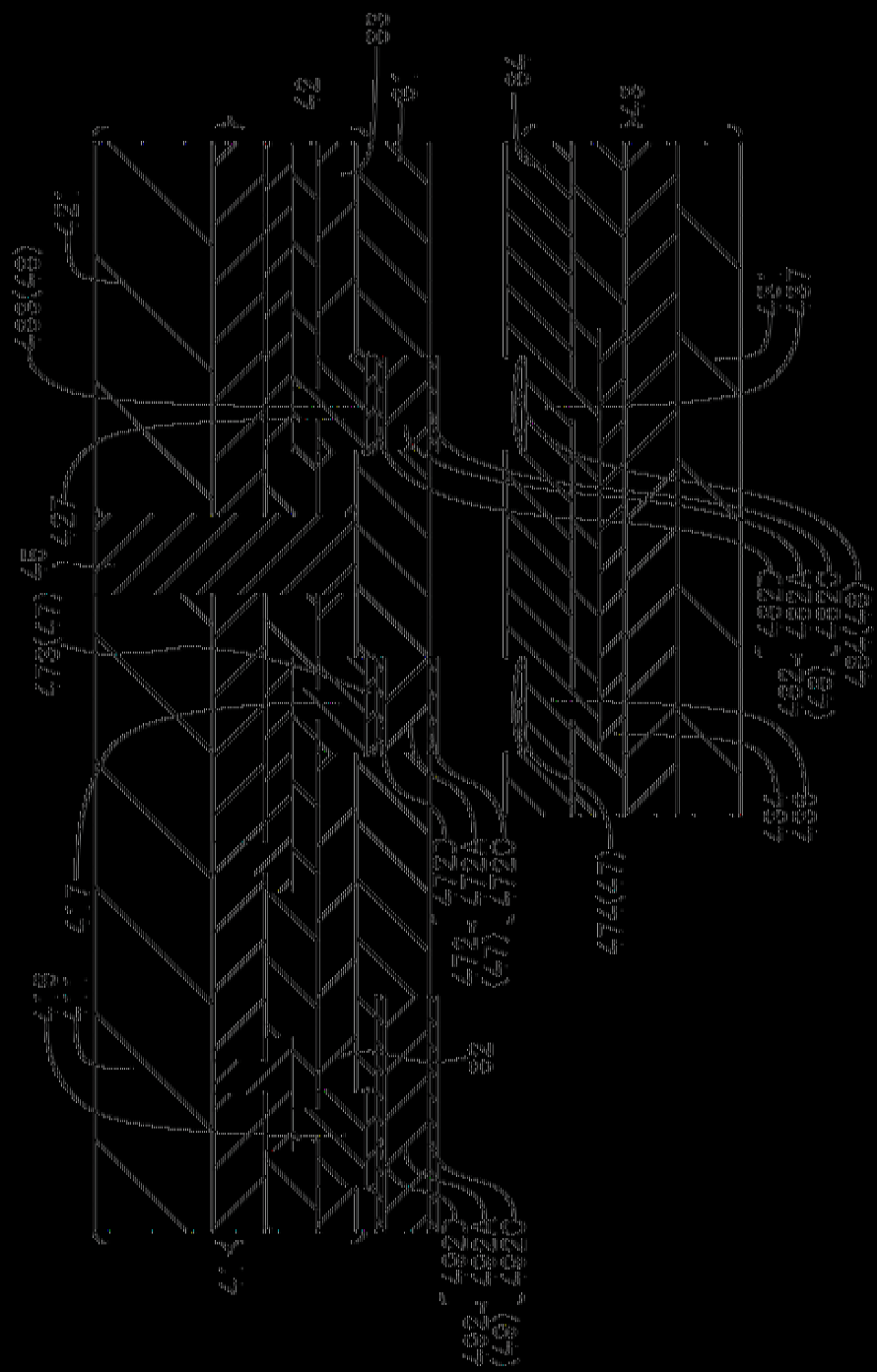
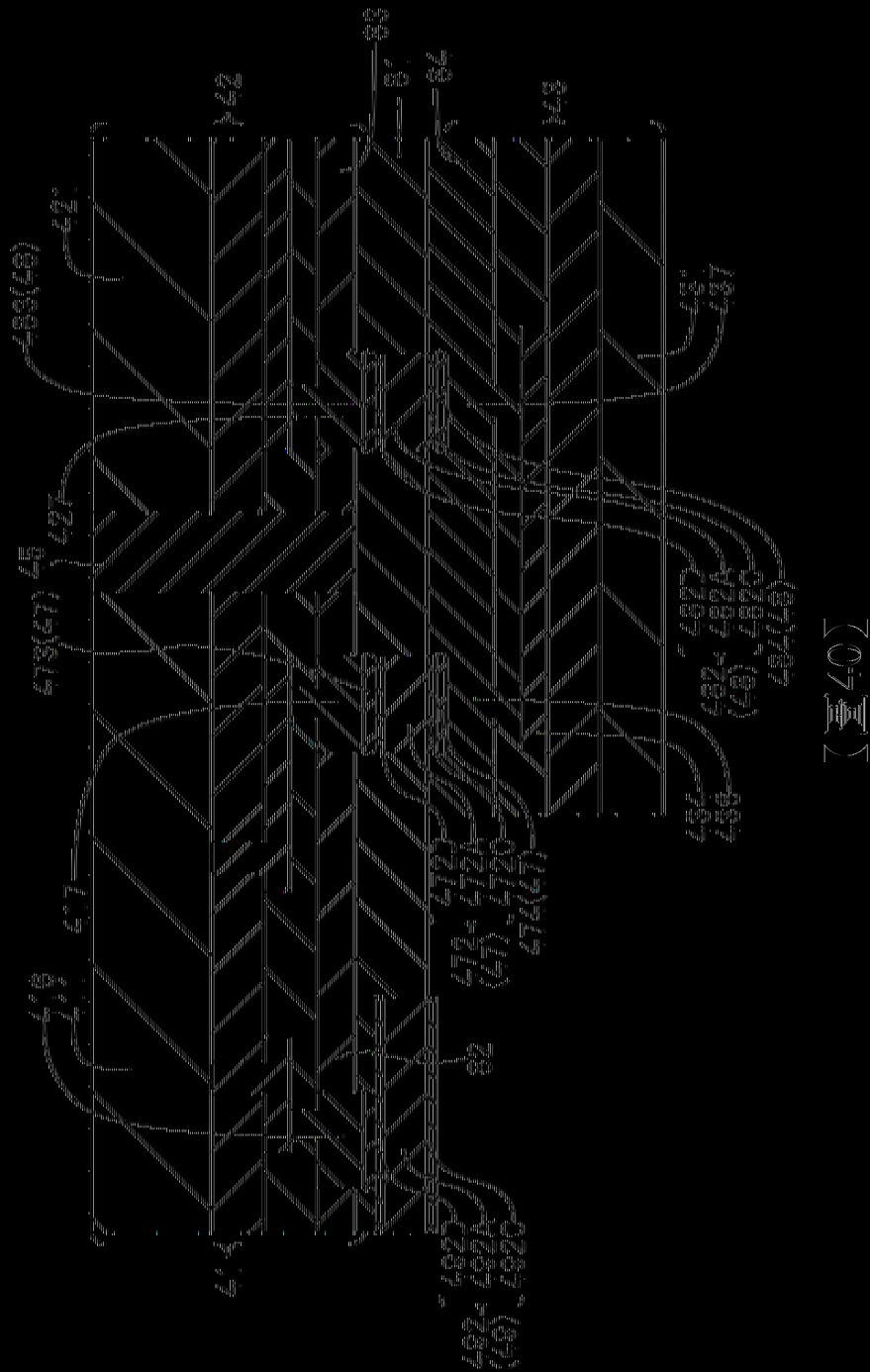
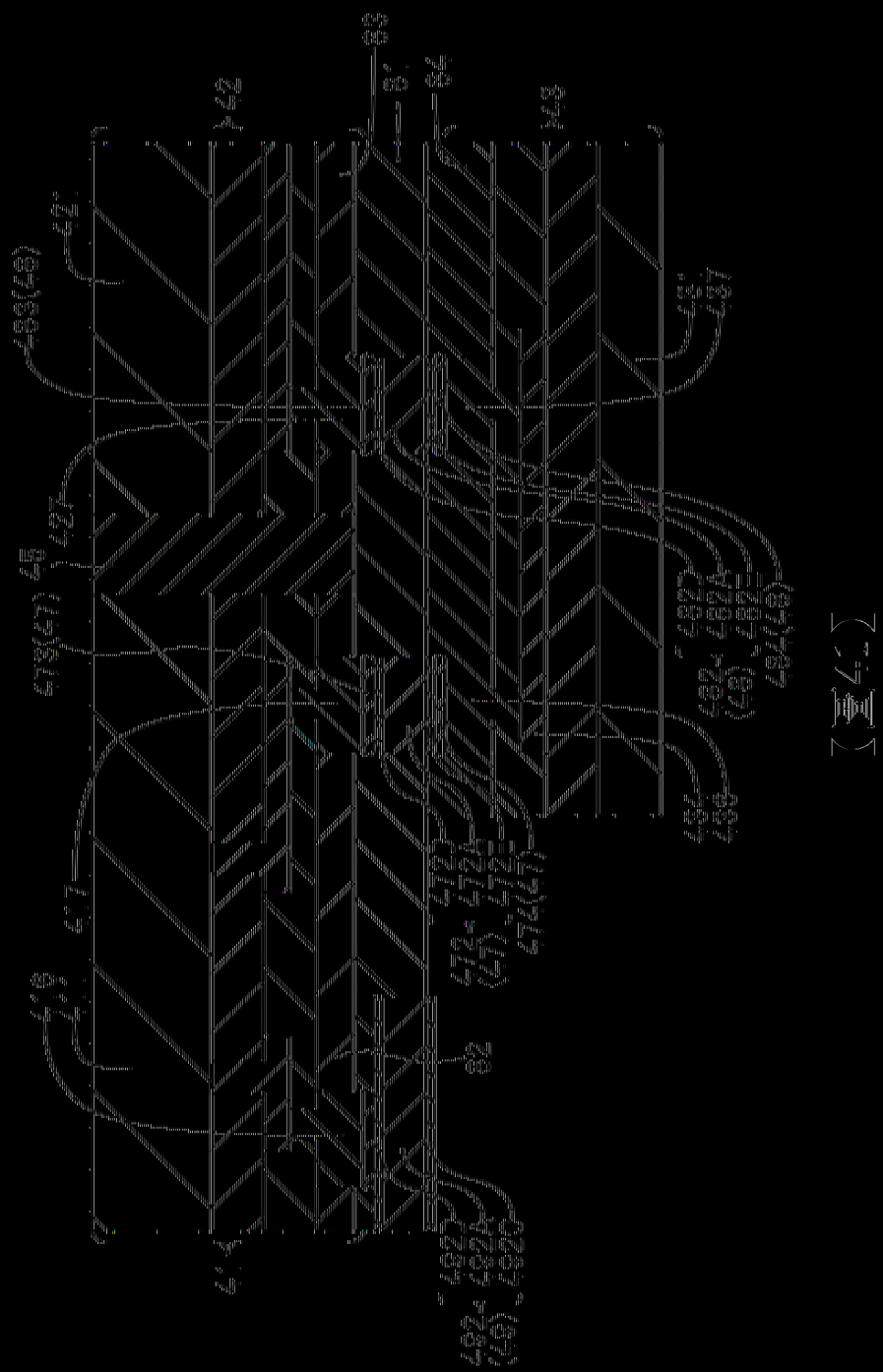
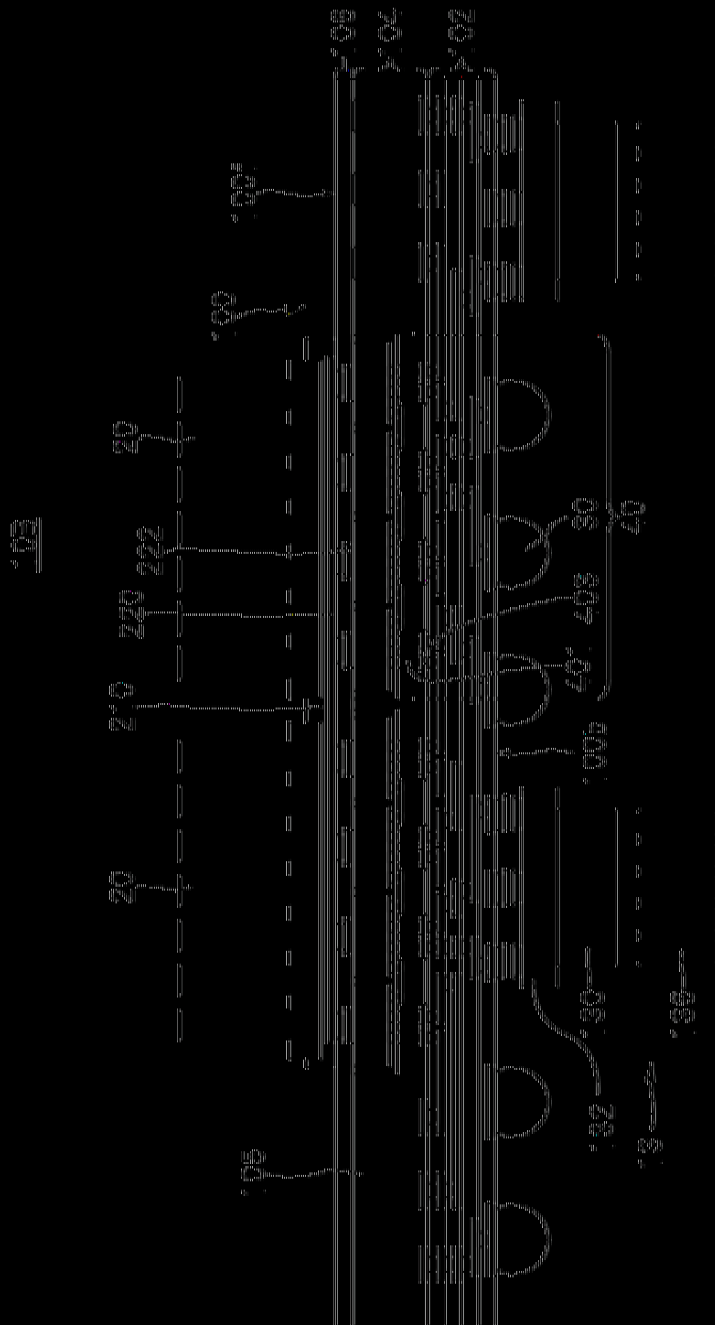


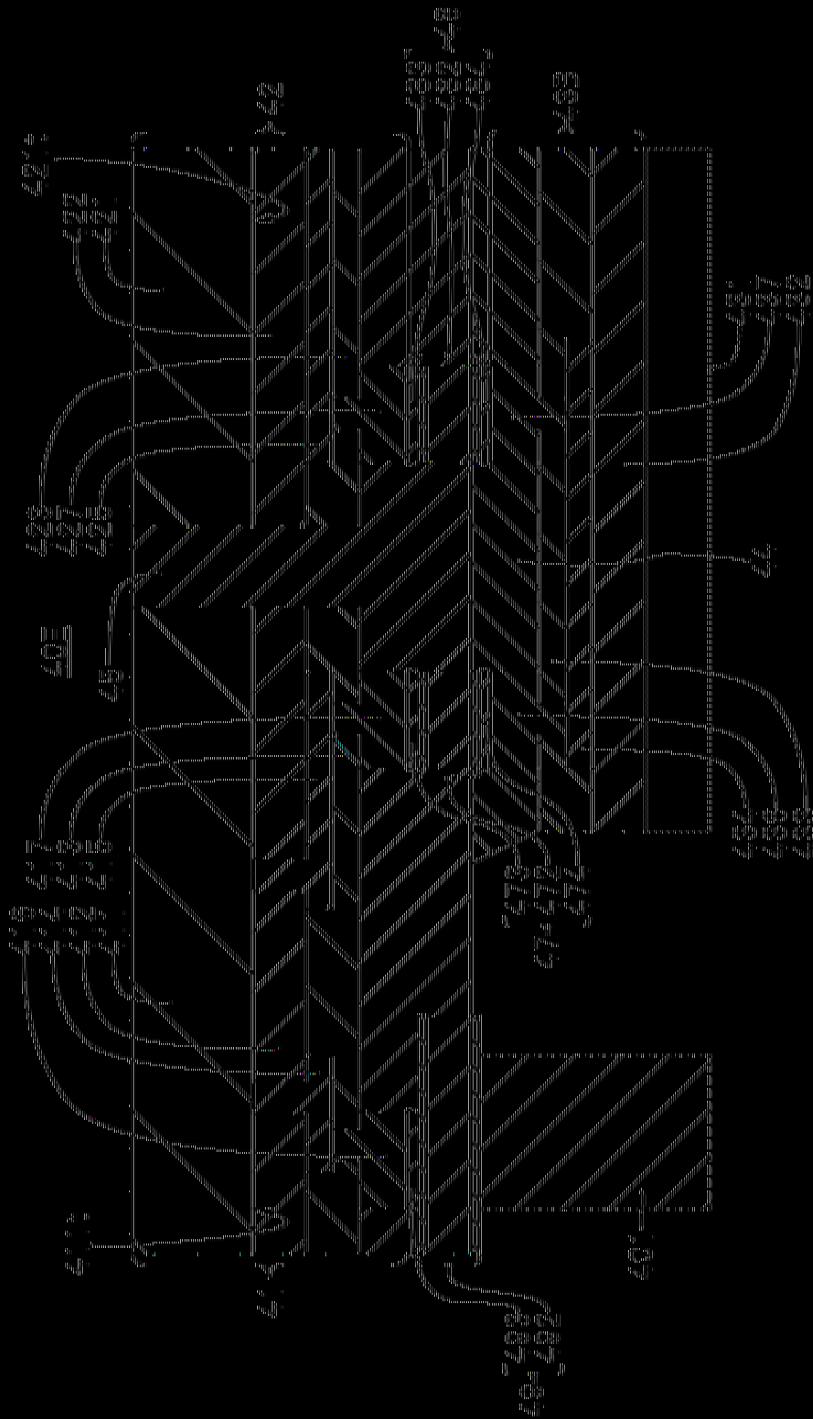
圖 39



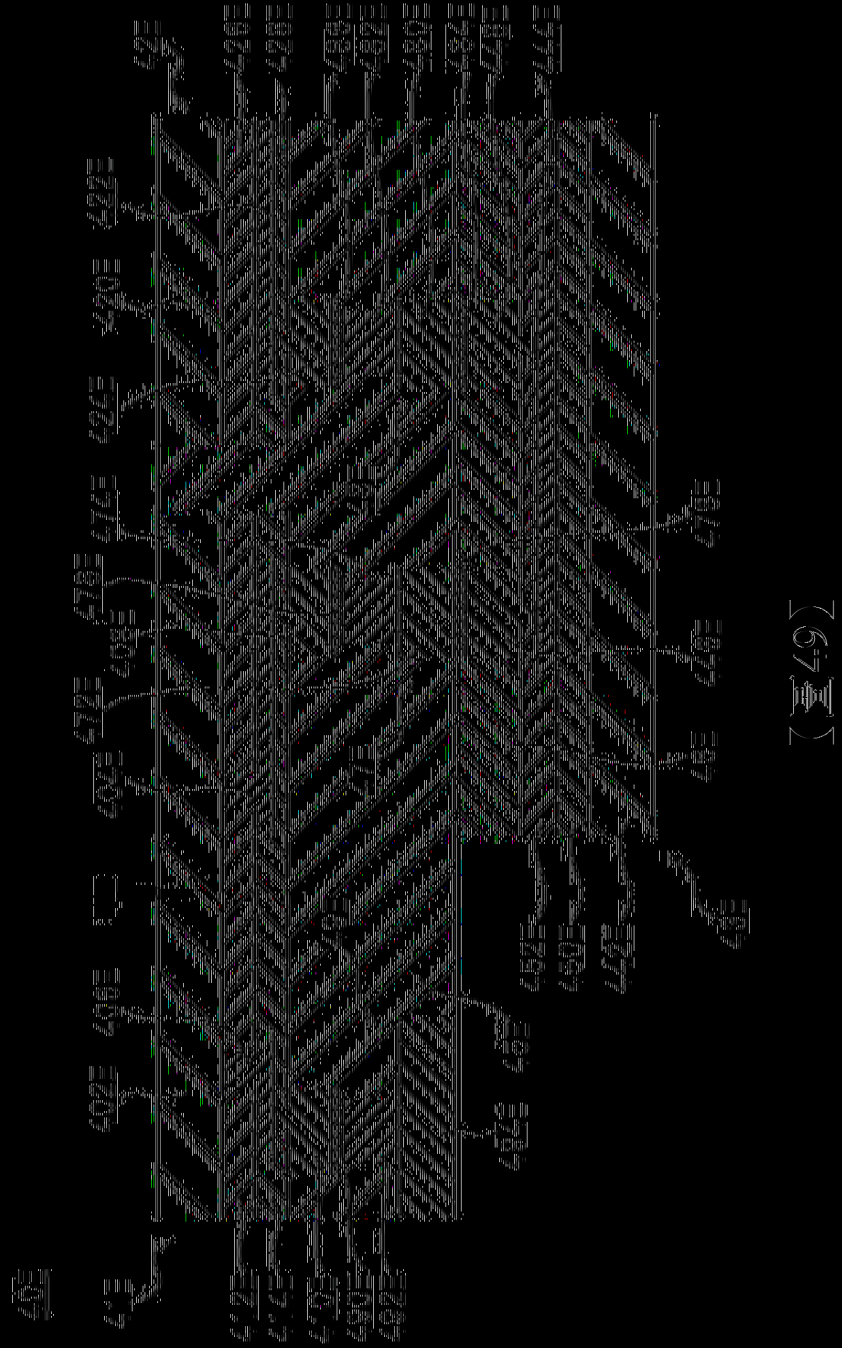


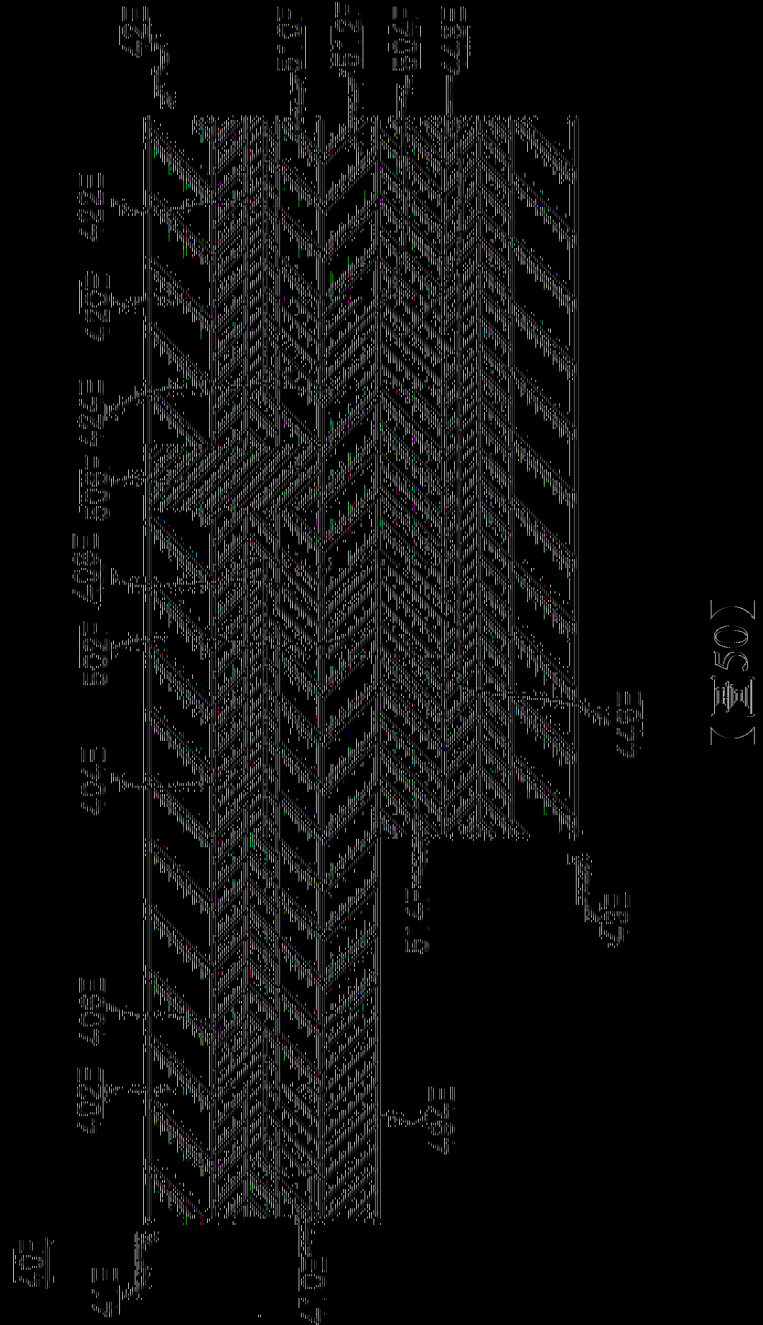


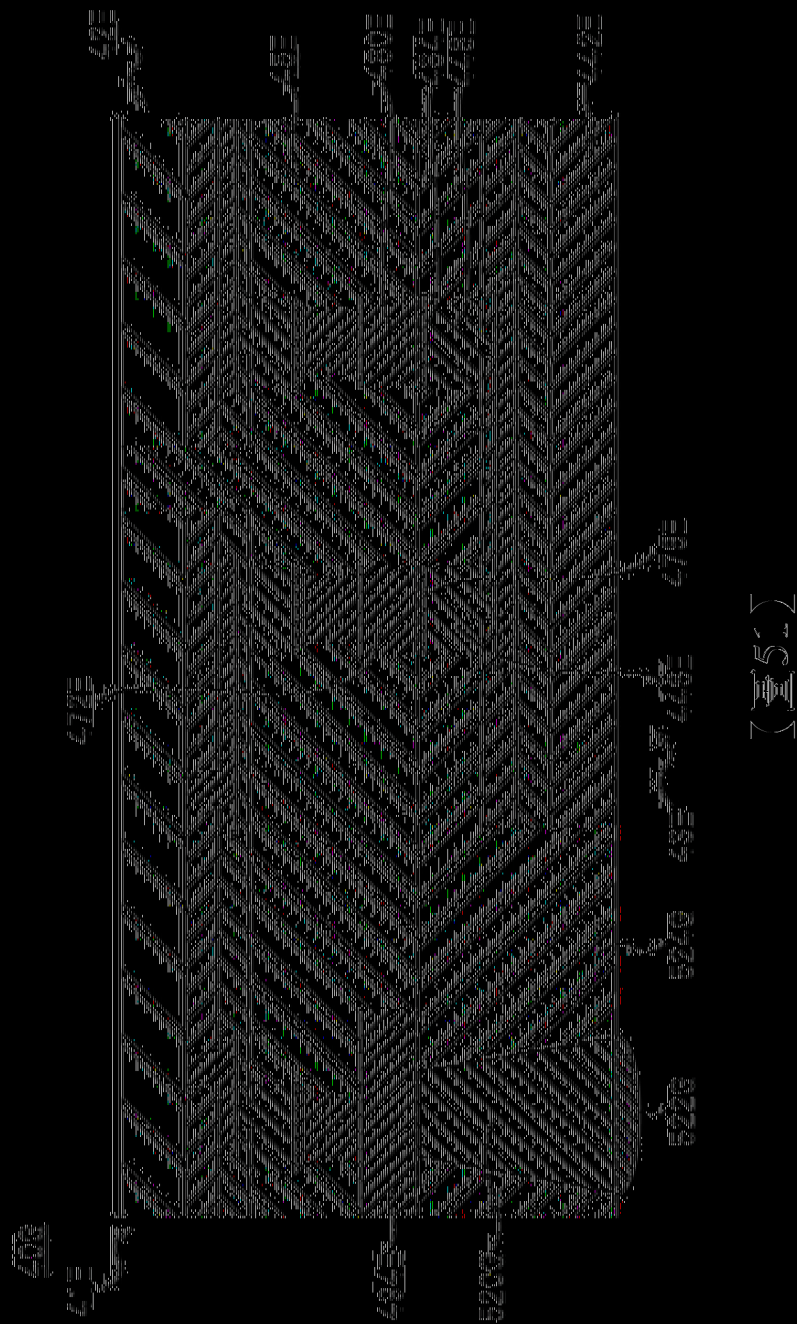
【87圖】

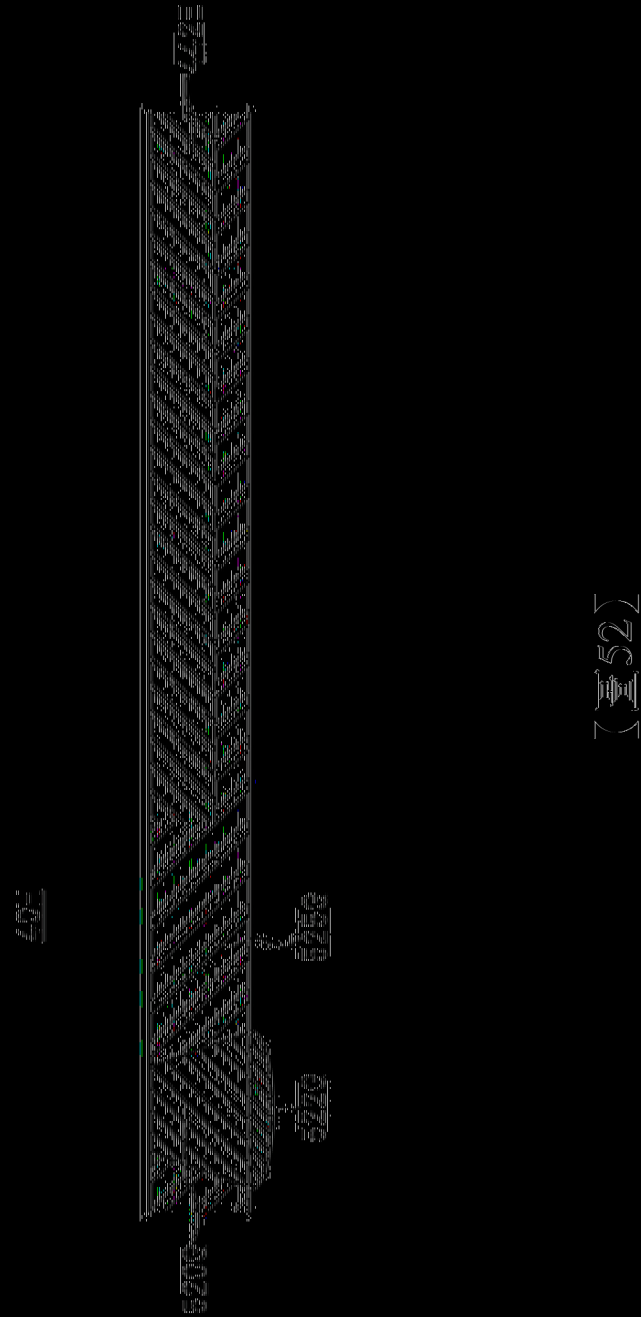


【87圖】

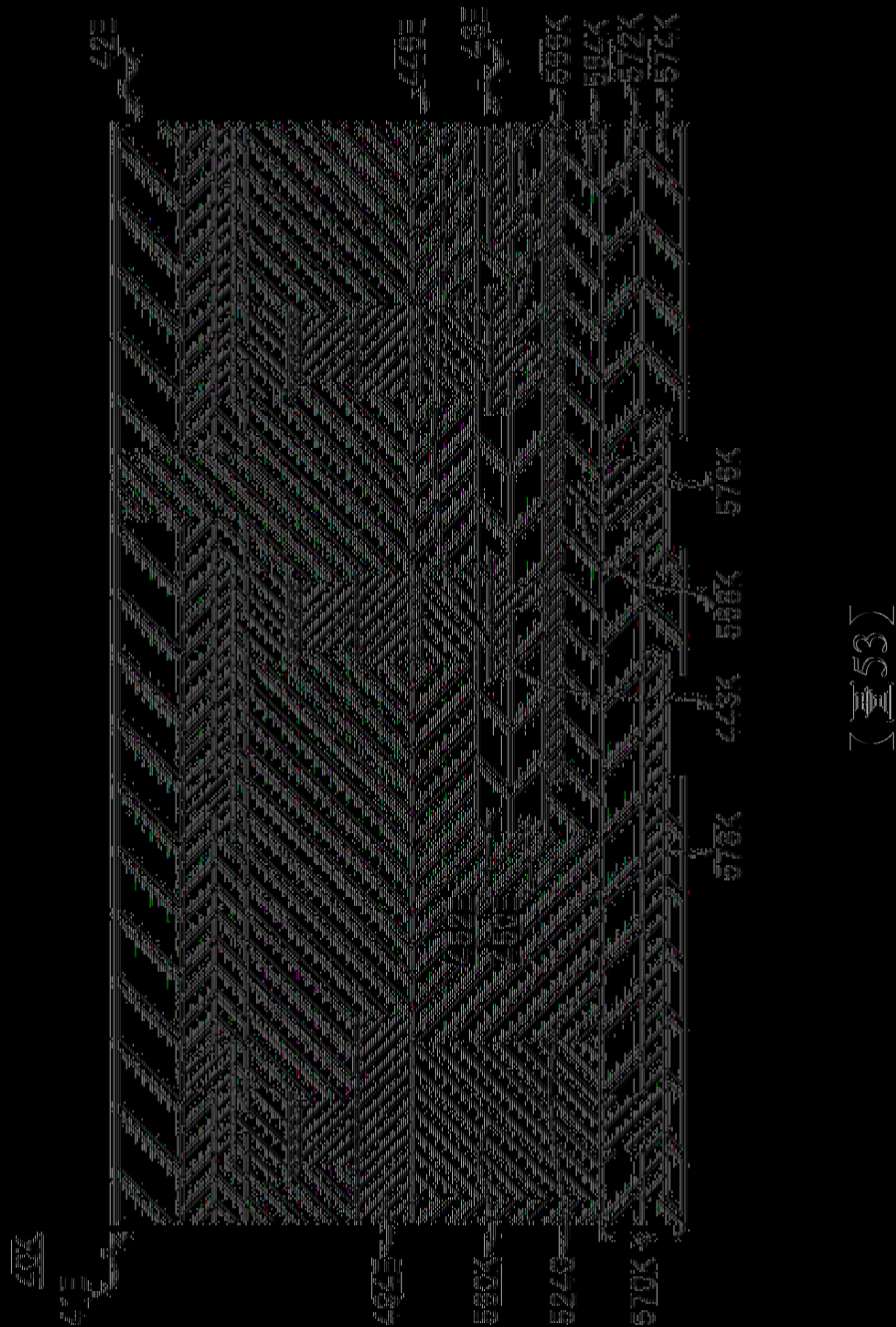


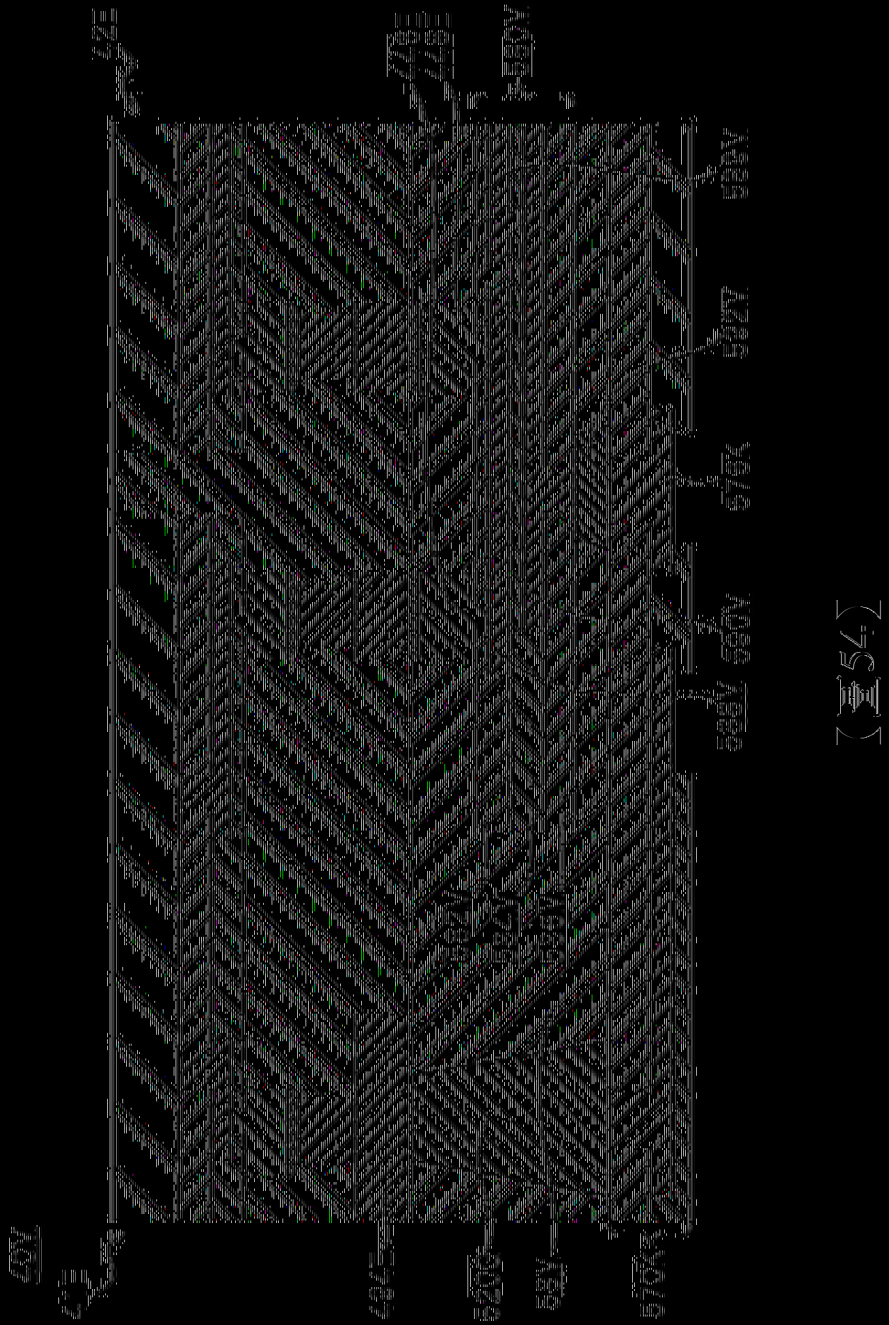






[52]



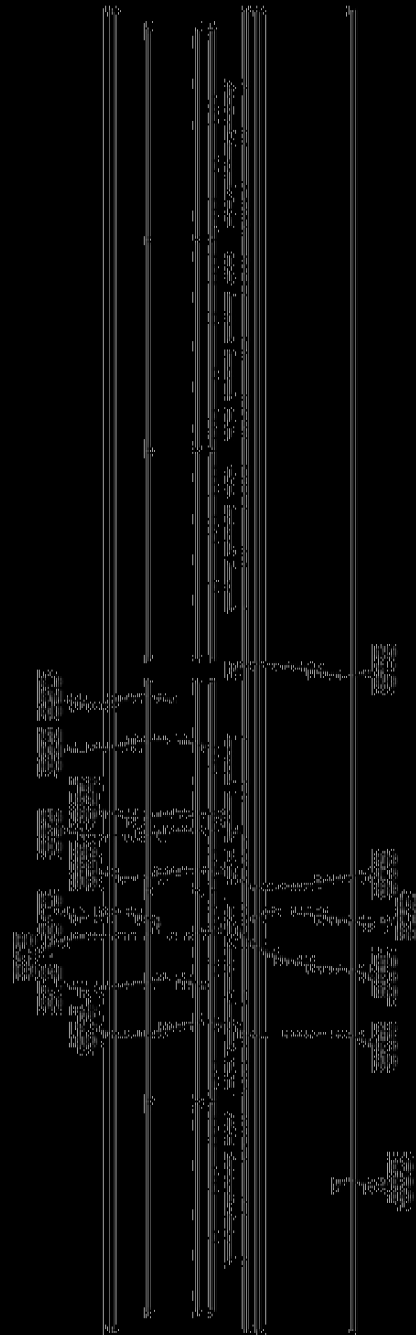




(55)

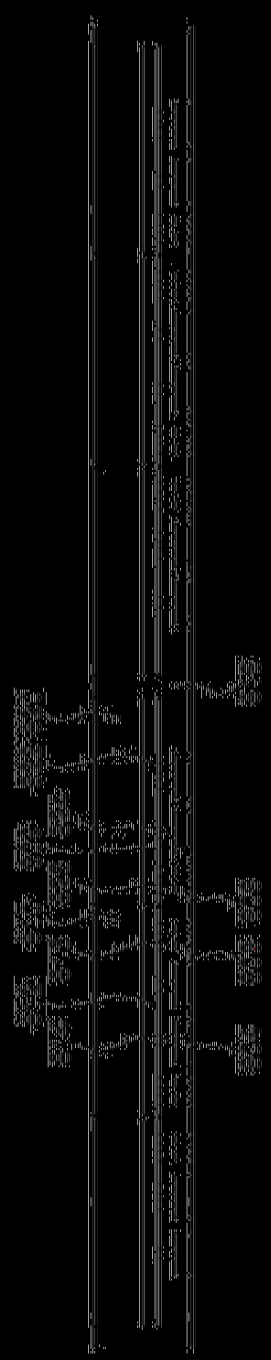


(55)

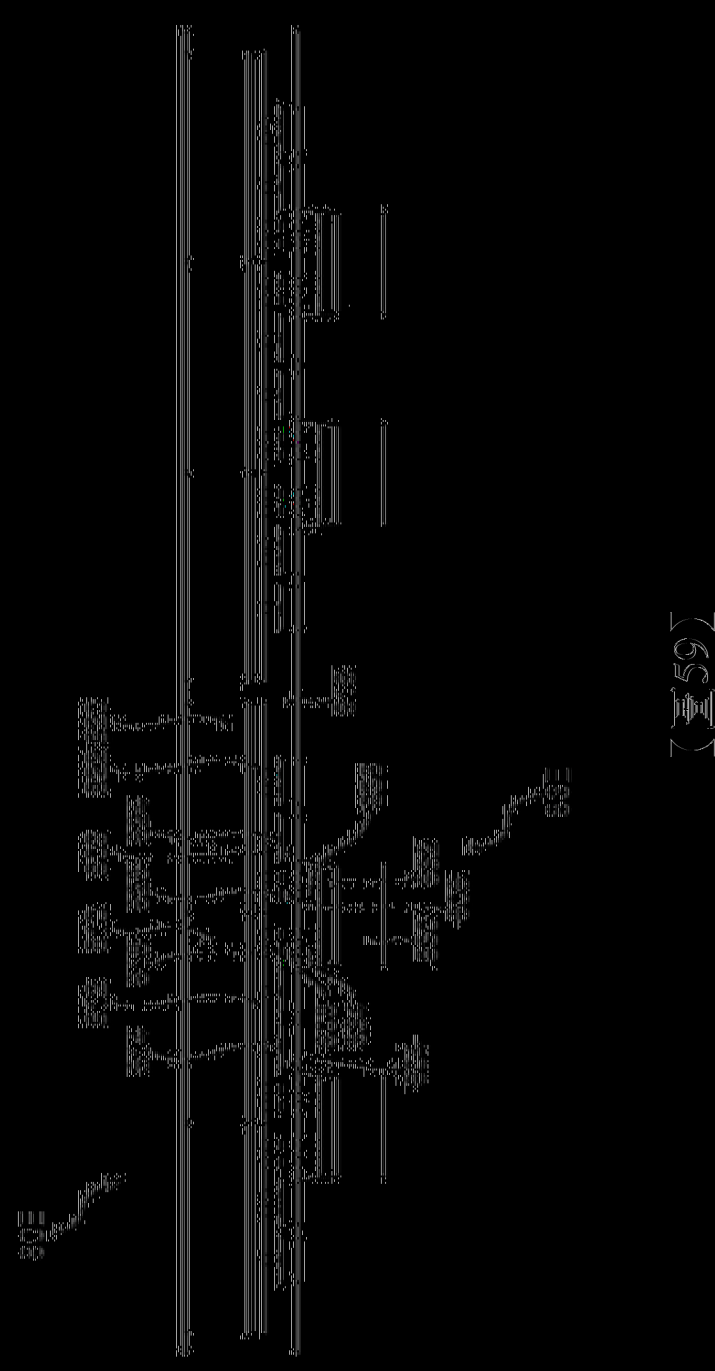


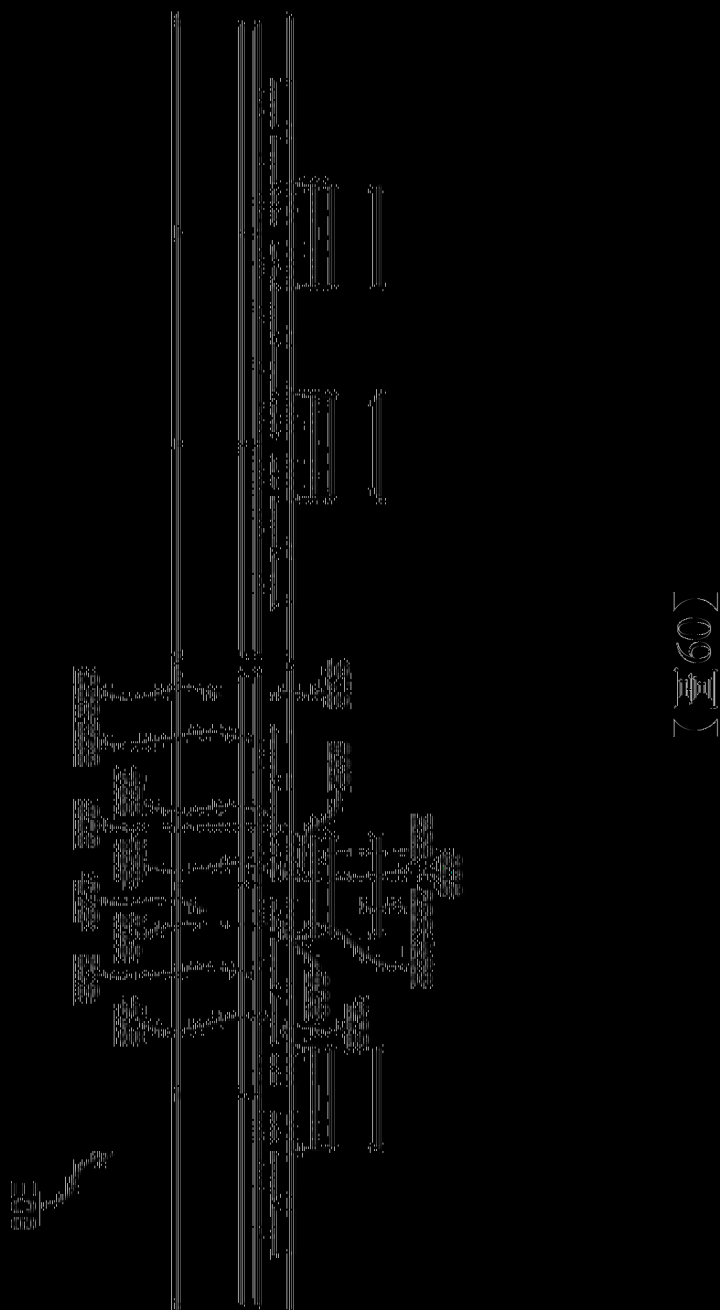
(E57)

79

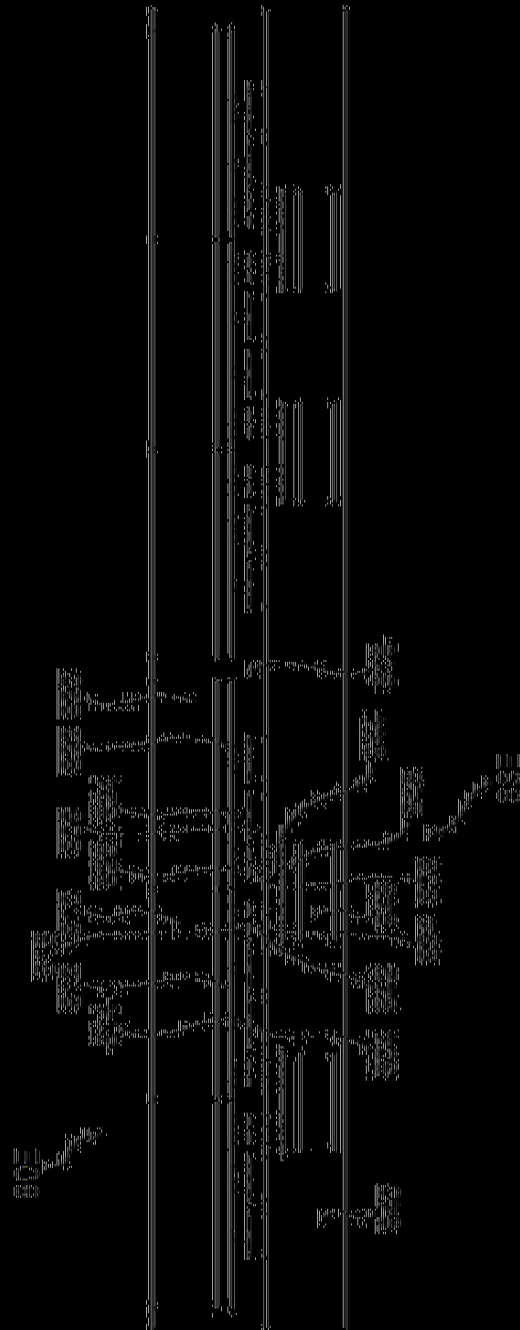


(858)

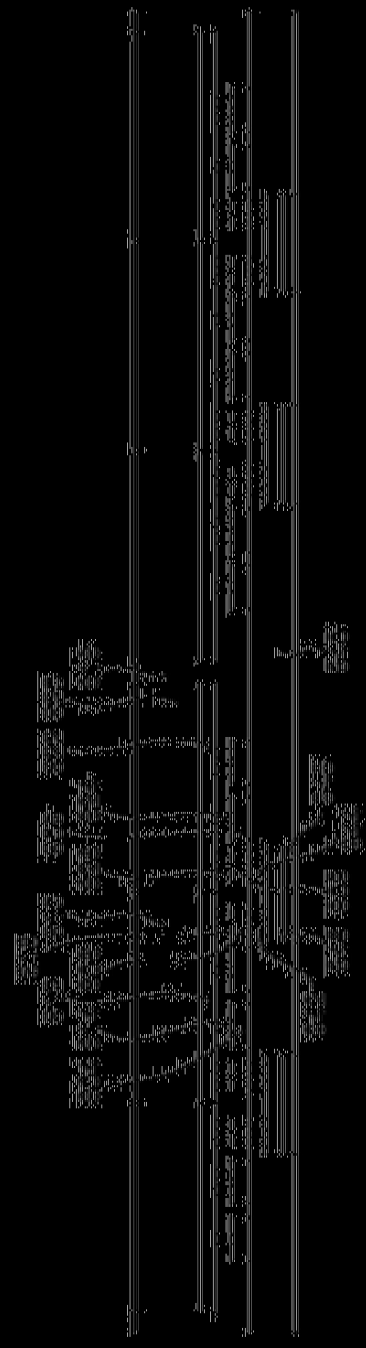




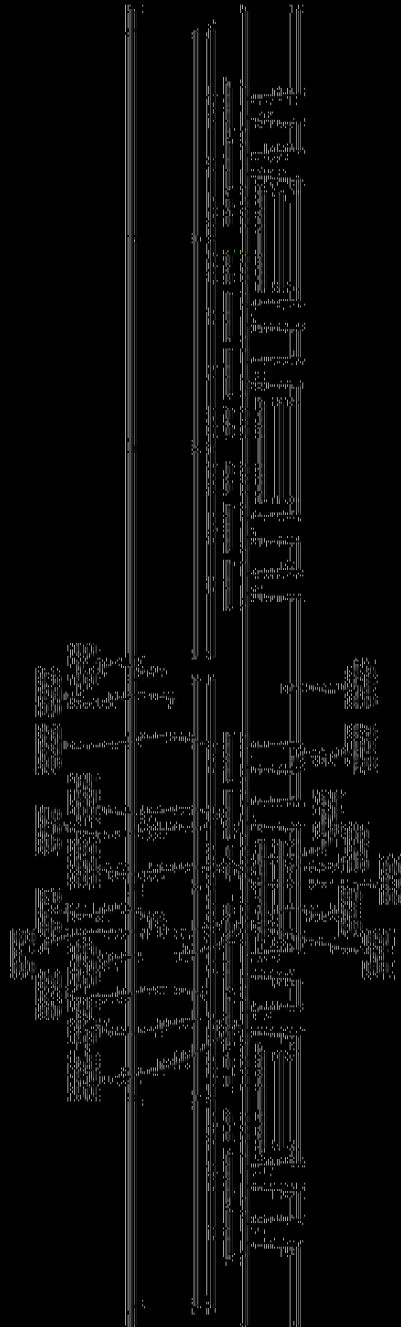
[圖 60]



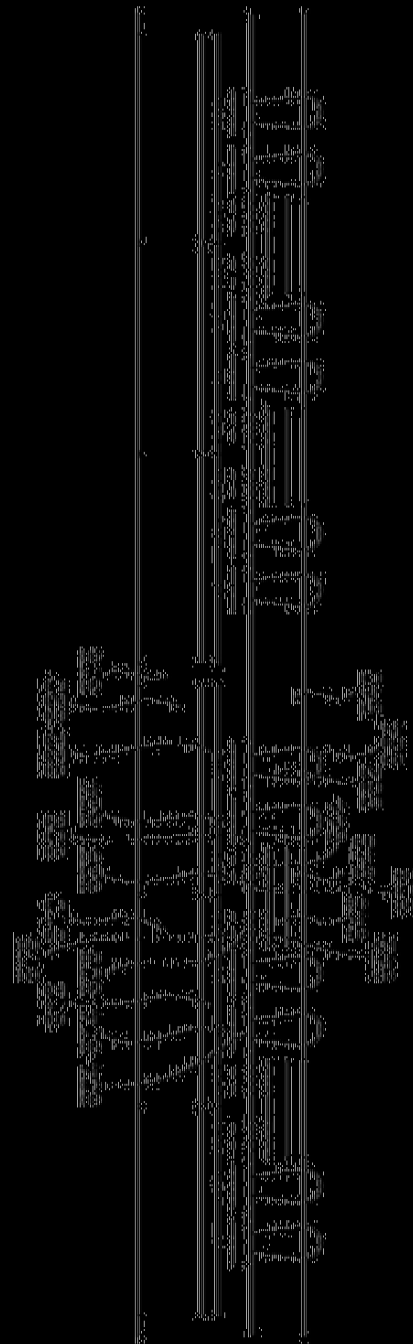
【圖6】



[圖62]



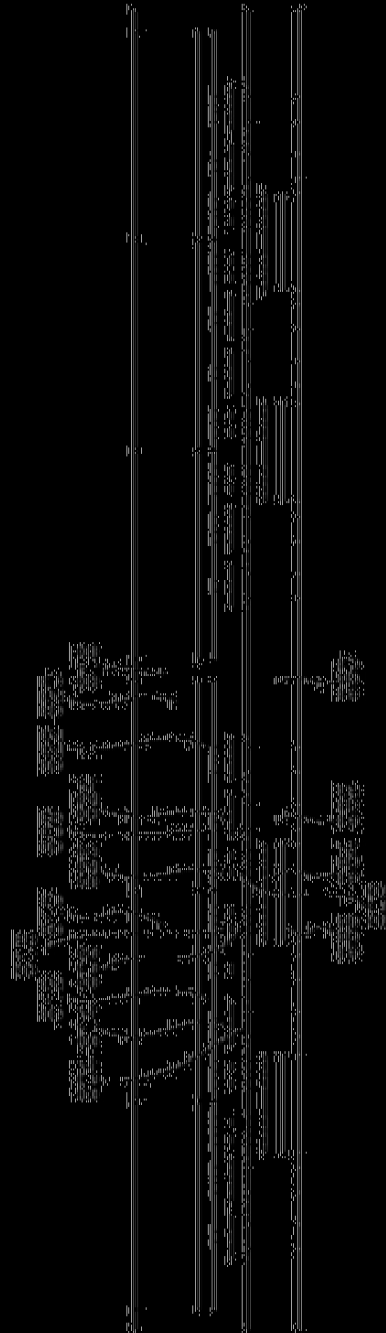
(圖63)



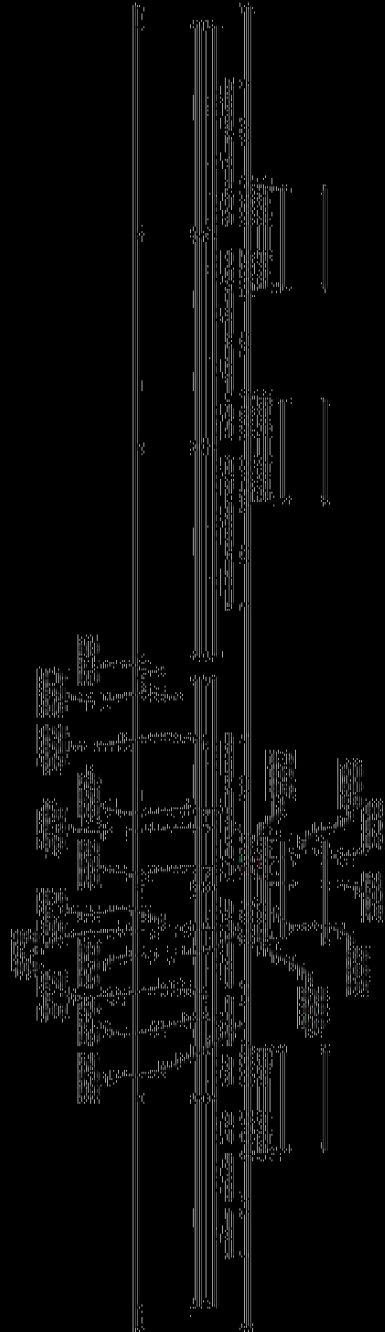
【79圖】



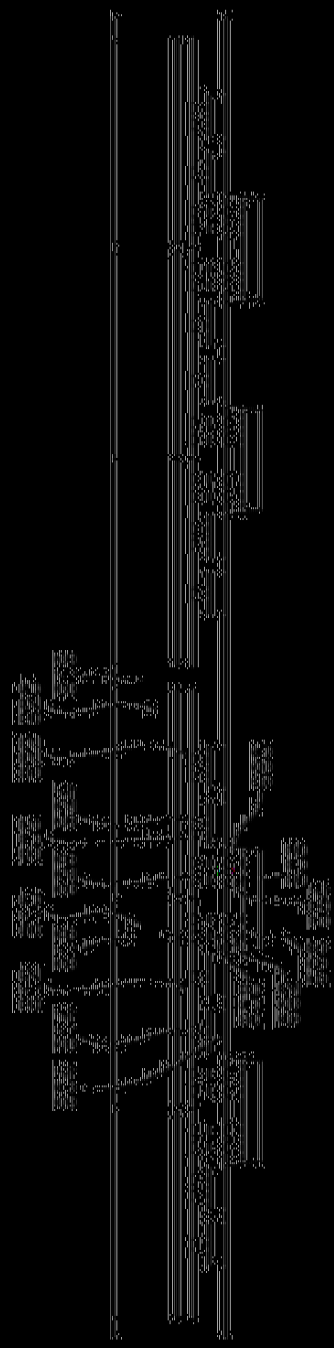
(圖65)



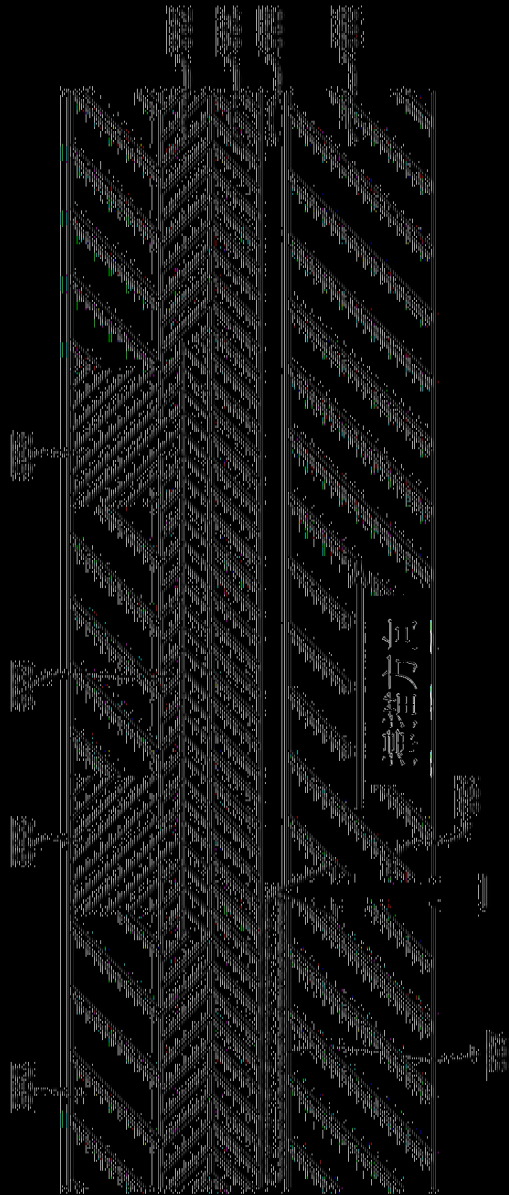
[99]



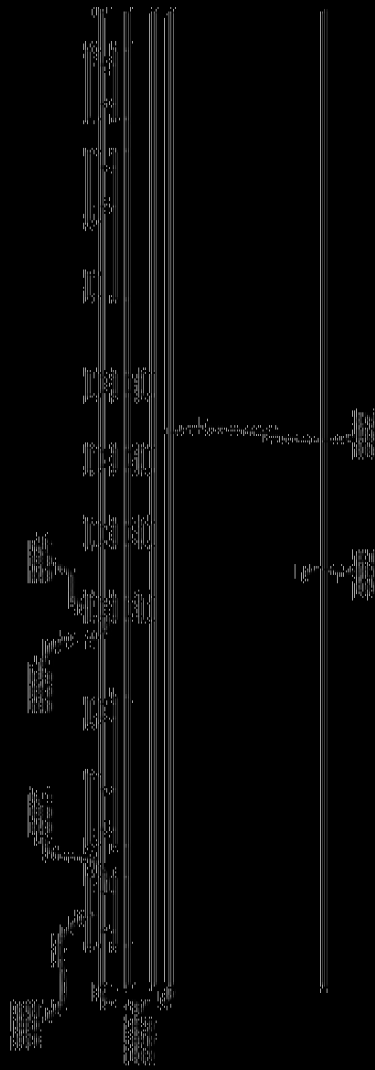
[圖67]



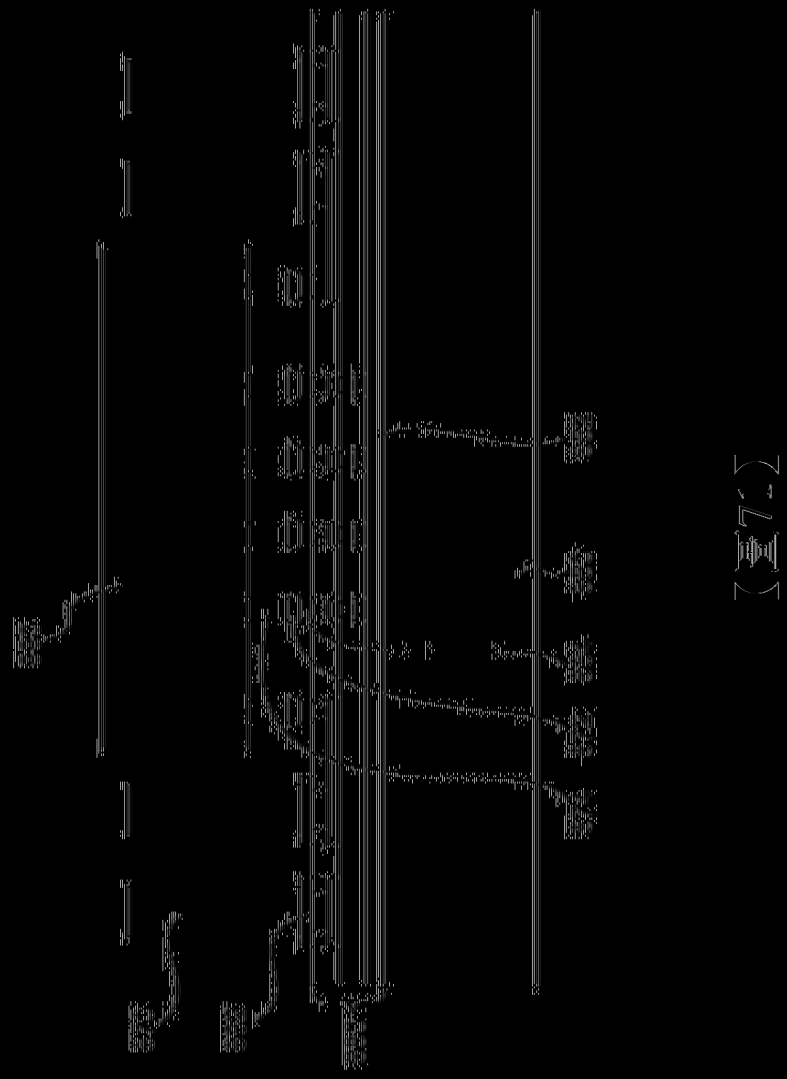
【 89 】

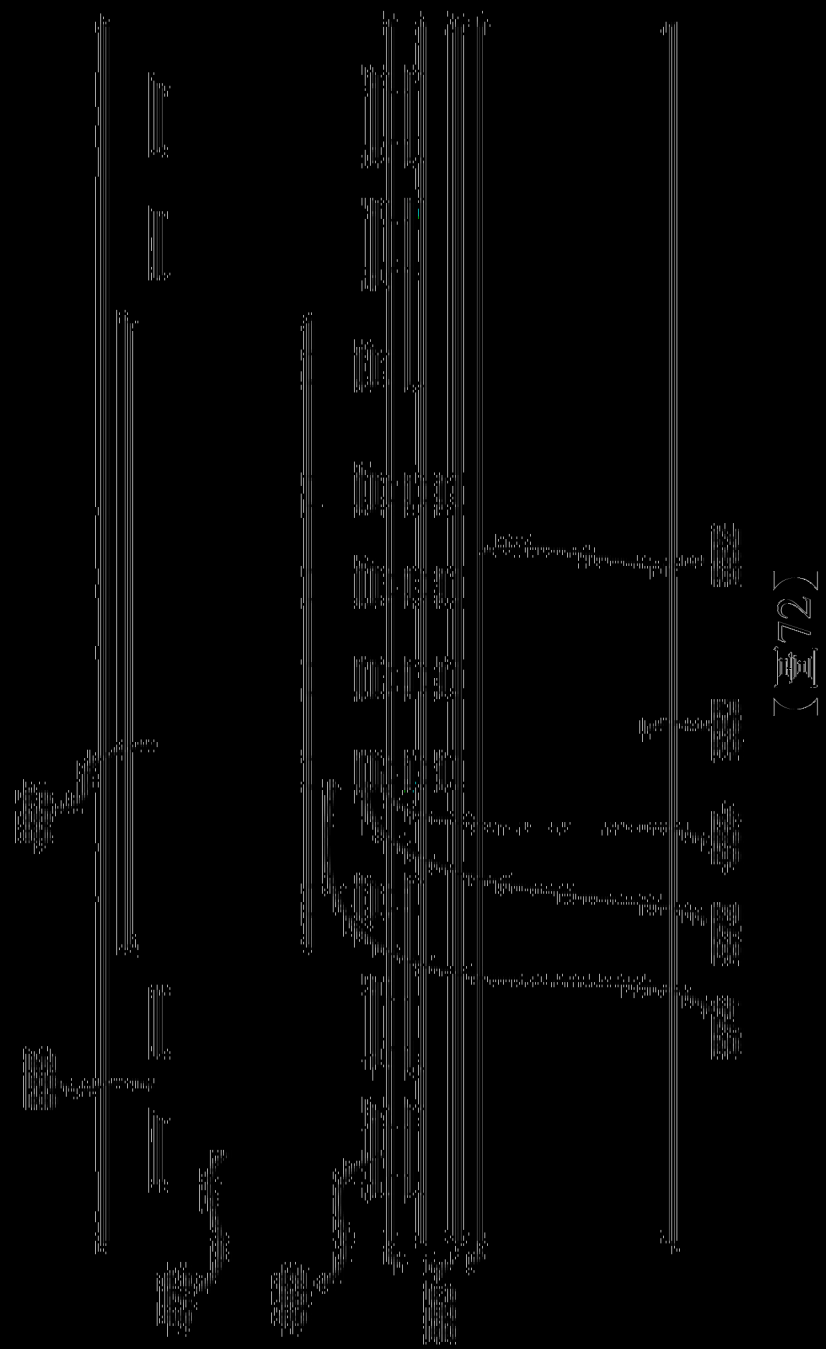


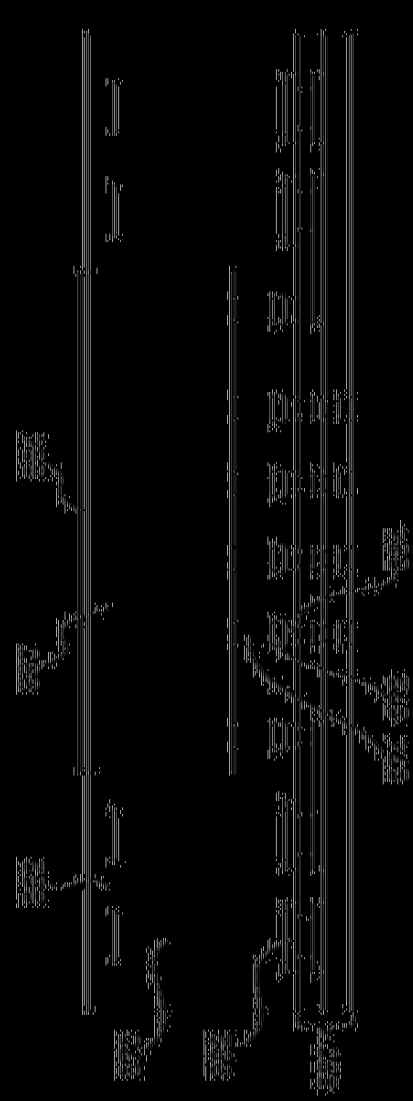
[69]



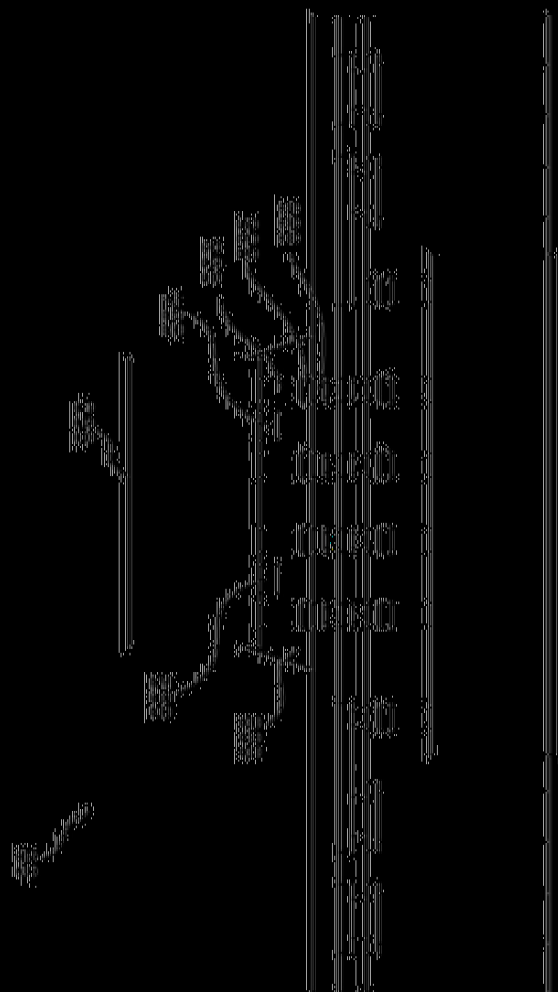
(圖70)



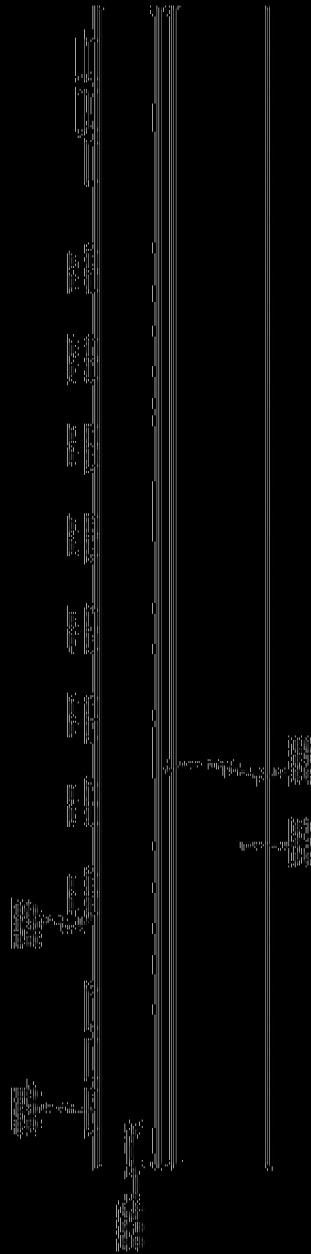




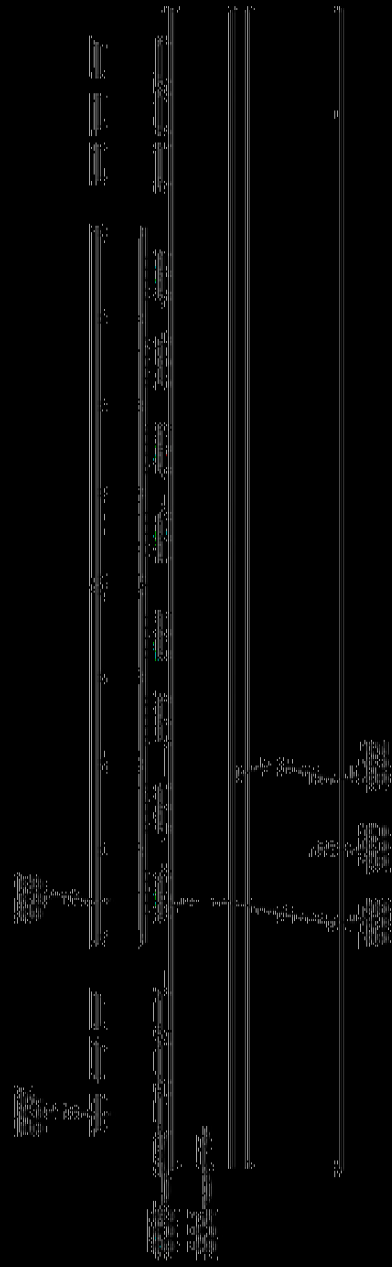
(圖73)



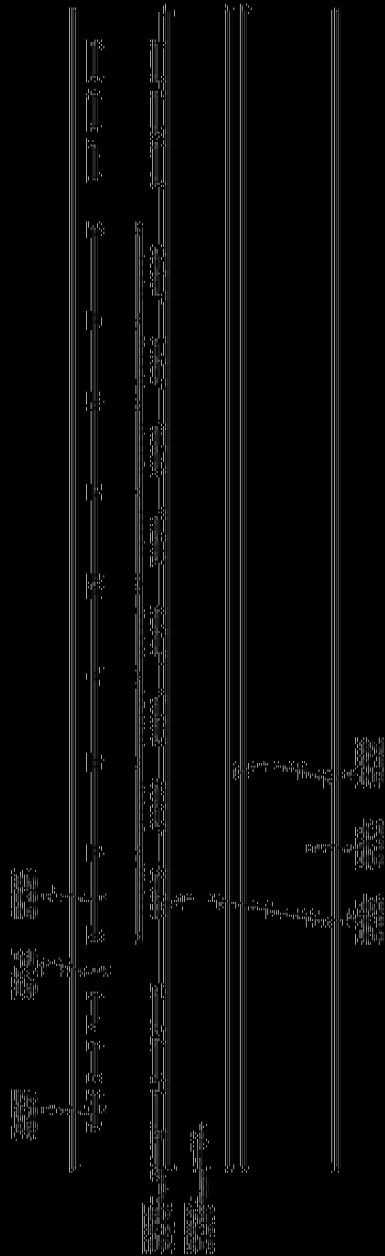
(74)



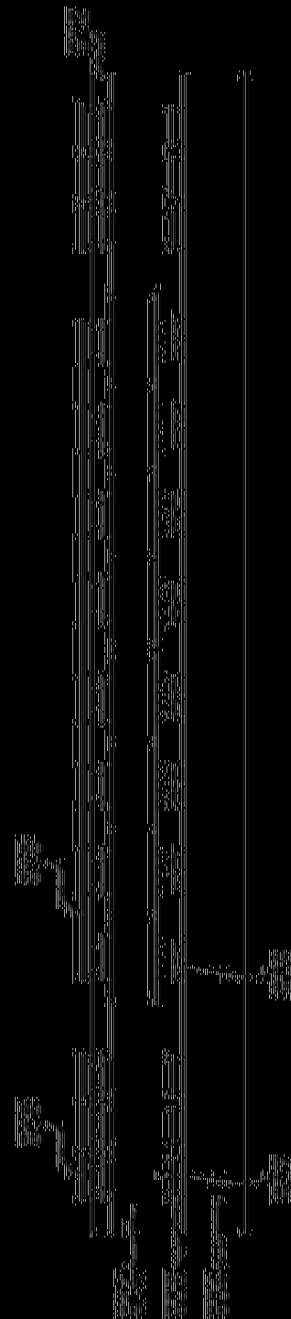
(圖75)



(圖76)



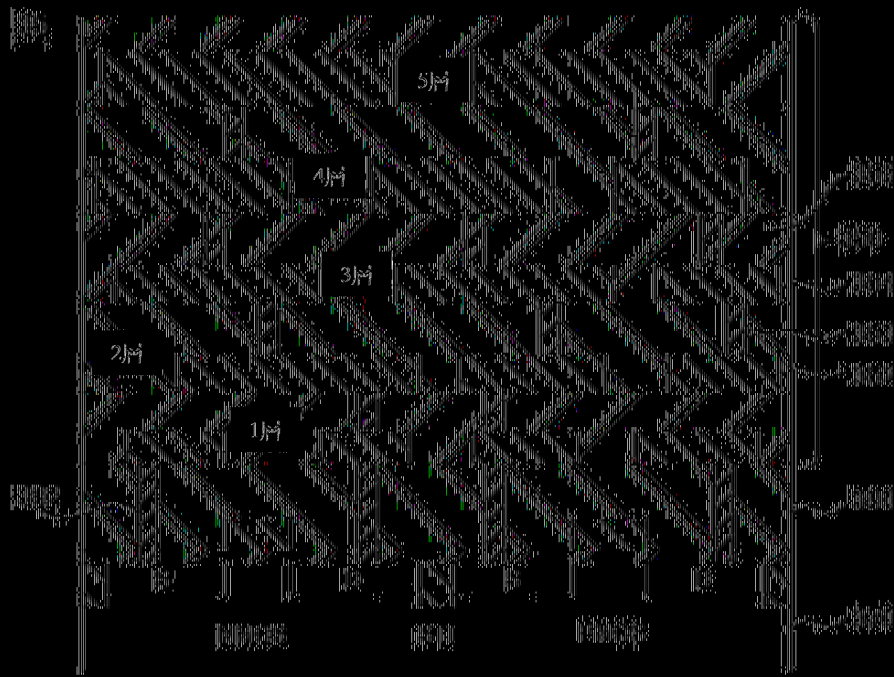
(圖 77)



(圖78)



(圖79)



|(H)80|