

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2016年11月3日(03.11.2016)



(10) 国際公開番号

WO 2016/175301 A1

- (51) 国際特許分類:  
H01S 5/0683 (2006.01) G01S 17/10 (2006.01)  
G01S 7/484 (2006.01)
- (21) 国際出願番号: PCT/JP2016/063407
- (22) 国際出願日: 2016年4月28日(28.04.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2015-092824 2015年4月30日(30.04.2015) JP
- (71) 出願人: 株式会社トプコン(KABUSHIKI KAISHA TOPCON) [JP/JP]; 〒1748580 東京都板橋区蓮沼町75番1号 Tokyo (JP).
- (72) 発明者: 宮川 雄(MIYAGAWA, Suguru); 〒1748580 東京都板橋区蓮沼町75番1号 株式会社トプコン内 Tokyo (JP). 後藤 義明(GOTO, Yoshiaki); 〒1748580 東京都板橋区蓮沼町75番1号 株式会社トプコン内 Tokyo (JP). 徳田 義克(TOK-

UDA, Yoshikatsu); 〒1748580 東京都板橋区蓮沼町75番1号 株式会社トプコン内 Tokyo (JP).

- (74) 代理人: 末成 幹生(SUENARI, Mikio); 〒1040031 東京都中央区京橋一丁目6番13号 アサコ京橋ビル3階 Tokyo (JP).

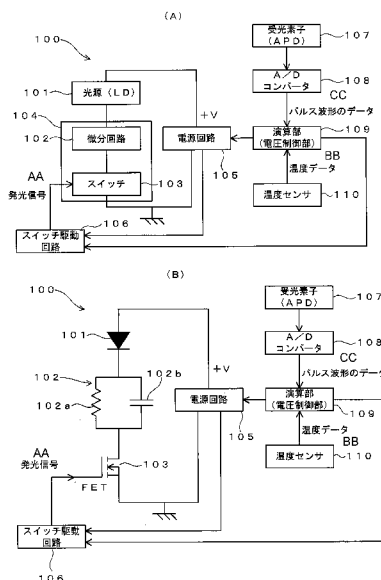
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー

[続葉有]

(54) Title: LIGHT-EMITTING DEVICE AND DISTANCE MEASUREMENT DEVICE

(54) 発明の名称: 発光装置および距離測定装置



(57) Abstract: Provided is a technology for suppressing variations in the waveform of a light emission pulse caused by various factors in a light-emitting device. A light-emitting device is provided with: a light source 101 in which relaxation oscillation occurs immediately after energization; a light source drive circuit 104 which includes a differentiation circuit 102 having a resistor and a capacitor connected in parallel, and in which a switching element 103 for voltage application is connected in series with the differentiation circuit; a power supply circuit 105; a light-reception element 107 which detects pulsed light emitted from the light source 101; and a voltage control unit 109 which controls an output voltage from the power supply circuit 105 in correspondence with the waveform of the detected pulsed light.

(57) 要約: 多様な要因によって生じる発光装置における発光パルスの波形のばらつきを抑える技術を提供する。通電直後に緩和振動が発生する光源101と、抵抗とコンデンサが並列に接続された微分回路102を有し、微分回路に電圧印加のためのスイッチング素子103が直列に接続された光源駆動回路104と、電源回路105と、光源101から発光されるパルス光を検出する受光素子107と、検出したパルス光の波形に対応させて電源回路105の出力電圧を制御する電圧制御部109とを備える。

- 101 Light source  
102 Differentiation circuit  
103 Switch  
104 Power supply circuit  
105 Switch drive circuit  
106 Light-reception element  
107 A/D converter  
108 Computing unit (voltage control unit)  
109 Temperature sensor  
110 Temperature data  
AA Light emission signal  
BB Temperature data  
CC Pulsed waveform data

WO 2016/175301 A1



ロツパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,  
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,  
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,  
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,  
GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

**発明の名称：**発光装置および距離測定装置

### 技術分野

[0001] 本発明は、パルス発光を行う発光装置に関する。

### 背景技術

[0002] レーザ光を用いた距離の測定や各種の加工等を行う技術において、パルス幅が数十～数百ピコ秒以下といった短パルスのものが求められている。例えば、測距技術において、パルス幅が狭いパルス光を用いることで、測距精度を高めることができる。パルス幅の狭いレーザ光を生成する技術として特許文献1～3等に記載された技術が知られている。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特公平7－109911号公報

特許文献2：特開昭55－107282号公報

特許文献3：特開2002－368329号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 図1には、LD（レーザダイオード）における駆動電流と出力光との関係が示されている。図1に示すように、LDに駆動電流を流すと、最初にパルス状の発光が生じ、この発光の振幅が振動しつつ徐々に小さくなり、最終的に一定強度の発光が生じる現象が見られる。この現象は、半導体レーザ全般に見られる。上記の発光初期に見られる徐々に収まる発光強度の振動は緩和振動と呼ばれている。

[0005] 短いパルス幅の発光を行う場合、図2に示すように極短時間の $\Delta t$ の間に駆動電流を流し、最初のパルス光の発光のみを行わせる手法が用いられる。しかしながら、 $\Delta t$ は、数十～数百ピコ秒オーダの時間幅であり、時間幅 $\Delta t$ のパルス状の駆動電流を簡易な回路で生成することは難しい。

- [0006] このような背景において、本出願人は、コンデンサと抵抗を並列に接続した回路を用いて短パルス光を発光する装置について出願している（特願2014-169427号、特願2014-169429号）。この技術では、コンデンサへの突入電流の発生およびその後の抵抗による電圧降下を利用してLD（レーザダイオード）に1パルスに対応するパルス状の電流を一瞬流し、時間幅の短い単パルスの発光を行う。
- [0007] ところで、LDは、特性が温度により変化する。具体的には、同じ発光条件であっても温度により発光パルスの波形や発光ピーク強度が変化する。温度による特性への影響は、抵抗やコンデンサ、トランジスタ等の各種電子デバイスについてもいえる。
- [0008] レーザ光を用いた測距技術では、測定パルス光の発光強度やパルス波形が測距範囲や測距精度に影響を与える。温度による影響を回避する方法として、温度変化の影響が出ないように温度を一定にする恒温手段を用いてLDや光源駆動回路を一定の温度に保つ方法が考えられる。しかしながら、恒温手段は、ヒータやペルチェ素子を用いた複雑な構造であり、高コストで消費電力も大きいという問題がある。
- [0009] 他方において、LD、抵抗、コンデンサ、その他の電子部品の特性のバラツキにより発光パルスの強度や波形の形状が影響を受けるという問題もある。この問題への対応として、高精度部品の採用、部品の選別、発光装置の製造時における調整の徹底、といった対応が考えられるが、高コスト化の問題が生じる。また、製品の完成段階で性能を安定化させても上述した温度の違いに起因する問題には対応できない。
- [0010] また、時間の経過に従って電子部品の特性が変化することでも発光特性に影響が出るが、この影響については、部品の交換や再調整で対応することが一般的である。しかしながら、部品の交換や再調整は面倒であり、またコストがかかる。
- [0011] このような背景において、本発明は、多様な要因によって生じる発光装置における発光パルスの波形のばらつきを抑える技術の提供を目的とする。

## 課題を解決するための手段

- [0012] 請求項 1 に記載の発明は、通電直後に緩和振動が発生する光源と、抵抗とコンデンサが並列に接続された微分回路に、電圧印加のためのスイッチング素子が直列に接続された光源駆動回路と、前記光源と前記光源駆動回路が直列に接続された直列回路に電圧を加える電源と、前記光源から発光されるパルス光を検出するパルス光検出部と、前記パルス光検出部が検出した前記パルス光の波形に対応させて前記光源に加えられる電圧を制御する電圧制御部とを備えることを特徴とする発光装置である。
- [0013] 請求項 1 に記載の発明では、発光波形を検出し、発光波形が特定の条件を満たす波形となるように光源に加えられる電圧をフィードバック制御する。この構成によれば、温度の影響および部品精度の影響による発光波形の違い（ピーク値の違いや形状の違い）が光源に加えられる電圧の調整により是正される。
- [0014] 通電直後に緩和振動が発生するという現象はレーザの一般的な特性として知られており、特にこの現象を容易に実現できる光源として半導体レーザ（LD）が挙げられる。抵抗は、所定の電気抵抗を示す電子デバイスである。抵抗としては、抵抗デバイスとして入手できる各種の抵抗素子、配線を用いた抵抗体、各種の導体や半導体を用いた抵抗体を挙げることができる。抵抗は、オームの法則に従う電気抵抗特性を示すものが一般的であるが、ダイオード等の非線形素子やバイアスを適切に設定した FET 等の三端子素子を抵抗として用いることもできる。
- [0015] コンデンサは、所定の電気容量を有し、電荷を蓄積する機能を有した電子デバイスである。コンデンサとして、コンデンサデバイスとして入手できる素子、配線パターン間の容量、間に絶縁体を挟んだ一対の導体により構成される容量、同軸ケーブルや絶縁被覆された 2 本のケーブル間の容量等を利用することができる。光源と光源駆動回路の直列接続は、直接接続された構成が基本であるが、間に他の電子デバイスを介して直列接続された構成も可能である。

[0016] 請求項 1 に記載の発明では、電源が ON にされると、抵抗に比較してコンデンサのインピーダンスが小さいので、まず微分回路のコンデンサに突入電流が流れ込む。この突入電流は、光源駆動回路と直列に接続された光源に流れる。この際、コンデンサでの電圧降下は無視できる程度に微小であるので、光源に上記の突入電流に起因する電圧が加わる。この際の電圧は、光源が発光する閾値を超える値となるように設定されており、上記のコンデンサへの突入電流により光源が発光する。

[0017] 他方で、コンデンサへの突入電流は一瞬であり、コンデンサに電荷が蓄積された段階で突入電流はなくなる。コンデンサへの突入電流が減少すると、コンデンサと並列に接続された抵抗の両端に電位差が生じるので、コンデンサへの突入電流の代わりに抵抗に電流が流れ始める。抵抗に流れた電流は光源に流れるが、抵抗で電圧降下が生じるので、光源に加わる電圧は、上記のコンデンサへの突入電流に起因する電圧よりも小さくなる。ここで、抵抗での電圧降下によって低下した光源への電圧が、発光閾値を下回るように各種のパラメータが設定されている。このため、抵抗に電流が流れ始めることで、光源の発光が停止する。

[0018] ここで、各種のパラメータ（電源電圧、微分回路の抵抗値および容量値、光源の諸特性）は、上述したコンデンサへの突入電流の発生に従って 1 発目のパルス発光が行なわれ、当該突入電流の停止と抵抗に流れる電流の発生に従って 2 発目以降のパルス発光（緩和振動に伴う発光）が停止するように設定されている。なお、各種のパラメータは、予備実験を行い決定されている。

[0019] 請求項 2 に記載の発明は、請求項 1 に記載の発明において、温度検出部を備え、前記電圧制御部は、前記温度検出部が検出した温度に基づいて前記光源に加えられる電圧の制御を行うことを特徴とする。本発明者の研究によれば、特定の光源に関していえば、特定の発光パルス波形を得るために必要な温度と光源への印加電圧の関係は大凡特定できることが判明している。この関係を利用して、請求項 2 に記載の発明では、特定のパルス波形を得るため

に必要な温度と印加電圧の関係を予め取得し、温度検出部が検出した温度の情報に基づいて、光源への印加電圧を決定する。なお、光源自体の特性のばらつき、抵抗やコンデンサ等の他の部品の精度や温度による特性の変化があるので、請求項2の発明による補正は完全ではなく、あくまである程度の精度が追求できる程度に止まる。

[0020] 請求項3に記載の発明は、請求項1または2に記載の発明において、前記電圧制御部は、前記パルス光のピーク強度の値が予め定めた範囲となるように前記光源に加えられる電圧の制御を行うことを特徴とする。請求項3に記載の発明によれば、光源から出力されるパルス光のピーク強度を検出し、ピーク強度が予め決められた範囲になるように光源に加えられる電圧を調整する。なお、特定の範囲とする制御には、特定の値とする制御が含まれる。

[0021] 請求項4に記載の発明は、請求項1～3のいずれか一項に記載の発明において、前記電圧制御部は、前記パルス光の波形の形状が特定の条件を満たす波形となるように前記光源に加えられる電圧の制御を行うことを特徴とする。請求項4に記載の発明によれば、光源から出力されたパルス光の波形の形状を評価し、このパルス光の波形の形状が特定の条件を満たすように、光源への印加電圧の値を変更する。こうすることで、温度や部品精度のパルス波形の形状への影響を低減できる。

[0022] 請求項5に記載の発明は、請求項4に記載の発明において、前記電圧制御部は、前記パルス光の波形が単峰になるように前記光源に加えられる電圧の制御を行うことを特徴とする。測距に用いるパルス光は、単峰形状が望ましい。しかしながら、温度変化や部品の精度の影響を受け、理想的な条件から発光の条件がずれると、緩和振動の影響が現れ、パルス光が単峰形状からずれピークが複数現れる場合がある。そこで、請求項5に記載の発明では、単峰性が得られるように光源への印加電圧を制御することで、単峰なパルス光が得られるようにする。

[0023] 請求項6に記載の発明は、請求項4または5に記載の発明において、前記電圧制御部は、前記パルス光の波形の対称性に基づいて前記光源に加えられ

る電圧の制御を行うことを特徴とする。測距に用いるパルス光は、左右の対称性のよい波形であることが望ましい。しかしながら、温度変化や部品の精度の影響を受け、理想的な条件から発光の条件がずれると、パルス光の波形の対称性が崩れてくる。そこで、請求項 6 に記載の発明では、パルス光の対称性を特定の条件により評価し、その結果に基づき光源への印加電圧の値を制御することで、パルス光の対称性の崩れを抑える。

[0024] 請求項 7 に記載の発明には、請求項 1 ～ 6 のいずれか一項に記載の発明において、前記電源の出力電圧が変化した際に前記スイッチング素子に加えるバイアス電圧を同時に変化させることを特徴とする。一般的な技術として、電源の ON/OFF をバイポーラトランジスタや FET 等の三端子のスイッチング素子で行う場合、スイッチング素子のコントロール電極（ベース電極やゲート電極）にバイアス電圧を加え、ON/OFF の閾値を設定する。

[0025] 他方で本発明では、光源と微分回路を直列に接続した直列回路に電源から電圧を加え、この電圧を状況によって変更することで、安定したパルス光の発光を行う。電源の ON/OFF 用のスイッチング素子は、上記の直列回路（光源と微分回路を直列に接続した直列回路）と電源回路との間に直列に接続され、直列回路と電源回路との接続の ON/OFF を行う。したがって、電源電圧の出力電圧を変化させると、スイッチング素子に加わる電圧（例えば、FET であればソース・ドレイン間の電圧）も変化する。

[0026] 仮にバイアス電圧が固定電圧であると、トランジスタに加わる電圧の変更に従って閾値電圧の対アース電位が変化し、常に ON 状態、あるいは常に OFF 状態、さらには、ON すべきタイミングで ON あるいは OFF とならない状態となる可能性がある。請求項 7 に記載の発明によれば、電源電圧の変更に従ってスイッチング素子のバイアス電圧を同時に変更するので電源電圧が変化しても所望のタイミングで ON/OFF の制御を行うことができる。

[0027] 請求項 8 に記載の発明は、請求項 1 ～ 請求項 7 のいずれか 1 つに記載の発光装置から生成され、前記光源の緩和振動の最初の発振による光を測定対象

物に向け射出する射出部と、前記測定対象物から反射した反射光を受光する受光部と、前記受光部の出力信号に基づいて前記測定対象物までの距離の算出を行う信号処理部とを備えることを特徴とする距離測定装置である。

## 発明の効果

[0028] 本発明によれば、多様な要因によって生じる発光装置における発光パルスの波形のばらつきを抑えることができる。

## 図面の簡単な説明

[0029] [図1]レーザダイオード（LD）における駆動電流と発光強度との関係を示す図である。

[図2]レーザダイオード（LD）における駆動電流と発光強度との関係を示す図である。

[図3]実施形態の発光装置のブロック図（A）と回路図（B）である。

[図4]実施形態のブロック図である。

[図5]動作時における実施形態の各部の電圧を説明する説明図である。

[図6]温度の違いによるLDの発光波形を示す特性図である。

[図7]発光強度のピーク値を一定に保った発光を行う場合の温度と印加電圧の関係を示すグラフ（A）と温度による発光波形を示す波形図（B）である。

[図8]実施形態における電源回路のブロック図（A）および（B）である。

[図9]スイッチを構成するFETのバイアスを決める構成を示すブロック図である。

[図10]バイアス電圧について説明する説明図である。

[図11]バイアス電圧について説明する説明図（A）および（B）である。

[図12]処理の手順の一例を示すフローチャートである。

[図13]実施形態の他の構成を示すブロック図（A）および（B）である。

[図14]発明を利用した測距装置のブロック図である。

[図15]発光パルス波形のピークを下げた場合の波形の変化を示す波形図である。

## 発明を実施するための形態

## [0030] 1. 第1の実施形態

(構成)

図3には、実施形態の発光装置のブロック図(A)と(A)における一部の回路を記載したブロック図(B)が示されている。図4には、光学系も含めた発光装置の構成が記載されている。図3および図4には、発光装置100が示されている。発光装置100は、光源101、微分回路102、スイッチ103が直列に接続された構成を有している。微分回路102とスイッチ103とが直列に接続されることで光源駆動回路104が構成されている。光源101と光源駆動回路104が直列接続された回路の両端に電源回路105から電源電圧Vが加えられている。図3には、プラス電圧を加える例が示されているが、光源側をアース電位とし、スイッチ側をマイナス電位として、マイナス電位を加える構成も可能である。

[0031] 光源101は、レーザダイオード(LD)である。微分回路102は、抵抗R(102a)とコンデンサC(102b)を並列に接続した回路であり、スイッチ103をONとして電圧を加えた際にパルス状の電流(微分電流)が流れる特性を有する回路として機能する。スイッチ103は、FETであり、スイッチ駆動回路106からの駆動信号を受けて、ON/OFFの動作を行う。スイッチ103がONとなると、光源101と微分回路102とを直列に接続した直列回路に電源回路からの電圧Vが加わる。そして、スイッチ103がOFFになると、光源101と微分回路102とを直列に接続した直列回路に電圧Vが加わらない状態となる。ここでは、スイッチ103としてFETを用いているが、バイポーラトランジスタや各種のスイッチ用のICを用いることもできる。電源回路105は出力電圧を可変できる電源である。

[0032] 発光装置100は、受光素子107、A/Dコンバータ108、演算部109、温度センサ110を備えている。受光素子107は、光源101から発光された光の一部を受光し、電気信号に変換する。受光素子107としては、APD(アバランシェ・フォトダイオード)等の光電変換素子が用いら

れる。A/Dコンバータ108は、受光素子107の出力をデジタル信号に変換する。このデジタル信号は、受光素子107が検出した光源101からのパルス光の波形に関する情報を含んだ波形データとなる。A/Dコンバータ108の出力されるデジタル信号は、演算部109に送られる

[0033] 演算部109は、コンピュータとして機能するハードウェアであり、CPU、RAM、ROM、その他演算回路や記憶回路、各種のインターフェース回路、もしくはこれらを構成できるFPGAを備えている。演算部109は、以下の処理を行う。

(1) 発光タイミングの決定。

(2) A/Dコンバータ108の出力に基づく光源101から出力（発光）される発光パルス光の波形の検出。

(3) 検出した発光パルス光の波形に基づく電源回路105の出力電圧の決定。

(4) 温度センサ110が検出した温度に基づく電源回路105の出力電圧の決定。

(5) 電源回路105の制御。

[0034] 温度センサ110は、発光装置100内の温度を検出し、検出した温度のデータを演算部109に送る。最も温度の影響を受けるデバイスである光源101（レーザダイオード：LD）の温度を精度よく検出できるように温度センサ110を配置する。

[0035] 図4に示すように、発光素子101から発光されたパルス光は、半透過ミラー111で一部が反射ミラー112の方向に反射され、その光は、受光素子107に入射する。半透過ミラー111は、例えば、入射光の光量の数％を反射し、残りを透過する。反射ミラー112は通常の反射鏡である。図4の仕組みにより、発光装置100は、自身で発光した光の一部を受光素子107で検出し、内部に取り込む。

[0036] スイッチ駆動回路106は、演算部109からの発光信号を受けて、スイッチ103のON/OFFを決めるスイッチ駆動電圧（例えば、図10のス

イッチ駆動電圧)を出力する。微分回路102の回路定数としては、一例であるが、電源電圧5V、抵抗102aの抵抗値として200オーム、コンデンサ102bの容量として22pF、ON/OFFのタイミングを決める発光信号として周波数が数十MHz程度を上限とした矩形波を用いる例が挙げられる。

[0037] (微分回路の動作)

スイッチ103がOFF(ソース・ドレイン間が非導通)の状態において、光源101と微分回路102には、電圧Vは加わらず、光源101は発光しない。スイッチ103をONにすると、電圧Vが加わってコンデンサ102bに電荷が流れ込み、突入電流が生じ、光源101に駆動電流が流れる。この駆動電流により、光源101が発光する。

[0038] そして、コンデンサ102bに電荷が溜まってゆくと、突入電流が急激に減少する。コンデンサ102bへの突入電流の減少に対応して、抵抗102bに流れる電流が増加する。コンデンサ102bへの電荷の充電が終了すると、コンデンサ102bに流れ込む電流が止まり、抵抗102aに流れる電流と光源101に流れる電流とが同じ値となる。

[0039] ここで、コンデンサ102bへの充電時間(突入電流が流れる時間)が図2の $\Delta t$ とほぼ同じ値となるように、電源電圧(V)の値、およびコンデンサ102bと抵抗102aの値が設定されている。また、コンデンサ102bに突入電流が流れなくなった段階において抵抗102aで電圧降下が生じ、この電圧降下により光源101に加わる電圧が低下するが、この電圧低下により光源101の発光が停止するように抵抗102aの値およびその他のパラメータの値が選択されている。あるいは、コンデンサ102bに突入電流が流れなくなった段階で抵抗102aに電流が流れ、抵抗102aによって光源101に流れる電流が抑制(制限)されるが、この電流の抑制によって、光源101に流れるLD電流が発光閾値を下回る値となるように、抵抗102aの値およびその他のパラメータが設定されている、と捉えることもできる。

[0040] この構成およびパラメータの設定によれば、コンデンサ 102b の充電時に光源 101 が発光し、その直後に抵抗 102a で生じる電圧降下（電流制限）によって、光源 101 に加わる電圧が低下（流れる電流値が低下）し、光源 101 の発光が停止する。この結果、図 1 および図 2 に示す緩和振動の発生が抑えられ、 $\Delta t$  の期間における最初のパルス発光だけが行われる。

[0041] 以下、図を用いて上記の動作をより詳細に説明する。図 5 には、各部に加わる電圧の変化が示されている。なお図 5 には、プラス電源を用いる場合が示されている。図 5 (A) には、微分回路 102 の光源 101 の側の電圧  $V_{cs}$  が示されている。 $V - V_{cs}$  が光源 101 に加わる電圧となる。図 5 (B) には、微分回路 102 に加わる電圧、すなわち抵抗 102a とコンデンサ 102b に加わる電圧  $V_{dif}$  が示されている。図 5 (C) には、スイッチ (FET) 103 に加わる電圧  $V_d$  (ソースとドレインの間に加わる電圧) が示されている。

[0042] スイッチ 103 が ON になると、コンデンサ 102b への充電が始まり、コンデンサ 102b に突入電流が流れる。最初期においては、電氣的にコンデンサ 102b は短絡状態であり、流れる電流は、コンデンサ 102b への突入電流が主となる。このコンデンサ 102b への突入電流が生じることで、光源 101 に駆動電流が流れ、光源 101 が発光する。

[0043] そして、コンデンサ 102b への充電が進むにつれてコンデンサ 102b が示す抵抗値が徐々に上昇し、抵抗 102a に流れる電流が増加する。この際、微分回路 102 に加わる電圧  $V_{dif}$  は徐々に増加する。これは、抵抗 102b での電圧降下が生じ始めるからである。

[0044] スイッチ 103 が OFF の状態では、コンデンサ 102a の両電極は抵抗 102b で短絡されているので同電位であり、 $V_{dif} = 0V$  である。そして、コンデンサ 102b に突入電流が生じている期間（図 5 (A) の符号 114 の期間）は、電流の流入により、コンデンサ 102b への電荷の蓄積が進み、2つの電極間に電位差が生じ始めるので、 $V_d$  の位置の電位は徐々に低下し、 $V_d$  は、図 5 (C) に示すように変化する。

[0045] コンデンサ 102b への突入電流に伴うコンデンサ 102b への電荷の蓄積が進むと、当該突入電流は徐々に低下、他方でそれに対応するように抵抗 102a に流れる電流が増加する。この結果、抵抗 102a で電圧降下が生じ、光源 101 に加わる電圧が減少する。すなわち、電源電圧  $V$  に占める抵抗 102a で生じる電圧降下の影響が強まり、その分、光源 101 に加わる電圧が減少する。言い換えると、抵抗 102a で生じる電圧降下により、 $V_{cs}$  の値が上昇し（図 5（A）の期間 115 参照）、その分光源 101 に加わる電圧（ $V - V_{cs}$ ）が減少する。

[0046] ここで、上記の光源 101 に加わる電圧（ $V - V_{cs}$ ）が減少した際に、（ $V - V_{cs}$ ）が発光閾値を下回るように抵抗 102a の抵抗値およびその他のパラメータが設定されている。したがって、図 5（A）の期間 114 において光源 101 は発光し、期間 115 において発光が停止する。ここで、期間 114 が図 2 の  $\Delta t$  と同じ程度の期間となるように、微分回路 102 の抵抗 102a とコンデンサ 102b の値を調整（設定）することで、発光開始時の 1 パルスだけの発光が行われる。

[0047] この状態（期間 115）において、スイッチ 103 を OFF にすると、光源 101 に電流が流れなくなり、またコンデンサ 102b に溜まった電荷が抵抗 102a に流れ、そこで消費される。こうして、最初のスイッチ 103 が OFF である状態に戻る。

[0048] そして、再度スイッチ 103 を ON にすることで、上述した動作と同じ動作が繰り返され、2 発目のパルス発光が光源 101 で行われる。こうして、スイッチ 103 の ON/OFF を繰り返すことで、光源 101 は繰り返しパルス発光を行う。

[0049] （CR の値の設定について）

コンデンサ  $C$ （102b）の値と抵抗  $R$ （102a）の値を設定する指針を下記に示す。

（1） $C$  の最小値：LD に発振しきい値電流以上の電流が流せる容量値。

（小さ過ぎると、LD が発振しない）

(2) Cの最大値 : 緩和振動の1番目のパルスのみを生成して2番目以降のパルスを抑制するような電流を流せる容量値(Rとの依存性あり)。

(大き過ぎると、緩和振動が発生する)

(3) Rの最小値 : LD電流が発振しきい値電流と等しくなる抵抗値。

(小さ過ぎると、緩和振動が生じる)

(4) Rの最大値 : Rで発生する電圧降下と電源電圧との差が、LD順方向電圧と等しくなる抵抗値(Cとの依存性あり)。

(大き過ぎると、次パルスまでの間の放電が間に合わなくなる)

[0050] また、パルス光のピーク値とCおよびRの値とは、概略以下の関係がある。

・ 光パルスの強度を大きく  $\Rightarrow$  Cを大きく, Rを小さく

・ 光パルスの強度を小さく  $\Rightarrow$  Cを小さく, Rを大きく

ただし、CとRには相関があるため一意的には決まらない。また、緩和振動の抑制効果との関係も考慮して、CとRの値を決める必要がある。

[0051] (温度と部品精度の影響について)

特定のパルス波形を得るC Rの設定とLDの特性の組み合わせは許容範囲が狭い。したがって、試作品で最適な組み合わせを見出しても、量産品において部品の特性のバラツキがあると、光源101から発光されるパルス光の波形が変化する。同じ型番のLDで同じ発光条件であっても、LDの製造ロットが異なると、特性の差異によってパルス波形は変化する。特に温度変化を受けると、各部品(特に光源(LD)101)の特性が変化し、それがパルス波形の形状に大きく影響する。

[0052] 図6には、LDおよび光源駆動回路の温度を変化させた場合における発光パルスの波形の違いが示されている。図6に示されるように、LDの温度が違えば、発光パルスの波形が異なる形状となる。なお、低温(0℃)における発光パルスの波形では、緩和振動の2発目のパルスが現れている。図7(

A) には、LDの温度が違ってても発光のピーク値が同じになるように電源電圧V<sub>EE</sub>を変化させた場合の温度と電源電圧の関係が示されている。図7 (B) には、その際の波形の違いが示されている。

[0053] (発光パルスの波形を制御する方法)

図6に示すように、同じ発光条件であっても温度が変わると発光パルスの波形も変化する。他方で、発光のために光源に加えられる電圧を変えると、光源101の発光パルスのピーク値も含めた波形の形状が変化する。他方で、図7 (B) に示すように、温度が違う場合であっても、電源電圧を調整することで、出力波形の形状の類似性はやや犠牲となるが、ピークの値を揃えることができる。以上の現象を利用することで、温度が変化しても光源101への印加電圧を温度の変化に応じて適切に変化させると、

- (1) ピーク値は異なるが、パルス波形の形状を相似にできる。
- (2) パルス波形の形状の相似性は崩れるが、ピーク値を同じにできる。
- (3) ピーク値とパルス波形の相似性を特定の範囲に収めることができる。

[0054] 上記の(3)は、(1)と(2)を組み合わせ、ピーク値の均一性と波形の類似性の両方を追求したパターンである。また、ピーク値の均一性を優先しつつ、波形形状の類似性にも配慮するパターンや、波形形状の類似性を優先しつつ、ピーク値の均一性も配慮するパターンも可能である。また、パルス波形の対称性が崩れないように光源101への印加電圧の値を調整する制御も可能である。

[0055] 上述した発光パルスの波形の制御に係る処理は、図3の演算部109において行われる。また、演算部109で行われる処理の手順を決めるプログラムは、演算部109内部の記憶部に記憶されており、適当な記憶領域に読み出されて実行される。当該プログラムを適当な記憶媒体に記憶させ、そこから提供する形態も可能である。なお、ここでは、光源101への印加電圧を変更する方法として、電源回路105の出力電圧を変更する構成を採用する。光源101への印加電圧を変更する他の方法として、回路中に可変抵抗素子を配置してそこで電圧降下を生じさせ、当該可変抵抗素子の抵抗値を調整

することで、光源 101 への印加電圧を変更する構成も可能である。

[0056] 発光パルスの波形の補正は、以下のようにして行われる。まず、光源 101 をパルス発光させる。そして、発光した光を受光素子 107 で検出し、受光素子 107 の出力から検出した発光パルス光の波形のデータを得る。演算部 109 は、この発光パルス光の波形が特定の条件を満たしているか否かを判定し、特定の条件を満たしていない場合、特定の条件を満たすように電源回路 105 の出力電圧（電源電圧）を変更し、再度の発光を行う。この発光→発光波形の検出→発光波形の判定→電源電圧の変更→発光のサイクルを特定の条件を満たす波形となるまで繰り返すことで、温度や部品特性のばらつきに起因する発光波形の形状のばらつきを是正した発光が可能となる。

[0057] 電源電圧を調整する態様としては、以下のものが挙げられる。

- (1) 特定のピークパワーを維持するように電源電圧を調整する。
- (2) 発光パルスが単峰になるように電源電圧を調整する。
- (3) 発光パルス形状の左右の対称性が確保されるように電源電圧を調整する。
- (4) 計測した温度に応じて電源電圧を調整する。

図 15 には、電源電圧を下げ、波形のピークの値を下げることで、緩和振動の発生を抑え、単峰性がより明確に現れる様にパルス波形を補正した場合の例が示されている。なお、(4) の温度に応じて電源電圧を調整した場合、部品特性のばらつきや経時変化等による誤差が生じるが、大凡のパルス波形の再現性は得られる。

[0058] 実際の動作では、上記 (1) ~ (3) の一または複数を組み合わせ、更に予備的に (4) の制御を行う。具体的には、まず (4) の制御により、発光パルス波形の大まかな補正を行い、次いで (1) ~ (3) の一または複数を組み合わせた方法により、発光パルス波形の精密な補正を行う。具体的な補正の手順の詳細については後述する。

[0059] (電源電圧の調整について)

以下、電源回路 105 の出力電圧を可変する構成について説明する。図 8

(A) には、第 1 の構成が記載されている。図 8 (A) の構成では、演算部 109 (図 3 参照) から電圧を指定するデジタルデータが出力され、それが電源回路 105 に入力される。電源回路 105 は、D/A コンバータ 105 a と、制御電圧によって出力する電圧を可変制御できるスイッチング電源 IC 105 b を備えている。

[0060] 演算部 109 から出力された電圧を指定するデジタルデータは、D/A コンバータ 105 a でアナログ電圧の信号に変換され、それがスイッチング電源 IC 105 b に入力される。スイッチング電源 IC 105 b は、D/A コンバータから出力されたアナログ電圧 (制御電圧) に対応する値の出力電圧を出力する。こうして、演算部 109 で決定された電圧が電源回路 105 から出力される。

[0061] 図 8 (B) の構成では、演算部 109 (図 3 参照) から指定する電圧に対応する PWM 信号が出力される。この場合、PWM 信号は、指定する電圧 (演算部 109 で決定された最終的に電源回路 105 から出力される電圧) に対応するパルス幅に設定されている。電源回路 105 は、ローパスフィルタ 105 c とスイッチング電源 IC 105 b を備えている。

[0062] 演算部 109 から出力された PWM 信号は、ローパスフィルタ 105 c でアナログ電圧に変換され、このアナログ電圧に応じた出力電圧がスイッチング電源 IC 105 b から出力される。こうして、図 8 (B) の場合も演算部 109 で決定された電圧が電源回路 105 から出力される。

[0063] (スイッチ駆動回路について)

図 9 に示すように、スイッチ 103 を構成する FET を駆動するスイッチ駆動回路 106 には、光源 101 の発光を制御するスイッチ駆動電圧が入力され、また FET の動作条件を決めるバイアス電圧がバイアス回路から供給される。バイアス回路は、電源電圧  $V_{EE}$  を抵抗  $R_1$  と  $R_2$  で分圧したバイアス電圧  $V_b$  を作り出す。 $V_b$  が FET のゲートにバイアス電圧として印加される。この構成では、電源電圧  $V_{EE}$  が変化すると、それに連動してバイアス電圧  $V_b$  も変化する。

[0064] 図10には、図9の構成を採用した場合におけるスイッチ駆動電圧（FETのゲート電極に加えられる駆動信号の波形）、 $V_{th}$ （FETの閾値電圧）、 $V_b$ （FETのゲート電極に加えられるバイアス電圧）、 $V_{EE}$ （電源電圧）の関係が示されている。図10には、マイナス電源を用いる場合が示されている。

[0065] ここで、スイッチ駆動電圧の波高値 $V_p$ は、 $V_b$ を基準として、 $V_{th} - V_b$ よりも大きな値となるように設定されている。この設定では、 $V_p$ がゲートに印加された期間にFET103がONになり、それ以外の期間においてFET103はOFFとなる。図10の場合、FET103は、図示するスイッチ駆動電圧の波形のタイミングでON/OFFを繰り返す。

[0066] ところで、図9の構成では、電源電圧 $V_{EE}$ が変化すると、それに連動して $V_b$ が変化する。また、 $V_b$ が変化することで、当然 $V_p$ も連動して変化する。また、 $V_{th}$ は $V_{EE}$ に依存しているので、 $V_{EE}$ が変化すると、 $V_{th}$ もそれにつれて変化する。したがって、図9の構成では、 $V_{EE}$ が変化すると、 $V_b$ 、 $V_p$ 、 $V_{th}$ が連動して変化する。この際、 $V_b$ 、 $V_p$ 、 $V_{th}$ の相対的な関係は変化しない。つまり、 $V_{EE}$ が変化しても $V_b$ 、 $V_p$ 、 $V_{th}$ の相対的な関係は維持される。

[0067] したがって、 $V_{EE}$ は変化しても動作条件に変化はなく、スイッチ駆動電圧によってFET103をONにしたいタイミングでONにし、またOFFにしたいタイミングでOFFにできる。

[0068] ところで、図9に示すように、 $V_{EE}$ を分圧して $V_b$ を作り出すのではなく、 $V_b$ を $V_{EE}$ とは独立に $V_{EE}$ に依存しない一定な値とした場合、以下の不具合が生じる。この場合、 $V_b$ および $V_p$ の値は、固定値であり、 $V_{EE}$ の変動に追従しない。他方において、 $V_{th}$ の値は、 $V_{EE}$ に変化に追従して変化する。よって、図11（A）に示すように $V_p < V_{th}$ となり、ONとすべきタイミングでFETがONとならない場合や、図11（B）に示すように $V_b > V_{th}$ となり、FETが常にONとなる不都合が生じる。

[0069] FET（スイッチ103）がONにならなければ、光源101は発光しな

いし、FETが常にONでは、光源101が連続発光してしまう可能性がある。このように、VbをVEEに連動させない場合、発光制御に支障が出る。

[0070] (動作の一例)

以下、処理の手順の一例を説明する。以下に説明する処理は、演算部109において実行される。また、以下に説明する処理の手順を決めるプログラムは、適当な記憶領域や記憶媒体に記憶され、演算部109によって実行される。

[0071] ここでは、図3の電源105の出力電圧を決めるための処理（以下、補正処理）について説明する。この補正処理は、電源のON時、一定の時間が経過する毎、ユーザが処理を指示した際、電源ON時における特定の幅の温度変化が検出された際の一または複数のタイミングで行われる。

[0072] 処理の開始に先立ち、予め光源101を構成するLDについて、同一製品を用いて予備実験を行い、特定のピーク値を得るのに必要な印加電圧の値と温度との関係（図7（A）参照）を求めておく。このデータは、演算部109内の記憶領域等の適当な記憶手段に記憶しておく。

[0073] 図12に補正処理の手順の一例を示す。処理が開始されると、まず温度センサ110が計測した温度の情報が取得される（ステップS101）。次に、予め取得しておいた特定のピーク出力を得るために必要な温度と電源電圧の関係からステップS101で取得した温度に対応した電源電圧が選択され（ステップS102）、更に選択された電源電圧を電源回路105から出力することで光源101のパルス発光を行う（ステップS103）。ステップS103での発光は、発光パルスの波形を試験的に評価するために行われる。なお、この発光では、図5に関連して説明した原理により単パルスの発光が行なわれる。

[0074] 発光が行なわれたら、図4に示す仕組みでその一部が受光素子107で受光される。この際の受光素子107の出力から演算部109は、発光パルスの波形に係る情報を取得する（ステップS104）。ここでは、精度を高め

るために、複数回のパルス発光を連続して行い、各発光パルスのデータを取得する。

[0075] 以下、発光パルスの波形に係る情報について説明する。まず、発光パルスの幅（時間軸上の幅）は、 $100\text{ ps} \sim 300\text{ ps}$ （ピコセコンド）程度（図6参照）である。他方で、一般的なA/Dコンバータのサンプリング周波数の上限は、数GHz程度である。例えばA/Dコンバータのサンプリング周波数が $1\text{ GHz}$ であると、サンプリング間隔は、 $1 / 1 \times 10^9\text{ s} = 1000\text{ ps}$ となる。よって、発光パルス波形の良好な検出精度を確保するために位相をずらして複数のA/Dコンバータを動作させることで、サンプリング間隔を短くする時間インターリーブ方式や、複数の発光パルスを対象に、サンプリングタイミングを順次ずらしたサンプリング方式またはこれらを組み合わせてパルス波形を検出する。

[0076] 例えば、ノイズ等の影響を考えない理想的な場合であるが、単体ではサンプル間隔が $500\text{ ps}$ のA/Dコンバータを4つ用いて時間インターリーブ方式によりサンプリングを行うことでサンプリング間隔を $125\text{ ps}$ とでき、更に10パルスを対象にタイミングをずらしてサンプリングを行うことで、更に時間分解能を $1 / 10$ の $12.5\text{ ps}$ とできる。この場合、 $250\text{ ps}$ 幅においてサンプリング点を20点確保でき、高い精度で発光パルスの波形を検出できる。

[0077] このようにして図6に示す発光パルスの波形の形状に係るデータを得るための処理がステップS104において行われる。発光パルスの波形の形状に係るデータを得たら、発光パルス波形が特定の条件を満たすか否かに関する判定を行う（ステップS105）。この判定には、以下の3つの態様がある。

[0078] （第1の判定の態様）

発光パルスの波形のピークの値が、予め定めた範囲に収まるか、あるいは予め定めた値以上の値であるか否かを判定する。この場合、発光パルスの波形のピークの値が、予め定めた範囲に収まっている場合、あるいは予め定め

た値以上の値である場合にステップS 1 0 5はY E Sの判定となり、そうでない場合にN Oの判定となる。

[0079] (第2の判定の態様)

発光パルスの波形の形状が単峰であるか否かを判定する。単峰であるか否かは、ピークが1つであるか否かを見ることで判定される。この場合、単峰であると判定された場合にY E Sの判定となり、2以上のピークがある場合にN Oの判定となる。なお、ピークは、波形を時間微分した値の符号が正から負に逆転する変曲点の有無により判定される。

[0080] (第3の判定の態様)

発光パルスの形状の時間軸上における対称性を評価し、対称性が予め定めた条件を満たすものである場合に、対称形状と判定し、そうでない場合に非対象形状と判定する。この場合、対象形状と判定された場合にY E Sの判定となる。

[0081] 以下、対称性を判定する方法の一例を説明する。まず、パルス波形のピークの時間軸上の位置を求める。次に、時間軸上における左右（時間で考えると前後）の波形の分布の偏差を算出する。例えば、波形の左右の面積の差を波形の分布の偏差を評価する指標として用いる。そして、発光パルス波形の左右の分布の偏差が、予め定めた閾値以下である場合に、当該発光パルス波形を対称な形状と判定する。そして、発光パルス波形の左右の分布の偏差が、予め定めた閾値を超える場合、当該発光パルス波形を非対称な波形であると判定する。

[0082] 上記第1の判定の態様～第3の判定の態様は、一つのみを採用することもできるし、複数を組み合わせて利用することもできる。また、3つ全てに係る判定を行い、その少なくとも一つがY E Sである場合に、ステップS 1 0 5の判定をY E Sとする処理も可能である。また、状況により、判定の条件に優劣（重み）を付け、優先する判定条件を変更する態様もあり得る。

[0083] 以下、一例を説明する。例えば、パルス光での測距を行う技術において、標的が遠い（測距長が相対的に長い）場合、測距パルス光の強度が重要であ

るので、第1の判定の条件を厳しくする。勿論、発光強度が重要であっても、緩和振動が生じては測距精度に悪影響が生じ、また波形の形状も重要であるので、単峰性と波形の対称性については条件を緩和しての判定を行い、その上でパルス光の強度が閾値以上であるか否かを判定する。この場合、測定光の強度を優先した判定が行なわれる。

[0084] また例えば、パルスの立ち下りが著しく緩やかで、測距精度に影響を及ぼしかねないが、単峰であるため第2の判定の評価を用いることができない場合においても、第3の判定の評価を用いることでパルス波形の補正が可能になる。

[0085] ステップS105の判定において、ステップS104で取得した発光パルスの波形が特定の条件を満たす場合、発光パルスの波形に関し、更に補正する必要はないので、補正処理を終了する（ステップS106）。他方で、ステップS105の判定において、ステップS104で取得した発光パルスの波形が特定の条件を満たさない場合、ステップS107に進み当該条件を満たす形状に発光パルスの波形を補正するための処理を行う。

[0086] ステップS107では、ステップS104で取得した発光パルスの波形に基づいて図3の電源回路105の出力電圧の値を選択する。以下、ステップS107で行われる処理について説明する。この処理では、予め得ておいた発光波形と電源電圧の関係の基礎データに基づいて電源電圧を決める処理が行なわれる。この基礎データとしては、例えば（1）発光波形のピーク値を上げるには、電源電圧を上げるのか下げるのか、（2）発光波形の単峰性を上げるには、電源電圧を上げるのか下げるのか、（3）発光波形の対称性を高めるには、電源電圧を上げるのか下げるのか、といった事項に関するデータが挙げられる。この基礎データは、温度毎（例えば1℃ステップ毎）のものが用意され、予め演算部109内の適当な記憶領域に記憶されている。実際の処理では、ステップS104で得られた発光パルスの波形の形状と目標とする波形の形状との差を評価し、その差を小さくするために必要な電源電圧の情報を上記の基礎データから得る。

- [0087] 例えば、発光パルスの波形のピークの値が足りない場合、予め調べておいたピーク値と電源電圧の相関関係に基づき、変更すべき電源電圧の値を選択する。この場合、予め調べておいた発光パルスの波形のピークの値と電源電圧の関係から、ピークの値が足りない場合に電源電圧を上げればよいのか下げればよいのかの情報を取得し、新たな電源電圧を選択する。
- [0088] また、緩和振動が生じ、2発目のパルスが現れている場合、予め調べておいた緩和振動と電源電圧の関係から、電源電圧をどう変更すべきかの情報を取得し、新たな電源電圧を選択する。
- [0089] また、発光パルス波形の形状の対称性が悪い場合、予め調べておいた発光パルス波形の対称性と電源電圧の関係から、電源電圧をどう変更すべきかの情報を取得し、新たな電源電圧を選択する。
- [0090] なお、ピークの値、対称性、緩和振動の3つの要素の中のどれかを優先して電源電圧の調整を行ってもよい。例えば、長距離探索モードの場合、発光ピークの値が優先されるので、発光パルスの波形のピークの値を規定範囲あるいは規定値とするように電源電圧の変更がまず行なわれる。そして、発光ピークが規定の条件を満たした段階で、この条件が崩れない範囲で他の要件についての電源電圧の調整を行う。
- [0091] ステップS107の後、変更した電源電圧を用いてのステップS103以下の処理を行う。電源電圧の影響は、ピークの値、単峰性、波形の対称性のそれぞれに影響を与えるので、全ての条件が一回の修正で満足できるとは限らない。この場合、電源電圧の変化の幅を狭くしてステップS107の調整を再度行い、再度のステップS103以下の処理を行う。こうして、ステップS107→ステップS103→ステップS104以下の処理を1または複数回繰り返すことで、特定の条件を満足する発光パルスの波形が得られる電源電圧を探索する。
- [0092] なお、ある回数処理を繰り返してもステップS105がYESとならない場合、次善の策として、ステップS105の判定条件を緩和し、発光パルス波形に係る要求水準を落としてステップS105以下の処理を行う。また、

ステップS 1 0 7以降の処理において、電源電圧を細かく振ることで波形の変化の傾向を検出し、望まれる波形の形状となる電源電圧を試行錯誤で探索してもよい。この場合、補正に必要な発光の回数が増加するが、状況に合わせた細かい補正が可能となる。

[0093] (優位性)

上述した構成によれば、温度変化や部品精度の誤差による影響を電源電圧の変更により抑えることができる。また、部品の特性の経時変化の影響による発光パルス波形の変化を適宜補正することができる。このため、部品の設定や選別、および装置の調整に係るコストが抑えられる。また、特定の性能が恒常的に得られる優位性が得られる。特に、測距装置に用いた場合、恒温装置を用いずに温度の影響を抑えられるので、低コスト、低消費電力で高性能な測距装置を得ることができる。

[0094] 2. 第2の実施形態

光源1 0 1、微分回路1 0 2、スイッチ1 0 3の直列接続の順序は、図3の構成に限定されず、図1 3 (A)や(B)の構成も可能である。図1 3 (A)には、プラス電位側から、光源1 0 1、スイッチ1 0 3、微分回路1 0 2と直列に配置された例が示されている。図1 3 (B)には、プラス電位側から、スイッチ1 0 3、光源1 0 1、微分回路1 0 2と直列に配置された例が示されている。この場合、光源1 0 1を挟んで間接的に直列接続された微分回路1 0 2とスイッチ1 0 3により光源駆動回路が構成される。また、光源1 0 1は、微分回路1 0 2とスイッチ1 0 3により構成される光源駆動回路に等価的に直列接続された状態となる。なお、図1 3では、電源回路は図示省略されている。図1 3には、電源電圧としてプラス電位を加える構成が記載されているが、例えば、図1 3 (A)の構成で電源(+V)の部分を接地し(アース電位とし)、GNDの部分にマイナス電位を加えるマイナス電源を用いる構成も可能である。これは、図1 3 (B)の場合も同じである。

[0095] 3. 第3の実施形態

図1 4には、測距装置5 0 0が示されている。測距装置5 0 0は、レーザ

光を用いて測定対象物までの距離の測定を行う装置である。測距装置500は、発光装置100、射出部501、受光部502、信号処理部503および表示部504を備えている。

[0096] 発光装置100は、図3および図4に示す構成を有する。勿論、本明細書中で例示する他の発光装置を利用することもできる。射出部501は、発光装置100から出力されるレーザ光を測定対象物に対して射出するための光学系を備えている。受光部502は、光学系と受光素子（フォトダイオード等）を備え、射出部501から射出され、対象物で反射されてきた反射光を受光する。信号処理部503は、受光部502が受光した検出光に基づき、対象物までの距離を算出する。信号処理部503で行われる演算は、通常のレーザ測距装置におけるものと同じである。表示部504は、液晶ディスプレイ等の表示装置であり、信号処理部503で算出された対象物までの距離を表示する。

[0097] 測距装置500は、発光装置100で生成されるパルス幅の短い測距光を用いるので、高い測距精度を得ることができる。また、発光装置100は構造が簡素であり、消費電力が小さく、更に低コストで得られるので、測距装置500は、小型化、低消費電力化、低コスト化を計ることができる。

[0098] ここでは、本発明の光源の適用例として、レーザ測距装置を例示したが、微分回路を用いてパルス発光を行う本発明の光源は、パルス光を用いた各種の装置（例えば、レーザ加工装置等）に適用することができる。

## 符号の説明

[0099] 100…発光装置、101…光源（レーザダイオード：LD）、102…微分回路、102a…抵抗、102b…コンデンサ、103…スイッチ（FET）、104…光源駆動回路、111…半透過ミラー、112…ミラー、500…測距装置。

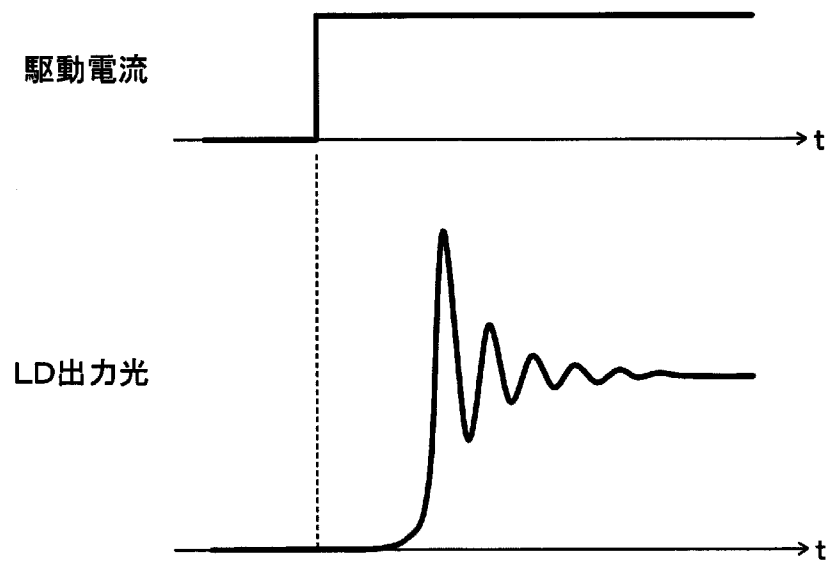
## 請求の範囲

- [請求項1] 通電直後に緩和振動が発生する光源と、  
抵抗とコンデンサが並列に接続された微分回路に、電圧印加のためのスイッチング素子が直列に接続された光源駆動回路と、  
前記光源と前記光源駆動回路が直列に接続された直列回路に電圧を加える電源と、  
前記光源から発光されるパルス光を検出するパルス光検出部と  
前記パルス光検出部が検出した前記パルス光の波形に対応させて前記光源に加えられる電圧を制御する電圧制御部と  
を備えることを特徴とする発光装置。
- [請求項2] 温度検出部を備え、  
前記電圧制御部は、前記温度検出部が検出した温度に基づいて前記光源に加えられる電圧の制御を行うことを特徴とする請求項1に記載の発光装置。
- [請求項3] 前記電圧制御部は、前記パルス光のピーク強度の値が予め定めた範囲となるように前記光源に加えられる電圧の制御を行うことを特徴とする請求項1または2に記載の発光装置。
- [請求項4] 前記電圧制御部は、前記パルス光の波形の形状が特定の条件を満たす波形となるように前記光源に加えられる電圧の制御を行うことを特徴とする請求項1～3のいずれか一項に記載の発光装置。
- [請求項5] 前記電圧制御部は、前記パルス光の波形が単峰になるように前記光源に加えられる電圧の制御を行うことを特徴とする請求項4に記載の発光装置。
- [請求項6] 前記電圧制御部は、前記パルス光の波形の対称性に基づいて前記光源に加えられる電圧の制御を行うことを特徴とする請求項4または5に記載の発光装置。
- [請求項7] 前記電源の出力電圧が変化した際に前記スイッチング素子に加えるバイアス電圧を同時に変化させることを特徴とする請求項1～6のい

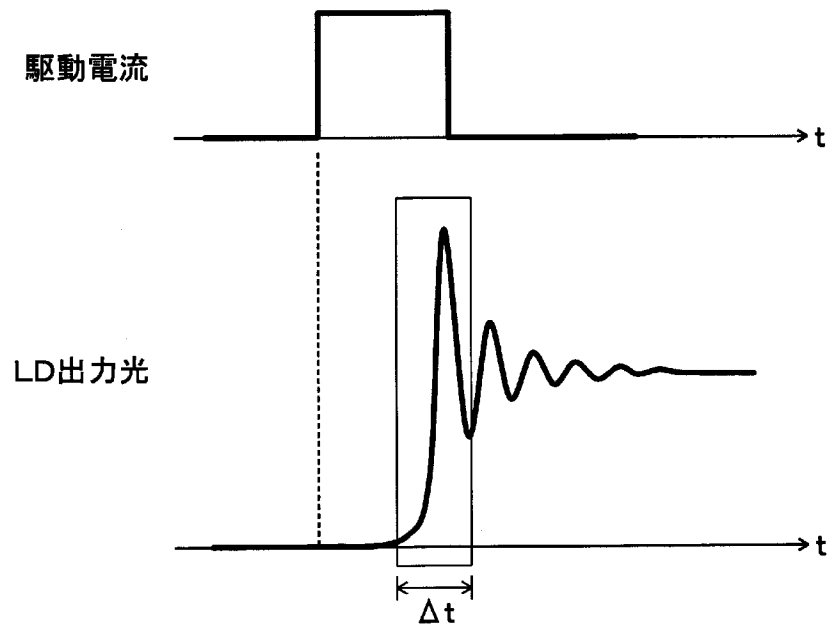
ずれか一項に記載の発光装置。

- [請求項8]      請求項1～請求項7のいずれか1つに記載の発光装置から生成され、前記光源の緩和振動の最初の発振による光を測定対象物に向け射出する射出部と、
- 前記測定対象物から反射した反射光を受光する受光部と、
- 前記受光部の出力信号に基づいて前記測定対象物までの距離の算出を行う信号処理部と
- を備えることを特徴とする距離測定装置。

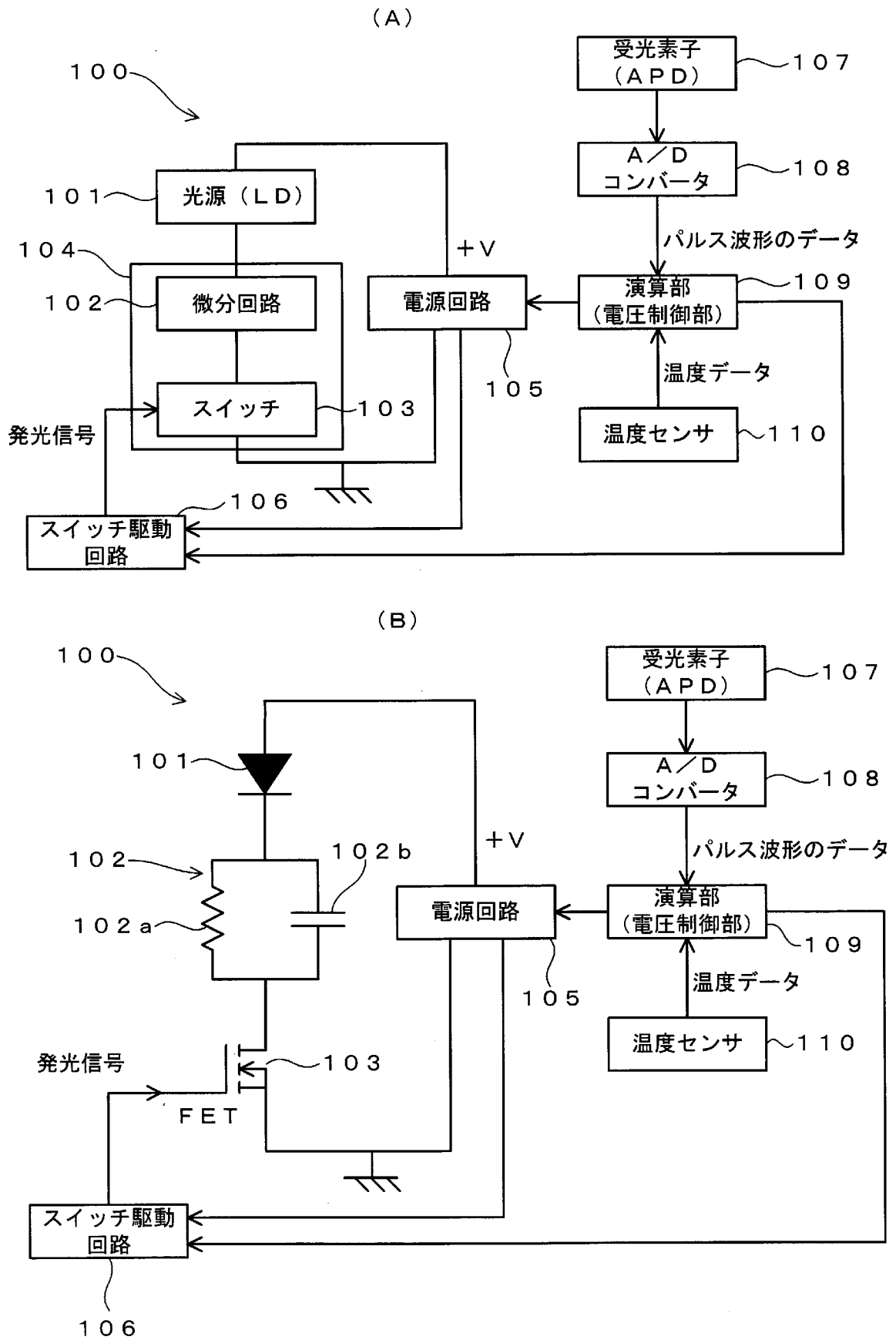
[図1]



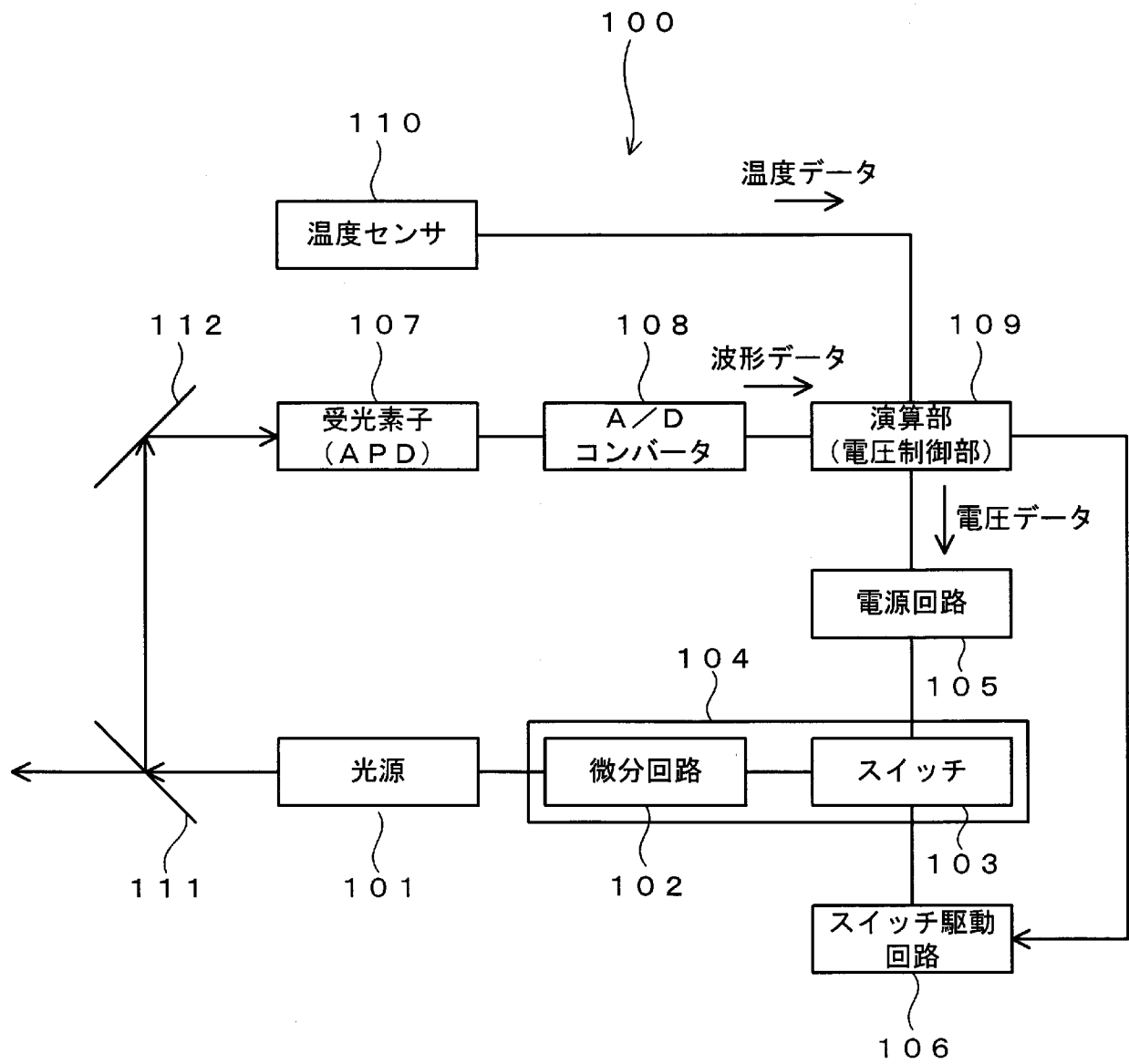
[図2]



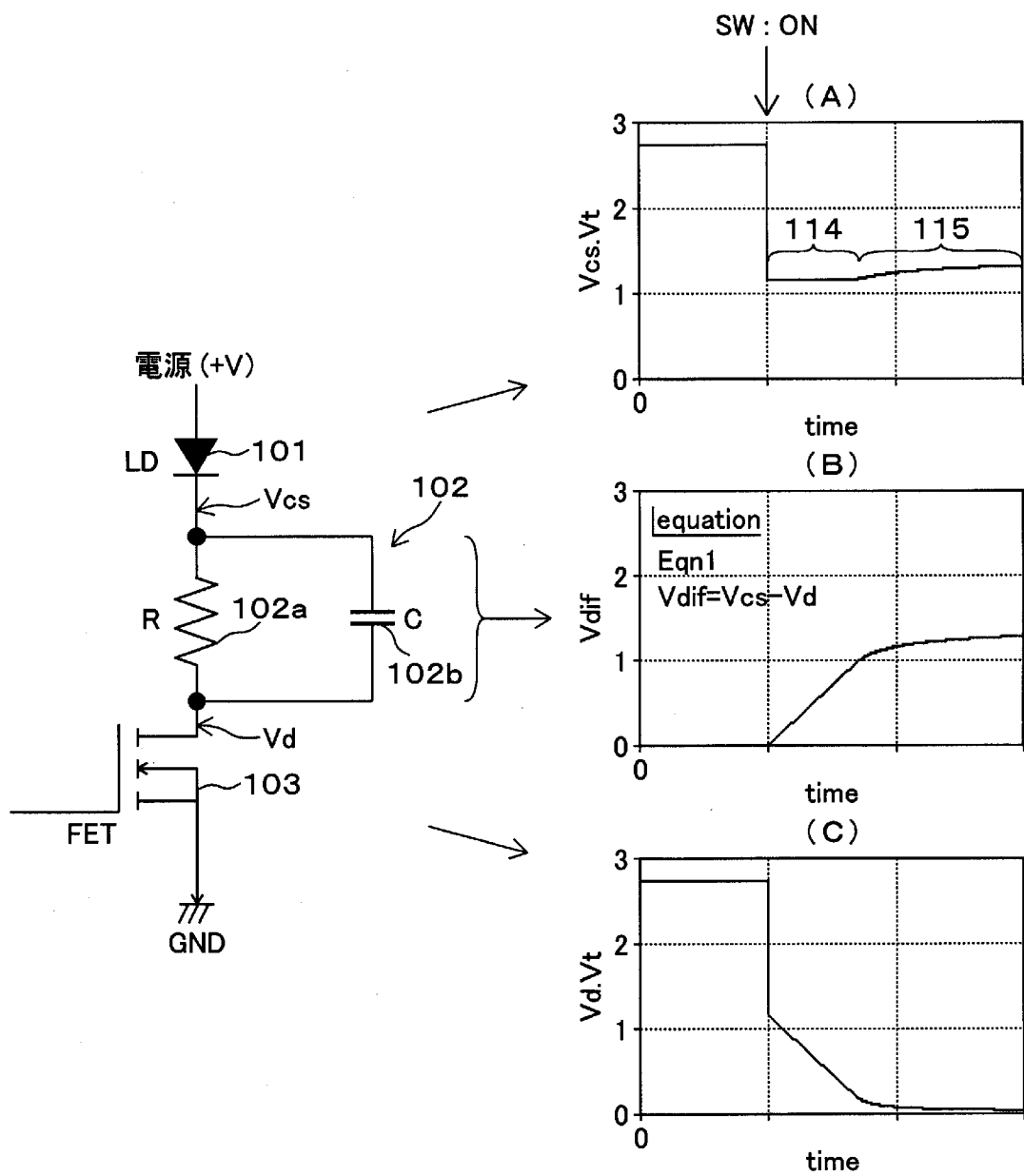
[図3]



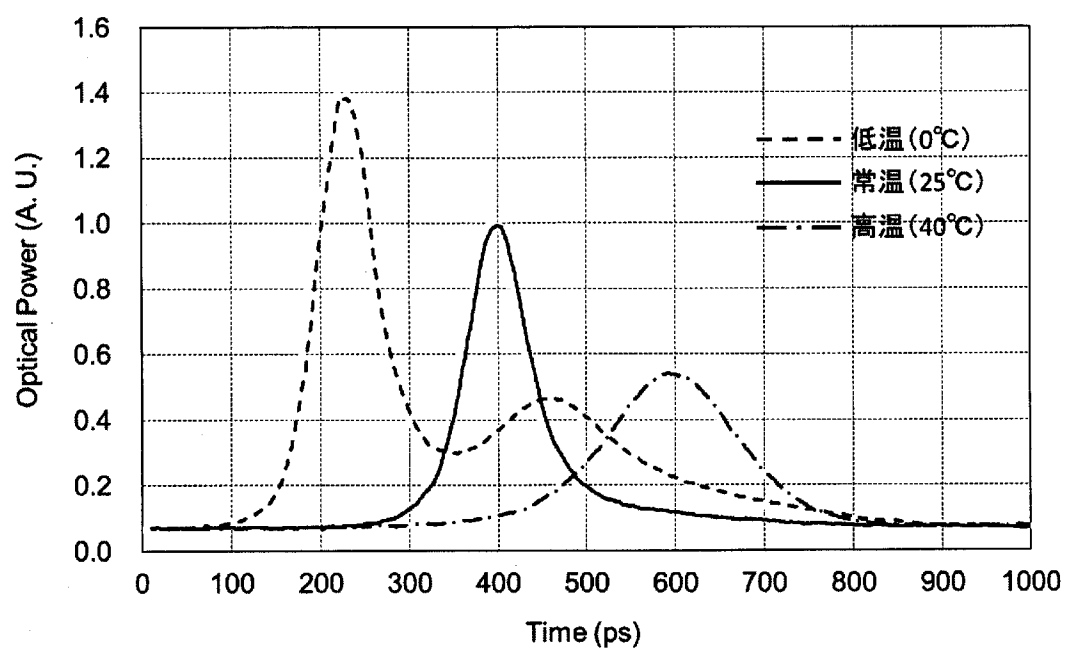
[図4]



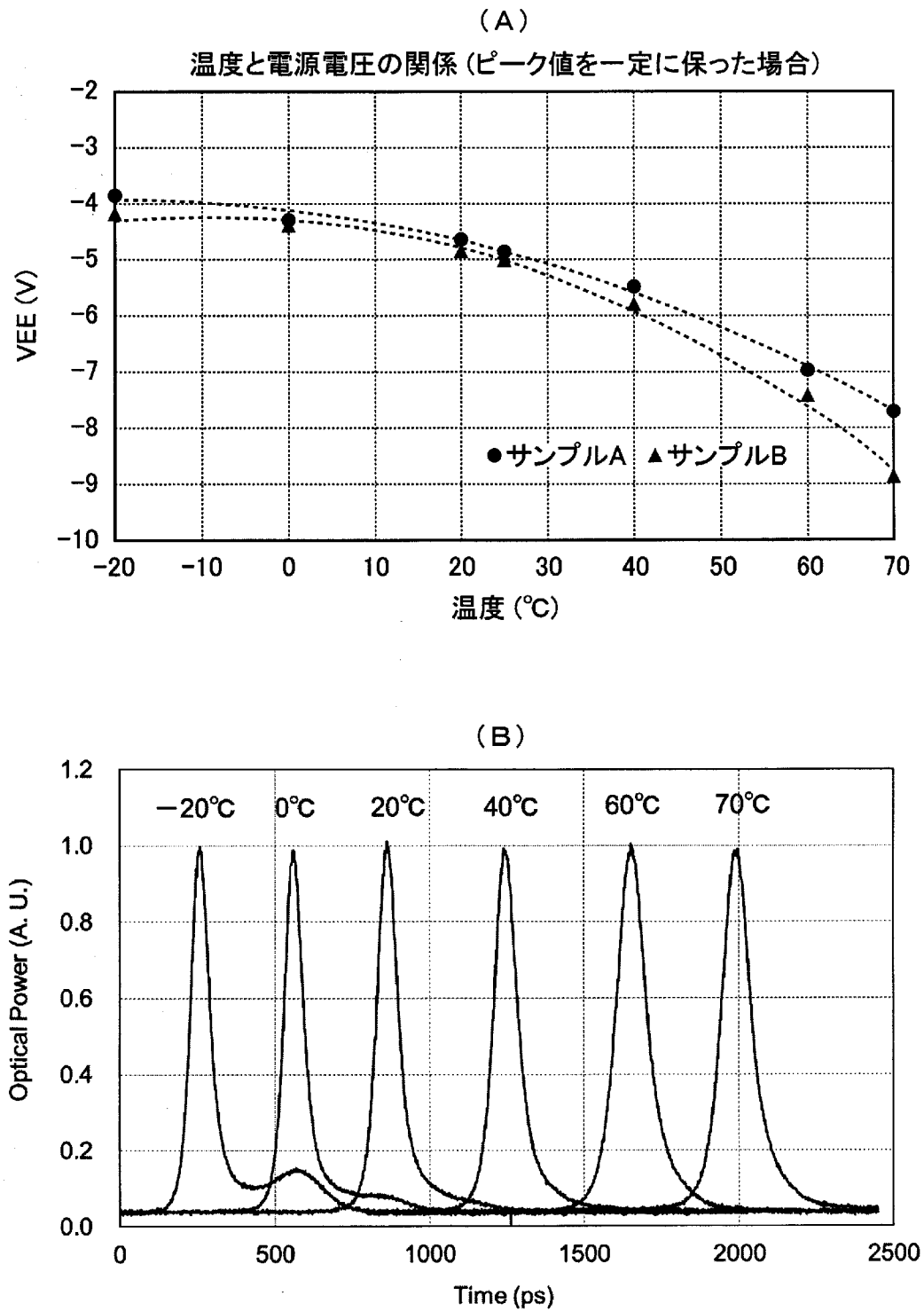
[図5]



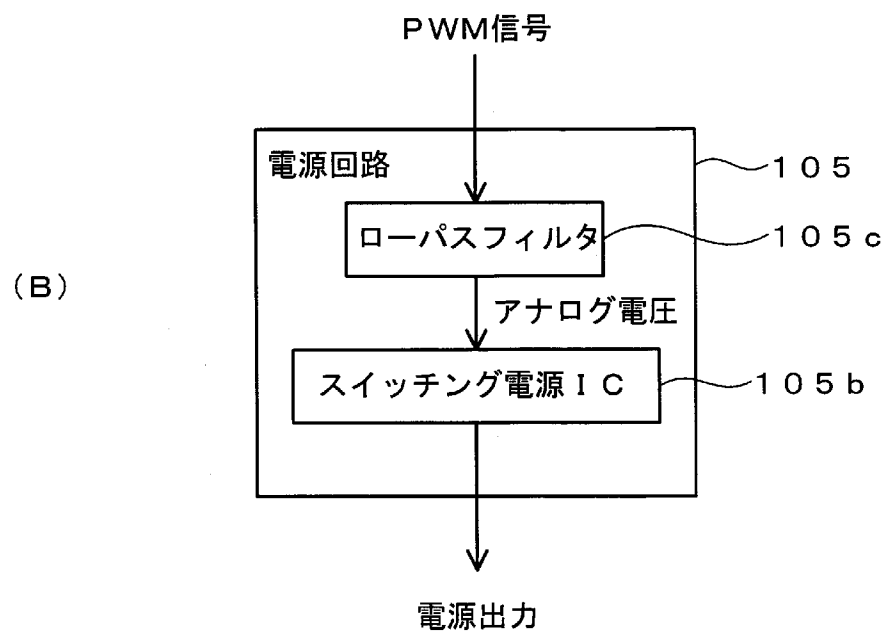
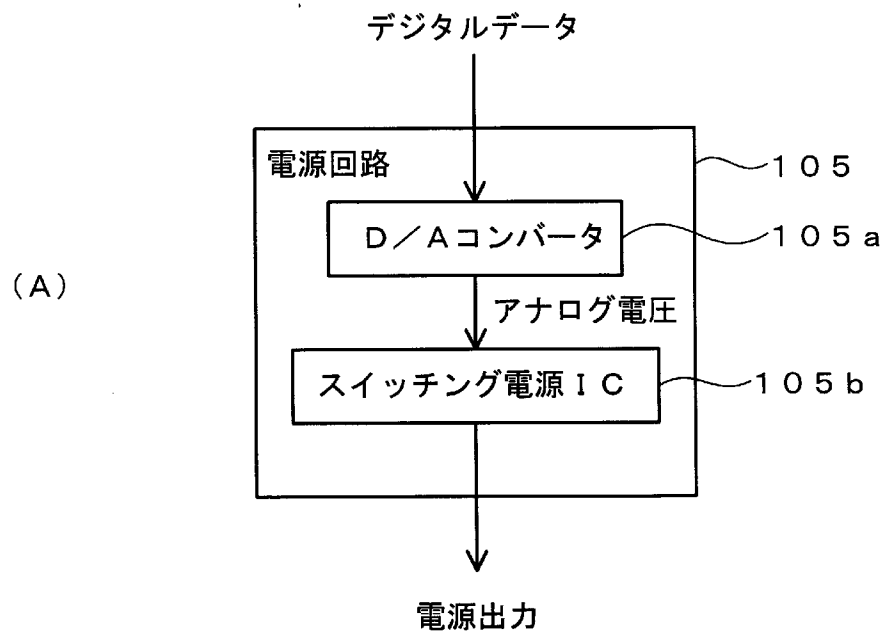
[図6]



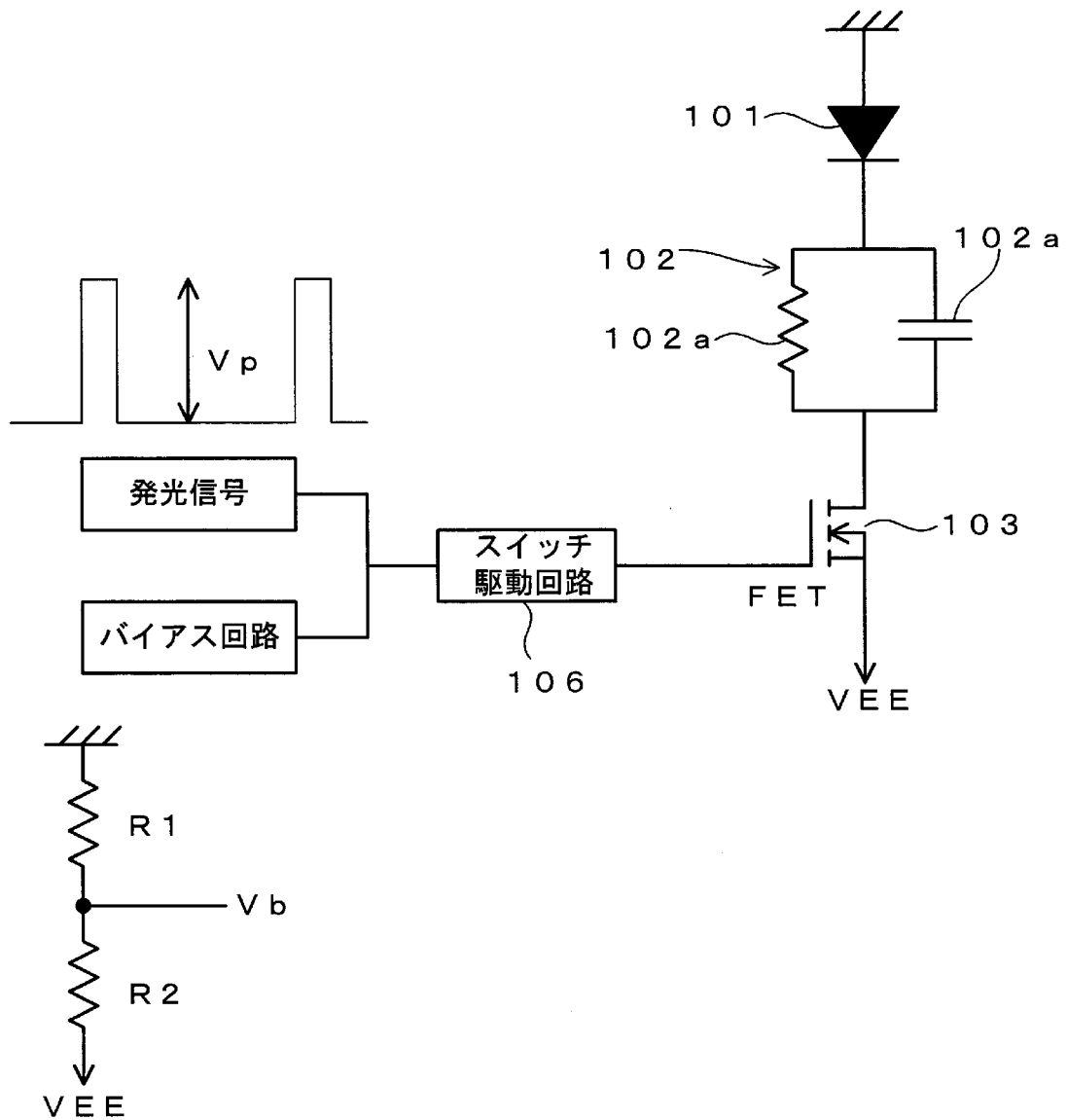
[図7]



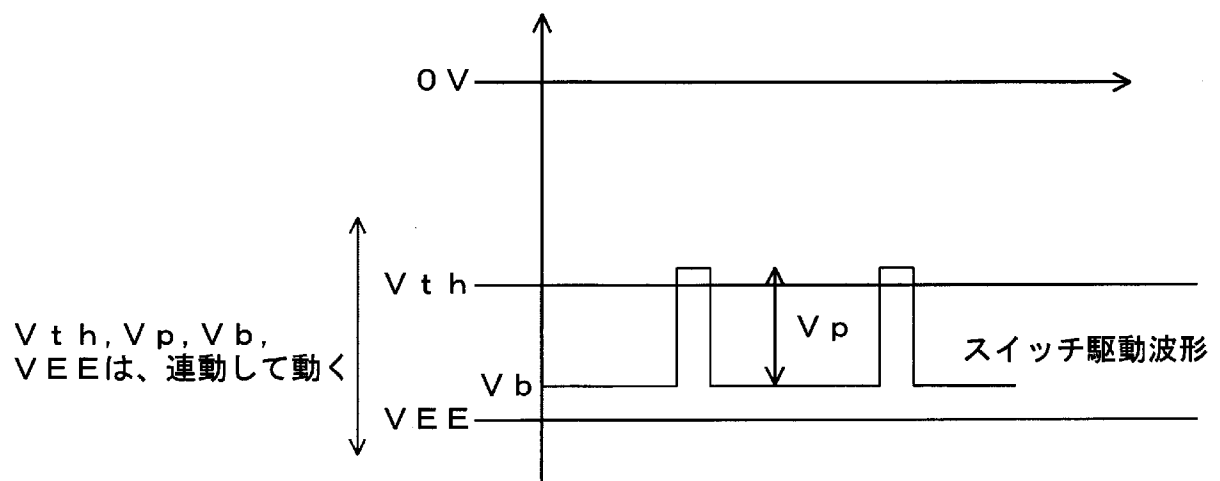
[図8]



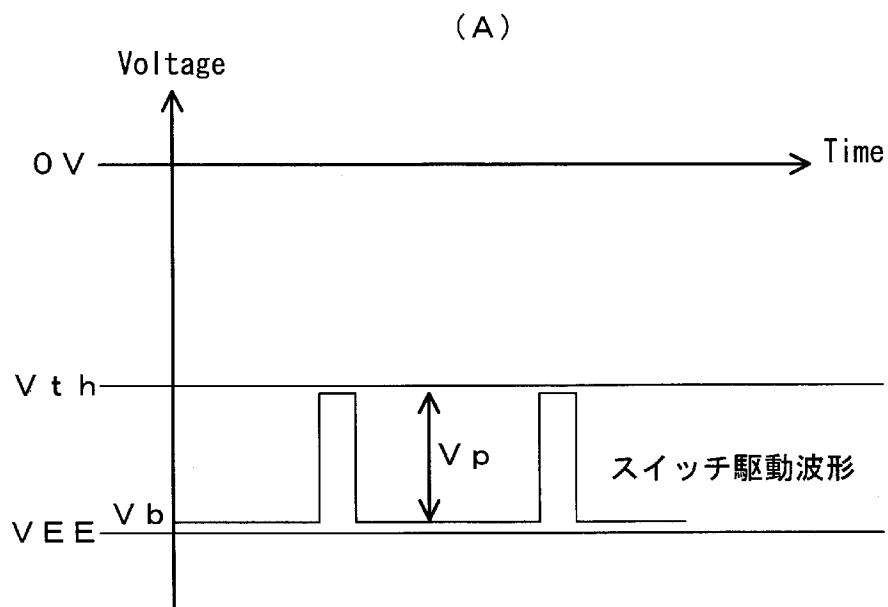
[図9]



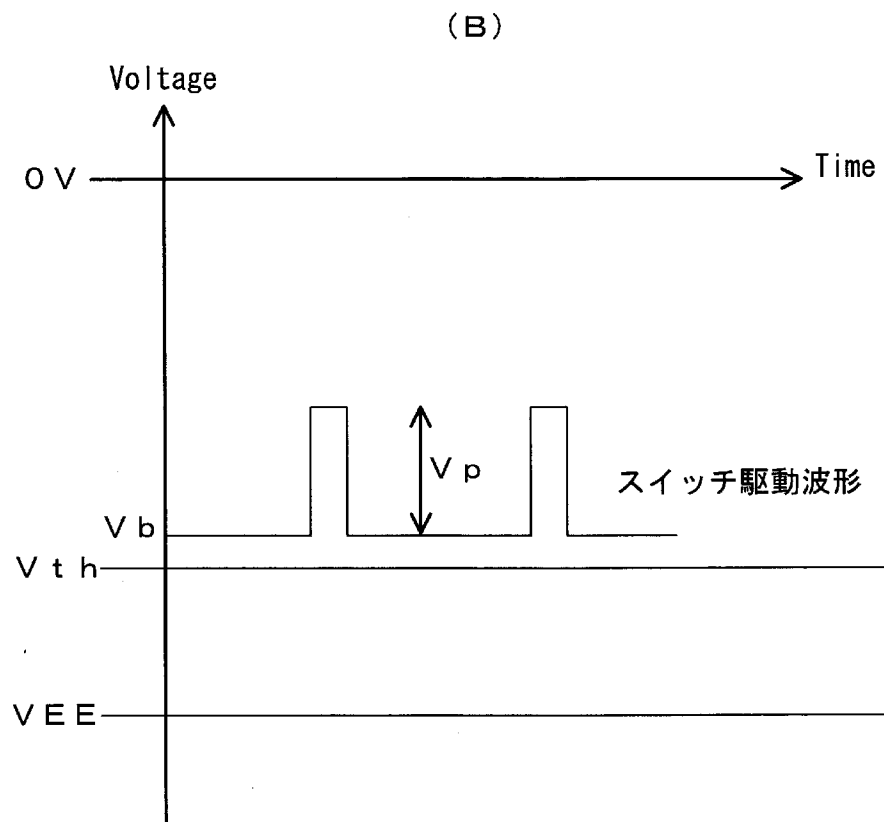
[図10]



[図11]

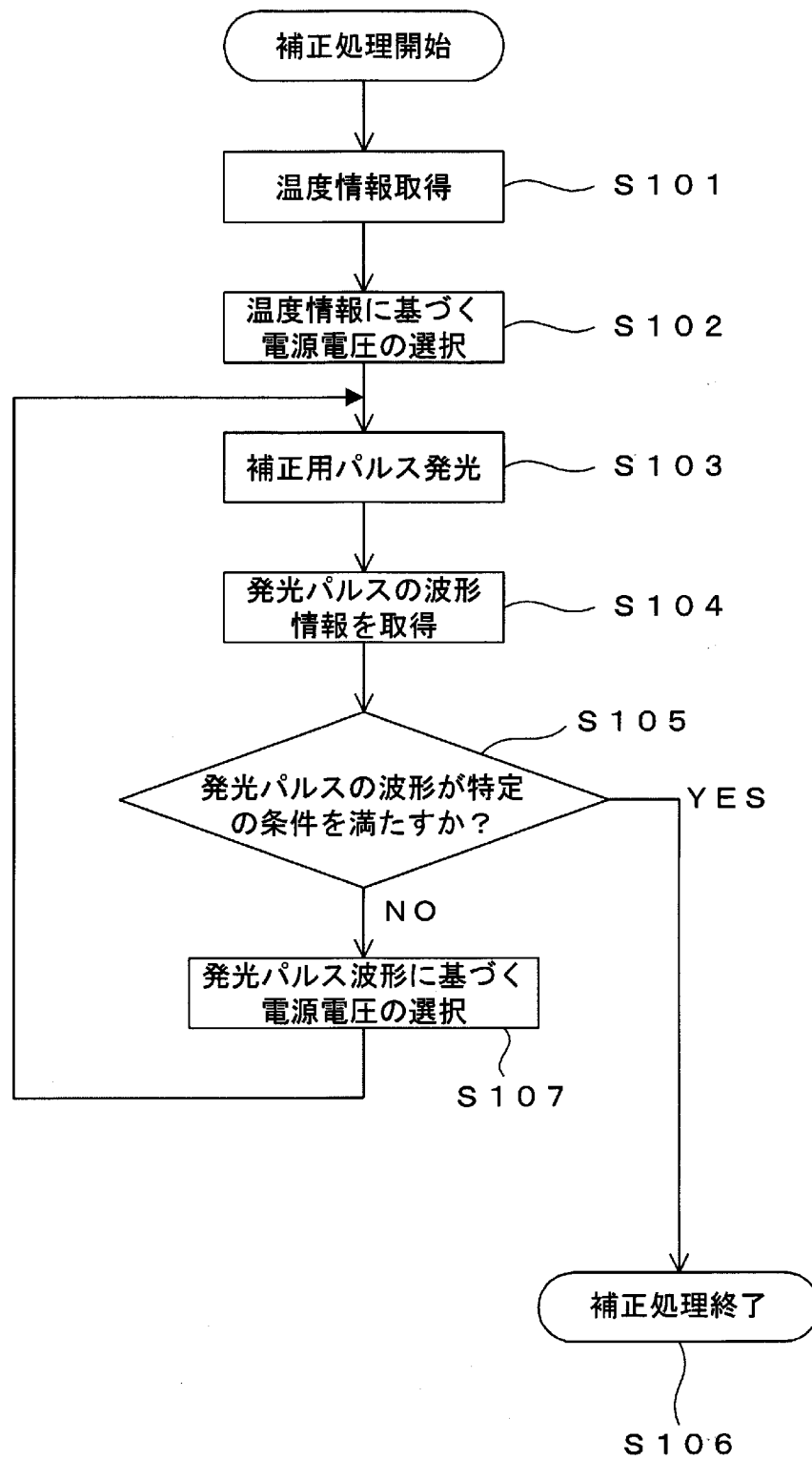


$V_p < V_{th}$ では、FETはONにならない。

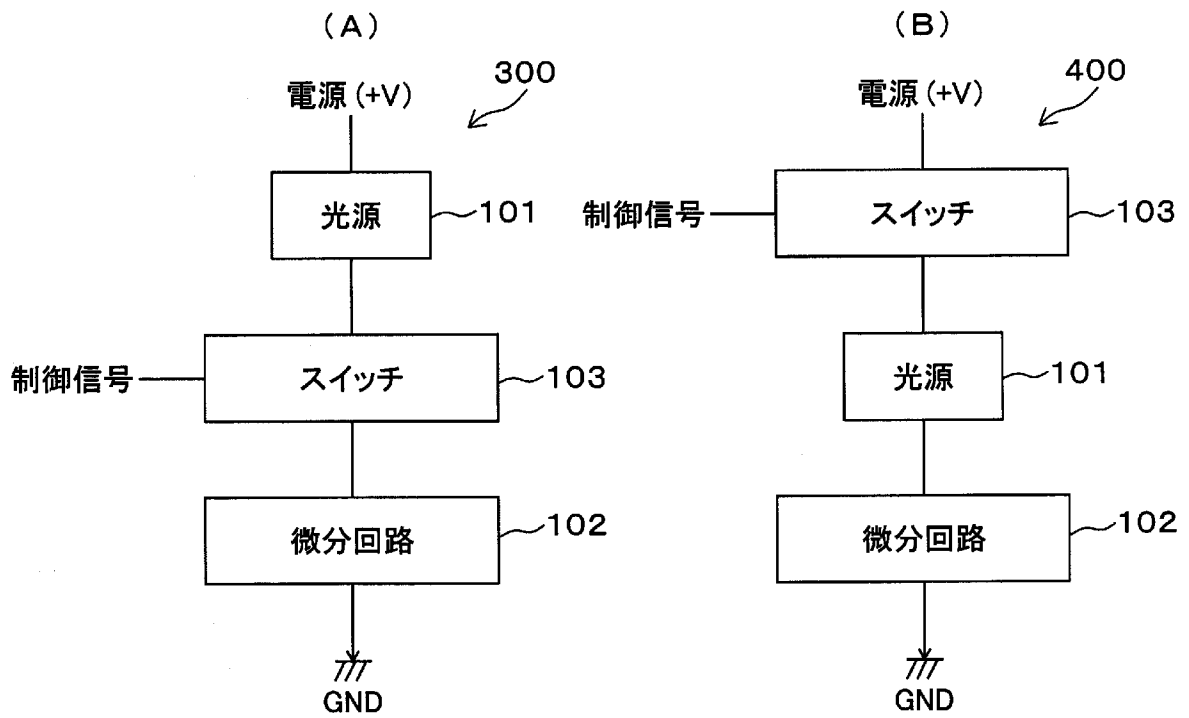


$V_b > V_{th}$ では、FETは常にONとなる (OFFにできない)。

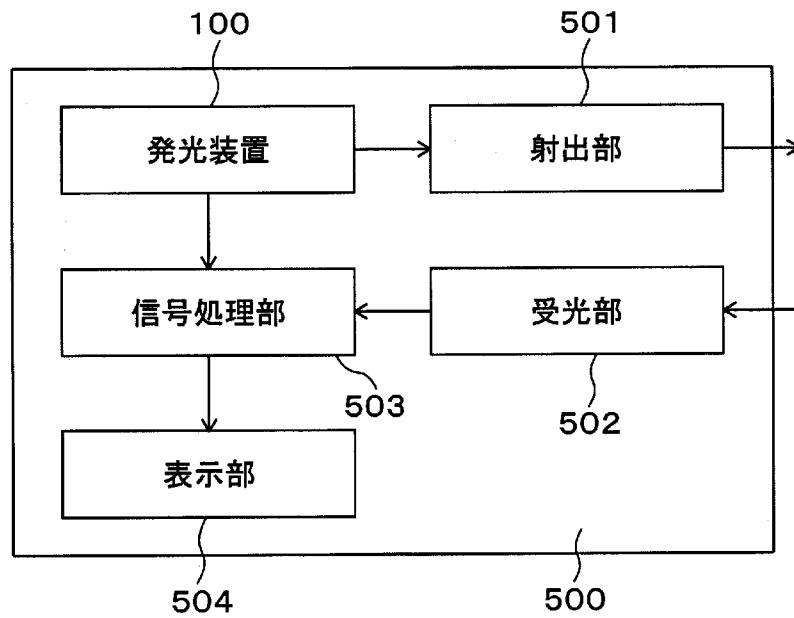
[図12]



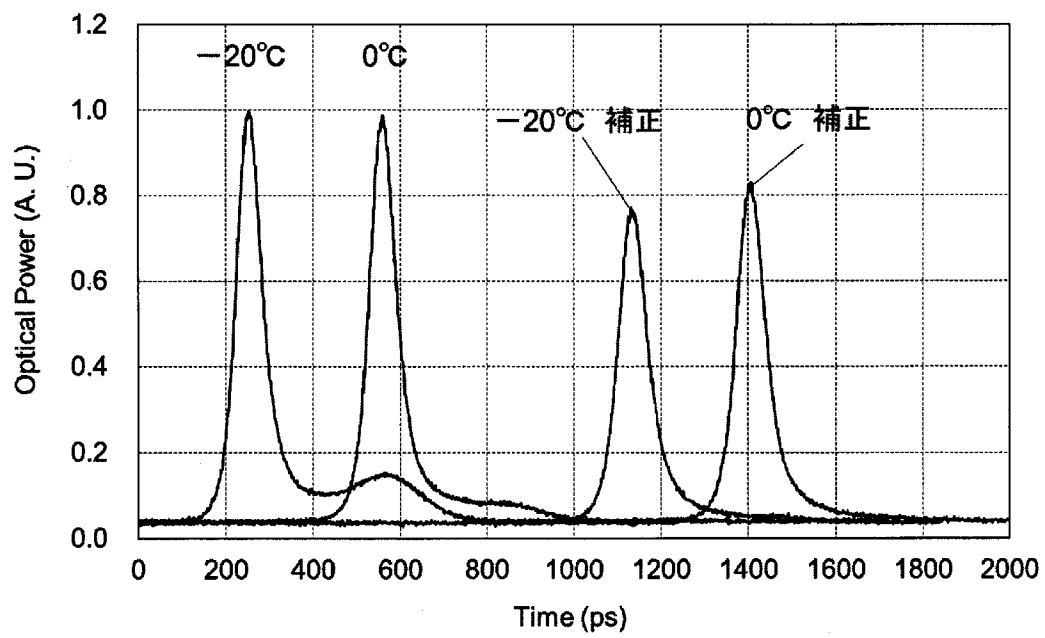
[図13]



[図14]



[図15]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/063407

## A. CLASSIFICATION OF SUBJECT MATTER

H01S5/0683(2006.01)i, G01S7/484(2006.01)i, G01S17/10(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/00-5/50, G01S1/00-1/68, 7/48-7/51, 17/00-17/95, H01L33/00-33/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2016 |
| Kokai Jitsuyo Shinan Koho | 1971-2016 | Toroku Jitsuyo Shinan Koho | 1994-2016 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                          | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 59-28396 A (NEC Corp.),<br>15 February 1984 (15.02.1984),<br>entire text; all drawings<br>(Family: none)                                 | 1-8                   |
| A         | JP 57-39593 A (NEC Corp.),<br>04 March 1982 (04.03.1982),<br>entire text; all drawings<br>(Family: none)                                    | 1-8                   |
| A         | JP 2000-58956 A (Nippon Telegraph and<br>Telephone Corp.),<br>25 February 2000 (25.02.2000),<br>entire text; all drawings<br>(Family: none) | 1-8                   |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
13 July 2016 (13.07.16)

Date of mailing of the international search report  
26 July 2016 (26.07.16)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/063407

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                      | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2002-333476 A (Denso Corp.),<br>22 November 2002 (22.11.2002),<br>entire text; all drawings<br>(Family: none)                                                                                        | 1-8                   |
| A         | JP 4-60464 A (Hamamatsu Photonics Kabushiki<br>Kaisha),<br>26 February 1992 (26.02.1992),<br>entire text; all drawings<br>& US 5289114 A<br>entire text; all drawings<br>& EP 468632 A2 & DE 69121490 C | 1-8                   |
| A         | JP 2004-172237 A (Sharp Corp.),<br>17 June 2004 (17.06.2004),<br>entire text; all drawings<br>& US 2004/0109696 A1<br>entire text; all drawings                                                         | 1-8                   |
| A         | JP 2011-187157 A (Sony Corp.),<br>22 September 2011 (22.09.2011),<br>entire text; all drawings<br>(Family: none)                                                                                        | 1-8                   |
| A         | JP 2012-33541 A (Miyachi Technos Corp.),<br>16 February 2012 (16.02.2012),<br>entire text; all drawings<br>(Family: none)                                                                               | 1-8                   |

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01S5/0683(2006.01)i, G01S7/484(2006.01)i, G01S17/10(2006.01)i

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01S5/00-5/50, G01S1/00-1/68, 7/48-7/51, 17/00-17/95, H01L33/00-33/64

## 最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2016年 |
| 日本国実用新案登録公報 | 1996-2016年 |
| 日本国登録実用新案公報 | 1994-2016年 |

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                             | 関連する<br>請求項の番号 |
|-----------------|---------------------------------------------------------------|----------------|
| A               | JP 59-28396 A (日本電気株式会社) 1984. 02. 15,<br>全文, 全図<br>(ファミリーなし) | 1-8            |
| A               | JP 57-39593 A (日本電気株式会社) 1982. 03. 04,<br>全文, 全図<br>(ファミリーなし) | 1-8            |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

## 国際調査を完了した日

13. 07. 2016

## 国際調査報告の発送日

26. 07. 2016

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)  
郵便番号 100-8915  
東京都千代田区霞が関三丁目4番3号

## 特許庁審査官 (権限のある職員)

高 椋 健 司

2 K

3 7 1 5

電話番号 03-3581-1101 内線 3255

| C (続き) . 関連すると認められる文献 |                                                                                                                |                |
|-----------------------|----------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                              | 関連する<br>請求項の番号 |
| A                     | JP 2000-58956 A (日本電信電話株式会社) 2000. 02. 25,<br>全文, 全図<br>(ファミリーなし)                                              | 1-8            |
| A                     | JP 2002-333476 A (株式会社デンソー) 2002. 11. 22,<br>全文, 全図<br>(ファミリーなし)                                               | 1-8            |
| A                     | JP 4-60464 A (浜松ホトニクス株式会社) 1992. 02. 26,<br>全文, 全図<br>& US 5289114 A, 全文, 全図<br>& EP 468632 A2 & DE 69121490 C | 1-8            |
| A                     | JP 2004-172237 A (シャープ株式会社) 2004. 06. 17,<br>全文, 全図<br>& US 2004/0109696 A1, 全文, 全図                            | 1-8            |
| A                     | JP 2011-187157 A (ソニー株式会社) 2011. 09. 22,<br>全文, 全図<br>(ファミリーなし)                                                | 1-8            |
| A                     | JP 2012-33541 A (ミヤチテクノス株式会社) 2012. 02. 16,<br>全文, 全図<br>(ファミリーなし)                                             | 1-8            |