

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月24日(24.09.2020)



(10) 国際公開番号

WO 2020/189006 A1

(51) 国際特許分類:
G02F 1/1345 (2006.01) *G09F 9/30* (2006.01)

(21) 国際出願番号: PCT/JP2020/002395

(22) 国際出願日: 2020年1月23日(23.01.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-050333 2019年3月18日(18.03.2019) JP

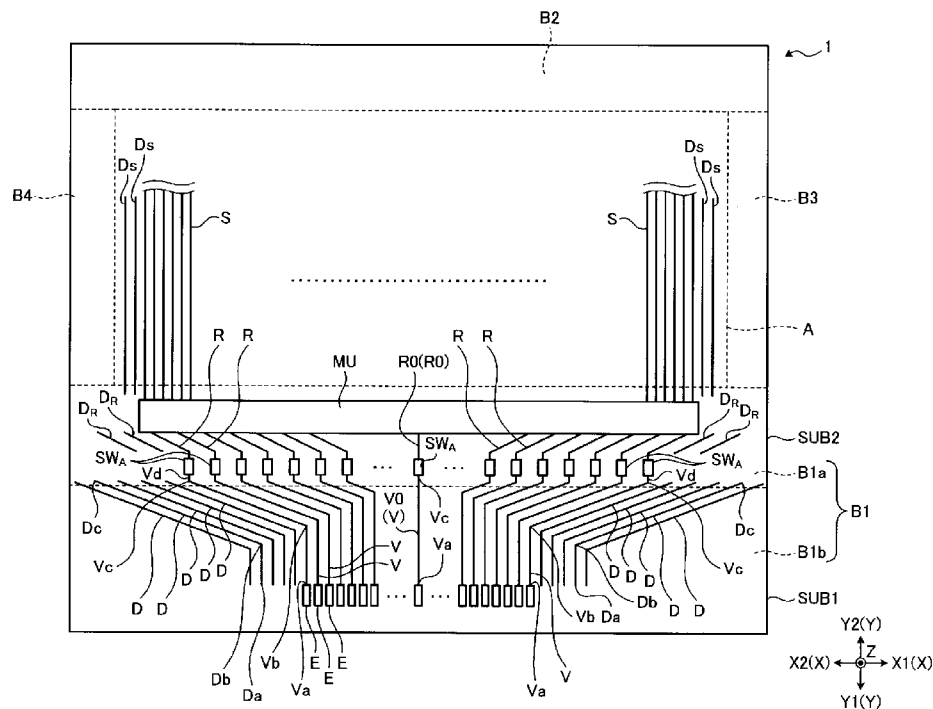
(71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 山本 浩司 (YAMAMOTO, Koji); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 小日向 直之 (OBINATA, Naoyuki); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 白神 謙吾 (SHIRAGAMI, Kengo); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(54) Title: DISPLAY DEVICE AND INSPECTION METHOD

(54) 発明の名称: 表示装置及び検査方法



(57) Abstract: The present invention suppresses a decrease in reliability. A display device (1) is provided with: a plurality of wiring (V) which are provided along a first direction (X) and connected to driver terminals (E) to which a driver IC can be connected, and which extend so as to spread toward the first-direction (X) outside, progressively in a second direction (Y) orthogonal to the first direction (X); and dummy wiring (D) which is provided along the wiring (V) further toward one outside and the other outside in the first direction (X) than the plurality of wiring (V), and which is not connected

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

to the driver terminals (E) and the wiring (V). Three or more each of the dummy wiring (D) on the one outside and the dummy wiring (D) on the other outside are provided.

(57) 要約: 信頼性の低下を抑制する。表示装置(1)は、ドライバICが接続可能なドライバ端子(E)に接続されて第1方向(X)に沿って複数設けられ、第1方向(X)に直交する第2方向(Y)に向かって、第1方向(X)における外側に向けて広がるように延在する配線(V)と、複数の配線(V)よりも第1方向(X)における一方の外側及び他方の外側において配線(V)に沿って設けられ、ドライバ端子(E)及び配線(V)に非接続なダミー配線(D)と、を備える。一方の外側のダミー配線(D)と、他方の外側のダミー配線(D)とは、それぞれ3本以上設けられている。

明 細 書

発明の名称：表示装置及び検査方法

技術分野

[0001] 本発明は、表示装置及び検査方法に関する。

背景技術

[0002] 表示装置の信頼性を確保するために、表示装置を検査する技術が種々検討されている。例えば特許文献1には、表示装置に、画素に接続された信号線に接続される検査用端子を設ける旨が記載されている。特許文献1によると、検査用端子から検査用データ信号を入力することで、画素に検査用データ信号に応じた発色を行わせて、発色状態の検査を行う。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-243524号公報

発明の概要

発明が解決しようとする課題

[0004] 近年では、表示装置の高精細化に伴い、配線の本数が増加し各配線が細線化される傾向にあり、局所的に線幅が細くなる配線が製造されることが考えられる。このような表示装置は、駆動時間の経過に伴い駆動電流が流れる積算時間が長くなると、配線の局所的に線幅が細くなる箇所が、駆動電流のストレスに起因して断線するおそれがある。また、このように局所的に線幅が細くなる箇所以外にも、断線のおそれがあったり断線したりしている箇所を検出することも求められる。従って、断線のおそれがある箇所などがあるかを検出可能にしておくことで、信頼性の低下を抑制することが求められている。

[0005] 本発明は、上記の課題に鑑みてなされたもので、信頼性の低下を抑制することが可能な表示装置及び検査方法を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様による表示装置は、ドライバICが接続可能なドライバ端子に接続されて第1方向に沿って複数設けられ、前記第1方向に直交する第2方向に向かうに従って、前記第1方向における外側に向けて広がるように延在する配線と、複数の前記配線よりも前記第1方向における一方の外側及び他方の外側において前記配線に沿って設けられ、前記ドライバ端子及び前記配線に非接続なダミー配線と、を備え、前記一方の外側の前記ダミー配線と、前記他方の外側の前記ダミー配線とは、それぞれ3本以上設けられている。

[0007] 本発明の一態様による検査方法は、前記表示装置の検査方法であって、前記配線及び前記ダミー配線が含まれる領域を撮像することで、前記配線を検査する。

図面の簡単な説明

[0008] [図1]図1は、本実施形態に係る表示装置を模式的に示す平面図である。

[図2]図2は、本実施形態に係る表示装置の画素配列を示す模式図である。

[図3]図3は、本実施形態に係る表示装置の模式的な断面図である。

[図4]図4は、本実施形態に係る表示装置の構成の模式的な回路図である。

[図5]図5は、本実施形態に係る表示装置の構成の模式図である。

[図6]図6は、本実施形態に係る配線及びダミー配線の模式的な一部拡大図である。

[図7]図7は、接続線及びダミー接続線と、配線及びダミー配線との模式的な断面図である。

[図8]図8は、エージング処理の一例を示す模式図である。

[図9]図9は、配線の検査の一例を示す模式図である。

[図10]図10は、撮像領域の拡大図である。

[図11]図11は、変形例に係る表示装置の構成の模式図である。

発明を実施するための形態

[0009] 以下に、本発明の各実施形態について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保っての適

宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0010] (表示装置の構成)

図1は、本実施形態に係る表示装置を模式的に示す平面図である。図1に示すように、本実施形態に係る表示装置1は、アレイ基板である第1基板SUB1と、対向基板である第2基板SUB2とを備えている。以下、第1基板SUB1及び第2基板SUB2の表面に平行な方向を、第1方向Xとする。また、第1基板SUB1及び第2基板SUB2の表面に平行な方向であって、第1方向Xと交差する方向、ここでは第1方向Xと直交する方向を、第2方向Yとする。また、第1方向Xのうちの一方側に向かう方向を、方向X1とし、第1方向Xのうちの他方側に向かう方向、すなわち方向X1と反対方向を、方向X2とする。また、第2方向Yのうちの一方側に向かう方向を、方向Y1とし、第2方向Yのうちの他方側に向かう方向、すなわち方向Y1と反対方向を、方向Y2とする。また、第1方向X及び第2方向Yに直交する方向、すなわち第1基板SUB1及び第2基板SUB2の表面に直交する方向を、方向Zとする。

[0011] 第1基板SUB1と第2基板SUB2とは、方向Zに積層されている。第1基板SUB1は、第2基板SUB2よりも面積が広い。第1基板SUB1は、方向Zから見て、方向Y1側の部分が、第2基板SUB2よりも方向Y1側に突出するように積層されている。すなわち、表示装置1は、第1基板SUB1と第2基板SUB2とが重畳する重畳領域AR1と、第2基板SUB2が設けられず第1基板SUB1のみが設けられる張出領域AR2とを有している。張出領域AR2は、重畳領域AR1の方向Y1側に隣接する。

[0012] 表示装置1は、表示領域Aと周辺領域Bとを有する。表示領域Aは、複数

の画素が配置されて画像が表示される領域である。周辺領域Bは、画素が配置されずに画像が表示されない領域である。周辺領域Bは、方向Zから見た表示領域Aの外側の領域である。本実施形態では、周辺領域Bは、表示領域Aを囲う枠状であり、額縁領域ともいえる。表示領域Aは、第1基板SUB1と第2基板SUB2とが重畳する重畳領域AR1内に設けられている。周辺領域Bは、第1基板SUB1内の領域である。さらに言えば、周辺領域Bは、一部が重畳領域AR1内に設けられ、他の一部が張出領域AR2に設けられている。すなわち、周辺領域Bは、重畳領域AR1から張出領域AR2にわたって設けられている。従って、第1基板SUB1は、表示領域Aと周辺領域Bとを有するといえ、さらに言えば、表示領域Aと周辺領域Bとに区別されているといえる。

[0013] 周辺領域Bは、第1周辺領域B1と、第2周辺領域B2と、第3周辺領域B3と、第4周辺領域B4とを含む。第1周辺領域B1は、表示領域Aの方向Y1側の周辺領域Bである。第2周辺領域B2は、表示領域Aの方向Y2側の周辺領域Bであり、言い換えれば、表示領域Aを隔てて第1周辺領域B1の反対側にある周辺領域Bである。第3周辺領域B3は、表示領域Aの方向X1側の周辺領域Bである。第4周辺領域B4は、表示領域Aの方向X2側の周辺領域Bであり、言い換えれば、表示領域Aを隔てて第3周辺領域B3の反対側にある周辺領域Bである。

[0014] 第1周辺領域B1は、重畳領域AR1から、重畳領域AR1より方向Y1側の張出領域AR2にわたって設けられている。すなわち、第1周辺領域B1は、重畳領域AR1内に位置する内側周辺領域B1aと、張出領域AR2内に位置する外側周辺領域B1bとを含んでいる。第2周辺領域B2、第3周辺領域B3、及び第4周辺領域B4は、重畳領域AR1内に位置している。すなわち、重畳領域AR1は、表示領域A、内側周辺領域B1a、第2周辺領域B2、第3周辺領域B3、及び第4周辺領域B4によって占められており、張出領域AR2は、外側周辺領域B1bによって占められている。

[0015] 第1周辺領域B1の外側周辺領域B1bには、配線基板101が設けられ

ている。配線基板101は、例えばフレキシブル配線基板（FPC：Flexible Printed Circuits）によって構成される。配線基板101には、ドライバIC（Integrated Circuit）110が設けられている。ドライバIC110は、表示装置1の表示を制御する制御回路、検出回路、アナログフロントエンド等を含む。なお、表示装置1は、配線基板101及びドライバIC110に接続可能な構成であればよく、配線基板101及びドライバIC110を含まない構成を表示装置1としてよい。また、配線基板101及びドライバIC110を含めて、表示装置1としてもよい。

[0016] 表示装置1は、さらに、周辺領域Bに設けられた複数のドライバ端子Eと、周辺領域Bに設けられた複数の検査端子Tとを有する。本実施形態では、ドライバ端子E及び検査端子Tは、第1周辺領域B1に設けられ、さらに言えば、第1周辺領域B1の外側周辺領域B1bに設けられている。検査端子Tは、図1の例ではドライバ端子Eの方向X2側に設けられているが、それに限られない。

[0017] ドライバ端子Eは、ドライバIC110に接続可能な端子である。ドライバ端子Eは、接続されたドライバIC110から出力された各種信号を、表示装置1の配線に供給するための端子である。検査端子Tは、配線の検査、ここではエージング処理を行うための端子である。エージング処理については後述する。

[0018] 図2は、本実施形態に係る表示装置の画素配列を示す模式図である。図2に示すように、表示装置1は、表示領域Aにおいて、複数の画素PXを備えている。複数の画素PXは、第1方向X及び第2方向Yにおいて、マトリクス状に並んで配置されている。また、表示装置1は、表示領域Aにおいて、複数の配線を有している。表示装置1は、表示領域Aに設けられる配線として、m本の走査線G（G1～Gm）と、n本の信号線S（S1～Sn）と、コモン線CLと、を備えている。なお、m及びnは、いずれの2以上の整数である。走査線Gは、ゲートドライバGDに接続されている。ゲートドライ

バGDの動作に必要な信号は、ドライバIC110から供給される。信号線S及びコモン線CLは、ドライバIC110に接続されている。走査線G、ゲートドライバGD、信号線S、及び、コモン線CLは、図1に示した第1基板SUB1に形成されている。

[0019] 画素PXは、スイッチング素子W、画素電極PE、共通電極CE、及び液晶層LCを備えている。スイッチング素子Wは、例えば薄膜トランジスタ（TFT; Thin Film Transistor）によって構成され、走査線G及び信号線Sと電氣的に接続されている。画素電極PEは、スイッチング素子Wと電氣的に接続されている。共通電極CEは、コモン線CLと電氣的に接続されている。

[0020] ゲートドライバGDは、走査線Gに接続されたスイッチング素子Wを導通状態とする制御信号を、走査線Gに出力する。ドライバIC110は、スイッチング素子Wが導通状態の期間に、信号線Sに映像信号を出力する。これにより、画素電極PEには、所望の画素電位が書き込まれる。また、ドライバIC110は、コモン線CLにコモン電位を供給する。これにより、共通電極CEは、コモン電位となる。各画素PXにおいて、画素電極PEの各々は、共通電極CEと対向しており、液晶層LCは、画素電極PEの画素電位と共通電極CEのコモン電位との電位差によって生じる電界によって駆動される。保持容量CSは、例えば、共通電極CEと同電位の電極、及び、画素電極PEと同電位の電極の間に形成される。

[0021] 図3は、本実施形態に係る表示装置の模式的な断面図である。図3に示すように、表示装置1は、方向Zにおいて第1基板SUB1と第2基板SUB2とが積層されている。第1基板SUB1は、絶縁基板10、絶縁層11、12、13、14、15、下側遮光層US、半導体層SC、走査線G、信号線S、接続電極RE、共通電極CE、画素電極PE、及び、配向膜AL1を備えている。絶縁基板10は、ガラス基板や樹脂基板などの透明基板である。下側遮光層USは、絶縁基板10と絶縁層11との間に位置している。下側遮光層USは、図3の例では、両ゲート電極に跨って重畳するように形成

されているが、ゲート電極毎に離間して形成されていてもよい。半導体層S Cは、絶縁層1 1と絶縁層1 2との間に位置している。半導体層S Cは、例えば、多結晶シリコンによって形成されているが、アモルファスシリコンや酸化物半導体によって形成されていてもよい。走査線Gの一部である2つのゲート電極G Eは、絶縁層1 2と絶縁層1 3との間に位置している。信号線S及び接続電極R Eは、絶縁層1 3と絶縁層1 4との間に位置している。信号線S及び接続電極R Eは、それぞれ半導体層S Cにコンタクトしている。共通電極C Eは、絶縁層1 4と絶縁層1 5との間に位置している。画素電極P Eは、絶縁層1 5と配向膜A L 1との間に位置している。画素電極P Eの一部は、絶縁層1 5を介して共通電極C Eと対向している。共通電極C E及び画素電極P Eは、ITO (Indium Tin Oxide) やIZO (Indium Zinc Oxide) などの透光性を有する導電材料によって形成されている。画素電極P Eは、共通電極C Eの開口部A Pと重畳する位置において、絶縁層1 4及び1 5を貫通するコンタクトホールC Hを介して接続電極R Eに接触している。なお、絶縁層1 1乃至1 3、及び、絶縁層1 5は、シリコン酸化物、シリコン窒化物、シリコン酸窒化物などの透明な無機絶縁層であり、単層構造であってもよいし、多層構造であってもよい。絶縁層1 4は、アクリル樹脂などの透明な有機絶縁層である。

[0022] 第2基板S U B 2は、絶縁基板2 0、遮光層B M、カラーフィルタ層C F、オーバーコート層O C、及び、配向膜A L 2を備えている。絶縁基板2 0は、ガラス基板や樹脂基板などの透明基板である。遮光層B M及びカラーフィルタ層C Fは、絶縁基板2 0とオーバーコート層O Cとの間に位置している。配向膜A L 2は、オーバーコート層O Cを覆っている。

[0023] 液晶層L Cは、第1基板S U B 1及び第2基板S U B 2の間に位置し、配向膜A L 1と配向膜A L 2との間に保持されている。液晶層L Cは、ポジ型（誘電率異方性が正）の液晶材料、あるいは、ネガ型（誘電率異方性が負）の液晶材料によって構成されている。偏光板P L 1は、第1基板S U B 1の下方（第2基板S U B 2と反対側）に配置されている。偏光板P L 2は、第

2基板SUB2の上方（第1基板SUB1と反対側）に配置されている。なお、偏光板PL1、PL2の他に、必要に応じて位相差板、散乱層、反射防止層などを含んでいてもよい。照明装置ILは、偏光板PL1の下方（第1基板SUB1と反対側）に位置している。

[0024] このように、図3の例では、表示装置1は、横電界モード、さらに言えばFFS（Fringe Field Switching）モードの液晶表示装置である。ただし、表示装置1は、FFSモードに限られず、縦電界モードなど、任意の表示装置であってよい。

[0025] 表示装置1は、配線の検査を行うための構成を有している。以下、配線の検査を行うための構成について説明する。

[0026] 図4は、本実施形態に係る表示装置の構成の模式的な回路図である。最初に、図4に基づき、配線の検査を行うための構成同士がどのように接続されているかについて説明する。図4に示すように、表示装置1が有するドライバ端子Eは、ビデオ線である配線Vと、接続線Rと、接続回路MUとを介して、信号線Sに接続されている。すなわち、配線Vは、ドライバ端子Eと接続線Rとに接続されている。そして、接続線Rは、接続回路MUに接続されている。なお、図4は、説明の便宜上、ドライバ端子Eとして、2つのドライバ端子E1、E2を示しているが、実際のドライバ端子Eの数は2つより多くてよい。ドライバ端子E1は、配線V1及び接続線R1を介して、接続回路MUに接続されている。ドライバ端子E2は、配線V2及び接続線R2を介して、接続回路MUに接続されている。接続回路MUは、ドライバ端子Eの方向Y2側に設けられており、第1周辺領域B1の内側周辺領域B1aに位置している。配線V1、V2は、ドライバ端子E1、E2側の外側周辺領域B1bから、接続線R1、R2側の内側周辺領域B1aまでにわたって設けられている。接続線R1、R2は、内側周辺領域B1a内に設けられている。すなわち、配線Vは、少なくとも一部が、第1基板SUB1と第2基板SUB2とが重畳しない外側周辺領域B1bに設けられる。一方、接続線Rは、全区間において、第1基板SUB1と第2基板SUB2とが重畳する

内側周辺領域 B 1 a に設けられる。

[0027] なお、配線 V と接続線 R とは、後述の第 1 スイッチ SW_A に接続されている。配線 V は、第 1 スイッチ SW_A とドライバ端子 E との間の配線であり、接続線 R は、第 1 スイッチ SW_A と信号線 S（又は接続回路 MU）との間の配線であるといえる。

[0028] 接続回路 MU は、接続線 R と信号線 S とに接続されており、接続線 R と信号線 S との接続を切り替える。接続線 R は、配線 V に接続されているため、接続回路 MU は、配線 V と信号線 S とに接続されており、配線 V と信号線 S との接続を切り替えると言い換えることもできる。さらに言えば、接続配線 MU は、複数の信号線 S のうち選択された少なくとも 1 つの信号線 S と、接続線 R（配線 V）とを接続する。本実施形態では、接続回路 MU は、接続線 R 1（配線 V 1）、すなわちドライバ端子 E 1 に対し、信号線 S 1 と、他の信号線 S（図 4 では図示略）との、少なくともいずれか 1 つを接続する。また、接続回路 MU は、接続線 R 2（配線 V 2）、すなわちドライバ端子 E 2 に対し、信号線 S 2 と、他の信号線 S（図 4 では図示略）との、少なくともいずれか 1 つを接続する。

[0029] このように、表示装置 1 は、ドライバ端子 E が、配線 V、接続線 R、及び接続回路 MU を介して、信号線 S に接続されている。すなわち、配線 V と信号線 S とは、接続線及び接続回路 MU とを介して接続されている。従って、ドライバ端子 E がドライバ IC 110 に接続された状態でドライバ IC 110 から信号が出力されると、ドライバ IC 110 からの信号は、ドライバ端子 E、配線 V、接続線 R、及び接続回路 MU を介して、映像信号として、信号線 S に出力される。

[0030] また、表示装置 1 は、第 1 基板 SUB 1 内に、第 1 スイッチ SW_A 及び第 2 スイッチ SW_B を有する。第 1 スイッチ SW_A 及び第 2 スイッチ SW_B は、スイッチング素子、ここではトランジスタである。また、表示装置 1 は、検査端子 T として、スイッチ端子 T_A 、 T_B と、出力端子 T 1、T 2 とを有する。スイッチ端子 T_A 、 T_B は、第 1 スイッチ SW_A 及び第 2 スイッチ SW_B にゲート

信号を出力するための端子である。出力端子 T 1、T 2 は、信号線 S にエージング処理用の電流を出力するための端子である。出力端子 T 1、T 2 の数は、図 4 では説明の便宜上 2 つであるが、実際の数はい任意であり、例えば 6 つであってよい。

[0031] 出力端子 T 1、T 2 は、それぞれ、接続線 L 1、L 2 に接続されている。接続線 L 1、L 2 は、出力端子 T 1、T 2 に接続されている外側周辺領域 B 1 b 内の箇所から、内側周辺領域 B 1 a まで延在し、内側周辺領域 B 1 a 内を、方向 X 1 に延在している。以下、出力端子 T 1、T 2 を区別しない場合は、出力端子 T 0 と記載し、接続線 L 1、L 2 を区別しない場合は、接続線 L 0 と記載する。すなわち、出力端子 T 0 は、接続線 L 0 に接続されているといえる。

[0032] スイッチとしての第 1 スイッチ S W_A は、第 1 周辺領域 B 1 内に設けられ、第 1 周辺領域 B 1 内において、ドライバ端子 E よりも表示領域 A 側（ドライバ端子 E の方向 Y 2 側）に設けられる。本実施形態では、第 1 スイッチ S W_A は、内側周辺領域 B 1 a に設けられる。さらに言えば、第 1 スイッチ S W_A は、第 1 基板 S U B 1 と第 2 基板 S U B 2 とが重畳する内側周辺領域 B 1 a において、方向 Z から見てカラーフィルタ層 C F に重畳する位置に設けられていてもよい。第 1 スイッチ S W_A は、接続線 L 0 に接続される。すなわち、第 1 スイッチ S W_A は、接続線 L 0 を介して出力端子 T 0 に接続されている。また、第 1 スイッチ S W_A は、配線 V 及び接続線 R にも接続されている。すなわち、第 1 スイッチ S W_A は、配線 V を介してドライバ端子 E に接続され、接続線 R を介して信号線 S に接続されているともいえる。具体的には、第 1 スイッチ S W_A は、ドレイン電極 D_r が、接続線 L 0 に接続されている。また、第 1 スイッチ S W_A は、ソース電極 S_o が、配線 V 及び接続線 R に接続されている。

[0033] 第 1 スイッチ S W_A は、複数設けられており、図 4 の例では、第 1 スイッチ S W_{A1}、S W_{A2} が設けられている。第 1 スイッチ S W_{A1} は、ドレイン電極 D_r が接続線 L 1 に接続され、ソース電極 S_o が配線 V 1 及び接続線 R 1 に接

続されている。第1スイッチ SW_{A2} は、ドレイン電極 D_r が接続線 L_2 に接続され、ソース電極 S_o が配線 V_2 及び接続線 R_2 に接続されている。すなわち、第1スイッチ SW_A は、ドレイン電極 D_r が複数の接続線 L_0 のうちいずれかに接続され、ソース電極 S_o が複数の配線 V のいずれかと複数の接続線 R のうちいずれかに接続されている。なお、第1スイッチ SW_A の数は任意であるが、信号線 S と同じ数だけあることが好ましい。

[0034] スイッチ端子 T_A は、接続線 L_A に接続されている。接続線 L_A は、スイッチ端子 T_A に接続されている外側周辺領域 B_{1b} 内の箇所から、内側周辺領域 B_{1a} まで延在し、内側周辺領域 B_{1a} 内を、方向 X_1 に延在している。接続線 L_A は、内側周辺領域 B_{1a} 内において、第1スイッチ SW_A に接続されている。より詳しくは、接続線 L_A は、第1スイッチ SW_A のゲート電極 G_a に接続されている。すなわち、第1スイッチ SW_A は、ゲート電極 G_a が、接続線 L_A を介してスイッチ端子 T_A に接続されている。接続線 L_A は、複数の第1スイッチ SW_A のゲート電極 G_a のそれぞれに、図4では第1スイッチ SW_{A1} 、 SW_{A2} のゲート電極 G_a のそれぞれに、接続されている。すなわち、一本の接続線 L_A が、複数の第1スイッチ SW_A のそれぞれに接続されている。

[0035] このように、第1スイッチ SW_A は、ドレイン電極 D_r が接続線 L_0 に接続され、ソース電極 S_o が配線 V 及び接続線 R に接続され、ゲート電極 G_a が接続線 L_A に接続されている。従って、第1スイッチ SW_A は、スイッチ端子 T_A から接続線 L_A を介してゲート電極 G_a に電流（ゲート信号）が入力されると、接続線 L_0 と接続線 R とを、すなわち出力端子 T_0 と信号線 S とを、電氣的に接続する。一方、第1スイッチ SW_A は、ゲート電極 G_a に電流（ゲート信号）が入力されていない状態では、接続線 L_0 と接続線 R とを、すなわち出力端子 T_0 と信号線 S とを、電氣的に遮断（非接続に）する。このように、第1スイッチ SW_A は、出力端子 T_0 と信号線 S との接続及び遮断を切り替え可能に構成される。さらに言えば、第1スイッチ SW_A は、スイッチ端子 T_A からのゲート信号により、出力端子 T_0 と信号線 S との接続及び遮断を切り替える。

[0036] 第2スイッチ SW_B は、第2周辺領域 B_2 に設けられている。すなわち、第2スイッチ SW_B は、第1周辺領域 B_1 に設けられる第1スイッチ SW_A 、及び、表示領域 A 内に設けられる信号線 S よりも、方向 Y_2 側に設けられている。第2スイッチ SW_B は、複数の信号線 S に接続されており、本実施形態では、2つの信号線 S に接続されている。具体的には、第2スイッチ SW_B は、ドレイン電極 D_r が、2つの信号線 S のうちの一方の信号線 S に接続され、ソース電極 S_o が、2つの信号線 S のうちの他方の信号線 S に接続されている。なお、第2スイッチ SW_B は、それぞれの信号線 S の、方向 Y_2 側の端部に接続されることが好ましい。

[0037] 第2スイッチ SW_B は、複数設けられているが、図4では説明の便宜上1つのみを記載している。図4の例では、第2スイッチ SW_B は、ドレイン電極 D_r が信号線 S_1 に接続され、ソース電極 S_o が信号線 S_2 に接続されている。なお、第2スイッチ SW_B は、ソース電極 S_o とドレイン電極 D_r とが逆に設けられていてもよい。なお、第2スイッチ SW_B の数は任意であるが、信号線 S の数の半分の数だけあることが好ましい。

[0038] スイッチ端子 T_B は、接続線 L_B に接続されている。接続線 L_B は、スイッチ端子 T_B に接続されている外側周辺領域 B_{1b} 内の箇所から、内側周辺領域 B_{1a} 、第4周辺領域 B_4 （又は第3周辺領域 B_3 ）を経て、第2周辺領域 B_2 まで延在し、第2周辺領域 B_2 内を、方向 X_1 に延在している。接続線 L_B は、第2周辺領域 B_2 内において、第2スイッチ SW_B に接続されている。より詳しくは、接続線 L_B は、第2スイッチ SW_B のゲート電極 G_a に接続されている。すなわち、第2スイッチ SW_B は、ゲート電極 G_a が、接続線 L_B を介してスイッチ端子 T_B に接続されている。接続線 L_B は、複数の第2スイッチ SW_B のゲート電極 G_a のそれぞれに接続されている。すなわち、一本の接続線 L_B が、複数の第2スイッチ SW_B のそれぞれに接続されている。

[0039] このように、第2スイッチ SW_B は、ドレイン電極 D_r が2つの信号線 S のうちの一方に接続され、ソース電極 S_o が2つの信号線 S のうちの他方に接続され、ゲート電極 G_a が接続線 L_B を介してスイッチ端子 T_B に接続されて

いる。従って、第2スイッチ SW_B は、スイッチ端子 T_B を介してゲート電極 G_a に電流（ゲート信号）が入力されると、2つの信号線 S 同士を、電氣的に接続する。一方、第2スイッチ SW_B は、ゲート電極 G_a に電流（ゲート信号）が入力されていない状態では、2つの信号線 S 同士を、電氣的に遮断（非接続に）する。このように、第2スイッチ SW_B は、スイッチ端子 T_B 及び信号線 S に接続され、スイッチ端子 T_B からのゲート信号により、複数の信号線 S 同士の接続と遮断とを切り替え可能に構成される。

[0040] 次に、配線 V の構成などについてより詳細に説明する。図5は、本実施形態に係る表示装置の構成の模式図である。図5に示すように、配線 V は、第1方向 X に沿って複数設けられている。配線 V は、ドライバ端子 E に接続された箇所から、方向 Y_2 に向けて、すなわち表示領域 A に向けて延在している。さらに言えば、配線 V は、方向 Y_2 に向かうに従って、第1方向 X における外側に向けて広がるように延在している。第1方向 X における外側とは、方向 X_1 側、又は、方向 X_2 側を指す。すなわち、複数の配線 V のうち、第1方向 X における中央に位置する配線 V を、配線 V_0 とすると、配線 V_0 よりも方向 X_1 側の配線 V は、方向 Y_2 に向かうに従って方向 X_1 側に向かうように（方向 X_1 側に傾斜するように）延在している。また、配線 V_0 よりも方向 X_2 側の配線 V は、方向 Y_2 に向かうに従って方向 X_2 側に向かうように（方向 X_2 側に傾斜するように）延在している。なお、方向 X_1 側を、第1方向 X における一方の外側、方向 X_2 側を、第1方向 X における他方の外側ということもできる。また、第1方向 X における中央の配線 V_0 は、方向 Y_2 に沿って延在して、方向 X_1 及び方向 X_2 のいずれの方向にも傾斜していない。ただし、配線 V_0 も、方向 Y_2 に向かうに従って方向 X_1 又は方向 X_2 に傾斜してもよい。

[0041] さらに言えば、図5の例における配線 V は、ドライバ端子 E に接続される箇所 V_a から箇所 V_b までが、方向 Y_2 （第2方向 Y ）に沿って延在している。そして、配線 V は、箇所 V_b から箇所 V_c までが、方向 Y_2 に向かうに従って第1方向 X における外側に向けて広がるように延在している。そして

、配線Vは、箇所V cから、第1スイッチSW_A及び接続線Rに接続される箇所V dまでが、方向Y 2（第2方向Y）に沿って延在している。すなわち、配線V 0よりも方向X 1側の配線Vは、箇所V aから箇所V bまでが、方向Y 2に沿って延在し、箇所V bから箇所V cまでが、方向Y 2に向かうに従って方向X 1側に向かうように延在し、箇所V cから箇所V dまでが、方向Y 2に沿って延在している。同様に、配線V 0よりも方向X 2側の配線Vは、箇所V aから箇所V bまでが、方向Y 2に沿って延在し、箇所V bから箇所V cまでが、方向Y 2に向かうに従って方向X 2側に向かうように延在し、箇所V cから箇所V dまでが、方向Y 2に沿って延在している。すなわち、配線Vは、一部の区間である箇所V bから箇所V cまでにおいて、方向Y 2に向かうに従って、第1方向Xにおける外側に向けて広がるように延在している。ただし、配線Vは、少なくとも一部の区間において、方向Y 2に向かうに従って第1方向Xにおける外側に向けて広がるように延在していればよく、例えば、全区間において、方向Y 2に向かうに従って第1方向Xにおける外側に向けて広がるように延在してもよい。

[0042] 表示装置1は、第1基板SUBに、ダミー配線Dを有している。ダミー配線Dは、撮像によって配線Vを検査するために利用される配線である。ダミー配線Dは、複数の配線Vよりも、第1方向Xにおける両外側に設けられている。すなわち、ダミー配線Dは、複数の配線Vよりも、方向X 1側（第1方向Xにおける一方の外側）及び方向X 2側（第1方向Xにおける他方の外側）に設けられる。言い換えれば、ダミー配線Dは、複数の配線Vのうちの最も方向X 1側の配線Vよりも方向X 1側の領域と、複数の配線Vのうちの最も方向X 2側の配線Vよりも方向X 2側の領域と、に設けられる。ダミー配線Dは、配線Vと同様に、外側周辺領域B 1 bから内側周辺領域B 1 aにわたって延在しており、少なくとも一部が、第1基板SUB 1と第2基板SUB 2とが重畳しない外側周辺領域B 1 bに設けられているといえる。

[0043] ダミー配線Dは、配線Vに沿って設けられており、配線Vと平行に延在している。従って、ダミー配線Dは、配線Vと同様に、方向Y 2に向かうに従

って、第1方向Xにおける外側に向けて広がるように延在している。すなわち、方向X1側（最も方向X1側の配線Vよりも方向X1側）のダミー配線Dは、方向Y2に向かうに従って方向X1側に向かうように延在している。図5の例では、方向X1側のダミー配線Dは、箇所Daから箇所Dbまでが、方向Y2に沿って延在し、箇所Dbから箇所Dcまでが、方向Y2に向かうに従って方向X1側に向かうように延在している。一方、方向X2側（最も方向X2側の配線Vよりも方向X2側）のダミー配線Dは、方向Y2に向かうに従って方向X2側に向かうように延在している。図5の例では、方向X2側のダミー配線Dは、箇所Daから箇所Dbまでが、方向Y2に沿って延在し、箇所Dbから箇所Dcまでが、方向Y2に向かうに従って方向X2側に向かうように延在している。

[0044] ダミー配線Dは、第1方向Xに沿って複数設けられている。図5の例では、方向X1側のダミー配線Dが5本であり、方向X2側のダミー配線Dの数も5本である。ただし、5本は一例であり、方向X1側のダミー配線Dと、方向X2側のダミー配線Dとは、それぞれ3本以上設けられていればよい。また、方向X1側のダミー配線Dと、方向X2側のダミー配線Dとは、それぞれ30本以下であることが好ましいが、30本以下であることに限られない。すなわち、方向X1側のダミー配線Dと方向X2側のダミー配線Dとは、他の配線や回路などとの距離が適切に保たれていれば、上限の本数は任意であってよい。また、方向X1側のダミー配線Dの数と、方向X2側のダミー配線Dの数とは、同じであってもよいし異なってもよい。

[0045] 図6は、本実施形態に係る配線及びダミー配線の模式的な一部拡大図である。図6に示すように、ダミー配線Dの幅 P_{D1} は、配線Vの幅 P_{V1} と等しい。幅 P_{D1} 及び幅 P_{V1} は、 $3\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることが好ましい。なお、ここでの幅とは、配線の長軸方向（延在方向）に直交する方向の長さである。また、隣り合うダミー配線D同士の間の距離（ピッチ） P_{D2} は、隣り合う配線V同士の間の距離（ピッチ） P_{V2} と等しい。距離 P_{D2} 及び距離 P_{V2} は、 $6\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることが好ましい。また、隣り合う配線V

とダミー配線Dとの間の距離 P_0 も、距離 P_{D2} 及び距離 P_{V2} に等しい。

[0046] また、図6に示すように、複数のダミー配線Dが設けられる領域の幅を、幅 P_{D3} とする。幅 P_{D3} は、 $150\mu\text{m}$ 以上 $300\mu\text{m}$ 以下であることが好ましい。なお、幅 P_{D3} は、複数のダミー配線Dが設けられる領域の、ダミー配線Dの延在方向（長軸方向）に直交する方向における長さということもできる。すなわち、幅 P_{D3} は、配線Vよりも方向X2側の複数のダミー配線Dが設けられる領域の、ダミー配線Dの延在方向に直交する方向における長さであり、また、配線Vよりも方向X1側の複数のダミー配線Dが設けられる領域の、ダミー配線Dの延在方向に直交する方向における長さであるといえる。さらにいえば、幅 P_{D3} は、第1方向Xにおいて最も内側のダミー配線Dの内側の辺と、最も外側のダミー配線Dの外側の辺との間の長さということもできる。すなわち、図6では、最も方向X2側の配線Vに対し方向X2側に隣接するダミー配線Dの方向X1側の辺と、最も方向X2側にあるダミー配線Dの方向X2側の辺との間の距離が、幅 P_{D3} といえる。また、最も方向X1側の配線Vに対し方向X1側に隣接するダミー配線Dの方向X2側の辺と、最も方向X1側にあるダミー配線Dの方向X1側の辺との間の距離も、幅 P_{D3} といえる。

[0047] また、複数の配線Vが設けられる領域の幅を、幅 P_{V3} とする。幅 P_{V3} は、複数の配線Vが設けられる領域の、配線Vの延在方向（長軸方向）に直交する方向における長さということもできる。すなわち、幅 P_{V3} は、最も方向X1側の配線Vの方向X1側の辺と、最も方向X2側の配線Vの方向X2側の辺との間の長さともいえる。この場合、幅 P_{D3} は、幅 P_{V3} に対し、2%以上5%以下であることが好ましい。

[0048] 以上のように配置されるダミー配線Dは、ドライバ端子Eに非接続であり、配線Vにも非接続となっている。さらに言えば、ダミー配線Dは、接続線R及び信号線Sにも非接続である。すなわち、ダミー配線Dは、表示装置1の他の導電部材に接続されておらず、フローティングとなっている。ただし、図6に示すように、最も配線V側にあるダミー配線Dは、隣り合う配線V

に接続されていてよい。この場合でも、最も配線V側以外のダミー配線Dは、フローティングとなっている。

[0049] 図5に示すように、接続線Rは、第1基板SUB1に設けられ、第1方向Xに沿って複数設けられている。複数の接続線Rは、配線Vのそれぞれに接続されており、配線Vに接続された箇所、図5では第1スイッチSW_Aに接続された箇所から、方向Y₂に向けて延在している。さらに言えば、接続線Rは、方向Y₂に向かうに従って、第1方向Xにおける外側に向けて広がるように延在している。すなわち、複数の接続線Rのうち、第1方向Xにおける中央に位置する接続線Rを、接続線R₀とすると、接続線R₀よりも方向X₁側の接続線Rは、方向Y₂に向かうに従って方向X₁側に向かうように延在している。また、接続線R₀よりも方向X₂側の接続線Rは、方向Y₂に向かうに従って方向X₂側に向かうように延在している。また、第1方向Xにおける中央の接続線R₀は、方向Y₂に沿って延在して、方向X₁及び方向X₂のいずれの方向にも傾斜していない。ただし、接続線R₀も、方向Y₂に向かうに従って方向X₁又は方向X₂に傾斜してもよい。

[0050] 表示装置1は、さらに、第1基板SUB1に、ダミー接続線D_Rを有している。ダミー接続線D_Rは、接続線Rの製造欠陥を抑制するために設けられる配線である。ダミー接続線D_Rは、複数の接続線Rよりも、第1方向Xにおける外側に設けられている。すなわち、ダミー接続線D_Rは、複数の接続線Rよりも、方向X₁側（第1方向Xにおける一方の外側）及び方向X₂側（第1方向Xにおける他方の外側）に設けられる。言い換えれば、ダミー接続線D_Rは、複数の接続線Rのうちの最も方向X₁側の接続線Rよりも方向X₁側の領域と、複数の接続線Rのうちの最も方向X₂側の接続線Rよりも方向X₂側の領域と、に設けられる。ダミー接続線D_Rは、接続線Rと同様に、全区間において、第1基板SUB1と第2基板SUB2とが重畳する内側周辺領域B_{1a}に設けられる。

[0051] ダミー接続線D_Rは、接続線Rに沿って設けられており、接続線Rと同様に、方向Y₂に向かうに従って、第1方向Xにおける外側に向けて広がるよう

に延在している。すなわち、方向X1側（最も方向X1側の接続線Rよりも方向X1側）のダミー接続線D_Rは、方向Y2に向かうに従って方向X1側に向かうように延在している。また、方向X2側（最も方向X2側の接続線Rよりも方向X2側）のダミー接続線D_Rは、方向Y2に向かうに従って方向X2側に向かうように延在している。

[0052] ダミー接続線D_Rは、第1方向Xに沿って複数設けられている。図5の例では、方向X1側のダミー接続線D_Rが2本であり、方向X2側のダミー接続線D_Rの数も2本である。ただし、ダミー接続線D_Rの数は図5のような2本ずつに限られず、ダミー配線Dの数より少なければよい。すなわち、方向X1側のダミー接続線D_Rの数及び方向X2側のダミー接続線D_Rの数は、方向X1側のダミー配線Dの数及び方向X2側のダミー配線Dの数より少ない。

[0053] 以上のように配置されるダミー接続線D_Rは、接続線R、信号線S、配線V、及びダミー配線Dに非接続である。さらに言えば、ダミー接続線D_Rは、表示装置1の他の導電部材に接続されておらず、フローティングとなっている。ただし、最も接続線R側にあるダミー接続線D_Rは、隣り合う接続線Rに接続されていてもよい。

[0054] なお、接続線R及びダミー接続線D_Rと、配線V及びダミー配線Dとは、方向Zにおいて異なる層に設けられている。図7は、接続線及びダミー接続線と、配線及びダミー配線との模式的な断面図である。図7は、接続線Rと、ダミー接続線D_Rと、配線Vと、ダミー配線Dと、第1スイッチSW_Aの半導体層SC1との積層状態を、模式的に記載している。図7に示すように、第1スイッチSW_Aの半導体層SC1は、絶縁層11上に設けられている。また、配線Vは、絶縁層13上に設けられ、一部が絶縁層13、12を貫通することで、半導体層SC1の上面（方向Z側の面）に接触している。ダミー配線Dは、絶縁層12上に設けられる。また、接続線Rは、絶縁層13上に設けられ、一部が絶縁層13、12を貫通することで、半導体層SC1の上面（方向Z側の面）に接触している。ダミー接続線D_Rは、絶縁層13上に設けられる。なお、図7では記載を省略しているが、後述の信号線S及びダミー

信号線 D_s も、接続線 R と同層に、すなわち絶縁層 13 上に設けられる。このように、配線 V 及びダミー配線 D は、接続線 R 、ダミー接続線 D_R 、信号線 S 、及びダミー信号線 D_s よりも、下層に設けられる。ここでの下層とは、 Z 方向において、照明装置 IL が設けられる側の層であり、液晶層 LC やカラーフィルタ層 CF が設けられる側と反対側の層を指す。

[0055] 図5に示すように、信号線 S は、第1方向 X に沿って複数設けられている。複数の信号線 S は、接続回路 MU を介して接続線 R のそれぞれに接続され、方向 $Y2$ に沿って、表示領域 A 内に延在している。表示装置 1 は、さらに、第1基板 $SUB1$ に、ダミー信号線 D_s を有している。ダミー信号線 D_s は、信号線 S の製造欠陥を抑制するために設けられる配線である。ダミー信号線 D_s は、複数の信号線 S よりも、第1方向 X における外側に設けられている。すなわち、ダミー信号線 D_s は、複数の信号線 S よりも、方向 $X1$ 側（第1方向 X における一方の外側）及び方向 $X2$ 側（第1方向 X における他方の外側）に設けられる。言い換えれば、ダミー信号線 D_s は、複数の信号線 S のうちの最も方向 $X1$ 側の信号線 S よりも方向 $X1$ 側の領域と、複数の信号線 S のうちの最も方向 $X2$ 側の信号線 S よりも方向 $X2$ 側の領域と、に設けられる。ダミー信号線 D_s は、信号線 S に沿って設けられており、信号線 S と同様に、方向 $Y2$ に沿って延在している。

[0056] ダミー信号線 D_s は、第1方向 X に沿って複数設けられている。図5の例では、方向 $X1$ 側（最も方向 $X1$ 側の信号線 S よりも方向 $X1$ 側）のダミー信号線 D_s が2本であり、方向 $X2$ 側（最も方向 $X2$ 側の信号線 S よりも方向 $X2$ 側）のダミー信号線 D_s の数も2本である。ただし、ダミー信号線 D_s の数は図5のような2本ずつに限られず、ダミー配線 D の数より少なければよい。すなわち、方向 $X1$ 側のダミー信号線 D_s の数及び方向 $X2$ 側のダミー信号線 D_s の数は、方向 $X1$ 側のダミー配線 D の数及び方向 $X2$ 側のダミー配線 D の数より少ない。なお、図5では、ダミー信号線 D_s の数は、ダミー接続線 D_R の数と等しいが、数が異なってもよい。

[0057] 以上のように配置されるダミー信号線 D_s は、信号線 S 、接続線 R 、配線 V

、ダミー接続線 D_R 、及びダミー配線 D に非接続である。さらに言えば、ダミー信号線 D_S は、表示装置1の他の導電部材に接続されておらず、フローティングとなっている。ただし、最も信号線 S 側にあるダミー信号線 D_S は、隣り合う信号線 S に接続されていてもよい。

[0058] (検査方法)

表示装置1は、以上のような構成になっている。次に、表示装置1の配線の検査方法、について説明する。表示装置1は、配線として、信号線 S 、接続線 R 、及び配線 V を備える。本実施形態に係る検査方法では、エージング処理により、信号線 S 及び接続線 R の検査を行い、撮像によって、配線 V の検査を行う。ここでの検査とは、例えば、信号線 S 、接続線 R 、及び配線 V の、欠陥箇所を検出するものである。欠陥箇所とは、亜断線箇所、すなわち局所的に線幅が細くなっている箇所などを指す。エージング処理とは、表示装置1の出荷前に行う処理であり、配線に電流を流すことで、配線の局所的に線幅が細くなる箇所を断線させて、配線の欠陥箇所を予め検出する処理である。撮像による検査とは、表示装置1の出荷前に行う検査であり、配線 V を撮像して、撮像した画像を確認することで、配線 V の亜断線箇所などの欠陥箇所を検出する検査である。

[0059] 最初に、エージング処理について説明する。図8は、エージング処理の一例を示す模式図である。エージング処理を行う場合、ドライバIC110がドライバ端子 E に接続されておらず、ドライバIC110からの信号がドライバ端子 E に入力されない。ただし、ドライバIC110からの信号がドライバ端子 E に入力されていなければ、ドライバIC110がドライバ端子 E に接続されていてもよい。

[0060] 図8に示すように、エージング処理を行う場合、検査端子 T に検査装置200が接続される。検査装置200の機能の一部は、ドライバIC110（図1参照）が有していてもよい。

[0061] エージング処理を行う場合、検査装置200は、スイッチ端子 T_A と、スイッチ端子 T_B と、出力端子 T_O とに接続される。検査装置200は、スイッチ

端子 T_A 及びスイッチ端子 T_B に、ゲート信号を出力する。ゲート信号は、所定の電位を有する電流であり、一定の固定電位であることが好ましい。検査装置200は、所定の期間、すなわちエージング処理を行う期間、スイッチ端子 T_A 及びスイッチ端子 T_B にゲート信号を出力し続ける。スイッチ端子 T_A に出力されたゲート信号は、接続線 L_A を介して第1スイッチ SW_A のゲート電極 G_a に入力される。第1スイッチ SW_A は、ゲート電極 G_a にゲート信号が入力されることで、接続線 L_0 と接続線 R とを、すなわち出力端子 T_0 と信号線 S とを、接続する。図8の例では、第1スイッチ SW_{A1} が、接続線 L_1 と接続線 R_1 とを接続し、第1スイッチ SW_{A2} が、接続線 L_2 と接続線 R_2 とを接続する。一方、スイッチ端子 T_B に出力されたゲート信号は、接続線 L_B を介して第2スイッチ SW_B のゲート電極 G_a に入力される。第2スイッチ SW_B は、ゲート電極 G_a にゲート信号が入力されることで、信号線 S 同士を、図8の例では信号線 S_1 と信号線 S_2 とを、接続する。これにより、検査装置200と、出力端子 T_1 と、接続線 L_1 と、第1スイッチ SW_{A1} と、接続線 R_1 と、信号線 S_1 と、第2スイッチ SW_B と、信号線 S_2 と、接続線 R_2 と、第1スイッチ SW_{A2} と、接続線 L_2 と、出力端子 T_2 との間で、閉回路が形成される。

[0062] さらに、検査装置200は、出力端子 T_0 に検査信号を出力する。検査信号は、所定の電位の電流である。検査装置200は、対になる出力端子 T_0 に、異なる電位の検査信号を出力する。検査装置200は、対になる出力端子 T_0 に、互いに逆極性の電位の検査信号を出力することが好ましい。対になる出力端子 T_0 とは、同じ第2スイッチ SW_B が接続されている2つの信号線 S のそれぞれに接続される2つの出力端子 T_0 を指し、図8の例では、出力端子 T_1 及び出力端子 T_2 である。図8の例では、検査装置200は、出力端子 T_1 にプラス極性の電位の検査信号を出力し、出力端子 T_2 にマイナス極性の電位の検査信号を出力する。上述のように、第1スイッチ SW_A 及び第2スイッチ SW_B により閉回路が形成されるため、出力端子 T_1 における検査信号と出力端子 T_2 における検査信号との電位差により、出力端子 T_1 か

ら、接続線 L_1 、第1スイッチ SW_{A1} 、接続線 R_1 、信号線 S_1 、第2スイッチ SW_B 、信号線 S_2 、接続線 R_2 、第1スイッチ SW_{A2} 、接続線 L_2 、及び出力端子 T_2 の流れで、電流 I が流れる。検査装置200は、出力端子 T_1 と出力端子 T_2 との間の電位差を、例えば数十ボルトなど高く設定することで、高電圧の電流 I を流す。電流 I の電圧値は、少なくとも、ドライバIC110からの映像信号の電圧よりも高く設定される。なお、検査装置200は、所定時間経過毎に、出力端子 T_1 と出力端子 T_2 とに出力する検査信号の極性を入れ替えてもよい。これにより、所定時間毎に流す電流 I の方向を逆にすることができる。

[0063] 図8に示すエージング処理においては、このようにして、信号線 S 及び接続線 R に電流 I を流すことにより、信号線 S 又は接続線 R の垂断線箇所があった場合に、その箇所を断線させることができる。出荷前に破断させておいて破断を検出することで、出荷後の断線を抑制して、信頼性を向上させることができる。なお、エージング処理において信号線 S 又は接続線 R が断線した場合、電流が流れなくなるため、検査装置200によって電流や電圧が流れていないことを検出して、信号線 S 又は接続線 R が断線したかを検出することが可能となる。また例えば、エージング処理後の点灯検査などで信号線 S に映像信号を出力した場合に、断線した箇所は色表示されないため、それを検出することで信号線 S 又は接続線 R が断線したかを検出することもできる。

[0064] なお、エージング処理が終了したら、表示装置1を出荷する前に、検査端子 T は閉塞しておくことが好ましい。また、エージング処理が終了したら、表示装置1を出荷する前に、第1スイッチ SW_A 及び第2スイッチ SW_B が駆動しないように、ゲート電極 G_a に電流が流れないように処理しておくことが好ましい。

[0065] このように、エージング処理を行うことで、第1スイッチ SW_A と第2スイッチ SW_B との間にある信号線 S 及び接続線 R に対しては、電流 I を流すことが可能なので、検査を行うことができる。しかし、配線 V は、第1スイッチ

SW_A と第2スイッチ SW_B との間になく、電流 I が流れないため、エージング処理によって検査することができない。それに対し、本実施形態に係る検査方法においては、配線 V を撮像することで、配線 V の検査を行う。

[0066] 図9は、配線の検査の一例を示す模式図である。図10は、撮像領域の拡大図である。図9に示すように、配線 V の検査を行う場合、図示しない撮像装置で、方向 Z から、第1基板 $SUB1$ の配線 V が設けられた領域を撮像する。すなわち、撮像装置は、第1方向 X 及び第2方向 Y に位置を移動させながら、配線 V が設けられた領域を撮像する。図9に示すように、撮像装置が撮像する範囲である撮像領域 K には、複数の配線 V が含まれる。

[0067] 配線 V の検査においては、撮像した画像内の配線 V 同士を、すなわち撮像領域 K 内の配線 V 同士を比較する。そして、例えば隣の配線 V などの他の配線 V に対して、パターン異常がある配線 V を、欠陥がある配線 V として、例えば垂断線している配線 V であるとして、検出する。1つの撮像領域 K 内で他の配線 V と比較して検査を行うため、1つの撮像領域 K 内には、検出精度を向上するように、例えば4本以上など複数の配線 V が含まれることが好ましい。しかし、配線 V は、方向 $Y2$ に向かうに従って第1方向 X における外側に広がるように、すなわち斜め方向に延在している。従って、外側の配線 V を撮像する場合、例えば図9に示す撮像領域 $K1$ のように、1つの配線 V しか含まれなくなる場合がある。この場合、配線 V 同士の比較ができなくなり、配線 V の検査を適切に実施できなくなる。それに対し、本実施形態に係る表示装置1は、配線 V の外側に、ダミー配線 D を設けている。従って、外側の配線 V を撮像する場合であっても、例えば図10の撮像領域 $K1$ に示すように、配線 V と共に、ダミー配線 D が写る。そのため、例えば1つの撮像領域 K 内に1つの配線 V しか写らない場合にも、ダミー配線 D と配線 V とを比較することで、配線 V の検査を好適に実施することができる。また、本実施形態では、ダミー配線 D が3本以上設けられるため、1つの撮像領域 K に1つの配線 V しか写らない場合にも、3本のダミー配線 D を撮像領域 K に写すことが可能となり、合計4本以上の配線を比較することが可能となり、好

適に検査を行うことができる。

[0068] なお、撮像装置は、配線Vの箇所V bから箇所V cまでの区間を撮像領域Kに含むように、撮像する。すなわち、撮像領域Kには、配線Vの、方向Y 2に向かうに従って第1方向Xの外側に向かって広がるように延在する箇所が含まれる。ここで、配線Vは、第1方向Xの外側のものほど、亜断線の可能性が高くなる。また、配線Vは、第1方向Xの外側のものほど、箇所V bから箇所V cまでの長さが長くなる。従って、撮像領域Kに箇所V bから箇所V cまでの区間を含ませることで、亜断線が生じやすい外側の配線Vに対し、箇所V bから箇所V cまでの長い区間にわたる検査を行うことができる。

[0069] 以上説明したように、本実施形態に係る表示装置1は、配線Vと、ダミー配線Dとを備える。配線Vは、ドライバIC110が接続可能なドライバ端子Eに接続されて第1方向Xに沿って複数設けられる。配線Vは、第1方向Xに直交する第2方向Y（方向Y 2）に向かうに従って、第1方向Xにおける外側に向けて広がるように延在する。ダミー配線Dは、複数の配線Vよりも第1方向Xにおける一方の外側及び他方の外側において配線Vに沿って設けられる。ダミー配線Dは、ドライバ端子E及び配線Vに非接続である。また、一方の外側、すなわち方向X 1側のダミー配線Dと、他方の外側、すなわち方向X 2側のダミー配線Dとは、それぞれ3本以上設けられている。

[0070] 本実施形態に係る表示装置1は、第2方向Yに向かうに従って第1方向Xにおける外側に向けて広がるように斜め方向にする複数の配線Vを備える。そして、その配線Vよりも外側に、片側3本以上のダミー配線Dを設ける。従って、配線Vを撮像して検査する場合に、撮像領域Kに十分な数のダミー配線Dを含めることが可能となり、配線Vを好適に検査することができる。この表示装置1は、このように配線Vを好適に検査することが可能な構成であるため、信頼性の低下を抑制することができる。

[0071] また、ダミー配線Dは、配線Vと平行に延在しており、かつ、ダミー配線Dの幅 P_{D1} は、配線Vの幅 P_{V1} と等しい。このダミー配線Dは、配線Vと平

行であり、幅も等しいため、配線Vとダミー配線Dとを比較した検査を高精度で行うことが可能となる。従って、この表示装置1によると、信頼性の低下を抑制することができる。

[0072] また、一方の外側、すなわち方向X1側において複数のダミー配線Dが設けられる領域と、他方の外側、すなわち方向X2側において複数のダミー配線Dが設けられる領域との、ダミー配線Dの延在方向に直交する方向における長さ（幅 P_{D3} ）は、 $150\mu\text{m}$ 以上 $300\mu\text{m}$ 以下である。この範囲にダミー配線Dを配置することで、配線Vとダミー配線Dとを比較した検査を高精度で行うことが可能となる。また、この範囲にダミー配線Dを配置することで、撮像装置が移動した際の位置バラつきを吸収することができる。従って、この表示装置1によると、信頼性の低下を抑制することができる。

[0073] また、表示装置1は、配線Vに接続されるスイッチである第1スイッチ SW_A と、第1スイッチ SW_A と配線Vとに接続され、複数の画素PXに信号を供給する信号線Sと、をさらに有する。この表示装置1は、第1スイッチ SW_A を有することで、信号線Sの検査を好適に行うことが可能となり、信頼性の低下を抑制することができる。

[0074] また、表示装置1は、配線V、ダミー配線D、第1スイッチ SW_A 及び信号線Sが設けられる第1基板SUB1と、第2基板SUB2と、を有する。配線V及びダミー配線Dは、少なくとも一部が、第1基板SUB1と第2基板SUB2とが重畳しない張出領域AR2に設けられる。第1スイッチ SW_A 及び信号線Sは、第1基板SUB1と第2基板SUB2とが重畳する重畳領域AR1に設けられる。この表示装置1は、この位置にあるダミー配線Dと第1スイッチ SW_A とを有することで、配線V及び信号線Sの検査を好適に行うことが可能となり、信頼性の低下を抑制することができる。

[0075] また、配線V及びダミー配線Dは、信号線Sよりも下層に設けられる。この表示装置1は、この位置にあるダミー配線Dと第1スイッチ SW_A とを有することで、配線V及び信号線Sの検査を好適に行うことが可能となり、信頼性の低下を抑制することができる。

[0076] また、表示装置 1 は、ダミー信号線 D_S をさらに有する。ダミー信号線 D_S は、信号線 S よりも第 1 方向 X における一方の外側及び他方の外側において信号線 S に沿って設けられ、信号線 S に非接続である。ダミー配線 D の数は、ダミー信号線 D_S の数より多い。ダミー信号線 D_S 及びダミー接続線 D_R は、信号線 S 及び接続線 R の製造欠陥を抑制するために設けられる。すなわち、外側の配線は、パターンニング時に欠陥が生じやすい。それに対し、さらに外側にダミーの配線であるダミー信号線 D_S 及びダミー接続線 D_R を設けることで、配線の欠陥を抑制する。それに対し、ダミー配線 D は、配線 V の撮像検査に用いるものであり、数が多い方が好ましい。本実施形態では、ダミー配線 D の数を多くし、ダミー信号線 D_S 及びダミー接続線 D_R の数を少なくすることで、配線 V の検査精度を高くしつつ、外側の配線の欠陥を抑えることができる。

[0077] また、本実施形態に係る表示装置 1 の検査方法は、配線 V 及びダミー配線 D が含まれる撮像領域 K を撮像することで、配線 V を検査する。この検査方法によると、配線 V を好適に検査することが可能となり、信頼性の低下を抑制することができる。

[0078] (変形例)

次に、変形例について説明する。変形例に係る表示装置 1 a は、複数の配線 V から構成される配線群を複数有する点で、本実施形態の表示装置 1 とは異なる。変形例に係る表示装置 1 a において、本実施形態の表示装置 1 と構成が共通する箇所は、説明を省略する。

[0079] 図 1 1 は、変形例に係る表示装置の構成の模式図である。図 1 1 に示すように、変形例に係る表示装置 1 a は、複数の配線 V から構成される第 1 配線群 $V A$ と第 2 配線群 $V B$ とを有する。第 1 配線群 $V A$ は、方向 $Y 2$ に向かうに従って、第 1 方向における外側に向けて広がるように延在する複数の配線 V で構成される。同様に、第 2 配線群 $V B$ は、方向 $Y 2$ に向かうに従って、第 1 方向における外側に向けて広がるように延在する複数の配線 V で構成される。すなわち、第 1 配線群 $V A$ と第 2 配線群 $V B$ とのそれぞれが、図 5 に

示す表示装置 1 が有する複数の配線 V であるといえる。第 1 配線群 V A と第 2 配線群 V B とは、第 1 方向 X において隣り合う。図 11 の例では、第 1 配線群 V A が方向 X 2 側にあり、第 2 配線群 V B が方向 X 1 側にある。

[0080] 第 1 配線群 V A の第 1 方向 X における一方の外側及び他方の外側には、複数のダミー配線 D が設けられる。変形例においては、第 1 配線群 V A の方向 X 1 側にあるダミー配線 D の数は、第 1 配線群 V A の方向 X 2 側にあるダミー配線 D の数より多い。すなわち、第 1 配線群 V A の第 2 配線群 V B 側に設けられるダミー配線 D の数は、第 1 配線群 V A の第 2 配線群 V B とは反対側に設けられるダミー配線 D の数より多い。

[0081] また、第 2 配線群 V B の第 1 方向 X における一方の外側及び他方の外側には、複数のダミー配線 D が設けられる。変形例においては、第 2 配線群 V B の方向 X 2 側にあるダミー配線 D の数は、第 2 配線群 V B の方向 X 1 側にあるダミー配線 D の数より多い。すなわち、第 2 配線群 V B の第 1 配線群 V A 側に設けられるダミー配線 D の数は、第 2 配線群 V B の第 1 配線群 V A とは反対側に設けられるダミー配線 D の数より多い。

[0082] このように、変形例に係る表示装置 1 a は、第 2 方向 Y（方向 Y 2）に向かうに従って、第 1 方向 X における外側に向けて広がるように延在する複数の配線 V で構成される第 1 配線群 V A 及び第 2 配線群 V B を有し、第 1 配線群 V A と第 2 配線群 V B とは、第 1 方向 X において隣り合う。そして、第 1 配線群 V A の第 2 配線群 V B 側に設けられるダミー配線 D の数は、第 1 配線群 V A の第 2 配線群 V B とは反対側に設けられるダミー配線 D の数より多い。また、第 2 配線群 V B の第 1 配線群 V A 側に設けられるダミー配線 D の数は、第 2 配線群 V B の第 1 配線群 V A とは反対側に設けられるダミー配線 D の数より多い。このように、変形例に係る表示装置 1 a は、第 1 配線群 V A と第 2 配線群 V A との間にあるダミー配線 D の数が、第 1 配線群 V A 及び第 2 配線群 V A の外側にあるダミー配線 D の数より多い。すなわち、変形例においては、第 1 配線群 V A と第 2 配線群 V A との間の、回路が少なくスペースに余裕がある領域に、多くのダミー配線 D を配置して、検出精度を高くす

ることができる。

[0083] なお、図 1 1 では、2つの配線群を有する例を記載したが、3つ以上の配線群がある場合にも、同様に、2つの配線群の間にあるダミー配線Dの数を多くすることができる。

[0084] また、本実施形態において述べた態様によりもたらされる他の作用効果について本明細書記載から明らかなもの、又は当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

- [0085] 1 表示装置
1 1 0 ドライバIC
A 表示領域
B 周辺領域
D ダミー配線
D_R ダミー接続線
D_S ダミー信号線
E ドライバ端子
P X 画素
R 接続線
S 信号線
SW_A 第1スイッチ（スイッチ）
V 配線
X 第1方向
Y 第2方向

請求の範囲

- [請求項1] ドライバICが接続可能なドライバ端子に接続されて第1方向に沿って複数設けられ、前記第1方向に直交する第2方向に向かうに従って、前記第1方向における外側に向けて広がるように延在する配線と、
- 複数の前記配線よりも前記第1方向における一方の外側及び他方の外側において前記配線に沿って設けられ、前記ドライバ端子及び前記配線に非接続なダミー配線と、
- を備え、
- 前記一方の外側の前記ダミー配線と、前記他方の外側の前記ダミー配線とは、それぞれ3本以上設けられている、
- 表示装置。
- [請求項2] 前記ダミー配線は、前記配線と平行に延在しており、かつ、前記ダミー配線の幅は、前記配線の幅と等しい、請求項1に記載の表示装置。
- [請求項3] 前記配線に接続されるスイッチと、
- 前記スイッチと前記配線とに接続され、複数の画素に信号を供給する信号線と、
- をさらに有する、請求項1又は請求項2に記載の表示装置。
- [請求項4] 前記配線、前記ダミー配線、前記スイッチ及び前記信号線が設けられる第1基板と、第2基板と、を有し、
- 前記配線及び前記ダミー配線は、少なくとも一部が、前記第1基板と前記第2基板とが重畳しない領域に設けられ、前記スイッチ及び前記信号線は、前記第1基板と前記第2基板とが重畳する領域に設けられる、請求項3に記載の表示装置。
- [請求項5] 前記配線及び前記ダミー配線は、前記信号線よりも下層に設けられる、請求項3又は請求項4に記載の表示装置。
- [請求項6] 前記信号線よりも前記第1方向における一方の外側及び他方の外側

において前記信号線に沿って設けられ、前記信号線に非接続なダミー信号線をさらに有し、

前記ダミー配線の数、前記ダミー信号線の数より多い、請求項3から請求項5のいずれか1項に記載の表示装置。

[請求項7]

前記第2方向に向かうに従って、前記第1方向における外側に向けて広がるように延在する複数の配線で構成される第1配線群及び第2配線群を有し、前記第1配線群と前記第2配線群とは、前記第1方向において隣り合い、

前記第1配線群の前記第2配線群側に設けられる前記ダミー配線数は、前記第1配線群の前記第2配線群とは反対側に設けられる前記ダミー配線の数より多く、

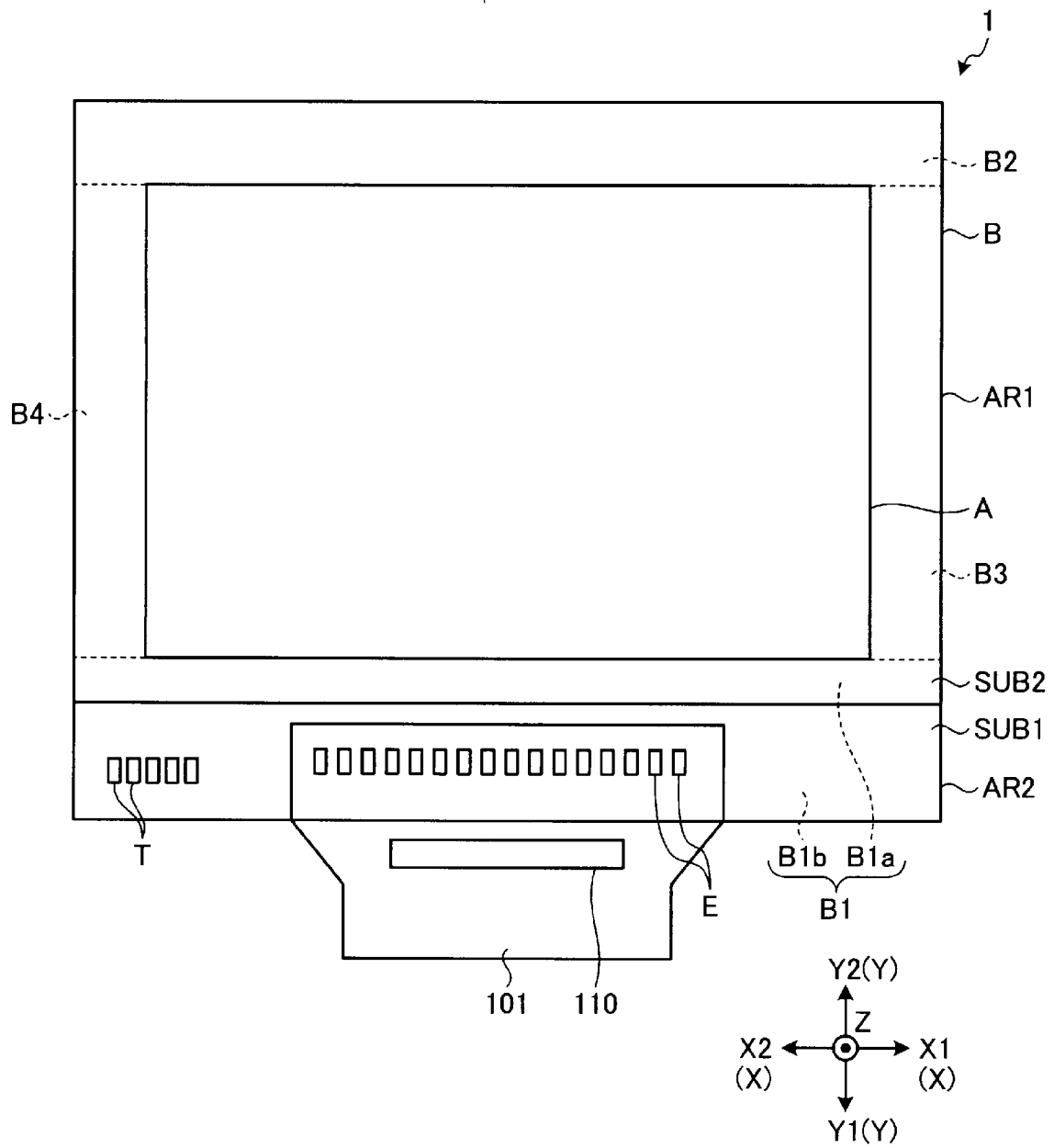
前記第2配線群の前記第1配線群側に設けられる前記ダミー配線数は、前記第2配線群の前記第1配線群とは反対側に設けられる前記ダミー配線の数より多い、請求項1から請求項6のいずれか1項に記載の表示装置。

[請求項8]

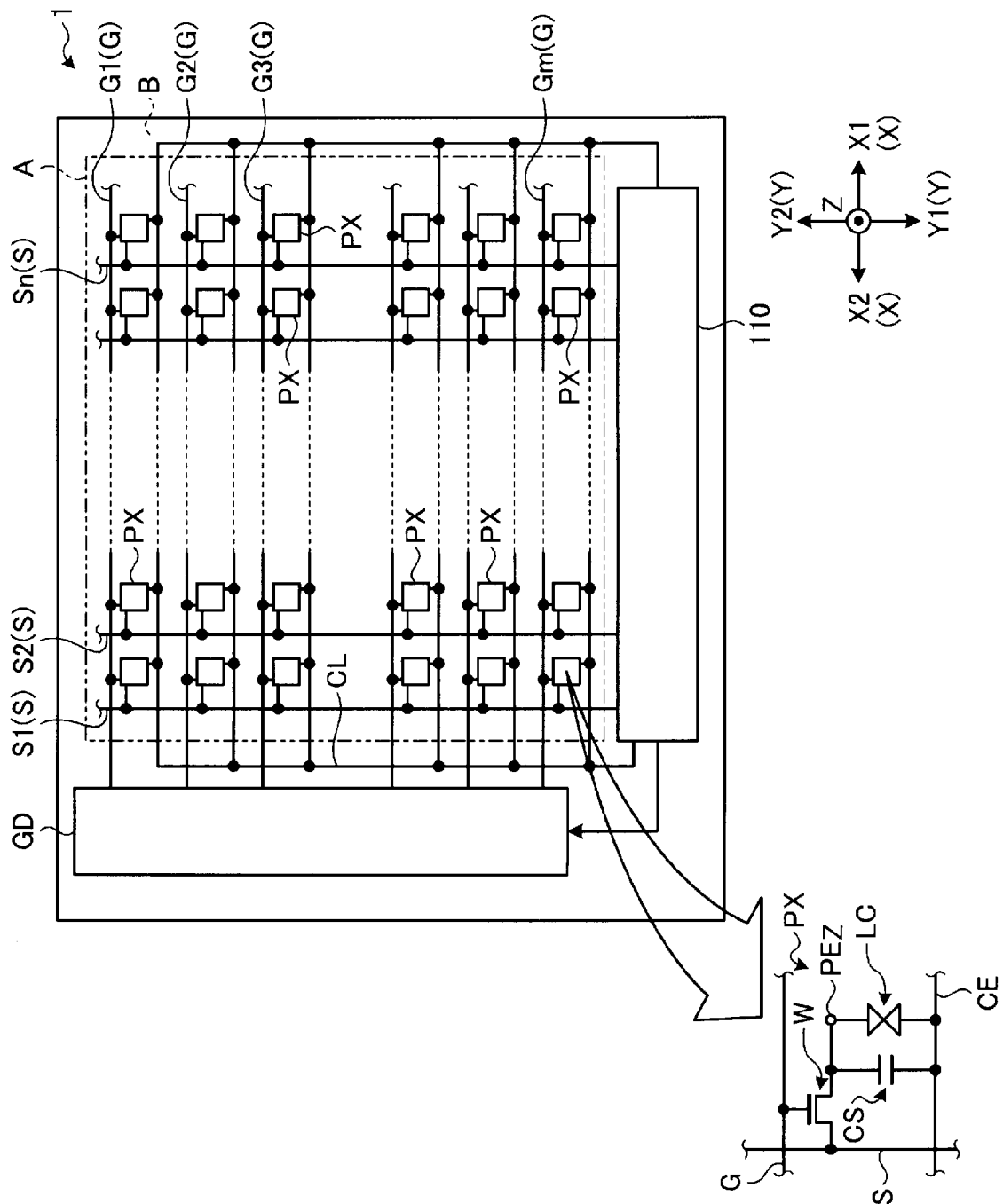
請求項1から請求項7のいずれか1項に記載の表示装置の検査方法であって、

前記配線及び前記ダミー配線が含まれる領域を撮像することで、前記配線を検査する、検査方法。

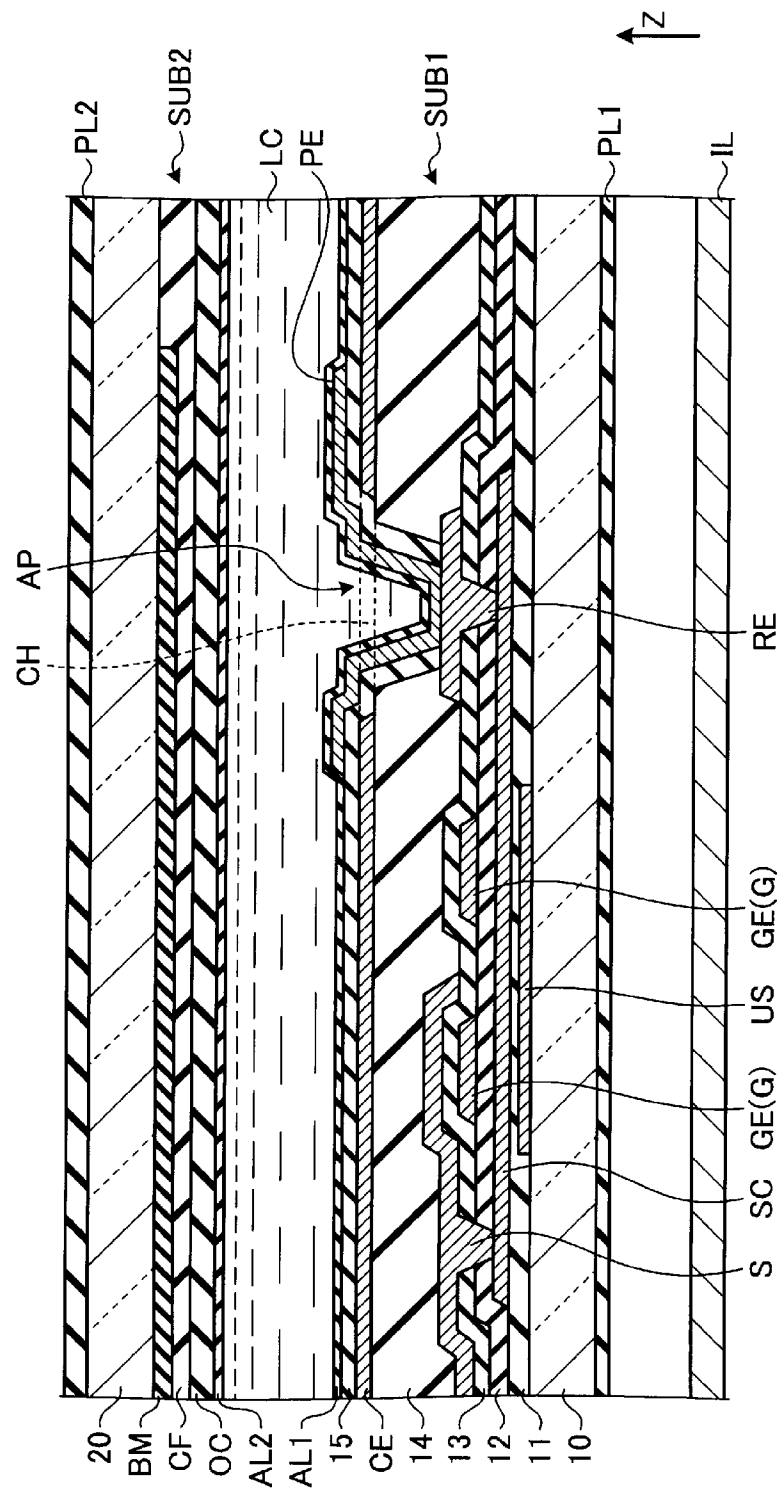
[図1]



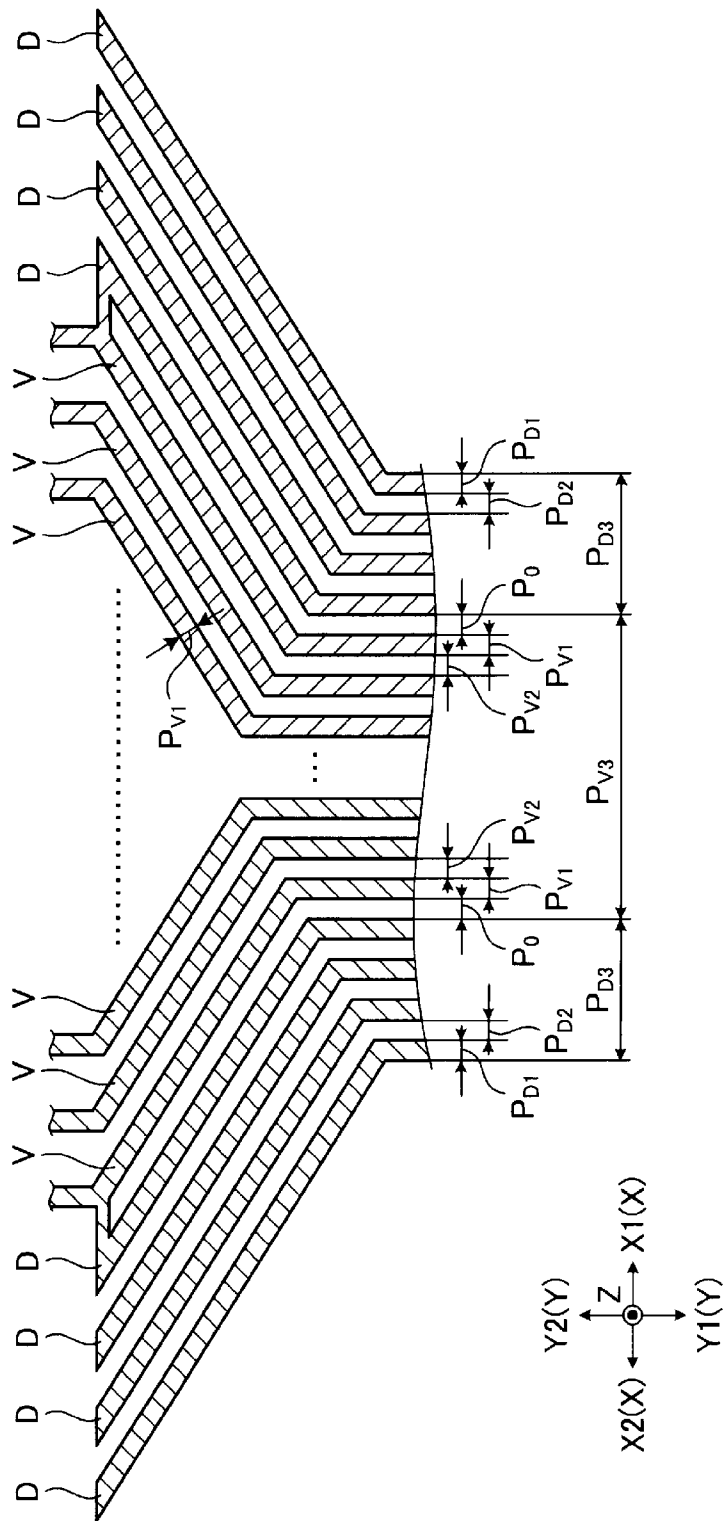
[図2]



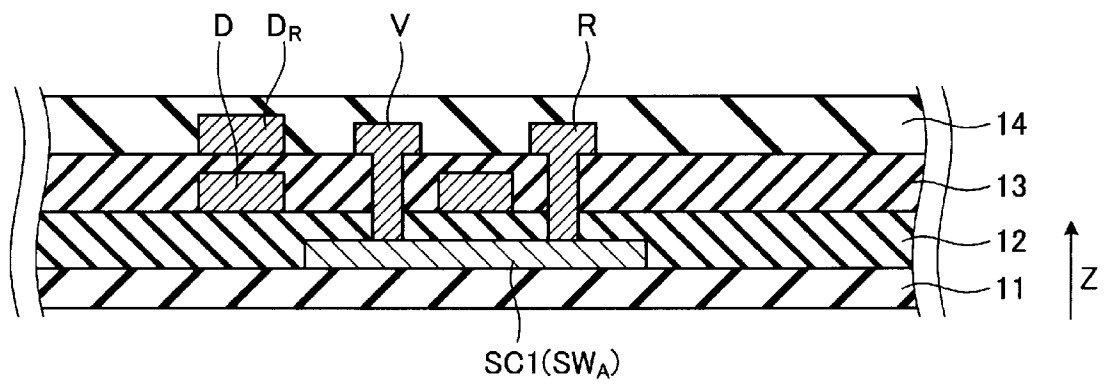
[図3]



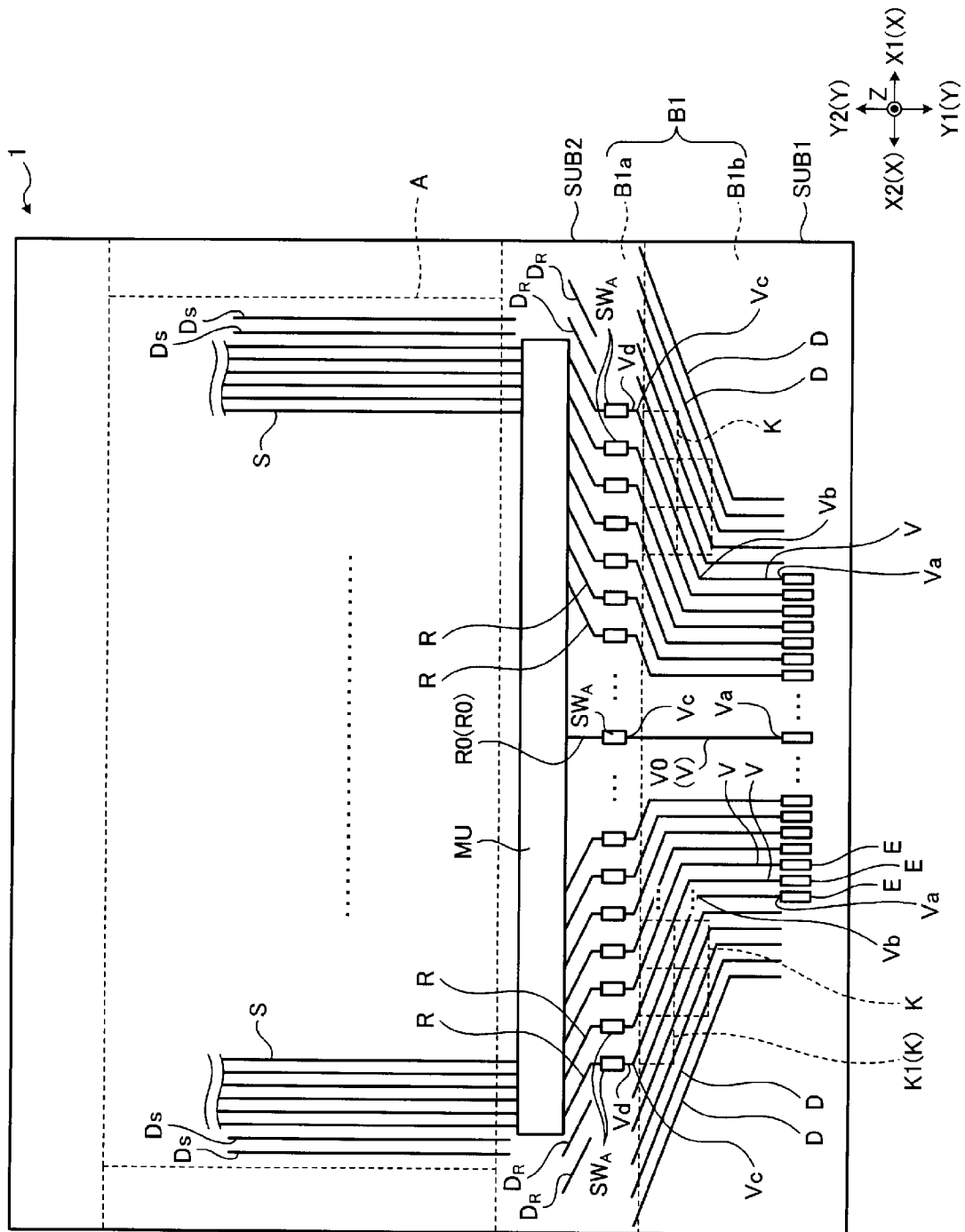
[図6]



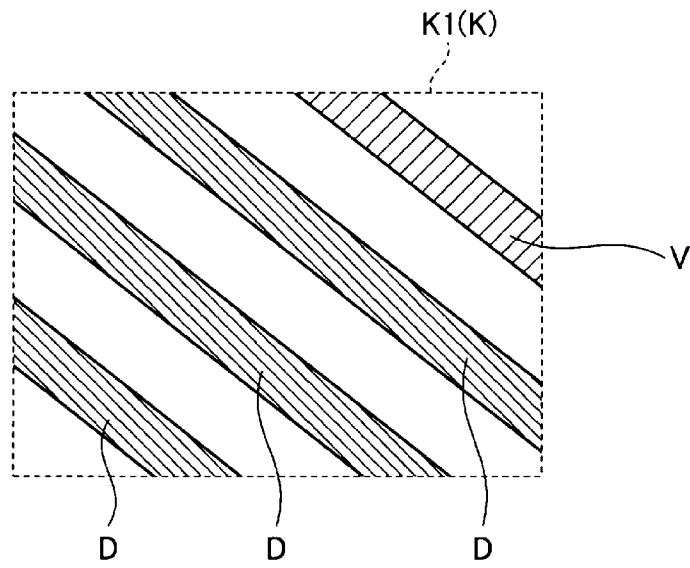
[図7]



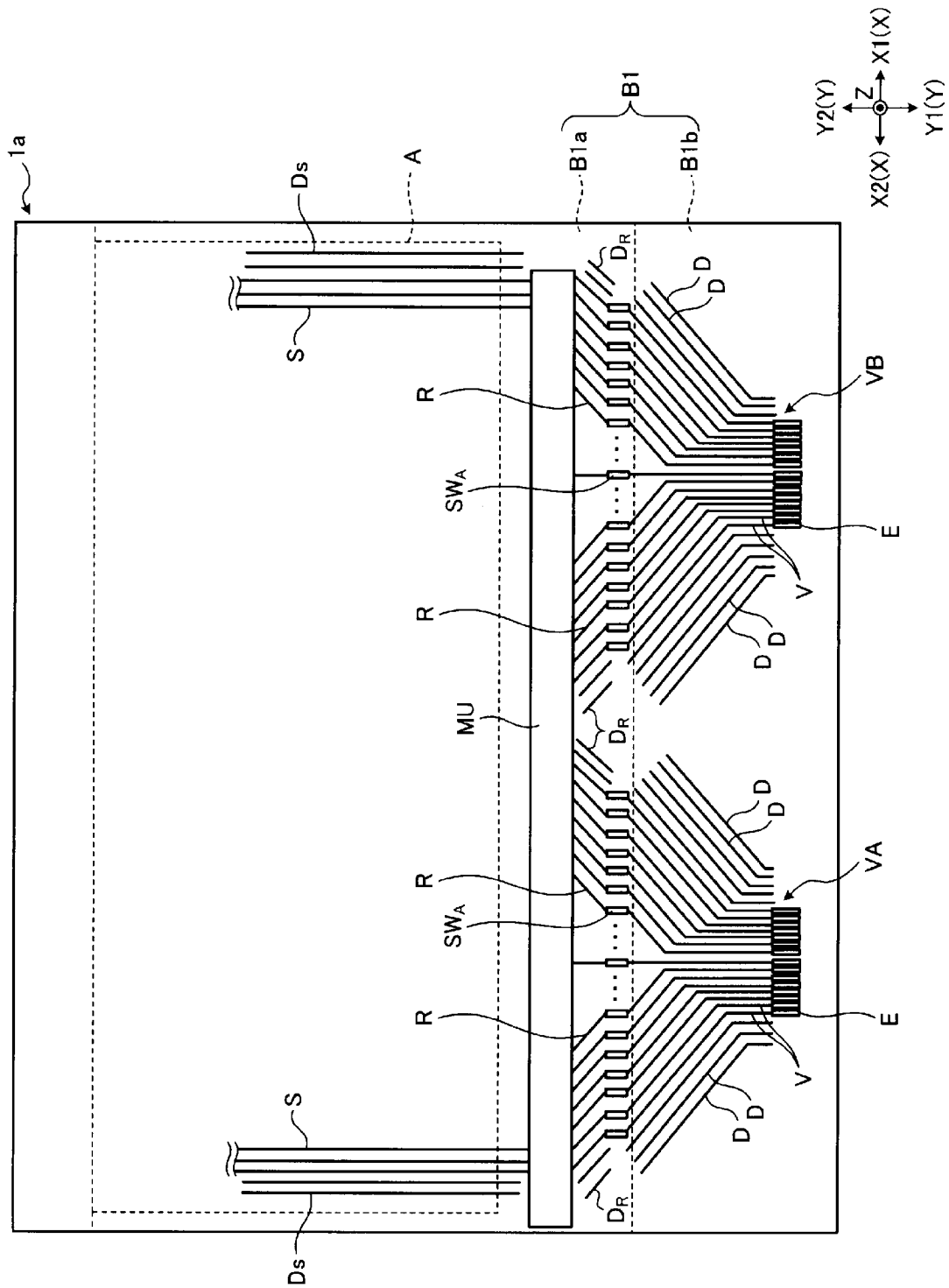
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/002395

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1345(2006.01)i; G09F 9/30(2006.01)i

FI: G02F1/1345; G09F9/30 330

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/13, 1/1343-1/1345, 1/135-1141, G09F9/30-9/46, G01N21/84-21/958, G01M11/00-11/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

Japio-GPG/FX

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-158707 A (CASIO COMPUTER CO., LTD.) 18.08.2011 (2011-08-18) paragraphs [0018]-[0048], fig. 1, 2	1
X	JP 2015-225144 A (MITSUBISHI ELECTRIC CORP.) 14.12.2015 (2015-12-14) paragraphs [0030]-[0103], fig. 1	1, 3-5
X	JP 11-142887 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 28.05.1999 (1999-05-28) paragraphs [0016]-[0023], fig. 2	1, 3-5, 7
A	JP 2010-10285 A (PANASONIC CORP.) 14.01.2010 (2010-01-14) paragraphs [0014]-[0028], fig. 1-4	1-8
A	US 2016/0133004 A1 (LG DISPLAY CO., LTD.) 12.05.2016 (2016-05-12) entire text, fig. 2	1-8
P, X	JP 2019-191403 A (SHARP CORP.) 31.10.2019 (2019- 10-31) paragraphs [00147]-[00247], fig. 2-4	1, 8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03 March 2020 (03.03.2020)Date of mailing of the international search report
17 March 2020 (17.03.2020)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/002395

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2011-158707 A	18 Aug. 2011	(Family: none)	
JP 2015-225144 A	14 Dec. 2015	US 2015/0346565 A1 paragraphs [0035]- [0107], fig. 1	
JP 11-142887 A	28 May 1999	(Family: none)	
JP 2010-10285 A	14 Jan. 2010	(Family: none)	
US 2016/0133004 A1	12 May 2016	EP 3021164 A1 KR 10-2016-0056721 A CN 105589224 A	
JP 2019-191403 A	31 Oct. 2019	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） G02F 1/1345(2006.01)i; G09F 9/30(2006.01)i FI: G02F1/1345; G09F9/30 330		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G02F1/13, 1/1343-1/1345, 1/135-1/141, G09F9/30-9/46, G01N21/84-21/958, G01M11/00-11/08 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） Japio-GPG/FX		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-158707 A（カシオ計算機株式会社）18.08.2011（2011-08-18） [0018]-[0048], 図1, 2	1
X	JP 2015-225144 A（三菱電機株式会社）14.12.2015（2015-12-14） 段落[0030]-[0103], 図1	1, 3-5
X	JP 11-142887 A（松下電器産業株式会社）28.05.1999（1999-05-28） 段落[0016]-[0023], 図2	1, 3-5, 7
A	JP 2010-10285 A（パナソニック株式会社）14.01.2010（2010-01-14） 段落[0014]-[0028], 図1-4	1-8
A	US 2016/0133004 A1（LG DISPLAY CO., LTD.）12.05.2016（2016-05-12） 全文, 図2	1-8
P, X	JP 2019-191403 A（シャープ株式会社）31.10.2019（2019-10-31） 段落[0014]-[0024], 図2-4	1, 8
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 03.03.2020		国際調査報告の発送日 17.03.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 横井 亜矢子 2L 9706 電話番号 03-3581-1101 内線 3295

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/002395

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-158707	A	18.08.2011	(ファミリーなし)	
JP	2015-225144	A	14.12.2015	US 2015/0346565 A1	
				段落[0035]-[0107], 図1	
JP	11-142887	A	28.05.1999	(ファミリーなし)	
JP	2010-10285	A	14.01.2010	(ファミリーなし)	
US	2016/0133004	A1	12.05.2016	EP 3021164 A1	
				KR 10-2016-0056721 A	
				CN 105589224 A	
JP	2019-191403	A	31.10.2019	(ファミリーなし)	