

發明專利說明書 200422830

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92125808

※申請日期：92.9.18

※IPC 分類：G06F 12/02

壹、發明名稱：(中文/英文)

用以維持非依電性儲存系統之抹除次數的技術

MAINTAINING ERASE COUNTS IN NON-VOLATILE STORAGE SYSTEMS

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

聖迪斯克公司/SANDISK CORPORATION

代表人：(中文/英文)

歐登 查理斯 V. /ORDEN, CHARLES VAN

住居所或營業所地址：(中文/英文)

美國加州森尼維爾市裏海巷 140 號

140 Caspian Court, Sunnyvale, California 94089, USA

國籍：(中文/英文)

美國/U. S. A.

參、發明人：(共 3 人)

姓名：(中文/英文)

1. 張 羅伯特 C. /CHANG, ROBERT C.

2. 瓜瓦米 巴曼/QAWAMI, BAHMAN

3. 沙貝特-夏希 法希德/SABET-SHARGHI, FARSHID

住居所地址：(中文/英文)

1. 美國加州丹維爾·史坦頓巷 10 號/10 Stanton Court, Danville, CA 94506, U. S. A.

2. 美國加州聖約瑟·基萊尼圓環 5899 號/5899 Killarney Circle, San Jose, CA 95138, U. S. A.

3. 美國加州聖約瑟·史諾頓區 5634 號/5634 Snowdon Place, San Jose, CA 95138, U. S. A.

國籍：(中文/英文) 美國/U. S. A.

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國； 2002/10/28； 10/281,696

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

發明領域

本發明係有關於下列共同待審中之美國專利申請案：在2002年10月28日提出申請之美國專利申請案第10/281,739號案，發明名稱為：非依電性儲存系統之磨損調勻技術(代理人文件編號：SANDP023/SDK0366.000US)；在2002年10月28日提出申請之美國專利申請案第10/281,670號案，發明名稱為：追蹤非依電性記憶體系統中最常抹除區塊之技術(代理人文件編號：SANDP025/SDK0366.002US)；在2002年10月28日提出申請之美國專利申請案第10/281,824號案，發明名稱為：追蹤非依電性記憶體系統中最不常抹除區塊之技術(代理人文件編號：SANDP026/SDK0366.003)；在2002年10月28日提出申請之美國專利申請案第10/281,631號案，發明名稱為：用以分割邏輯區塊之方法與裝置(代理人文件編號：SANDP028/SDK0371.000US)；在2002年10月28日提出申請之美國專利申請案第10/281,855號案，發明名稱為：用以將區塊中之頁面分組之方法與裝置(代理人文件編號：SANDP029/SDK0410.000US)；在2002年10月28日提出申請之美國專利申請案第10/281,762號案，發明名稱為：用以分解與共用邏輯區塊相關聯之實體區塊的方法與裝置(代理人文件編號：SANDP030/SDK0416.000US)；以及在2002年10月28日提出申請之美國專利申請案第10/281,626號案，發明名稱為：用以管理抹除次數區塊之方法及裝置(代理人文件編號：SANDP032/SDK0420.001US)，其中，該等申請案之全部內容係包

含於此處以作為參考之用。

本發明大致係有關於大量數位資料儲存系統。更詳而言之，本發明係有關於用以有效率地維持可被用以容許與非依電性儲存之儲存區域有關之磨損可實質地跨所有儲存區域散佈的抹除次數之系統與方法。

【先前技術】

發明背景

諸如快閃記憶體儲存系統之非依電性記憶體系統之使用係因此等記憶體系統之緊密實體大小及可重複再規劃非依電性記憶體之能力而增加。快閃記憶體儲存系統之緊密實體大小可促進將此等儲存系統使用於日漸普及之裝置內。使用快閃記憶體儲存系統之裝置包括(但不限於)數位相機、數位攝錄放影機、數位音樂播放器、手持式個人電腦、以及全球定位裝置等。可重複再規劃包括於快閃記憶體儲存系統之非依電性記憶體之能力允許快閃記憶體儲存系統之使用與再使用。

一般而言，快閃記憶體儲存系統可包括快閃記憶體卡及快閃記憶體晶片組。快閃記憶體晶片組一般而言包括快閃記憶體構件以及控制器構件。通常，快閃記憶體晶片組係排置為可構組於置入式系統。此等總成或主機系統之製造者通常取得構件形式之快閃記憶體，以及其他構件，而後將快閃記憶體及其他構件構組為主機系統。

雖然快閃記憶體系統內之非依電性記憶體，或更詳而言之，快閃記憶體儲存區塊，可重複地規劃及抹除，每一區塊或實體位

置可於區塊磨損前，亦即於記憶體開始變小前，僅抹除特定數目之次數。亦即，每一區塊具有規劃及抹除週期限制。在某些記憶體中，於一區塊被認為係無法使用前，此區塊可被抹除約一萬次。在其他記憶體中，於一區塊被認為係已磨損前，此區塊可被抹除約十萬次或甚至高達百萬次。當區塊磨損，因而導致快閃記憶體系統之整體儲存容量之部份的使用損失或性能之明顯退化時，快閃記憶體系統之使用者可能受到例如儲存資料損失或無法儲存資料等之不利影響。

快閃記憶體系統內之區塊或實體位置之磨損係取決於每一區塊中有多少被規劃而改變。若一區塊，或更一般言之，一儲存元件僅被規劃一次，而後有效地未再被規劃，則規劃次數和抹除週期及與因此而產生之與此區塊有關之磨損一般而言將相對地低。然而，若一區塊被重複地寫入與抹除，例如循環為之，則與此區塊有關之磨損一般而言將相對地高。當邏輯區塊位址(LBA)係由例如存取或使用快閃記憶體系統之主機使用，以存取儲存於快閃記憶體系統之資料時，若主機重複地使用相同之LBA寫入或過寫入資料，則如熟於此技者所能瞭解者，快閃記憶體系統內之相同實體位置或區塊係被重複地寫入與抹除。

當某些區塊係有效地磨損，同時其他區塊係相對地未磨損時，一般而言，磨損區塊之存在將危害快閃記憶體系統之整體性能。除與磨損區塊本身有關之性能退化外，當未磨損區塊之數目並不足以儲存所欲資料時，快閃記憶體系統之整體性能亦可能受到危害。通常，當快閃記憶體系統出現臨界數目之磨損區塊時，即使此快閃記憶體系統之許多其他晶胞係相對地未磨損，快閃記

憶體系統仍可能被認為係無法使用。當包括實質上相對未磨損區塊之數目之快閃記憶體系統係被考量為無法使用時，與此快閃記憶體系統有關之許多資源實際上係浪費的。

為增加快閃記憶體系統內之區塊可適當平均地磨損的可能性，磨損調勻操作經常被實施。如熟於此技者將可瞭解者，磨損調勻操作一般而言係排置為可容許與特定LBA有關之實體位置或區塊可被改變，使得相同LBA並非一直與相同實體位置或區塊產生關聯。藉由改變LBA之區塊關聯性，於其他區塊磨損前，特定區塊較不可能磨損。

一傳統磨損調勻處理係有關顧客或主機LBA之二相對大之部份係為對映之調換實體位置。亦即，與儲存晶胞之相對大區段有關之LBA被調換。此種調換係經由來自顧客之手動命令，例如經由主機之使用而初始化，且因此，對顧客而言並非透明。同時，與移動於儲存晶胞之二相對大區段間之資料有關之調換操作相當耗費時間，且因此而無效率。此外，藉由消耗與整體快閃記憶體系統有關之重要資源的相對長之期間的調換操作，整體快閃記憶體系統之性能可能受到不利之影響。如熟於此技者將可瞭解者，自第一位置移動資料通常與將資料複製於另一位置並將資料自第一位置抹除有關。

另一項傳統磨損調勻處理係有關容許區塊磨損。一旦區塊已有效磨損，分配予此等區塊之扇區可藉由將與此等扇區有關之位址對映於備用區域而再分配，一旦儲存扇區之區塊已磨損或變為無法使用。由於備用區域或區塊之數目係受到限制且有價值，故其無法一直存有與無法使用之區塊有關之扇區可被對映之備用

區域。此外，一般而言，於區塊變為無法使用後之有效再對映扇區僅容許整體快閃記憶體系統之性能退化。

因此，吾人所欲者為用以有效且實質上透明地於快閃記憶體儲存系統內實施磨損調勻之方法與設備。亦即，吾人所欲者係可促進與快閃記憶體儲存系統有關之實體位置之更為平均之磨損而無需大量使用計算資源的系統。

【發明內容】

發明概要

本發明係有關於將抹除次數儲存於非依電性記憶體裝置之抹除次數區塊(ECB)之系統與方法。根據本發明之一態樣，非依電性記憶體之資料結構(例如ECB)包括可提供指示非依電性記憶體之數個區塊的第一區塊已被抹除之次數的指示的第一指示器。此資料結構亦包括排置為含有與非依電性記憶體之區塊有關之資訊的標頭。於一實施例中，此資料結構亦包括一可提供指示數個區塊之第二區塊係無法使用之指示的第二指示器。於另一實施例中，此標頭包括指示數個區塊之每一區塊已被抹除之平均次數的平均抹除次數。

維持包括與非依電性記憶體系統之實體區塊之可用壽命有關之資訊的非依電性記憶體裝置之區塊可容許即使係抹除實體區塊之實體區塊之壽命可更為有效率地判定。詳言之，藉由將實質所有具有相關抹除次數之實體區塊之抹除次數儲存於抹除次數區塊，或藉由將可識別特定區塊已被抹除之次數的指示器儲存於抹除次數區塊，實質上任何區塊之抹除次數可藉由自抹除次數

區塊讀取適當之抹除次數入口而判定。因此，給定區塊已經歷之抹除週期次數可輕易地確定。特定區塊是否已無法使用之指示，諸如具有工廠缺陷或生長缺陷，亦可被儲存於抹除次數區塊以使其可輕易判定特定區塊是否可使用。

根據本發明之另一態樣，排置於非依電性快閃記憶體裝置之抹除次數區塊包括具有供非依電性記憶體之第一實體區塊用之第一識別器的第一頁。此第一識別器可識別第一實體區塊已被抹除之次數。此抹除次數區塊亦包括具有指示非依電性記憶體之實體區塊已被抹除之平均次數的次數的第二頁。

於一實施例中，第一頁係被劃分為數個位元組群組，使得第一位元組群組包括第一識別器。於此實施例中，數個位元組群組中之每一者皆可包括約3位元組至約4位元組。

根據本發明之另一態樣，非依電性記憶體系統包括具有數個區塊之非依電性記憶體、系統記憶體、及用以指示系統記憶體之包括於數個區塊之每一可用區塊已被抹除之次數的裝置。於一實施例中，系統亦包括用以指示系統記憶體之包括於於數個區塊之每一區塊已被抹除之平均次數的裝置。

於閱讀下文之詳細說明及研討圖式之各種圖表後，本發明之此等及其他優點將更為清楚。

圖式簡單說明

藉由參考附隨圖式及下文之詳細說明可對本案有最佳之瞭解，其中：

第1a圖係根據本發明之一實施例之包括非依電性記憶體裝置的一般主機系統之圖式表示。

第1b圖係根據本發明之一實施例之諸如第1a圖的記憶體裝置120之記憶體裝置之圖式表示。

第1c圖係包括置入式非依電性記憶體之主機系統之圖式表示。

第2圖係根據本發明之一實施例之快閃記憶體的部份之圖式表示。

第3圖係根據本發明之一實施例之說明與處理和快閃記憶體系統有關之初始化要求有關之步驟的處理流程圖。

第4圖係根據本發明之一實施例之說明與處理靜態區塊之方法有關的步驟之處理流程圖。

第5a圖係根據本發明之一實施例之系統記憶體的圖式方塊圖表示。

第5b圖係根據本發明之一實施例之正常區塊、最不常抹除區塊、及最常抹除區塊之圖式表示。

第6圖係根據本發明之一實施例之用以於整體記憶體系統實施區塊調換/更新以容許區塊之磨損更為平均的方法的圖式表示。

第7圖係根據本發明之一實施例之系統架構之圖式方塊圖表示。

第8a圖係根據本發明之一實施例之抹除次數區塊之圖式表示。

第8b圖係根據本發明之一實施例之諸如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，該頁係實質地劃分為位置。

第8c圖係根據本發明之一實施例之諸如第8a圖之抹除次

數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，該頁係實質地劃分為位元組。

第8d圖係根據本發明之一實施例之諸如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，其含有抹除次數及指示特定區塊係無法使用之入口。

第9圖係根據本發明之一實施例之諸如第8a圖的抹除次數區塊800之標頭820的抹除次數區塊之標頭的圖式表示。

第10圖係說明根據本發明之一實施例之當非依電性記憶體系統之非依電性記憶體係第一次格式化時，與初始化抹除次數區塊之方法有關之步驟的處理流程圖。

第11圖係說明根據本發明之一實施例之與響應於初始化要求、更新抹除次數區塊之方法有關的步驟的處理流程圖。

第12圖係說明根據本發明之一實施例之獲得供備用區塊用之抹除次數的方法有關的步驟的處理流程圖。

【實施方式】

較佳實施例之詳細說明

快閃記憶體儲存系統內之非依電性記憶體儲存區塊可重複地規劃與抹除，雖然一般而言每一區塊於磨損前僅可抹除有限之次數。當一區塊磨損時，與包括此磨損區塊之快閃記憶體儲存系統之整體儲存容量之部份有關的性能之明顯退化發生，且儲存於此部份之資料可能遺失，其亦可能無法儲存資料於此部份。

為增加快閃記憶體儲存系統內之區塊磨損更為平均之可能性，區塊應更為平均地利用。藉由掌握每一區塊已磨損之次數，

例如經由利用抹除次數，系統內之記憶體可更為平均地使用。抹除次數管理技術可將掌握特定區塊已被抹除之次數之抹除次數儲存於與此區塊有關之冗餘區域。圖表可被建置於實質地致動使用中之區塊以有效地將此等區塊與具有相對高抹除次數之區塊及具有相對低抹除次數之區塊分離的系統記憶體內。當使用中之區塊被抹除時，此區塊可適當地被「增加」至具有相對高抹除次數之區塊圖表或具有相對低抹除次數之區塊圖表中之任一者。同樣地，區塊可自具有相對高抹除次數之區塊圖表或具有相對低抹除次數之區塊圖表中之任一者「移動」至區塊對映圖表，亦即一組使用中之區塊圖表，以實質地替換已自區塊對映圖表再分配之任意區塊。

藉由分類區塊，區塊可更為平均地利用，如同每一區塊可更為有效地管理以平均與此等區塊有關之磨損。更詳而言之，將區塊分類為圖表可使具有低抹除次數之區塊與具有高抹除次數之區塊更為輕易地被識別，且因此未利用明顯數量之計算資源。因此，磨損調勻之發生相對地有效率。因而，快閃記憶體系統之壽命可實質地延伸而未明顯地影響快閃記憶體系統之性能。

為促進區塊之分類，抹除次數區塊可被分派於快閃記憶體。此區塊可被排置為含有實質地可被用以儲存資料於快閃記憶體之所有區塊之抹除次數。當區塊被抹除時，此區塊之抹除次數通常被抹除。藉由實質地將具有相關抹除次數之所有區塊之抹除次數儲存於抹除次數區塊，抹除區塊之抹除次數可輕易地被獲得，例如，藉由自抹除次數區塊讀取抹除次數。

快閃記憶體系統，或更一般言之，可自實體區塊之更新索引

之使用獲得利益之非依電性記憶體裝置，一般而言包括快閃記憶體卡及晶片組。通常，快閃記憶體系統係被用以與主機系統一起使用，以使此主機系統可將資料寫入快閃記憶體系統或自快閃記憶體系統讀取資料。然而，某些快閃記憶體系統包括置入式快閃記憶體及執行於主機上以實質地作用為供置入式快閃記憶體用之控制器之軟體。初始地參考第1a圖，其將說明包括諸如緊密快閃記憶體(CompactFlash Memory)卡之非依電性記憶體裝置之一般主機系統。主機或電腦系統100一般而言包括容許微處理器108、隨機存取記憶體(RAM)112、及輸入/輸出電路116通信之系統匯流排104。應瞭解者為，主機系統100可一般地包括其他構件，例如因供說明之故而未顯示之顯示器裝置及網路裝置。

一般而言，主機系統100可捕捉包括(但不限於)靜態影像資訊、音頻資訊、及視頻影像資訊等資訊。此種資訊可即時捕捉，並以無線方式傳送至主機系統100。在主機系統100可實質地為任意系統的同時，主機系統100通常係為諸如數位相機、視頻攝影機、蜂巢式通信裝置、音頻播放器、或視頻播放器。然而，應瞭解者為，一般而言，主機系統100可實質地為可儲存資料或資訊，及檢索資料或資訊之任意系統。

應瞭解者為，主機系統100亦可為僅捕捉資料，或僅檢索資料之系統。亦即，於一實施例中，主機系統100可為儲存資料之專用系統，或主機系統100可為讀取資料之專用系統。藉由釋例，主機系統100可為排置為僅寫入或儲存資料之記憶體寫入器。任擇地，主機系統100可為諸如通常係排置為可讀取或檢索資料，且未捕捉資料之MP3播放器之裝置。

在一實施例中係為可移除之非依電性記憶體裝置之非依電性記憶體裝置120係被排置為可與匯流排104介接以儲存資訊。任選輸入/輸出電路區塊130可容許非依電性記憶體裝置120間接地與匯流排104介接。當以前述方式實施時，輸入/輸出電路區塊132係作用為可減少匯流排104之負載，如同熟於此技者可瞭解者。非依電性記憶體裝置120包括非依電性記憶體124及任選記憶體控制系統128。於一實施例中，非依電性記憶體裝置120可實施於一單晶片或晶粒上。任擇地，非依電性記憶體裝置120可實施於一多晶片模組，或可形成一晶片組且可一起使用以作為非依電性記憶體裝置120之多個分散構件上。非依電性記憶體裝置120之一實施例將參考第1b圖於下文作更為詳細之說明。

非依電性記憶體124，例如諸如NAND快閃記憶體之快閃記憶體，係排置為可儲存資料，使得資料可於需要時被存取及讀取。儲存於非依電性記憶體124之資料亦可於適當時抹除，雖然應瞭解者為，非依電性記憶體124內之某些資料係為不可抹除。儲存資料、讀取資料、及抹除資料等處理一般而言係由記憶體控制系統128所控制，或於未存有記憶體控制系統128時，藉由以微處理器108所執行之軟體控制。非依電性記憶體124之操作可藉由本質地令非依電性記憶體124之扇區更為實質地且平均地磨損而加以管理，以使非依電性記憶體124之壽命可實質地最大化。

非依電性記憶體裝置120已大致地說明為包括任選記憶體控制系統128，亦即控制器。通常，非依電性記憶體裝置120可包括供非依電性記憶體124用之分離晶片，且記憶體控制系統128，亦即控制器發揮功用。藉由釋例，於包括(但不限於)PC卡、緊密快

閃記憶體卡、多媒體卡、及保全數位卡之非依電性記憶體裝置包括可實施於分離晶片之控制器的同時，其餘非依電性記憶體裝置可不包括實施於分離晶片之控制器。於非依電性記憶體裝置120並未包括分離記憶體及控制器晶片之一實施例中，記憶體及控制器功能可集積於單一晶片，如同熟於此技者所瞭解者。任擇地，記憶體控制系統128之功能性可藉由微處理器108而提供，如同上文所述之非依電性記憶體裝置120並未包括記憶體控制器128之實施例。

參考第1b圖，根據本發明之一實施例，非依電性記憶體裝置120將更為詳細地說明。如同上文所說明者，非依電性記憶體裝置120包括非依電性記憶體124且可包括記憶體控制系統128。雖然於記憶體124係為諸如置入式NAND裝置時，非依電性記憶體裝置120可不包括控制系統128，但記憶體124及控制系統128，或控制器可為非依電性記憶體裝置120之主要構件。記憶體124可為形成於半導體基板上之記憶體晶胞陣列，其中，資料之一或多個位元係藉由將電荷之二或更多位準中之一者儲存於記憶體晶胞之個別儲存元件而儲存於個別記憶體晶胞。非依電性快閃電氣可抹除唯讀記憶體(EEPROM)係為供此種系統用之常見形式記憶體之釋例。

當以前述方式實施時，控制系統128係經由匯流排15而與主機電腦或其他使用記憶體系統之系統通信以儲存資料。一般而言，匯流排15係為第1圖之匯流排104之部份。控制系統128亦控制可包括記憶體晶胞陣列11之記憶體124之操作以寫入藉由主機所提供之資料、讀取主機所要求之資料、並實施各種操作記憶體

124之雜務功能。一般而言，控制系統128包括具有相關非依電性軟體記憶體、各種邏輯電路、及類似物之一般目的微處理器。一或多個狀態機亦經常被包括以控制特定常式之性能。

記憶體晶胞陣列11通常係藉由控制系統128或微處理器108而經由位址解碼器17定址。解碼器17應用正確電壓於陣列11之閘極與位元線以規劃資料而自藉由控制系統128定址之記憶體晶胞群組讀取資料或抹除藉由控制系統128定址之記憶體晶胞群組。額外電路19包括控制取決於被規劃於晶胞之定址群組之資料而應用於陣列元件的電壓的規劃驅動器。電路19亦包括感應放大器及其他自記憶體晶胞之定址群組讀取資料所需之電路。欲規劃於陣列11之資料，或最近自陣列11讀取之資料通常係儲存於控制系統128之緩衝器記憶體21。控制系統128通常亦含有各種供用以暫時地儲存命令及狀態資料與類似物之暫存器。

陣列11被劃分為大量之區塊0(BLOCK 0)至區塊N(BLOCK N)記憶體晶胞。如同對快閃EEPROM系統而言係為普通的，區塊通常係抹除之最小單元。亦即，每一區塊含有最小數目之一併被抹除之記憶體晶胞。每一區塊通常係劃分為數頁，如第2圖所說明者。頁可為規劃之最小單元。亦即，基本規劃操作將資料寫入記憶體晶胞之最小一頁或自記憶體晶胞之最小一頁讀取資料。一或多個資料扇區通常係儲存於每一頁內。如第1b圖所示，一扇區包括使用者資料及負擔資料。負擔資料通常包括自扇區之使用者資料計算之錯誤校正碼(ECC)。當資料係被規劃於陣列11時，控制系統128之部份23可計算ECC，並於資料係自陣列11讀取時，檢查ECC。任擇地，ECC係儲存於與其所附屬之使用者資料不同之頁

或不同之區塊。

對應於磁碟驅動機之扇區大小，使用者資料扇區通常係為512位元組。負擔資料通常係為額外之16位元組。資料之一扇區最常見者係被包括每一頁，但二或更多扇區可代之以形成一頁。一般而言，任意數目之頁可形成一區塊。藉由釋例，區塊可自8頁至512、1024或更多頁而形成。區塊數目係被選擇以提供系統記憶體所欲之資料儲存容量。陣列11通常係被分割為數個次陣列(未顯示)，每一次陣列含有區塊比例，其於某種程度上係彼此獨立地操作以增加各種記憶體操作執行之平行性程度。數個次陣列之使用之一釋例係說明於美國專利第5,890,192號，該專利之全部內容在此係作為本發明之參考資料。

於一實施例中，諸如NAND快閃記憶體之非依電性記憶體係被置入於諸如主機系統之系統中。第1c圖係包括置入式非依電性記憶體之主機系統之圖式表示。一般而言，主機或電腦系統150包括容許主機系統150之其他構件(未顯示)之微處理器158、RAM162、及輸入/輸出電路166通信之系統匯流排154。諸如快閃記憶體之非依電性記憶體174容許資訊被儲存於主機系統150。介面180可被提供於非依電性記憶體174及匯流排154間，以令資訊可自非依電性記憶體174讀取及將資訊寫入非依電性記憶體174。

非依電性記憶體174可藉由有效地執行被排置為可控制非依電性記憶體174之軟體或韌體中之一者或全部的微處理器158而加以管理。亦即，微處理器158可執行諸如軟體碼裝置或韌體碼裝置等容許控制非依電性記憶體174之碼裝置(未顯示)。可為與微處理器158內部之CPU封裝之快閃記憶體、分離快閃ROM、或位

於非依電性記憶體174內部之此等碼裝置，如將於下文說明者，可令非依電性記憶體174內部之實體區塊被定位址，且可將資訊儲存於實體區塊、可自實體區塊讀取資訊、及自實體區塊將資訊抹除。

當非依電性記憶體124之諸如儲存元件之特定區段係連續地被規劃，例如重複地寫入及抹除時，此特定區域一般而言較未被連續規劃之區域更快磨損。為有效地「平均」非依電性記憶體124內不同區域之磨損，磨損調勻可實質地自動實施，以較少規劃被連續規劃之區域，同時，可較多規劃未被連續規劃之區域。

一般而言，為實施磨損調勻，諸如與被重複規劃之實體位置有關之一組扇區之區塊可以與未被重複規劃之一實體位置有關之區塊調換。亦即，已規劃且因此重複抹除之實體區塊可以與較少規劃及抹除之實體區塊調換。

於本發明之一實施例中，為使其可輕易地判定特定實體區塊是否已重複規劃及抹除，抹除次數可與此區塊儲存。亦即，掌握區塊被抹除之次數之計數器可被維持且於每次區塊被抹除時增大。此種抹除次數可被用以促進特定區塊是否應以另一較少抹除之區塊調換之判定。第2圖係根據本發明之一實施例之快閃記憶體之部份的圖式表示。快閃記憶體200可被分割為頁204。每一一般而言含有約512位元之使用資料之頁204有效地包括冗餘區域206，例如頁204a包括冗餘區域206a。每一冗餘區域206或附加區域可包括高達約16位元之資訊，其通常包括(但不限於)群組識別器216、更新索引212、及抹除次數214。

通常，任意數目之頁204係包括於區塊210內。為方便說明之

故，頁204a、204b係顯示為已包括於區塊210內，雖然應瞭解者為，包括於區塊21之頁204之數目可廣泛地變更。於此說明實施例中，區塊210可排置為包括約32頁。舉例言之，當快閃記憶體200包括約512百萬位元(Megabits、Mb)時，快閃記憶體200可有效地被分割為約32頁，每頁4096區塊。

如前所述，抹除次數214可於每次使用者資料自相關區塊抹除時增大。舉例言之，與區塊210有關之抹除次數214可於每次自區塊210抹除資料時增大。由於被包括於區塊210之每一頁204a及204b一般而言具有抹除次數214，與每一頁204a及204b有關之抹除次數214可於區塊210被抹除時增大。

一般言之，當含有資料之區塊被抹除時，區塊之資料區域及冗餘區域兩者皆被抹除或清空。抹除區塊通常被增加於備用區塊儲存區，其含有具有較諸如其他圖表之抹除區塊的其他抹除區塊更小之抹除次數的抹除區塊。此備用區塊圖表可本質地為最不常抹除區塊圖表，其將於下文說明。於本發明之一實施例中，具有較大抹除次數之抹除區塊被增加於含有抹除區塊之儲存區，此等抹除區塊含有較其他圖表之抹除區塊為大之抹除次數。含有具有較大抹除次數之抹除區塊之儲存區可為最常抹除區塊圖表，其亦將於下文說明。剛抹除區塊之抹除次數被加1且依據此次數值儲存於最不常抹除區塊圖表或最常抹除區塊圖表中之一者。

回至第2圖，諸如抹除次數214之抹除次數可於初始化要求期間被存取。舉例言之，初始化要求可於諸如包括置入式快閃記憶體之系統的系統進行電力開啟時產生、當系統內之備份區塊缺乏時產生、當使用者要求平衡區塊分派時產生、及當使用者要求區

塊使用更為平均時產生。第3圖係一處理流程圖，其說明根據本發明之一實施例之與快閃記憶體系統有關之初始化要求之處理有關的步驟。一般言之，初始化要求可藉由使用者而初始化或實質地自動藉由與快閃記憶體系統有關之控制器，例如週期性地或於觸發條件符合時而初始化。響應於初始化要求之處理300開始於步驟304，其中，初始化要求係有效地接收。初始化要求可藉由與欲初始化之快閃記憶體通信之控制器或處理器接收。舉例言之，此要求可由使用者經由電力開啟之主機或於欲平衡區塊分派時提供。

一旦初始化要求被接收，平均抹除次數可於步驟306獲得。於一實施例中，平均抹除次數係儲存於寫入於與此系統有關之NAND記憶體內之抹除次數區塊。含有平均抹除次數及每一區塊之抹除次數之抹除次數區塊(ECB)係儲存於快閃記憶體區塊。應瞭解者為，當抹除次數區塊產生時，例如當系統被初始地格式化時，圖表內之平均抹除次數及每一區塊之抹除次數之值通常被初始化為零。於獲得平均抹除次數後，實質地供系統內之所有區塊用之抹除次數可被獲得。如上文與第2圖有關之說明所示，供含有資料之特定區塊用之抹除次數可被儲存於與此區塊有關之冗餘區域。因此，獲得實質上供所有含有資料之區塊用之抹除次數包括存取與每一區塊有關之冗餘區域，並將每一抹除次數儲存於抹除次數區塊。

於一初始化要求，抹除區塊之抹除次數係自抹除次數區塊獲得。一般而言，由於區塊之冗餘區域已被抹除，因此抹除次數區塊保留其值。當整體系統關閉電源時，通常會產生一終止要求，

使得抹除次數圖表可被更新以實質地含有所有區塊之最新抹除次數。於任何給定時間，區塊歸屬於最常抹除區塊圖表、最不常抹除區塊圖表、抹除次數區塊、或區塊對映圖表。歸屬於抹除次數區塊之區塊之抹除次數係儲存於此區塊之冗餘區域。含有資料之區塊之抹除次數通常歸屬於區塊對映圖表且係儲存於冗餘區域。由於區塊實際上從未被使用，因此歸屬於區塊對映圖表之抹除區塊之抹除次數具有零抹除次數。由於此等圖表之每一入口通常含有抹除區塊之區塊數目及其抹除次數兩者，因此自最不常抹除區塊圖表或最常抹除區塊圖表獲得抹除次數牽涉自圖表取得數值。於初始化要求之處理完成前，抹除次數區塊通常係以所有區塊之目前抹除次數加以更新。

於步驟320中，區塊對映圖表係分派於諸如主機系統記憶體之系統記憶體。如同熟於此技者將可瞭解者，區塊對映圖表可被排置為可提供邏輯區塊位址(LBA)與實體區塊位址(PBA)間之對映。此外，最常抹除區塊圖表與最不常抹除區塊圖表亦於步驟320分派。

最常抹除區塊圖表通常係設為或組構為可有效地保持與最常抹除之抹除區塊有關之資訊。亦即，最常抹除區塊係排置為可保持諸如抹除次數及對映資訊等關於具有系統最高抹除次數之抹除區塊之資訊。類似地，最不常抹除區塊圖表通常係設為或組構為可供給關於具有最低抹除次數之抹除區塊之資訊。雖然最常抹除區塊圖表之大小與最不常抹除區塊之大小可廣泛地改變，此等大小係取決於被指定為最常抹除之區塊數目與被指定為最不常抹除之區塊數目。通常，最常抹除區塊圖表一般而言係設為可

供給較最不常抹除區塊圖表更少抹除區塊之資訊。藉由釋例，最常抹除區塊圖表可設為約可供給供18個抹除區塊用之資訊，同時最不常抹除區塊圖表可設為可供給與約70個抹除區塊有關之資訊。任擇地，最常抹除區塊圖表可設為約可供給供10個抹除區塊用之資訊，同時最不常抹除區塊圖表可設為可供給約可供給供50個抹除區塊用之資訊。

於步驟320分派圖表後，抹除區塊於步驟324被識別。而後，於步驟328，「N」個抹除區塊可被分配予最常抹除區塊且本質上係被分配予最常抹除圖表。於一實施例中，此等「N」個抹除區塊可為具有最高抹除次數之「N」個抹除區塊，如同比較所有抹除次數所判定者。任擇地，此等欲儲存於最常抹除區塊圖表之「N」個抹除區塊可根據與於步驟306所獲得之平均抹除次數進行比較而判定。舉例言之，此等「N」個抹除區塊可為具有至少係給定百分比之抹除次數之「N」個抹除區塊，例如約為高於平均抹除次數之百分之二十五。

一旦最常抹除區塊圖表有效地產生，於步驟332，「M」個抹除區塊可被識別，且有效地分配予最不常抹除區塊圖表。一般而言，此等「M」個抹除區塊可為「M」個與此系統有關之所有抹除區塊中之具有最低抹除次數的抹除區塊，或者此等「M」個抹除區塊可為具有至少係較平均抹除次數更低之給定百分比之抹除次數之「M」個抹除區塊。此等「M」個抹除區塊可為將於適當時間分配予區塊對映圖表之有效備用區塊。

剩餘抹除區塊，亦即未分配予最不常抹除區塊圖表或最常抹除區塊圖表中之任一者之抹除區塊，係隨著步驟336之「未抹除」

區塊而分配予區塊對映圖表。換言之，剩餘抹除區塊及含有非與冗餘區域有關之資料之區塊係與區塊對映圖表有關。

於區塊對映圖表、最不常抹除區塊圖表、及最常抹除區塊圖表有效地以諸如具有抹除次數及與對應區塊有關之對映資訊而產生後，平均抹除次數可於步驟338判定。通常判定平均抹除次數係有關加總於步驟308所獲得之個別區塊之抹除次數，及將區塊總數除以總和。

於步驟338所計算之平均抹除次數係儲存於與此系統有關之抹除次數區塊。如前所述，平均抹除次數係儲存於一寫入於與系統有關之NAND記憶體之抹除次數區塊。於將此平均抹除次數儲存於此抹除次數區塊前，靜態區塊或含有資料且具有相對低相關抹除次數之區塊，可於步驟342加以處理。與處理靜態區塊之方法有關之步驟將於下文參考第4圖詳細說明。一旦靜態區塊被處理，處理初始化要求之處理即已完成。

於與快閃記憶體有關之區塊群組內，於任意給定時間，其經常存有被抹除之區塊及含有資料，亦即使用者資料之區塊。某些含有資料之區塊可被考慮為「普通」區塊，同時其他區塊則可被考慮為靜態區塊。靜態區塊係含有難得改變之資料的區塊。換言之，靜態區塊很難得被抹除。通常，靜態區塊係與儲存於快閃記憶體之相對老舊之文件、儲存於快閃記憶體之可執行程式、或儲存於快閃記憶體之作業系統有關。一般而言，靜態區塊具有實質上低於快閃記憶體內多數區塊之抹除次數的抹除次數。於一實施例中，若區塊之抹除次數低於與快閃記憶體系統有關之平均抹除次數之特定百分比，例如約二十個百分比，則含有資料之區塊可

被考慮為係一靜態資料。

由於靜態區塊含有難得改變之資料，因此靜態區塊所含有之資料可被複製於具有相對高抹除次數之區塊。亦即，當特定實體區塊之內容係相對地靜態且因此一般而言係未改變時，此等內容可有效地再分配予具有相對高之抹除次數之相異實體區塊，以致動具有相對低抹除次數之原始實體區塊而以之儲存較常改變之內容。參考第4圖，與處理靜態區塊有關之步驟，亦即第3圖之步驟342將根據本發明之一實施例詳細說明。處理系統之靜態區塊之處理342開始於步驟404，其中，諸如區塊「A」之非抹除區塊之抹除次數被存取。一旦區塊「A」之抹除次數被存取，與和系統有關之平均抹除次數進行比較之非抹除區塊「A」之抹除次數是否為非常低有關之判定於步驟408產生。

雖然相較於平均抹除次數，非抹除區塊「A」之抹除次數是否較低之判定可實質地根據任何適當之標準而產生，於一實施例中，此判定係根據區塊「A」之抹除次數是否具有一值小於與平均抹除次數之部份有關之值而產生。舉例言之，當抹除次數小於平均抹除次數之特定百分比時，區塊「A」之抹除次數可被考慮為較低。

若其於步驟408判定區塊「A」之抹除次數相較於平均抹除次數並非非常低，則其指示區塊「A」大概並非靜態區塊。應瞭解者為，即使並未將區塊「A」之抹除次數考慮為非常低，區塊「A」仍可為靜態區塊，於此種情形之區塊「A」之抹除次數將有效地不觸發區塊「A」與另一區塊之調換。據此，處理靜態區塊之處理即告完成。

任擇地，若其於步驟408判定相較於平均抹除次數，區塊「A」之抹除次數係相當低，則其意指可將區塊「A」之內容寫入具有相對高之抹除次數之區塊，使得具有其低抹除次數之區塊「A」可自由儲存改變相對地頻繁之資料。換言之，當區塊「A」之抹除次數相較於平均抹除次數係相當低時，其指示區塊「A」係為靜態區塊。因此，處理流程自步驟408移動至步驟412，其中，區塊「A」係被識別為靜態區塊。一旦區塊「A」被識別為靜態區塊，亦即當以步驟416之最常抹除區塊圖表識別時，區塊「B」可自最常抹除區塊群組獲得。

於區塊「B」被獲得後，區塊「A」之內容於步驟420被複製於區塊「B」。亦即，於步驟420，區塊「A」含有之使用者資料被複製於區塊「B」。一旦區塊「A」之內容被複製於區塊「B」，區塊「A」即於步驟424被抹除。通常，當區塊「A」被抹除時，與區塊「A」有關之抹除次數被增大。一諸如區塊「C」之區塊可於步驟428自最不常被抹除區塊群組移動至最常抹除區塊群組，使得區塊「C」之關聯性可自最不常抹除區塊圖表有效地改變為最常抹除區塊圖表。換言之，區塊「C」係與最不常抹除區塊失去關聯並與最常抹除區塊圖表產生關聯。此種移動可容許最不常抹除區塊圖表內之空間有效地開放以供給具有低抹除次數而因此為系統之最不常抹除次數區塊中之一者的區塊「A」。通常，區塊「C」係最不常抹除區塊圖表中具有最高抹除次數之區塊。

於將區塊「C」自最不常抹除區塊群組移動之前，或令區塊「C」與最不常抹除區塊圖表失去關聯之前，處理流程自步驟428移動至432，其中，區塊「A」係於步驟432有效地自區塊對映圖

表移動至最不常抹除區塊圖表。而後，於步驟434，包括先前含於區塊「A」之內容之區塊「B」與區塊對映圖表產生關聯。如熟於此技者將可瞭解者，將區塊「B」「移動」至區塊對映圖表通常包括將與區塊「A」有關之邏輯區塊位址之對映更新為目前之與區塊「B」有關。當附屬於區塊「C」之資訊係呈現於最常抹除區塊圖表、附屬於區塊「B」之資訊係呈現於區塊對映圖表、且附屬於區塊「A」之資訊係呈現於最不常抹除區塊圖表時，即完成靜態區塊之處理。應瞭解者為，處理342可重複至與系統有關之所有靜態區塊實質上已被識別及處理為止。

一般而言，當初始化要求被傳送至整體快閃記憶體系統時，區塊對映圖表、最不常抹除區塊圖表、及最常抹除區塊圖表可於諸如第1a圖之RAM112之系統記憶體產生。為建立此等圖表，空間可先被分派於系統記憶體以供給此等圖表。

如上文所述，當其為平均抹除次數時，區塊對映圖表、最不常抹除區塊圖表、及最常抹除區塊圖表被產生於系統記憶體。平均抹除次數及每一區塊之抹除次數亦被寫入抹除次數區塊。第5a圖係根據本發明之一實施例之系統記憶體的圖式方塊圖表示。系統記憶體454及快閃記憶體460係被包括於整體系統，且舉例而言可有效地為記憶體卡構件或主機裝置構件，其中，諸如NAND記憶體之快閃記憶體460係被置入。系統記憶體454係被排置為可儲存區塊可與之產生關聯之區塊對映圖表462。通常，區塊對映圖表462可被使用以使LBA與和快閃記憶體460有關之實體區塊產生關聯。

系統記憶體454亦可保持如同區塊對映圖表462之一般而言

係響應於初始化要求而形成之最不常抹除區塊圖表466及最常抹除區塊圖表470。被排置為可保持快閃記憶體460之區塊之平均抹除次數之平均抹除次數474係於整體快閃記憶體系統被格式化時產生。於一實施例中，抹除次數區塊480係被排置為可實質上含有快閃記憶體460內之所有區塊之抹除次數。於每次初始化要求產生時，更新平均抹除次數可被計算，並儲存於抹除次數區塊480。

第5b圖係根據本發明之一實施例之「普通」區塊群組、最不常抹除區塊群組、及最常抹除區塊群組之圖式表示。區塊502之群組包括一般而言可為含有使用者資料之普通或靜態區塊之區塊514、或可被抹除但非為最常抹除區塊或最不常抹除區塊中之任一者之區塊514。一般而言，於最常抹除區塊510之群組包括具有整體系統內之抹除區塊之最高抹除次數的區塊522的同時，最不常抹除區塊506之群組一般而言包括具有整體系統內之抹除區塊之最低抹除次數的區塊518。一般而言，區塊518係有效地被作為備份區塊使用。

當區塊514被抹除時，其可判定抹除區塊514是否具有相對低之相關抹除次數或相對高之相關抹除次數。當抹除區塊514具有相對低之相關抹除次數時，抹除區塊514可被加於最不常抹除區塊506之群組。另一方面，當抹除區塊514具有相對高之相關抹除次數時，抹除區塊514可被再分配予最常抹除區塊510之群組。

實質上可為任意大小之最不常抹除區塊506之群組可為一排序群組。亦即，區塊518可實質地根據抹除次數而加以排序。此排序通常係反映於含有與區塊518相關之入口之對應最不常抹除

區塊圖表(未顯示)。舉例言之，於每次新區塊518被移入最不常抹除區塊506之群組、或增加於最不常抹除區塊506之群組、或與最不常抹除區塊506之群組產生關聯時，區塊518可本質地根據抹除次數而排序，使得最不常抹除區塊506之群組內之最不常抹除區塊518可為欲再分配之下一區塊518，如同群組502之例。換言之，當需要欲複製資料之新區塊時，區塊518之最不常抹除區塊518係使用最不常抹除區塊圖表而加以識別，且自最不常抹除區塊506之群組取出。通常，當含有無使用需要之資料的區塊514被抹除時，此區塊514可被儲存於最不常抹除區塊506之群組，且最不常抹除區塊圖表可據此而更新，亦即，對應於增加區塊之入口可被包括於最不常抹除區塊圖表。

如同儲存於最不常抹除區塊506之群組內之區塊518，最常抹除區塊510的群組內之區塊522亦可實質地根據抹除次數而加以排序。通常此排序係藉由排序用以識別區塊522之最常抹除區塊圖表(未顯示)之入口而實施。於一實施例中，與區塊522有關之平均抹除次數可被計算，亦即，供最常抹除區塊510之群組用之平均抹除次數可被判定。當來自群組502之區塊514被抹除，且發現抹除區塊514之抹除次數超出供最常抹除區塊510之群組用之平均抹除次數一給定百分比，例如超出約二十個百分比時，抹除區塊514可被加入最常抹除區塊510之群組。當新區塊522係有效地加入最常抹除區塊510之群組時，最常抹除區塊510之群組內之具有最低抹除次數之區塊522可被再分配於群組502。此種再分配通常係藉由更新相關區塊對映圖表、最不常抹除區塊圖表、及最常抹除區塊圖表(未顯示)而反映。

群組502、最不常抹除區塊506之群組、及最常抹除區塊510間之區塊之調換及更新一般而言係發生於被包括群組502之區塊514應被抹除或更新時。任擇地，區塊之調換或更新可實質地發生於欲分配備份區塊以供群組502使用之任一時間。接著參考第6圖，為使區塊之磨損更為平均而實施於諸如具有置入式快閃記憶體之主機系統的整體記憶體系統內之區塊調換或更新之方法將根據本發明之一實施例說明如下。實施區塊調換或更新之處理600係開始於步驟604，其中，諸如區塊「Y」之區塊係自區塊對映圖表而「獲得」或使用區塊對映圖表而識別。所獲得之區塊係為欲有效地自用以複製或更新其內容之區塊對映圖表調換之區塊。

一旦區塊「Y」被獲得，諸如區塊「X」之區塊被有效地於步驟608自最不常抹除區塊圖表中獲得。亦即，備份區塊係自最不常抹除區塊之群組使用最不抹除區塊圖表識別適當備份區塊而獲得。一般而言，區塊「X」係為最不常抹除區塊群組中具有最低抹除次數之區塊，雖然應瞭解者為區塊「X」可實質地為任意與最不常抹除區塊有關之區塊，且因此可為最不常抹除區塊圖表。儲存於區塊「Y」之資料內容，或欲替換區塊「Y」之原始內容之新內容係於步驟612複製於區塊「X」。

於將區塊「Y」之內容複製於區塊「X」後，於步驟616，區塊「X」係有效地移入區塊對映圖表，或與區塊對映圖表產生關聯。換言之，與區塊「Y」及區塊「X」有關之對映係有效地更新，使得先前對映於區塊「Y」之LBA被再對映於區塊「X」。當區塊「X」係有效地移入區塊對映圖表時，區塊「Y」於步驟620

被抹除。詳言之，儲存於區塊「Y」之諸如使用者內容之資料內容可使用實質上任意適當之技術加以抹除。而後，儲存於與區塊「Y」有關之冗餘區域之與區塊「Y」有關之抹除次數係於步驟624被增大以指示區塊「Y」已再次被抹除。於一實施例中應瞭解者為，有效地儲存於抹除次數區塊之供「Y」用之抹除次數可被更新。

於步驟628中，最常抹除區塊圖表中具有最低抹除次數之區塊被識別。如上所述，於一實施例中，於最常抹除區塊圖表所參考之區塊係根據其個別抹除次數而排序。將區塊排序可包括根據區塊之抹除次數定位最常抹除區塊圖表內之此等區塊之參考資料。因此，具有最低抹除次數之區塊之識別一般而言係有關於存取最常抹除區塊圖表內之排置為可供給具有最低抹除次數之區塊參考資料之位置的區塊參考資料。

一旦於最常抹除區塊圖表所參考之具有最低抹除次數之區塊被識別，處理流程自步驟628移動至步驟632，其中，其可判定區塊「Y」之抹除次數是否大於在最常抹除區塊圖表參考之具有最低抹除次數之區塊的抹除次數。若其判定區塊「Y」之抹除次數並未大於在最常抹除區塊圖表參考之具有最低抹除次數之區塊的抹除次數，則其係指示區塊「Y」並未被考慮為係經常抹除的。據此，處理流程自步驟632移動至步驟636，其中，區塊「Y」係被移至最不常抹除區塊之群組且有效地移至最不常抹除區塊圖表，亦即，對應於區塊「Y」之入口係被增加於最不常抹除區塊圖表。應瞭解者為，於一實施例中，將區塊「Y」移至最不常抹除區塊之群組可包括使用每一區塊之抹除次數實質地排序最

不常抹除區塊圖表之所有區塊參考資料。於區塊「Y」係有效地移至最不常抹除區塊圖表後，調換區塊或更新區塊之處理即為完成。

返回至步驟632，若步驟632判定區塊「Y」之抹除次數超出與最常抹除區塊圖表有關之最低抹除次數，其指示為區塊「Y」應移至最常抹除區塊之群組且有效地移至最常抹除區塊圖表。為使其有空間可供區塊「Y」於最常抹除區塊圖表中被參考，諸如於最常抹除區塊圖表參考之具有最低抹除次數之區塊的區塊需要有效地自最常抹除區塊圖表中移除。因此，於步驟640中，於最常抹除區塊圖表參考之具有最低抹除次數之區塊係被移至最不常抹除區塊之群組，且有效地移至最不常抹除區塊圖表。將區塊移至最不常抹除區塊之群組可包括根據每一區塊之抹除次數排序最不常抹除區塊圖表之區塊參考資料。

於最常抹除區塊圖表中具有最低抹除次數之區塊被有效地自最常抹除區塊圖表移動後，於步驟644，區塊「Y」係有效地移動至最常抹除區塊圖表。於一實施例中，將區塊「Y」移動至最常抹除區塊且因此有效地移動至最常抹除區塊圖表可包括根據每一區塊之抹除次數排序包括區塊「Y」之最常抹除區塊。當區塊「Y」係有效地移至最常抹除區塊圖表時，調換或更新區塊之處理即已完成。

一般而言，與維持圖表、掌握初始要求、及實施磨損調勻等有關之諸如響應於調換或更新區塊之要求的功能性係以諸如程式碼裝置或韌體等軟體形式提供予主機系統。與提供予主機系統以致動磨損調勻之發生的軟體或韌體有關之適當系統架構之一

實施例係顯示於第7圖。一般而言，系統架構700包括數種可包括(但不限於)應用介面模組704、系統管理者模組708、資料管理者模組712、資料完整性管理者模組716、及裝置管理者與介面模組720等模組。一般而言，系統架構700可使用藉由諸如第1a圖之處理器108之處理器存取之軟體碼裝置或韌體實施。

一般而言，應用介面模組704可排置為可與主機、作業系統或使用者直接通信。應用介面模組704亦可與系統管理者模組708及資料管理者模組712通信。當使用者要求讀取、寫入、或格式化快閃記憶體時，使用者傳送要求至作業系統，此等要求被送至應用介面模組704。取決於此等要求，應用介面模組704將此等要求導至系統管理者模組708或資料管理者模組712。

系統管理者模組708包括系統初始化次模組724、抹除次數區塊管理次模組726、及功率管理區塊次模組730。一般而言，系統初始化次模組724係排置為可致動欲處理之初始化要求，且通常與抹除次數區塊管理次模組726通信。於一實施例中，系統初始化次模組724容許區塊之抹除次數被更新，且係實質地用以產生最不常抹除區塊圖表及最常抹除區塊圖表。

抹除次數區塊管理次模組726包括儲存區塊之抹除次數的功能性，及計算平均抹除次數之功能性，及使用個別抹除次數更新之功能性。換言之，抹除次數區塊管理次模組726有效地容許抹除次數被分類，且容許平均抹除次數被維持。更詳言之，於一實施例中，抹除次數區塊管理次模組726亦於整體系統之初始化要求期間，實質地同步化抹除次數區塊之所有區塊之抹除次數。於抹除次數區塊管理次模組726被排置為可將平均抹除次數儲存於

抹除次數區塊之同時，應瞭解者為，電力管理區塊次模組730可代替而被使用以儲存平均抹除次數。

除與應用介面模組704通信外，系統管理者模組708亦係與資料管理者模組712及裝置管理者及介面模組720通信。與系統管理者模組708及應用介面模組704兩者通信之資料管理者模組712可包括提供頁或區塊對映之功能性。資料管理者模組712亦可包括與作業系統及檔案系統介面層有關之功能性。

與系統管理者模組708、資料管理者712、及資料整體性管理者716通信之裝置管理者及介面模組720通常提供快閃記憶體介面，且包括與硬體摘要有關之諸如I/O介面之功能性。資料整體性管理者模組716可提供其他功能性之ECC掌握。

如上文所述，供非依電性記憶體系統之每一區塊用之抹除次數可被儲存於抹除次數區塊，此區塊係為儲存於與非依電性記憶體系統有關之系統或NAND記憶體內之保留區塊。除每一區塊之抹除次數外，抹除次數區塊亦可含有平均抹除次數。第8a圖係根據本發明之一實施例之抹除次數區塊的圖式表示。一般而言，抹除次數區塊800之大小係為可使抹除次數區塊800包括供包括抹除次數區塊800之整體非依電性系統內之每一區塊，亦即實體區塊用之特定位元數之大小。有效地分派予每一區塊之此等位元數可被選擇為使供一區塊用之全部抹除次數可藉由此等分派位元而供給。於一實施例中，抹除次數區塊800可包括供每一區塊用之約3位元組，此係因一般而言3位元組已足夠供給相當於約十萬次之抹除次數用。當3位元組被分派予每一區塊時，於包括約2048個區塊，每一區塊具有64頁之512百萬(Mb)系統中，抹除次數區

塊800之大小可為可包括諸如約6000位元組之約12頁的大小。

抹除次數區塊800包括頁810，如同熟於此技者所將瞭解者，其經常包括可被用以儲存諸如抹除次數等資料之約512位元組。當其以此方式顯現時，第一頁810a可被排置為含有供區塊「0」至「169」用之抹除次數入口，同時第二頁810b可被排置為含有供區塊「170」至「339」用之抹除次數入口。

當欲寫入或讀取供區塊「1」，亦即，實體區塊「1」用之抹除次數時，由於第一頁810a之位元組3至5係排置為含有對應於區塊「1」之抹除次數入口，因此第一頁810a之位元組3至5可被存取，如同將於下文參考第8b及8c圖說明者。

除包括頁810外，抹除次數區塊800亦包括一般而言係實質地位於抹除次數區塊800之任意處之標頭820。將於下文參考第9圖說明之標頭820可為包括與非依電性快閃記憶體有關之資訊的抹除次數區塊800內之一頁，非依電性快閃記憶體包括與儲存於頁810內之抹除次數有關之區塊。

第8b圖係根據本發明之一實施例之諸如第8a圖的抹除次數區塊800之頁810a的抹除次數區塊內之一頁的圖式表示。頁810a係排置為可保持對應於約100及70個實體區塊的入口830。當以此方式顯現時，入口830含有供區塊用之抹除次數，使得頁810a之第一入口830a係排置為可含有供區塊「0」用之抹除次數，且第二入口830b係排置為可含有供區塊「1」用之抹除次數。頁810a之最後入口830d係排置為可保持供區塊「169」用之抹除次數。

每一入口830包括實質地相同之位元組數。如第8c圖所示，對應於區塊「0」之入口830a可為頁810a之位元組0至2，同時對應

於區塊「2」之入口830c可為頁810a之位元組6至8。如前所述，雖然應瞭解者為每一入口830之位元組數可改變，且因此頁810a之入口830之數目可改變，每一入口830可包括約3位元組。藉由釋例，於一實施例中，每一入口830可包括約4位元組。

於頁810a之每一入口830係排置為含有抹除次數之同時，入口830可不需要含有抹除次數。舉例言之，當特定區塊因諸如製造或工廠缺陷而無法使用且並無法被寫入或讀取時，此區塊一般而言將不具有抹除次數。因此，諸如第8a圖之抹除次數區塊800一般而言將不具有含有供無法使用區塊用之抹除次數的入口。替換地，代替保持抹除次數，供無法使用之區塊用之入口830可保持排置為可將區塊識別為無法使用之指示器或標籤。

第8d圖係根據本發明之一實施例之例如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，其含有抹除次數及指示特定區塊係無法使用之入口。當區塊係可使用或被寫入或讀取時，一般而言此區塊將具有抹除次數。舉例言之，當區塊「0」已被抹除100次時，被排置為含有對應於區塊「0」之抹除次數的頁810a之入口830a可含有值「100」。類似地，當區塊「1」已被抹除30次時，頁810a之入口830b可含有值「30」。

若區塊「2」已例如經由儲存於區塊「2」之標籤而被識別為係無法使用之區塊，而後對應於區塊「2」之頁810a之入口830c可含有排置為可指示區塊「2」係無法使用之標籤。於一實施例中，入口830c之標籤「FFFFFF」可指示區塊「2」係因工廠缺陷而無法使用。應瞭解者為任意標籤可實質地被用以指示區塊係無法使用。

如前文所述，諸如第8a圖之抹除次數區塊800之抹除次數區塊通常包括標頭820，其於一實施例中係為含有一般而言與非依電性記憶體系統之區塊有關之資訊的抹除次數區塊800內之一頁。接著參考第9圖，根據本發明之一實施例之諸如第8a圖的抹除次數區塊800之標頭820的抹除次數區塊的標頭將說明如下。可實質地設於抹除次數區塊中之任意處的標頭820可包括可被用以儲存資訊之約512位元。儲存於標頭820之資訊通常包括可供安全檢查用之記號850a。除與非依電性記憶體之保留區塊850d之數目有關之資訊850d外，與非依電性記憶體之隱藏區塊數目有關之資訊850c亦可被包括於標頭820。資訊850f可包括被包括於非依電性記憶體之區塊總數，且平均抹除次數係以資訊850g而儲存於標頭820。雖然平均抹除次數可實質地被儲存於非依電性記憶體系統之系統記憶體之任意處，於說明實施例中，平均抹除次數係以資訊850g儲存於標頭820。

於一實施例中，與無法使用區塊之總數有關之資訊850e亦可被包括於標頭820。無法使用區塊之總數可包括一包括工廠缺陷之無法使用區塊之總數及一包括生長缺陷之無法使用區塊之總數。雖然應瞭解者為標頭820之內容可廣泛地變化，標頭820亦可包括額外資訊850b。於分區與非依電性記憶體之區分大小有關之資訊850b之同時，額外資訊850b可包括，但不限於與諸如NAND快閃記憶體晶片或MLC NAND快閃記憶體之分區大小有關之資訊。磁柱、標頭、及扇區資訊，如同熟於此技者將可瞭解者。

一般而言，應瞭解者為，標頭820可包括其他內容。藉由釋例，標頭820可包括與正在使用中或可供使用之可用區塊總數有

關之資訊。任擇地，標頭820可維持與具有工廠缺陷之區塊數及具有生長缺陷之區塊數有關之資訊。包括於標頭820之其他內容可包括，但不限於排置為可實質地識別抹除次數區塊之修正或版本之修正數。

當電力首次提供予包括抹除次數區塊之非依電性記憶體時，抹除次數區塊一般而言被初始化、或被產生。換言之，當非依電性記憶體系統之非依電性記憶體首次被格式化時，抹除次數區塊通常係被初始化。參考第10圖，根據本發明之一實施例，當非依電性記憶體系統之非依電性記憶體首次被格式化時，與初始化抹除次數區塊之方法有關的步驟將說明如下。處理1000開始於步驟1004，其中，非依電性記憶體系統中之所有區塊，或更詳而言之，所有實體區塊被檢驗。檢驗此等區塊可包括檢驗此等區塊之內容以判定區塊中之何者可能係無法使用，亦即，藉由非依電性記憶體之製造者而識別為無法使用。據此，於步驟1008中，非依電性記憶體之無法使用區塊可被識別。識別無法使用區塊牽涉識別含有諸如已知將區塊識別為具有或包括工廠缺陷「FFFFFF」之特定標籤的標籤的每一區塊。

一旦所有無法使用區塊實質地被識別，於步驟1012中，此等無法使用區塊於抹除次數區塊被標記或識別為無法使用。將特定區塊標記為無法使用可包括將特定標籤或碼置放於被保留以供將區塊識別為無法使用之區塊用的抹除次數區塊之部份中。應瞭解者為，於抹除次數區塊標記無法使用區塊通常亦包括將抹除次數區塊之標頭更新為包括非依電性記憶體之無法使用區塊之總數目的次數。

於無法使用區塊被標記於抹除次數區塊後，未被抹除之可使用區塊或並未具有工廠缺陷之區塊之抹除次數於步驟1016被初始化。初始化抹除次數可包括將未被抹除的每一區塊之抹除次數設定為零。供一區塊用之抹除次數通常係儲存於與此區塊有關之冗餘或負擔區域中之至少一者。而後，對應於包括抹除與未抹除可用區塊兩者之可用區塊之抹除次數可於步驟1020被設定於抹除次數區塊。通常，儲存於抹除次數區塊之抹除次數之值可被設定或初始化為零，或於未抹除區塊之情形中，設定為與儲存於其對應未抹除區塊之抹除次數相同之值。換言之，供未抹除區塊用之抹除次數一般而言係與儲存於抹除次數區塊中對應於此區塊之位置的抹除次數相同。一旦將抹除次數設定為抹除次數區塊之入口，則平均抹除次數可於步驟1034設定於抹除次數區塊。如前文所述，平均抹除次數可儲存於抹除次數區塊之標頭。當可用區塊之抹除次數之值皆被初始化為零時，則平均抹除次數之值可初始地被設定為零。包括於非依電性記憶體系統之非依電性記憶體之格式化處理係完成於設定平均抹除次數後。

於每次在非依電性記憶體系統進行初始化處理時，抹除次數區塊之入口可被更新。接著參考第11圖，根據本發明之一實施例之與響應於初始化要求而更新抹除次數區塊的方法有關之步驟將說明如下。更新抹除次數區塊之處理1100開始於步驟1108，其中，未抹除可用區塊可被獲得。如熟於此技者將可瞭解者，一般而言，未抹除可用區塊含有資料，且係有效地使用中。供儲存於抹除次數區塊之未抹除可用區塊用之抹除次數入口係於步驟1108獲得。換言之，對應於未抹除可用區塊之抹除次數的抹除次

數區塊入口被讀取。一旦於步驟1108獲得之供未抹除可用區塊之抹除次數用的入口被讀取，其可於步驟1116判定抹除次數入口是否具有小於儲存於未抹除可用區塊之抹除次數之值。

若其於步驟1116判定儲存於抹除次數區塊之供未抹除可用區塊用之抹除次數入口係小於儲存於未抹除可用區塊之抹除次數，則其指示儲存於抹除數區塊之抹除次數入口並非目前的。據此，處理流程自步驟1116移動至步驟1120，其中，儲存於抹除次數區塊之作為對應於未抹除可用區塊之抹除次數可被更新。更新抹除次數入口通常牽涉將未抹除可用區塊之目前抹除次數儲存於抹除次數區塊。一旦抹除次數入口被更新，與是否有更多未抹除可用區塊應處理有關之判定被產生於步驟1124。

當步驟1124之判定為有更多未抹除可用區塊應處理時，處理流程返回至步驟1108，其中，另一未抹除可用區塊可被獲得。任擇地，當其判定所有未抹除可用區塊皆實質地被處理時，例如當其判定實質地供抹除次數區塊之所有未抹除可用區塊用之抹除次數入口已被更新時，非依電性記憶體內之所有可用區塊之平均抹除次數於步驟1128被再計算。如熟於此技者將可瞭解者，平均抹除次數可藉由加總所有儲存於抹除次數區塊之抹除次數、而後以儲存於抹除次數區塊之抹除次數加以相除而判定，如同將參考第13圖而於下文說明者。於平均抹除次數被再計算後，再計算平均抹除次數係於步驟1132儲存於抹除次數區塊。如前文所述，平均抹除次數可被儲存於抹除次數區塊之標頭。一旦平均抹除次數被儲存，響應於初始化要求之更新抹除次數區塊之處理即為完成。

返回至步驟1116，當其判定供獲得未抹除可用區塊用之抹除次數區塊的抹除次數入口係未小於儲存於獲得未抹除可用區塊之抹除次數時，則其意指抹除次數區塊之抹除次數入口係最新的。因此，處理流程實質地直接自步驟1116移動至步驟1124，其中，其判定是否有更多未抹除可用區塊應處理。

如前文所述，供區塊用之抹除次數係儲存於與此區塊有關之冗餘或負擔區域中之至少一者。舉例言之，供區塊用之抹除次數至少可被儲存於與此區塊之第一頁有關之冗餘區域。然而，當區塊被抹除時，實質上包括抹除次數之此區塊之所有內容通常皆被抹除。因此，當抹除區塊係為供使用而獲得時，亦即，當抹除區塊係自諸如最不常抹除區塊圖表之備用區塊儲存區獲得時，抹除區塊將不包括抹除次數。

通常，供已自備用區塊儲存區，亦即，備用區塊獲得之抹除區塊用之抹除次數可自抹除次數區塊讀取。第12圖係說明與根據本發明之一實施例之用以獲得供備用區塊用之抹除次數的方法有關之步驟的處理流程圖。獲得備用區塊之抹除次數1200之處理開始於步驟1204，其中，供獲得備用區塊用之抹除次數入口係自抹除次數區塊讀取。詳言之，儲存於對應於供備用區塊用之抹除區塊的抹除次數區塊之位元被讀取。而後，與抹除次數入口之位元是否正確有關之判定於步驟1208被產生。亦即，其判定供備用區塊用之抹除次數入口之位元是否表示先前儲存抹除次數，或供備用區塊用之抹除次數入口之位元是否表示其他事項，例如此等位元是否因生長缺陷之故而將備用區塊識別為無法利用。

若其於步驟1208判定抹除次數入口，或自抹除次數區塊讀取

之抹除次數並非為正確抹除次數，則處理流程自步驟1208移至步驟1212，其中，區塊係自備用區塊儲存區移除。一旦區塊自備用區塊儲存區移除，獲得供備用區塊用之抹除次數之處理即有效地完成。

任擇地，若其於步驟1208判定供備用區塊用之抹除次數區塊之抹除次數入口的內容係可正確地作為抹除次數使用，則處理流程自步驟1208前進至1216，其中，抹除次數入口之內容係被設定作為備用區塊之抹除次數。換言之，若自供備用區塊用之抹除次數區塊讀取之抹除次數係正確抹除次數，則自抹除次數區塊讀取之抹除次數係被設定為備用區塊之實際抹除次數。於備用區塊之抹除次數被設定為自抹除次數區塊讀取之抹除次數後，獲得供備用區塊用之抹除次數之處理即為完成。

雖然本發明僅就數個實施例加以說明，應瞭解者為，於不悖離本發明之精神或範圍內，本發明仍可以其他許多特定型式實施。藉由釋例，抹除次數區塊之大小及抹除次數區塊內之標頭之位置可廣泛地變化。除此之外，抹除次數區塊之標頭之內容亦可取決於特定系統之要求而變化。

於非依電性記憶體系統已說明為可藉由相關記憶體控制器或控制器加以控制，或使用與主機系統有關之軟體或韌體加以控制的同時，應瞭解者為，包括抹除次數管理之磨損調勻處理可應用於與實質地位於非依電性記憶體系統外部之控制器通信之非依電性記憶體系統。使用控制器之適當記憶體系統包括(但不限於)PC卡、緊密快閃卡(CF卡)、多媒體卡、安全數位卡、及包括快閃記憶體與快閃記憶體控制器之置入式晶片組。經由使用裝載

於主機系統之軟體或韌體控制的記憶體系統包括置入式記憶體裝置。於一實施例中，上文所述之可使用抹除管理技術及抹除次數區塊管理技術且不使用與記憶體系統有關之控制器的記憶體系統可使用與諸如主機電腦系統之主機有關之控制器以實施磨損調勻。亦即，主機可直接定位址並管理記憶體，其中，磨損調勻係經由使用主機上控制器而發生。

一般而言，抹除次數區塊已說明為包括數頁之區塊。然而，應瞭解者為，系統記憶體之任意適當資料結構可實質地排置為可保持抹除次數及平均抹除次數。

於一實施例中，抹除次數區塊可實質地僅包括對應於非依電性記憶體系統之區塊之抹除次數的入口。於此種實施例中，一般而言包含於抹除次數之標頭的資訊可被儲存於與抹除次數區塊分離之資料結構或區塊。亦即，當抹除次數區塊係排置為僅實質地含有與區塊有關之抹除次數相關的入口時，諸如平均抹除次數之資訊可無需被儲存於抹除次數區塊，或更詳而言之，抹除次數區塊之標頭。任擇地，代替儲存於抹除次數區塊之標頭，平均抹除次數可替代地儲存於抹除次數區塊之實質任意處。

一般而言，與磨損調勻之各種處理及方法有關之步驟可廣泛地變化。一般而言，於不悖離本發明之範圍精神內，步驟可被增加、移除、警告、及再排序。因此，目前之釋例應考量為供說明之用、而非供限制之用，且本發明並未限於此處所作之詳細說明，而係可於後附申請專利範圍之範圍內進行修改。

【圖式簡單說明】

第1a圖係根據本發明之一實施例之包括非依電性記憶體裝置的一般主機系統之圖式表示。

第1b圖係根據本發明之一實施例之諸如第1a圖的記憶體裝置120之記憶體裝置之圖式表示。

第1c圖係包括置入式非依電性記憶體之主機系統之圖式表示。

第2圖係根據本發明之一實施例之快閃記憶體的部份之圖式表示。

第3圖係根據本發明之一實施例之說明與處理和快閃記憶體系統有關之初始化要求有關之步驟的處理流程圖。

第4圖係根據本發明之一實施例之說明與處理靜態區塊之方法有關的步驟之處理流程圖。

第5a圖係根據本發明之一實施例之系統記憶體的圖式方塊圖表示。

第5b圖係根據本發明之一實施例之正常區塊、最不常抹除區塊、及最常抹除區塊之圖式表示。

第6圖係根據本發明之一實施例之用以於整體記憶體系統實施區塊調換/更新以容許區塊之磨損更為平均的方法的圖式表示。

第7圖係根據本發明之一實施例之系統架構之圖式方塊圖表示。

第8a圖係根據本發明之一實施例之抹除次數區塊之圖式表示。

第8b圖係根據本發明之一實施例之諸如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，該頁係實

質地劃分為位置。

第8c圖係根據本發明之一實施例之諸如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，該頁係實質地劃分為位元組。

第8d圖係根據本發明之一實施例之諸如第8a圖之抹除次數區塊800之頁810a的抹除次數區塊之一頁的圖式表示，其含有抹除次數及指示特定區塊係無法使用之入口。

第9圖係根據本發明之一實施例之諸如第8a圖的抹除次數區塊800之標頭820的抹除次數區塊之標頭的圖式表示。

第10圖係說明根據本發明之一實施例之當非依電性記憶體系統之非依電性記憶體係第一次格式化時，與初始化抹除次數區塊之方法有關之步驟的處理流程圖。

第11圖係說明根據本發明之一實施例之與響應於初始化要求、更新抹除次數區塊之方法有關的步驟的處理流程圖。

第12圖係說明根據本發明之一實施例之獲得供備用區塊用之抹除次數的方法有關的步驟的處理流程圖。

【圖式之主要元件代表符號表】

11	記憶體晶胞陣列	15	匯流排
17	解碼器	19	附加電路
21	緩衝器記憶體	23	部份
100	主機系統、電腦系統	104	系統匯流排
108	微處理器	112	隨機存取記憶體
116	輸入/輸出電路	120	非依電性記憶體裝置

124	非依電性記憶體	128	任選記憶體控制系統
130	任選輸入/輸出電路區塊	132	輸入/輸出電路區塊
150	主機、電腦系統	154	系統匯流排
158	微處理器	162	隨機存取記憶體
166	輸入/輸出電路	174	非依電性記憶體
200	快閃記憶體	204、204a、204b	頁
206、206a	冗餘區域	210	區塊
214	抹除次數	300	處理
304、306、320、324、332、336、338、342、404、408、412、416、420、428、432、434、604、608、612、616、620、624、628、632、636、640、644	步驟		
454	系統記憶體	460	快閃記憶體
462	區塊對映圖表	470	最常抹除區塊圖表
474	抹除次數	480	抹除次數區塊
502、506、510、514、518、522	區塊		
700	系統架構	704	應用介面模組
708	系統管理者模組	712	資料管理者模組
716	資料完整性管理者模組	720	裝置管理者與介面模組
724	系統初始化次模組	730	電力管理區塊次模組
726	抹除次數區塊管理次模組		
800	抹除次數區塊	810	頁
810a	第一頁	810b	第二頁
820	標頭		
830、830a、830b、830c、830d	入口		

850b 資訊 1000、1100、1300 處理
1004、1008、1012、1016、1020、1034、1108、1116、1120、1124、
1128、1132、1204、1208、1212、1216、1304、1308、1312 步
驟
1200 抹除次數

伍、中文發明摘要：

本發明係有關於用以儲存非依電性記憶體系統之非依電性記憶體之抹除次數的方法及裝置。根據本發明之一態樣，非依電性記憶體之資料結構包括可提供指示非依電性記憶體之數個區塊的第一區塊已被抹除次數之指示的第一指示器。此資料結構亦包括排置為含有與非依電性記憶體之區塊有關之資訊的標頭。

陸、英文發明摘要：

Methods and apparatus for storing erase counts in a non-volatile memory of a non-volatile memory system are disclosed. According to one aspect of the present invention, a data structure in a non-volatile memory includes a first indicator that provides an indication of a number of times a first block of a plurality of blocks in a non-volatile memory has been erased. The data structure also includes a header that is arranged to contain information relating to the blocks in the non-volatile memory.

拾、申請專利範圍：

1. 一種資料結構，該資料結構係排置於與一非依電性記憶體系統有關之一非依電性記憶體，該非依電性記憶體系統包括一包括數個區塊之非依電性記憶體，該資料結構包含：
5
 一第一指示器，該第一指示器係排置為可提供一指示該等數個區塊之一第一區塊已被抹除之次數之指示；
 一標頭，該標頭係排置為可含有與該等數個區塊有關之資訊。
- 10 2. 如申請專利範圍第1項所述之資料結構，其更包括：
 一第二指示器，該第二指示器係排置為可提供一指示該等數個區塊之一第二區塊已被抹除之次數之指示。
3. 如申請專利範圍第1項所述之資料結構，其更包括：
15
 一第二指示器，該第二指示器係排置為可提供一指示該等數個區塊之一第二區塊係一無法使用區塊之指示。
4. 如申請專利範圍第3項所述之資料結構，其中，該第二指示器係排置為可指示該第二區塊具有一工廠缺陷。
5. 如申請專利範圍第3項所述之資料結構，其中，該第二
20
 指示器係排置為可指示該第二區塊具有一生長缺陷。
6. 如申請專利範圍第1項所述之資料結構，其中，該標頭包括一平均抹除次數，該平均抹除次數係排置為可指示該等數個區塊之每一區塊已被抹除之一平均抹除次數。
7. 如申請專利範圍第1項所述之資料結構，其中，該標頭

包括一平均抹除次數，該平均抹除次數係排置為可指示該等數個區塊之每一無法使用區塊已被抹除之一平均抹除次數。

- 5
8. 如申請專利範圍第1項所述之資料結構，其中，該非依電性記憶體係為一NAND快閃記憶體。
9. 一種區塊，該區塊係排置於與一非依電性記憶體系統有關之一非依電性記憶體，該非依電性記憶體系統包括一包括數個實體區塊之非依電性記憶體，其中，該等數個實體區塊之每一實體區塊具有一排置為可識別該實體
- 10 區塊已被抹除之次數的相關識別器，該區塊包含：

一第一頁，該第一頁係排置為可包括供該等數個實體區塊之一第一實體區塊用之一第一識別器，該第一識別器係排置為可識別該第一實體區塊已被抹除之次數；以及

- 15 一第二頁，該第二頁係排置為可包括一次數，該次數係排置為可指示該等數個實體區塊已被抹除之平均次數。

10. 如申請專利範圍第9項所述之區塊，其中，該第一頁係更排置為可包括一供該等數個區塊之一第二實體區塊
- 20 用之第二識別器，該第二識別器係排置為可識別該第二實體區塊已被抹除之次數。

11. 如申請專利範圍第9項所述之區塊，其中，該第一頁係實質地劃分為數個位元組群組，其中，該等數個位元組群組之一第一位元組群組係排置為可包括該第一識別

器，該第一位元組群組係與該第一實體區塊有關。

12. 如申請專利範圍第11項所述之區塊，其中，該等數個位元組群組之每一群組包括約1位元組至4位元組。
13. 如申請專利範圍第11項所述之區塊，其中，該等數個位元組群組之一第二位元組群組係排置為可包括一供該等數個實體區塊之一第二實體區塊用之第二識別器，該第二識別器係排置為可識別該第二實體區塊已被抹除之次數。
14. 如申請專利範圍第11項所述之區塊，其中，該等數個位元組群組之一第二位元組群組係排置為可包括一指示器，該指示器係排置為可指示該等數個實體區塊之一第二實體區塊係有缺陷的。
15. 如申請專利範圍第9項所述之區塊，其更包括：
一第三頁，該第三頁係排置為可包括一供該等數個實體區塊之一第二實體區塊用之第二識別器，該第二識別器係排置為可識別該第二實體區塊已被抹除之次數。
16. 如申請專利範圍第9項所述之區塊，其中，該第二頁係為一標頭，該標頭係更排置為可包括一排置為可識別該抹除次數區塊之記號。
17. 如申請專利範圍第9項所述之區塊，其中，該非依電性記憶體係為一NAND快閃記憶體。
18. 一種非依電性記憶體系統，其包含：
一非依電性記憶體，該非依電性記憶體包括數個區塊；

一系統記憶體；以及

用以指示該系統記憶體之包括於該等數個區塊之每一可用區塊已被抹除之次數的裝置。

19. 如申請專利範圍第18所述之非依電性記憶體系統，其更
5 包括：

用以指示該系統記憶體之包括於該等數個區塊之每一區塊已被抹除之平均次數的裝置。

20. 如申請專利範圍第19項所述之非依電性記憶體系統，其
10 中，用以指示該系統記憶體之包括於該等數個區塊之每一可用區塊已被抹除之次數的該等裝置包括用以指示該系統記憶體之一資料結構的包括於該等數個區塊之每一可用區塊已被抹除之次數的裝置，且用以指示該系統記憶體之包括於該等數個區塊之每一區塊已被抹除之平均次數的該等裝置包括用以指示該資料結構的包
15 括於該等數個區塊之每一區塊已被抹除之平均次數的裝置。

21. 如申請專利範圍第20項所述之非依電性記憶體系統，其中，該資料結構係為一抹除次數區塊。

22. 如申請專利範圍第21項所述之非依電性記憶體系統，其
20 更包括：

用以指示該系統記憶體之包括於該等數個區塊之一第一區塊係於何時無法使用之裝置。

23. 如申請專利範圍第22項所述之非依電性記憶體系統，其中，用以指示該非依電性記憶體之包括於該等數個區塊

之該第一區塊係於何時無法使用之該等裝置包括用以指示該非依電性記憶體之該第一區塊係於何時包括一工廠缺陷之裝置及用以指示該系統記憶體之該第一區塊係於何時包括一生長缺陷之裝置。

5 24. 如申請專利範圍第18項所述之非依電性記憶體系統，其中，該非依電性記憶體係為一NAND快閃記憶體。

25. 一種資料結構，該資料結構係排置於與一非依電性記憶體系統有關之非依電性記憶體之一實體區塊，該非依電性記憶體系統包括一包括數個區塊之非依電性記憶體，該資料結構包含：

10

數個第一指示器，該等數個第一指示器係排置為可提供包括於該等數個區塊之區塊已被抹除之次數的指示；以及

數頁，該等數頁係實質地劃分為位元組群組，該等位元組群組係排置為含有該等數個第一指示器，其中，該等數頁之一第一頁包括一排置為含有與該等數個區塊之一第一區塊有關之該等數個第一指示器之一第一指示器的第一位元組群組。

15

26. 如申請專利範圍第25項所述之資料結構，其更包括：

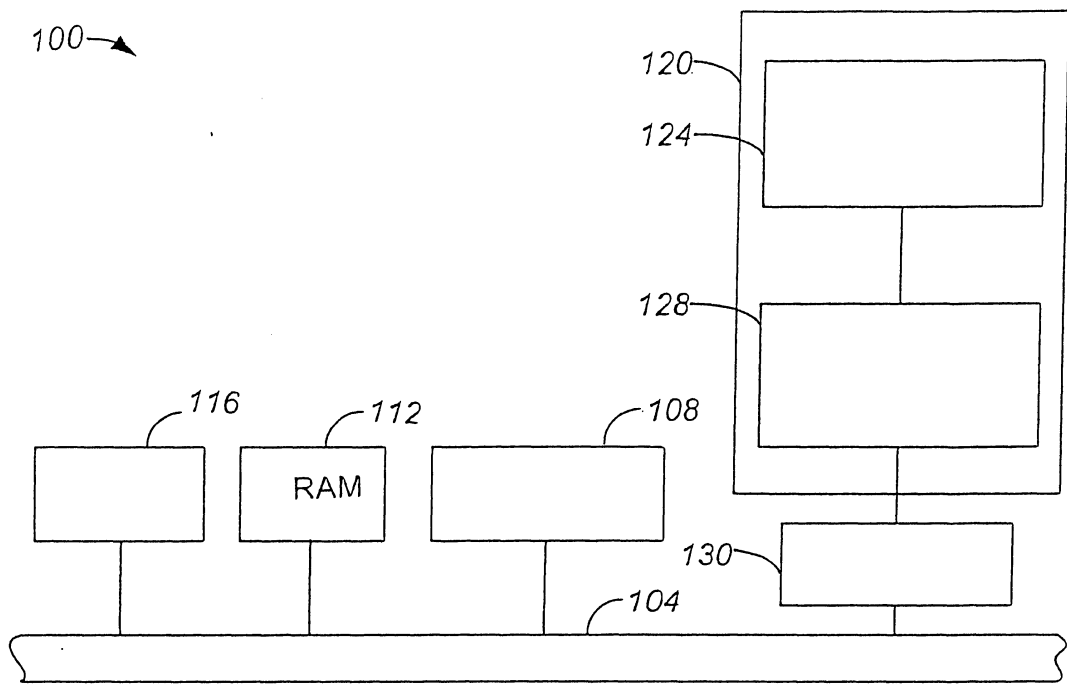
數個第二指示器，該等數個第二指示器係排置為可指示包括於該等數個區塊之區塊係於何時實質地無法使用。

20

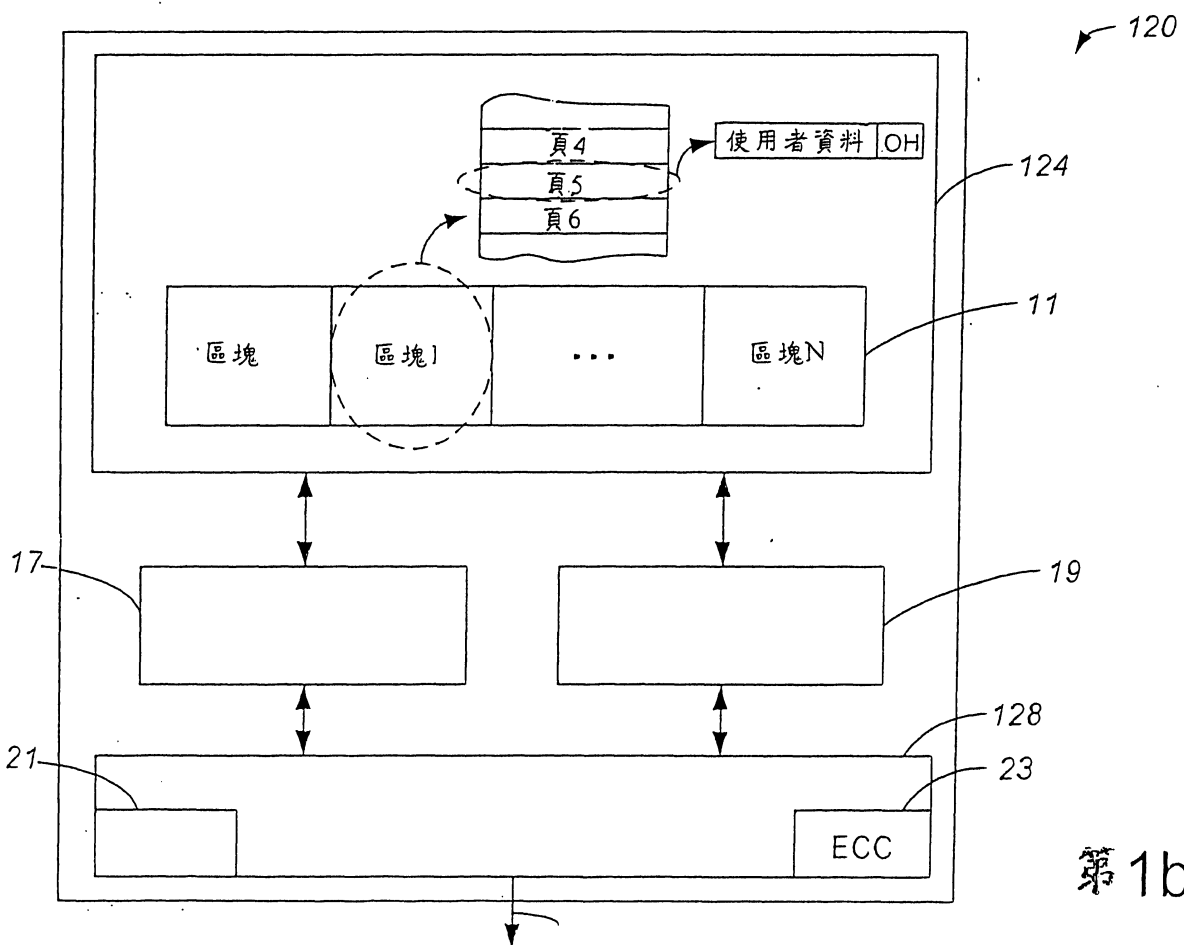
27. 如申請專利範圍第26項所述之資料結構，其中，該等位元組群組係更排置為可含有該等數個第二指示器。

28. 如申請專利範圍第26所述之資料結構，其中，該等數個第二指示器包括一排置為可識別該等數個區塊之一第二區塊係於何時具有一製造缺陷之第二識別器，及一排置為可識別該第二區塊係於何時具有一生長缺陷之第三指示器。
- 5
29. 如申請專利範圍第26所述之資料結構，其中，該非依電性記憶體係為一NAND快閃記憶體。

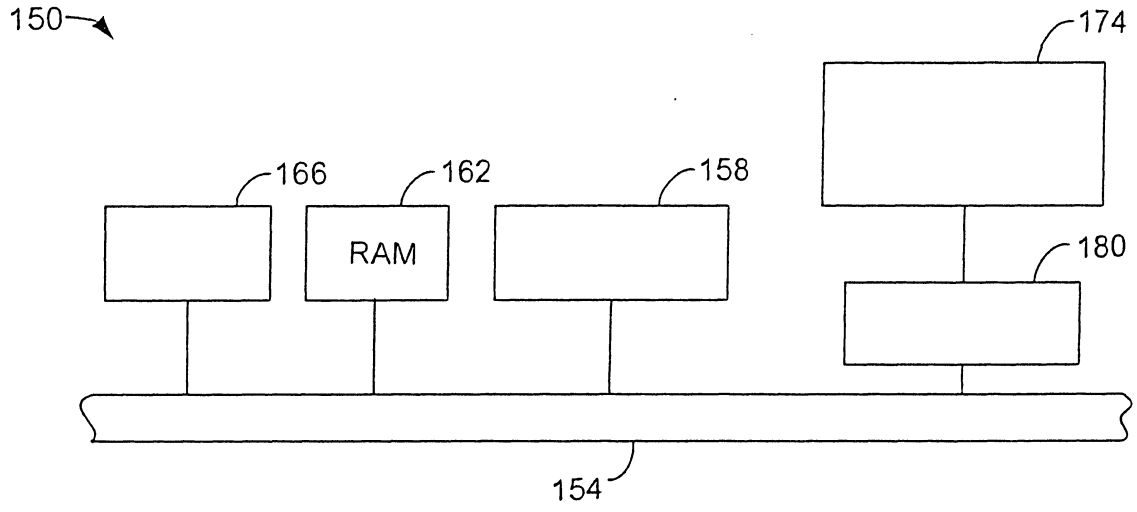
92125808



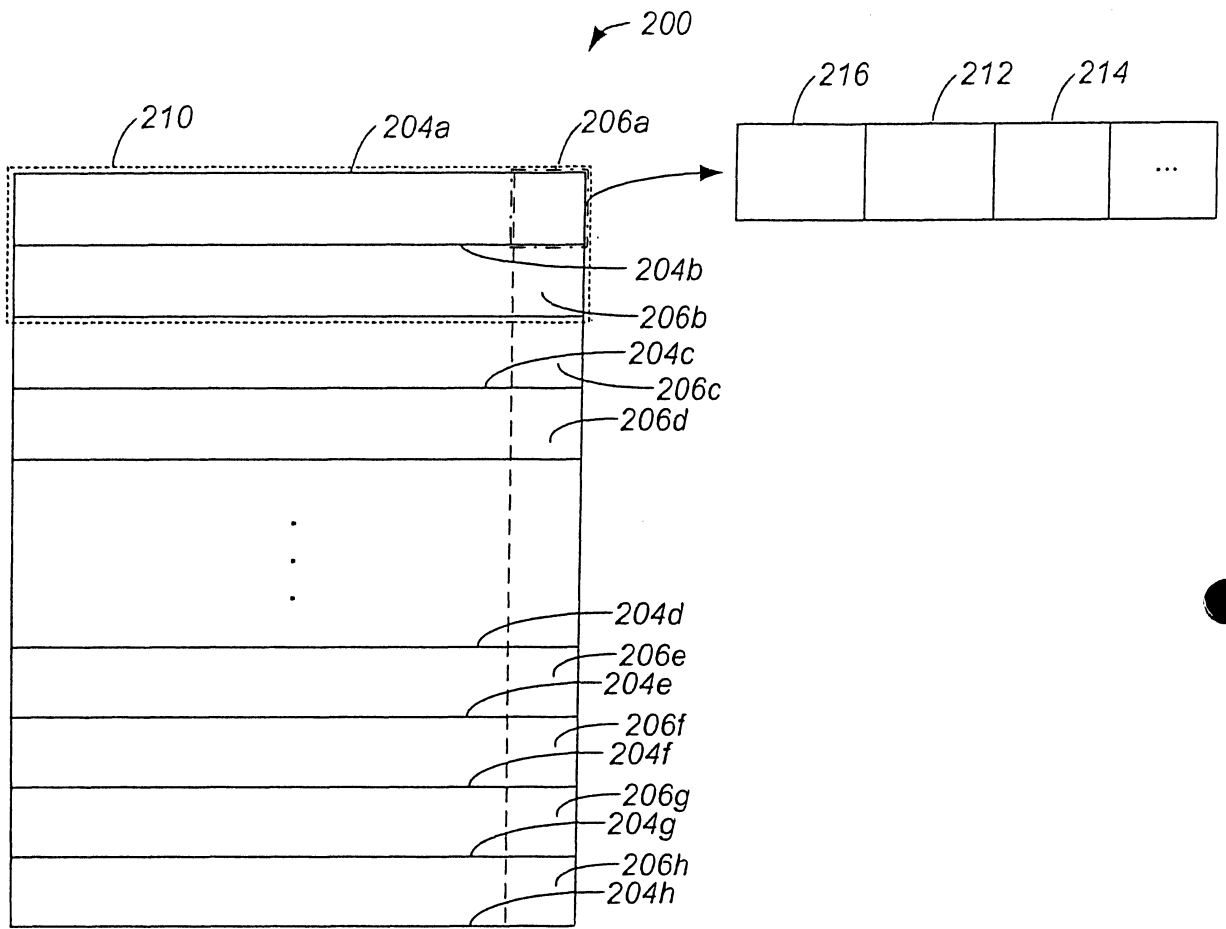
第1a 圖



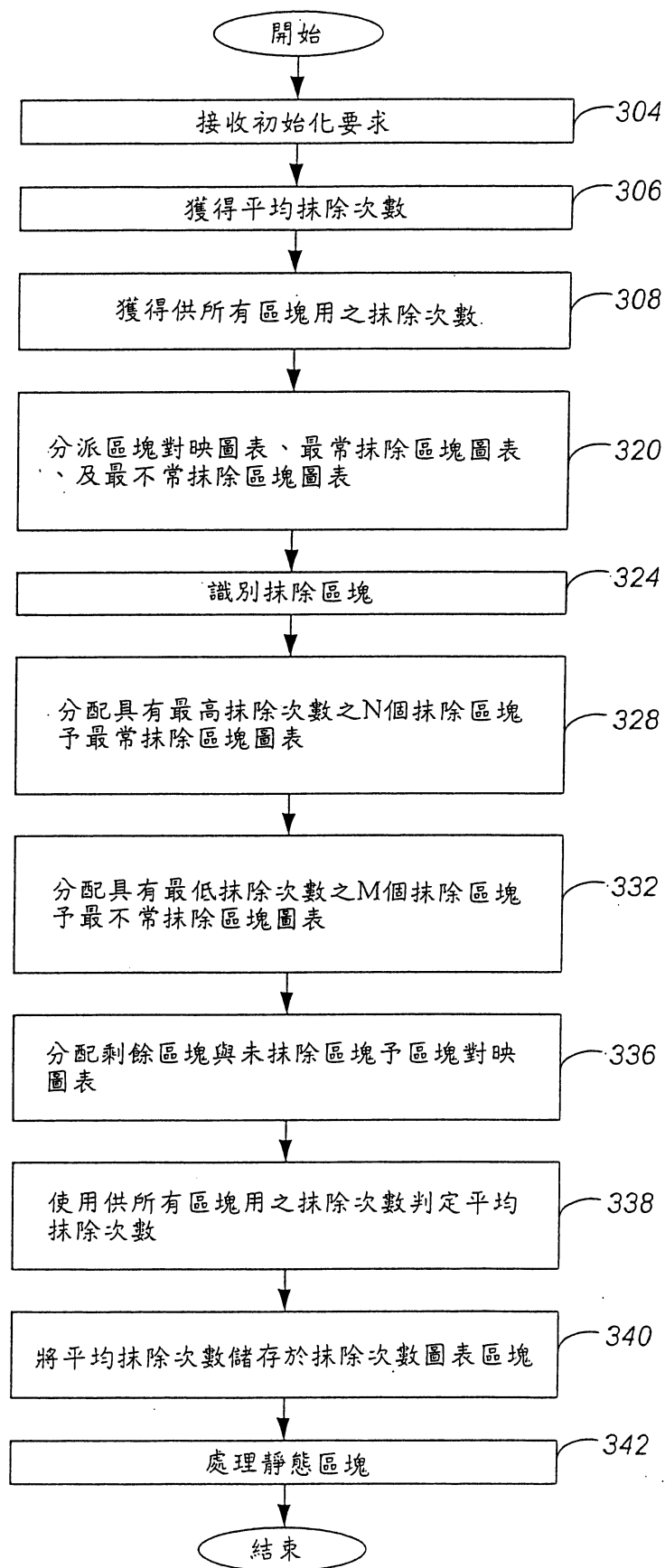
第1b 圖



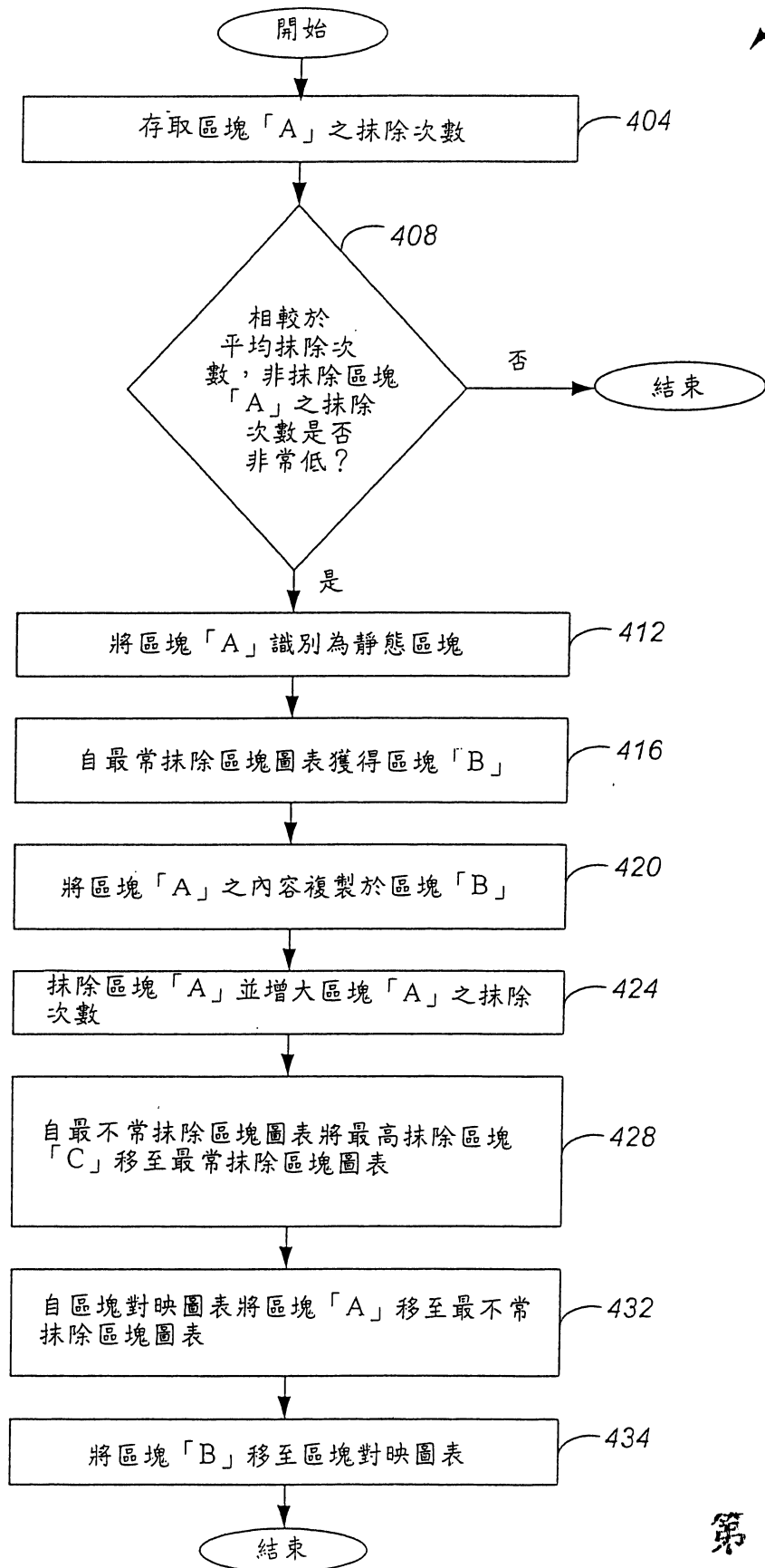
第 1c 圖



第 2 圖

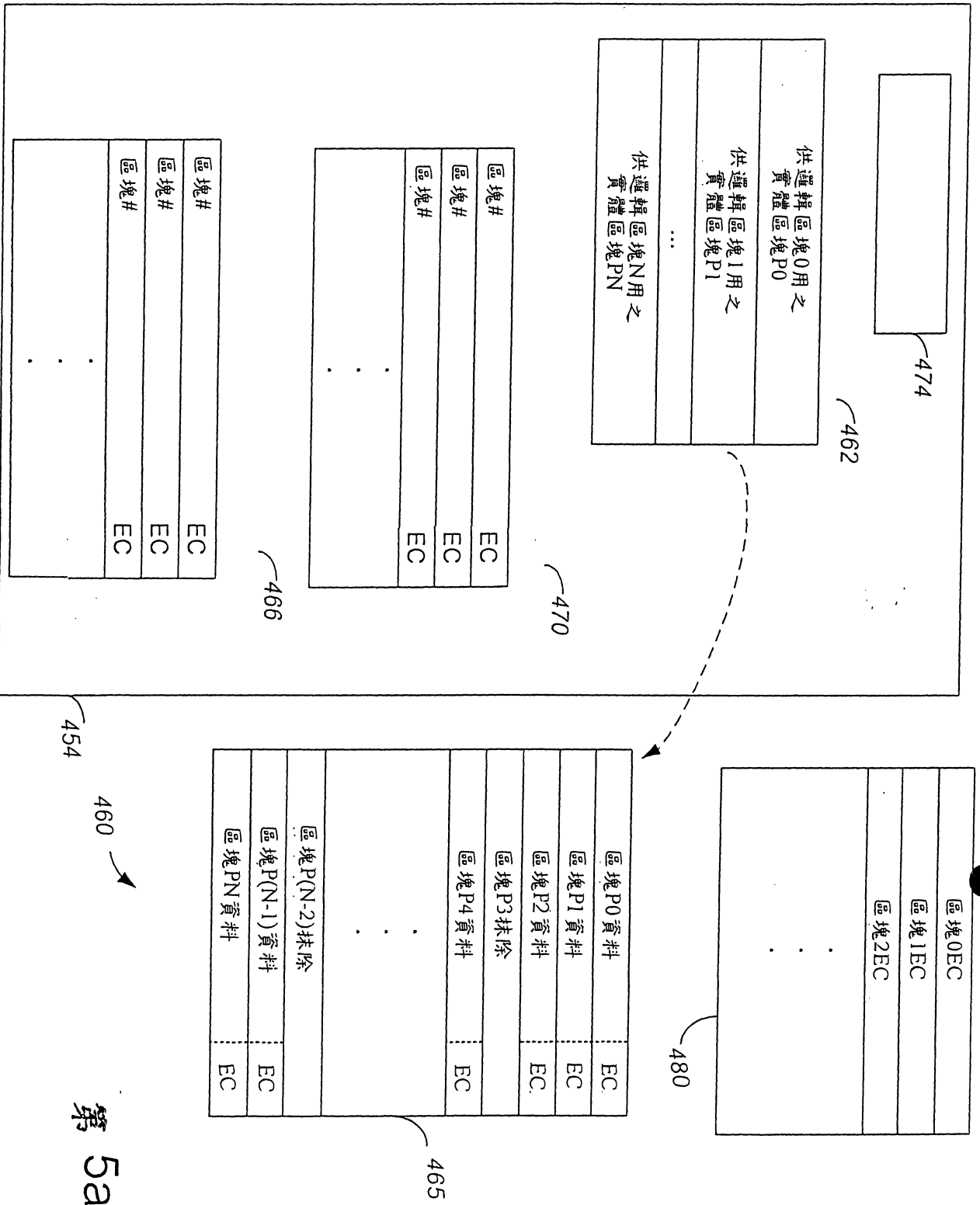


300

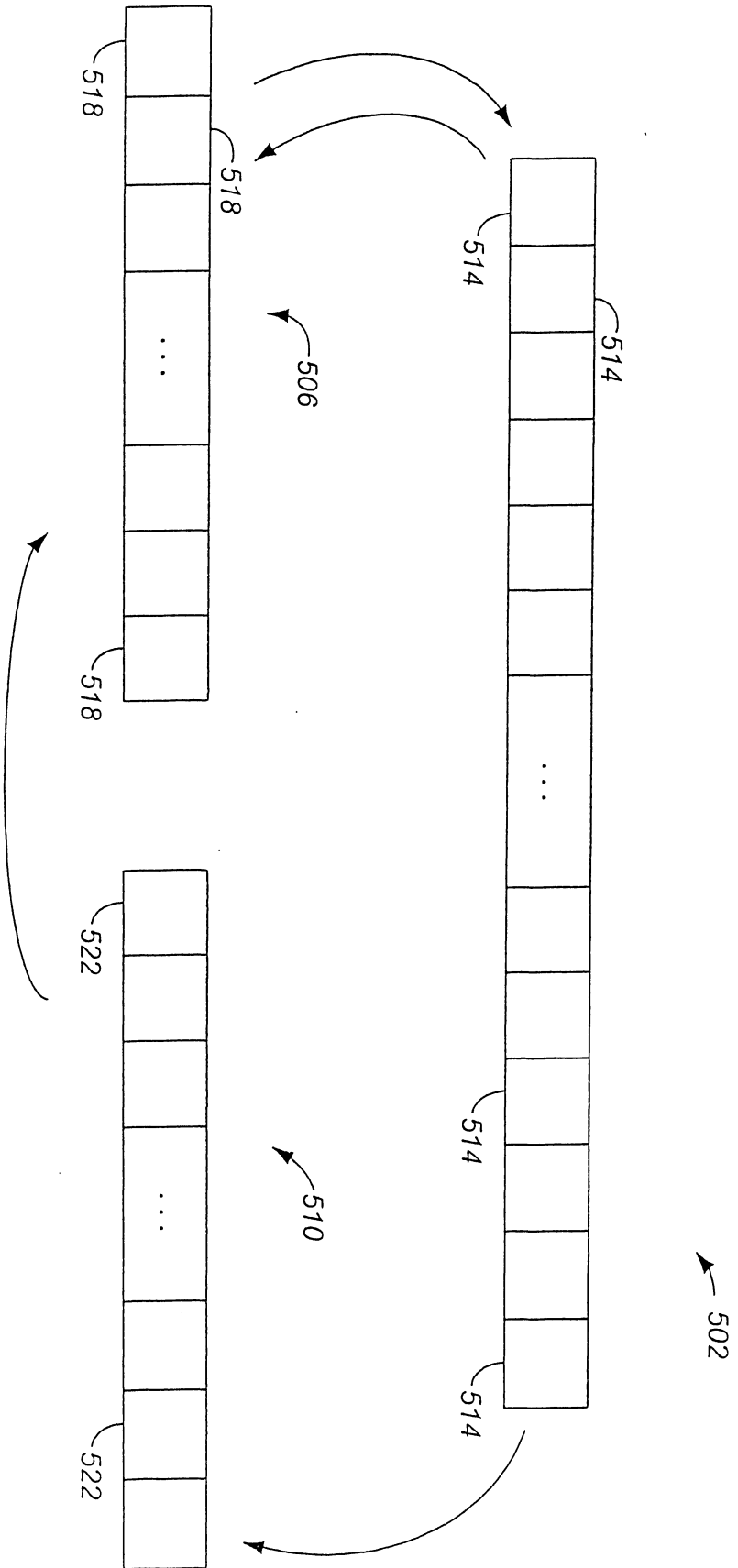


342

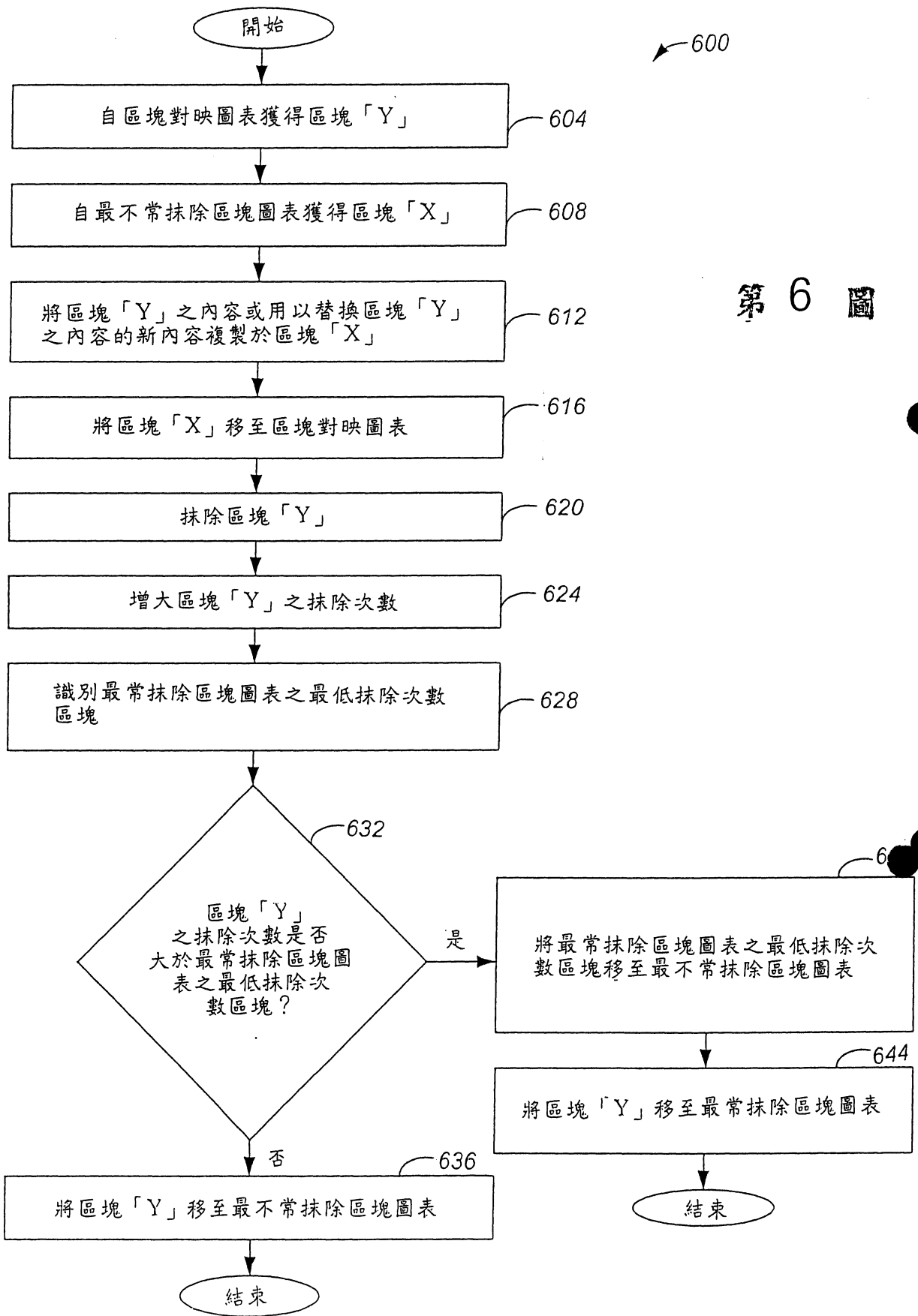
第 4 圖



第 5a 圖



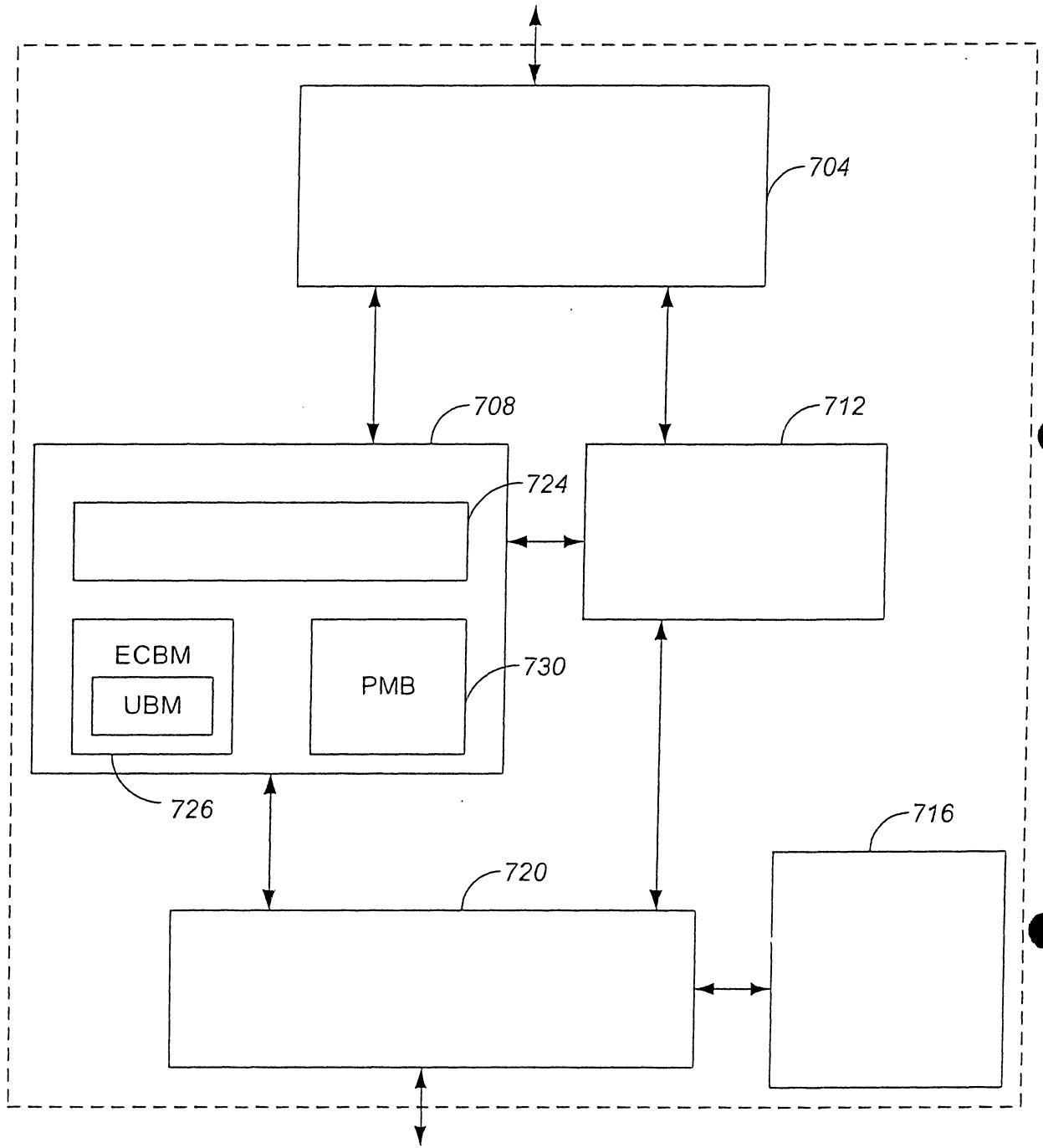
第 5b 圖



第 6 圖

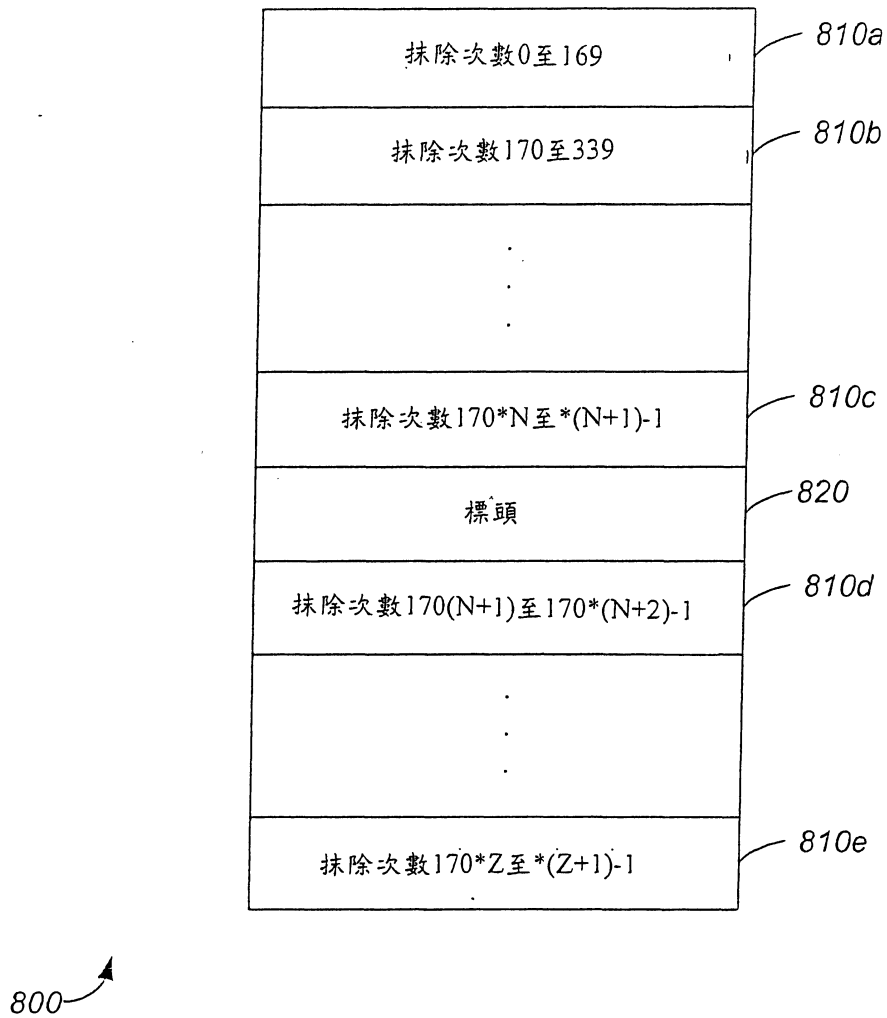
600

6

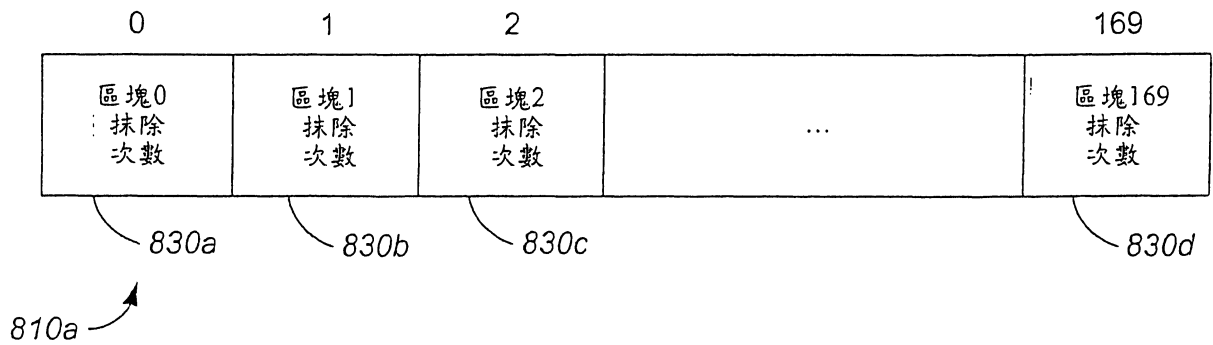


700 ↗

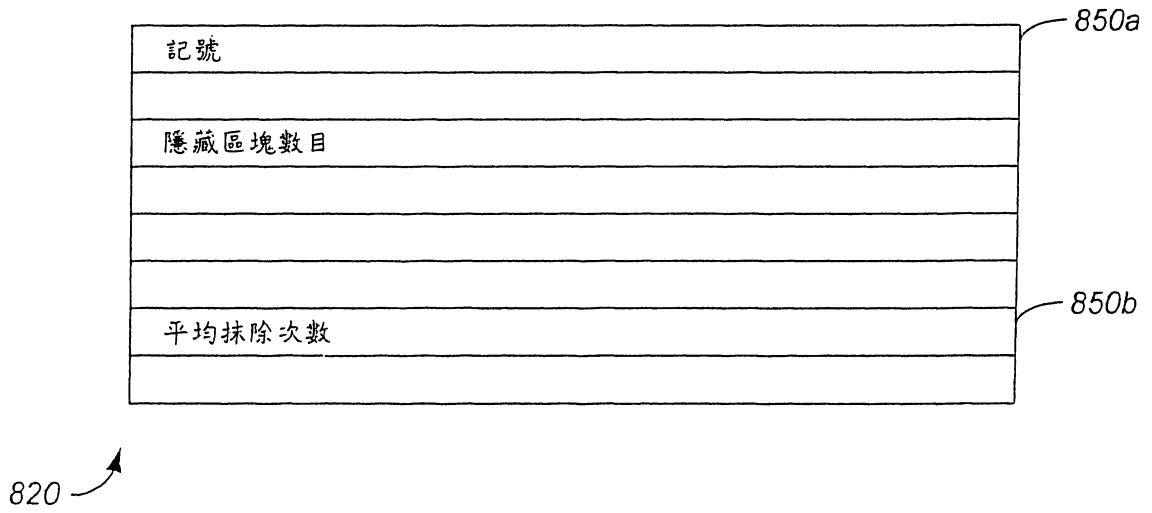
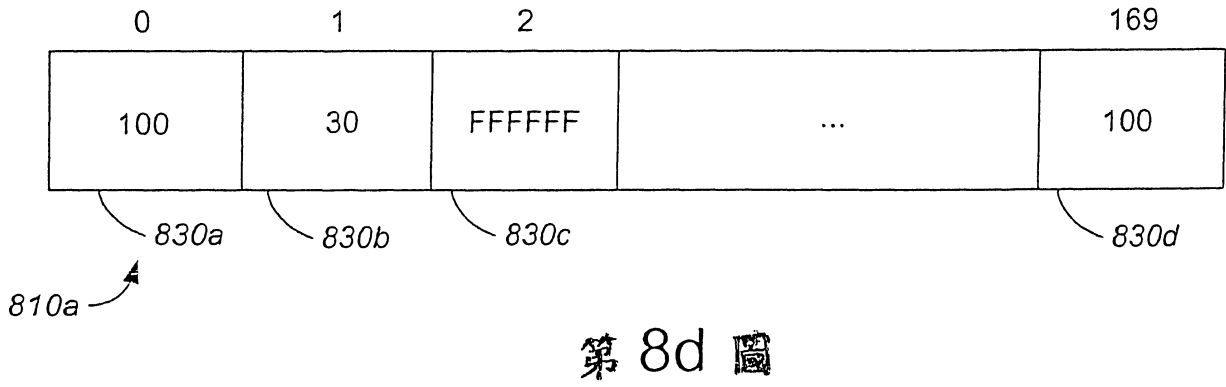
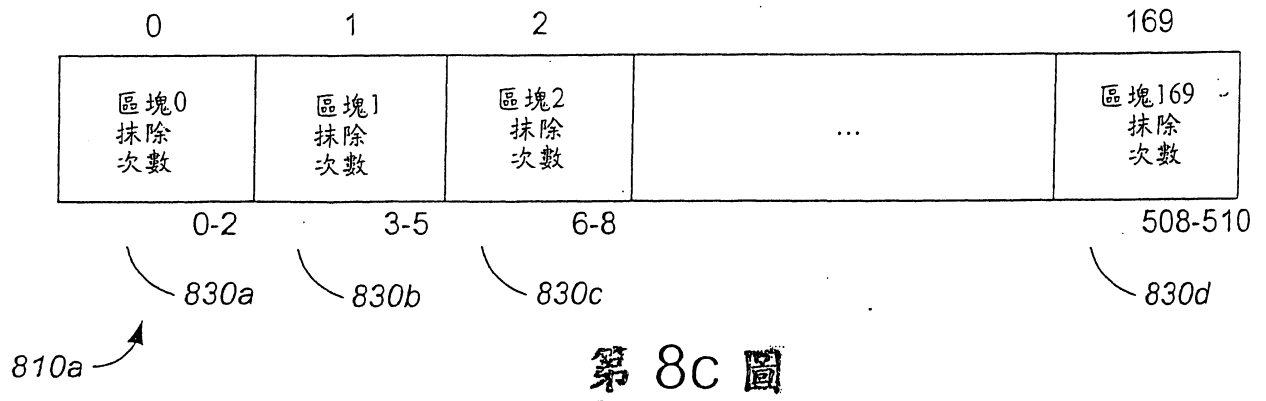
第 7 圖



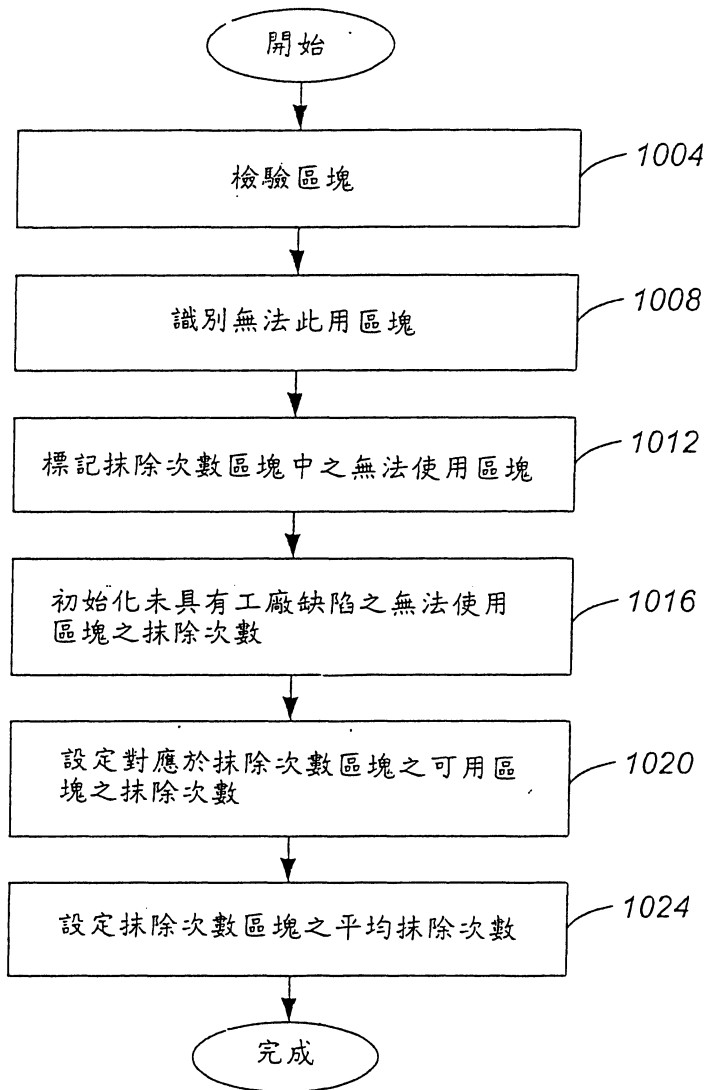
第8a圖



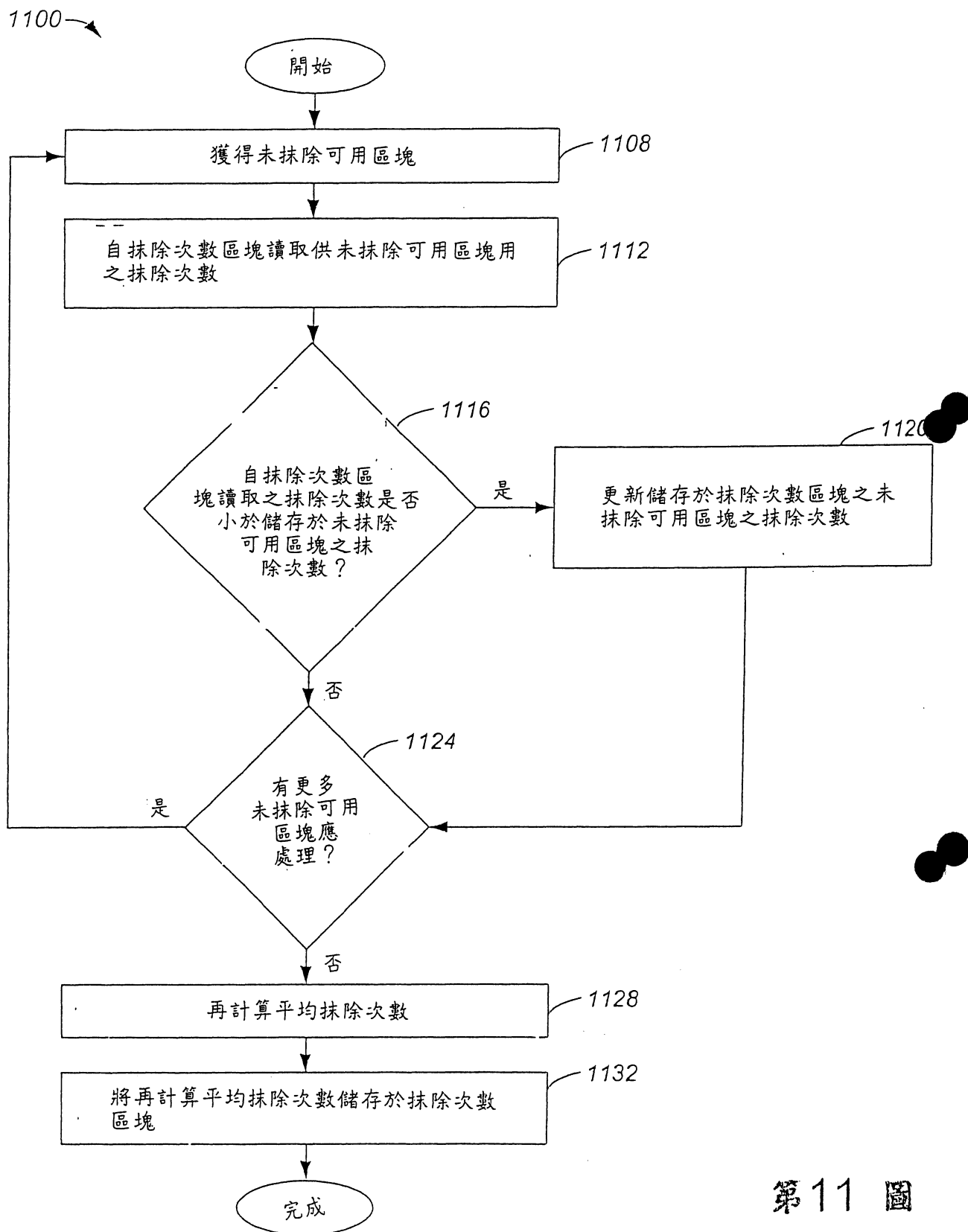
第8b圖



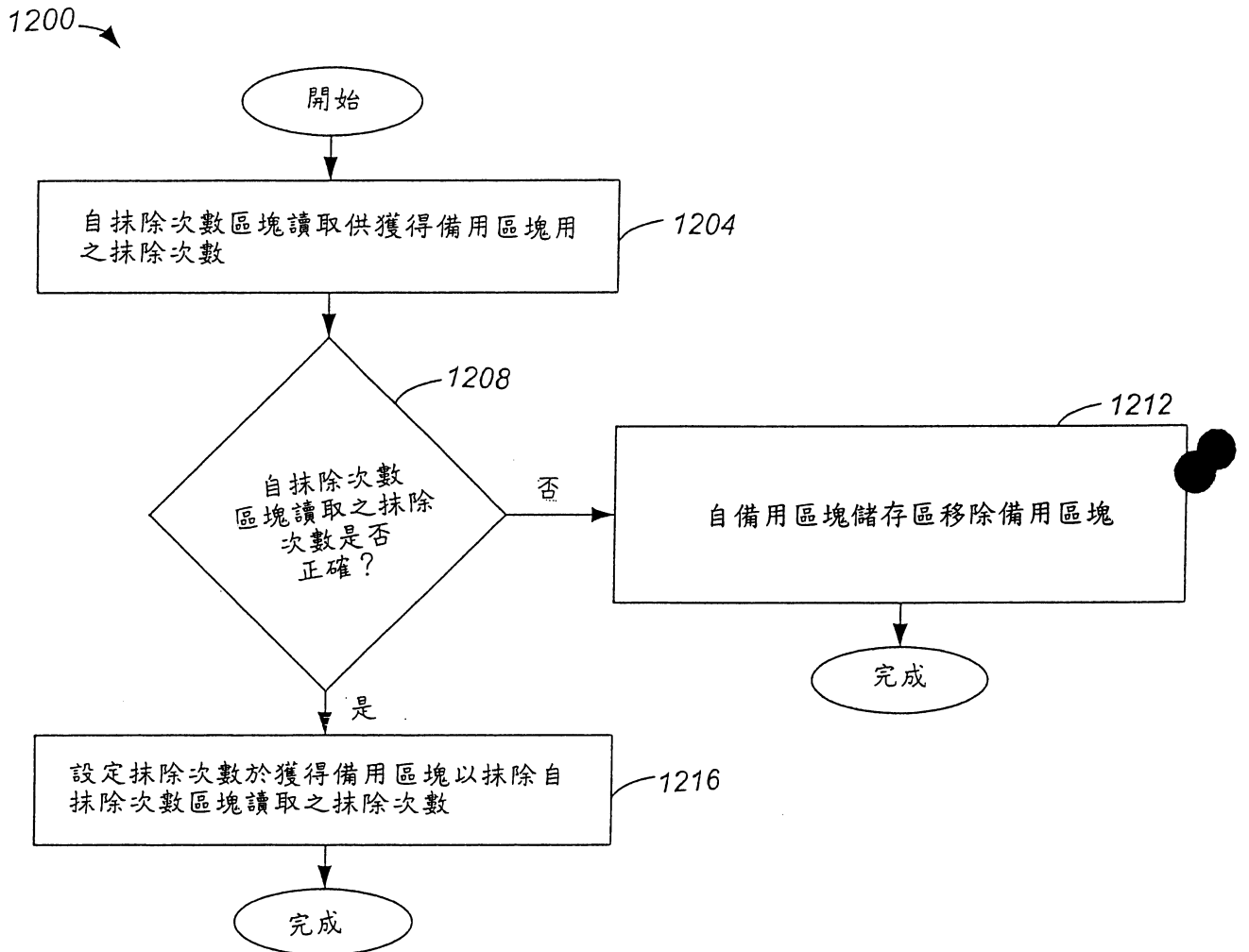
1000 →



第 10 圖



第11圖



第 12 圖

柒、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件代表符號簡單說明：

200 快閃記憶體
204a、204b、204c、204d、204e、204f、
204g、204h 頁
206a、206b、206c、206d、206e、206f、
206g、206h 冗餘區域
210 區塊
212 更新索引
214 抹除次數
216 群組ID

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：