

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6848885号  
(P6848885)

(45) 発行日 令和3年3月24日(2021.3.24)

(24) 登録日 令和3年3月8日(2021.3.8)

|                         |                 |
|-------------------------|-----------------|
| (51) Int.Cl.            | F I             |
| H 0 4 L 25/02 (2006.01) | H 0 4 L 25/02 F |
|                         | H 0 4 L 25/02 J |

請求項の数 14 (全 31 頁)

|                    |                              |           |                                   |
|--------------------|------------------------------|-----------|-----------------------------------|
| (21) 出願番号          | 特願2017-566557 (P2017-566557) | (73) 特許権者 | 000002185                         |
| (86) (22) 出願日      | 平成29年1月16日 (2017.1.16)       |           | ソニー株式会社                           |
| (86) 国際出願番号        | PCT/JP2017/001238            |           | 東京都港区港南1丁目7番1号                    |
| (87) 国際公開番号        | W02017/138303                | (74) 代理人  | 110001357                         |
| (87) 国際公開日         | 平成29年8月17日 (2017.8.17)       |           | 特許業務法人つばさ国際特許事務所                  |
| 審査請求日              | 令和1年12月18日 (2019.12.18)      | (72) 発明者  | 浪瀬 智博                             |
| (31) 優先権主張番号       | 特願2016-22012 (P2016-22012)   |           | 神奈川県厚木市岡田四丁目16番1号 ソニーLSIデザイン株式会社内 |
| (32) 優先日           | 平成28年2月8日 (2016.2.8)         |           |                                   |
| (33) 優先権主張国・地域又は機関 | 日本国 (JP)                     | 審査官       | 阿部 弘                              |
|                    |                              | (56) 参考文献 | 特開2013-192047 (JP, A)             |
|                    |                              |           | 特開2012-169953 (JP, A)             |
|                    |                              |           | 最終頁に続く                            |

(54) 【発明の名称】 送信装置および通信システム

(57) 【特許請求の範囲】

【請求項1】

複数の動作モードのうちの1つを選択する制御部と、

前記制御部により選択された動作モードに応じて負荷容量を設定する第1の容量設定部を有し、複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部とを備えた送信装置。

【請求項2】

前記複数の信号フォーマットは、第1の信号フォーマットおよび第2の信号フォーマットを含み、

前記第1の信号フォーマットは、第1の電圧、第2の電圧、および前記第1の電圧と前記第2の電圧との間の第3の電圧の間で遷移するものであり、

前記第2の信号フォーマットは、第4の電圧および第5の電圧の間で遷移するものである

請求項1に記載の送信装置。

【請求項3】

前記第1の容量設定部は、前記第1の信号が前記第2の信号フォーマットを有する場合における容量値を、前記第1の信号が前記第1の信号フォーマットを有する場合における容量値よりも大きい値に設定する

請求項2に記載の送信装置。

10

20

## 【請求項 4】

前記選択された動作モードに応じて負荷容量を設定する第 2 の容量設定部を有し、前記複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第 2 の信号を第 2 の出力端子に出力可能に構成された第 2 の送信部と、

前記選択された動作モードに応じて負荷容量を設定する第 3 の容量設定部を有し、前記複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第 3 の信号を第 3 の出力端子に出力可能に構成された第 3 の送信部と

をさらに備えた

請求項 2 に記載の送信装置。

## 【請求項 5】

10

前記複数の動作モードは、第 1 の動作モードおよび第 2 の動作モードを含み、

前記選択された動作モードが前記第 1 の動作モードである場合には、前記第 1 の信号、前記第 2 の信号、および前記第 3 の信号は、前記第 1 の信号フォーマットを有し、

前記第 1 の出力端子、前記第 2 の出力端子、および前記第 3 の出力端子の電圧は、互いに異なる電圧である

請求項 4 に記載の送信装置。

## 【請求項 6】

前記選択された動作モードが前記第 2 の動作モードである場合には、前記第 1 の信号および前記第 2 の信号は、前記第 2 の信号フォーマットを有し、

前記第 1 の出力端子および前記第 2 の出力端子の電圧は、互いに異なる電圧である

20

請求項 5 に記載の送信装置。

## 【請求項 7】

前記第 1 の送信部は、互いに並列接続され、それぞれが、第 1 の電源から前記第 1 の出力端子への経路上に設けられた第 1 の抵抗素子および第 1 のトランジスタとを含む、複数の第 1 の回路とを有する

請求項 1 に記載の送信装置。

## 【請求項 8】

前記複数の第 1 の回路のそれぞれは、前記第 1 のトランジスタのゲートに接続された第 2 の抵抗素子をさらに含む

請求項 7 に記載の送信装置。

30

## 【請求項 9】

前記第 1 の送信部は、互いに並列接続され、それぞれが、第 2 の電源から前記第 1 の出力端子への経路上に設けられた第 3 の抵抗素子および第 2 のトランジスタとを含む、複数の第 2 の回路をさらに有する

請求項 7 に記載の送信装置。

## 【請求項 10】

第 4 の信号を前記第 1 の出力端子に出力する第 4 の送信部をさらに備え、

前記制御部は、さらに、前記第 1 の送信部が前記第 1 の信号を出力している期間以外の期間のうちの少なくとも一部の期間において、前記第 4 の送信部が前記第 4 の信号を出力するように制御する

40

請求項 1 に記載の送信装置。

## 【請求項 11】

前記第 1 の容量設定部は、前記第 1 の出力端子から第 3 の電源への経路上に配置された容量素子およびスイッチを有する

請求項 10 に記載の送信装置。

## 【請求項 12】

前記第 1 の容量設定部は、前記第 4 の送信部が前記第 4 の信号を出力している期間のうちの少なくとも一部の期間において、前記スイッチをオン状態にする

請求項 11 に記載の送信装置。

## 【請求項 13】

50

複数の動作モードのうちの1つを選択する制御部と、

複数の信号フォーマットのうちの、前記制御部により選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部と

を備え、

前記第1の送信部は、互いに並列接続され、それぞれが、第1の電源から前記第1の出力端子への経路上に設けられた第1の抵抗素子および第1のトランジスタと、前記第1のトランジスタのゲートに接続された第2の抵抗素子とを含む、複数の第1の回路を有する送信装置。

#### 【請求項14】

10

送信装置と、

受信装置と

を備え、

前記送信装置は、

複数の動作モードのうちの1つを選択する制御部と、

前記制御部により選択された動作モードに応じて負荷容量を設定する第1の容量設定部を有し、複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部と

を有する

20

通信システム。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本開示は、信号を送信する送信装置、そのような送信装置を備えた通信システムに関する。

#### 【背景技術】

#### 【0002】

近年の電子機器の高機能化および多機能化に伴い、電子機器には、半導体チップ、センサ、表示デバイスなどの様々なデバイスが搭載される。これらのデバイス間では、多くのデータのやり取りが行われ、そのデータ量は、電子機器の高機能化および多機能化に応じて多くなってきている。そこで、しばしば、例えば数Gbpsでデータを送受信可能な高速インタフェースを用いて、データのやりとりが行われる。

30

#### 【0003】

より伝送容量を高める方法について、様々な技術が開示されている。例えば、特許文献1、2には、3本の伝送路を用いて3つの差動信号を伝送する通信システムが開示されている。

#### 【先行技術文献】

#### 【特許文献】

#### 【0004】

【特許文献1】特開平06-261092号公報

40

【特許文献2】米国特許第8064535号明細書

#### 【発明の概要】

#### 【0005】

ところで、電子機器には、しばしば、様々なベンダーから供給されたデバイスが搭載される。そのようなデバイスは、互いに異なるインタフェースを有することがある。よって、このようなデバイスとデータのやりとりを行うデバイスは、様々なインタフェースを実現することができることが望まれる。

#### 【0006】

様々なインタフェースを実現することができる送信装置および通信システムを提供することが望ましい。

50

## 【0007】

本開示の一実施の形態における第1の送信装置は、制御部と、第1の送信部とを備えている。制御部は、複数の動作モードのうちの1つを選択するものである。第1の送信部は、制御部により選択された動作モードに応じて負荷容量を設定する第1の容量設定部を有し、複数の信号フォーマットのうちの、選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成されたものである。

## 【0008】

本開示の一実施の形態における第2の送信装置は、制御部と、第1の送信部とを備えている。制御部は、複数の動作モードのうちの1つを選択するものである。第1の送信部は、複数の信号フォーマットのうちの、制御部により選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成されたものである。上記第1の送信部は、互いに並列接続され、それぞれが、第1の電源から第1の出力端子への経路上に設けられた第1の抵抗素子および第1のトランジスタと、第1のトランジスタのゲートに接続された第2の抵抗素子とを含む、複数の第1の回路を有するものである。

10

## 【0009】

本開示の一実施の形態における通信システムは、送信装置と、受信装置とを備えている。送信装置は、制御部と、第1の送信部とを有している。制御部は、複数の動作モードのうちの1つを選択するものである。第1の送信部は、制御部により選択された動作モードに応じて負荷容量を設定する第1の容量設定部を有し、複数の信号フォーマットのうちの、選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成されたものである。

20

## 【0010】

本開示の一実施の形態における第1の送信装置および通信システムでは、複数の動作モードのうちの1つが選択され、その選択された動作モードに応じた信号フォーマットを有する第1の信号が、第1の出力端子に出力される。その際、選択された動作モードに応じて負荷容量が設定される。

## 【0011】

本開示の一実施の形態における第2の送信装置では、複数の動作モードのうちの1つが選択され、第1の送信部により、その選択された動作モードに応じた信号フォーマットを有する第1の信号が、第1の出力端子に出力される。この第1の送信部には、複数の第1の回路が設けられている。各第1の回路には、第1の電源から第1の出力端子への経路上に第1の抵抗素子および第1のトランジスタが設けられるとともに、その第1のトランジスタのゲートには、第2の抵抗素子が接続されている。

30

## 【0012】

本開示の一実施の形態における第1の送信装置および通信システムによれば、選択された動作モードに応じた信号フォーマットを有する第1の信号を出力するとともに、選択された動作モードに応じて負荷容量を設定するようにしたので、様々なインタフェースを実現することができる。

## 【0013】

本開示の一実施の形態における第2の送信装置によれば、選択された動作モードに応じた信号フォーマットを有する第1の信号を出力するとともに、第1のトランジスタのゲートに接続された第2の抵抗素子を設けるようにしたので、様々なインタフェースを実現することができる。

40

## 【0014】

なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれの効果があってもよい。

## 【図面の簡単な説明】

## 【0015】

【図1A】本開示の一実施の形態に係る通信システムの一構成例を表すブロック図である。

50

【図 1 B】本開示の一実施の形態に係る他の通信システムの一構成例を表すブロック図である。

【図 2】図 1 A に示した通信システムが送受信する信号の電圧を表す説明図である。

【図 3】図 1 A, 1 B に示した送信装置が送信する信号の一例を表す説明図である。

【図 4】第 1 の実施の形態に係る送信部の一構成例を表すブロック図である。

【図 5】図 1 A に示した受信部の一構成例を表す回路図である。

【図 6】図 5 に示した受信部における受信動作の一例を表す説明図である。

【図 7】図 1 B に示した受信部の一構成例を表す回路図である。

【図 8】図 4 に示した容量設定部の一動作例を表すタイミング図である。

【図 9】比較例に係る送信部の一構成例を表すブロック図である。

10

【図 10】第 2 の実施の形態に係る送信部の一構成例を表すブロック図である。

【図 11】第 2 の実施の形態に係る送信部の一動作例を表すアイダイアグラムである。

【図 12】比較例に係る送信部の一動作例を表すアイダイアグラムである。

【図 13】図 10 に示したドライバ部の一動作例を表す説明図である。

【図 14】第 2 の実施の形態に係る送信部の一動作例を表す特性図である。

【図 15】変形例に係る送信部の一構成例を表すブロック図である。

【図 16】一実施の形態に係る通信システムが適用されたスマートフォンの外観構成を表す斜視図である。

【図 17】一実施の形態に係る通信システムが適用されたアプリケーションプロセッサの一構成例を表すブロック図である。

20

【図 18】一実施の形態に係る通信システムが適用されたイメージセンサの一構成例を表すブロック図である。

【図 19】一実施の形態に係る通信システムが適用された車両制御システムの一構成例を表すブロック図である。

【発明を実施するための形態】

【0016】

以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第 1 の実施の形態

2. 第 2 の実施の形態

30

3. 適用例

【0017】

< 1. 第 1 の実施の形態 >

[構成例]

図 1 A, 1 B は、第 1 の実施の形態に係る送信装置（送信装置 10）が適用された通信システムの一構成例を表すものであり、図 1 A は通信システム 1 A を示し、図 1 B は通信システム 1 B を示す。

【0018】

通信システム 1 A は、送信装置 10 と、受信装置 30 とを備えている。通信システム 1 A は、3 本の線路 110 A ~ 110 C を用いて、送信装置 10 から受信装置 30 に対して信号を送信するものである。通信システム 1 B は、送信装置 10 と、受信装置 40 とを備えている。通信システム 1 B は、2 本の線路 120 A, 120 B を用いて、送信装置 10 から受信装置 40 に対して信号を送信するものである。送信装置 10 は、4 つの動作モード MA1, MA2, MB1, MB2 を有している。送信装置 10 は、通信システム 1 A に適用される場合には、動作モード MA1 または動作モード MA2 で動作し、通信システム 1 B に適用される場合には、動作モード MB1 または動作モード MB2 で動作するようになっている。

40

【0019】

（通信システム 1 A）

図 1 A に示したように、送信装置 10 は、3 つの出力端子 Tout A, Tout B, Tout C

50

を有し、受信装置 30 は、3つの入力端子  $T_{inA}$ 、 $T_{inB}$ 、 $T_{inC}$  を有している。そして、送信装置 10 の出力端子  $T_{outA}$  および受信装置 30 の入力端子  $T_{inA}$  は、線路 110 A を介して互いに接続され、送信装置 10 の出力端子  $T_{outB}$  および受信装置 30 の入力端子  $T_{inB}$  は、線路 110 B を介して互いに接続され、送信装置 10 の出力端子  $T_{outC}$  および受信装置 30 の入力端子  $T_{inC}$  は、線路 110 C を介して互いに接続されている。線路 110 A ～ 110 C の特性インピーダンスは、この例では約 50 [ $\Omega$ ] である。送信装置 10 は、このような通信システム 1 A に適用される場合には、動作モード MA1 または動作モード MA2 で動作する。

#### 【0020】

動作モード MA1 では、送信装置 10 は、2つの電圧レベルを有する信号を用いて、例えば 10 [Mbps] のビットレートで、制御データ等を含むデータ信号を送信する。具体的には、送信装置 10 は、動作モード MA1 では、出力端子  $T_{outA}$ 、 $T_{outB}$ 、 $T_{outC}$  からシングルエンド信号をそれぞれ出力する。そして、受信装置 30 は、入力端子  $T_{inA}$ 、 $T_{inB}$ 、 $T_{inC}$  を介して、これらのシングルエンド信号を受信する。

#### 【0021】

また、動作モード MA2 では、送信装置 10 は、3つの電圧レベルを有する信号を用いて、例えば 2.5 [Gbps] のシンボルレートで、例えば撮像データ等を含むデータ信号を送信する。具体的には、送信装置 10 は、動作モード MA2 では、出力端子  $T_{outA}$  から信号 SIGA を出力し、出力端子  $T_{outB}$  から信号 SIGB を出力し、出力端子  $T_{outC}$  から信号 SIGC を出力する。そして、受信装置 30 は、入力端子  $T_{inA}$  を介して信号 SIGA を受信し、入力端子  $T_{inB}$  を介して信号 SIGB を受信し、入力端子  $T_{inC}$  を介して信号 SIGC を受信する。信号 SIGA、SIGB、SIGC は、それぞれ 3つの電圧レベル（高レベル電圧 VH、中レベル電圧 VM、および低レベル電圧 VL）の間で遷移するものである。

#### 【0022】

図 2 は、信号 SIGA、SIGB、SIGC の電圧を表すものである。送信装置 10 は、3つの信号 SIGA、SIGB、SIGC を用いて、6つのシンボル “+x”、“-x”、“+y”、“-y”、“+z”、“-z” を送信する。例えば、シンボル “+x” を送信する場合には、送信装置 10 は、信号 SIGA を高レベル電圧 VH にし、信号 SIGB を低レベル電圧 VL にし、信号 SIGC を中レベル電圧 VM にする。シンボル “-x” を送信する場合には、送信装置 10 は、信号 SIGA を低レベル電圧 VL にし、信号 SIGB を高レベル電圧 VH にし、信号 SIGC を中レベル電圧 VM にする。シンボル “+y” を送信する場合には、送信装置 10 は、信号 SIGA を中レベル電圧 VM にし、信号 SIGB を高レベル電圧 VH にし、信号 SIGC を低レベル電圧 VL にする。シンボル “-y” を送信する場合には、送信装置 10 は、信号 SIGA を中レベル電圧 VM にし、信号 SIGB を低レベル電圧 VL にし、信号 SIGC を高レベル電圧 VH にする。シンボル “+z” を送信する場合には、送信装置 10 は、信号 SIGA を低レベル電圧 VL にし、信号 SIGB を中レベル電圧 VM にし、信号 SIGC を高レベル電圧 VH にする。シンボル “-z” を送信する場合には、送信装置 10 は、信号 SIGA を高レベル電圧 VH にし、信号 SIGB を中レベル電圧 VM にし、信号 SIGC を低レベル電圧 VL にするようになっている。

#### 【0023】

送信装置 10 は、動作モード MA2 で動作する場合には、このような 3相信号（信号 SIGA、SIGB、SIGC）を用いてデータ信号を送信するようになっている。

#### 【0024】

図 3 は、送信装置 10 から送信される信号の一例を表すものである。この例では、送信装置 10 は、タイミング  $t_1$  までの期間において、動作モード MA1 で動作する。これにより、送信装置 10 は、シングルエンド信号を送信する。そして、送信装置 10 は、タイミング  $t_1 \sim t_2$  までの期間において、動作モード MA2 で動作する。これにより、送信装置 10 は、信号 SIGA、SIGB、SIGC を送信する。そして、送信装置 10 は、

10

20

30

40

50

タイミング  $t_2$  以降の期間において、動作モード  $MA_1$  で動作する。これにより、送信装置 10 は、シングルエンド信号を送信する。このように、送信装置 10 は、動作モード  $MA_1$  または動作モード  $MA_2$  で選択的に動作するようになっている。

#### 【0025】

(通信システム 1B)

図 1B に示したように、送信装置 10 は、2 つの出力端子  $T_{outA}$ 、 $T_{outB}$  を有し、受信装置 40 は、2 つの入力端子  $T_{inA}$ 、 $T_{inB}$  を有している。そして、送信装置 10 の出力端子  $T_{outA}$  および受信装置 40 の入力端子  $T_{inA}$  は、線路 120A を介して互いに接続され、送信装置 10 の出力端子  $T_{outB}$  および受信装置 40 の入力端子  $T_{inB}$  は、線路 120B を介して互いに接続されている。線路 120A、120B の特性インピーダンスは、この例では約 50  $[\Omega]$  である。送信装置 10 は、このような通信システム 1B に適用される場合には、動作モード  $MB_1$  または動作モード  $MB_2$  で動作する。

10

#### 【0026】

動作モード  $MB_1$  では、送信装置 10 は、動作モード  $MA_1$  と同様に、2 つの電圧レベルを有する信号を用いて、例えば 10  $[Mbps]$  のビットレートで、制御データ等を含むデータ信号を送信する。具体的には、送信装置 10 は、動作モード  $MB_1$  では、出力端子  $T_{outA}$ 、 $T_{outB}$  からシングルエンド信号をそれぞれ出力する。そして、受信装置 40 は、入力端子  $T_{inA}$ 、 $T_{inB}$  を介して、これらのシングルエンド信号を受信する。

#### 【0027】

また、動作モード  $MB_2$  では、送信装置 10 は、2 つの電圧レベルを有する信号を用いて、例えば 2.5  $[Gbps]$  のビットレートで、例えば撮像データ等を含むデータ信号を送信する。具体的には、送信装置 10 は、動作モード  $MB_2$  では、出力端子  $T_{outA}$  から信号  $SIGP$  を出力し、出力端子  $T_{outB}$  から信号  $SIGN$  を出力する。信号  $SIGP$ 、 $SIGN$  は、差動信号を構成するものである。そして、受信装置 40 は、入力端子  $T_{inA}$  を介して信号  $SIGP$  を受信し、入力端子  $T_{inB}$  を介して信号  $SIGN$  を受信する。

20

#### 【0028】

送信装置 10 は、通信システム 1B では、通信システム 1A の場合 (図 3) と同様に、動作モード  $MB_1$  または動作モード  $MB_2$  で選択的に動作するようになっている。

#### 【0029】

(送信装置 10)

送信装置 10 は、制御部 11 と、処理部 12 と、レギュレータ 13 と、送信部 14A、14B、14C と、送信部 15A、15B、15C とを有している。

30

#### 【0030】

制御部 11 は、送信装置 10 における動作を制御するものである。また、制御部 11 は、4 つの動作モード  $MA_1$ 、 $MA_2$ 、 $MB_1$ 、 $MB_2$  のうちの 1 つを選択し、送信装置 10 が選択された動作モードで動作するように制御する。具体的には、制御部 11 は、送信装置 10 が通信システム 1A (図 1A) に適用される場合には、動作モード  $MA_1$  および動作モード  $MA_2$  のうちの一方を選択し、送信装置 10 が通信システム 1B (図 1B) に適用される場合には、動作モード  $MB_1$  および動作モード  $MB_2$  のうちの一方を選択するようになっている。

40

#### 【0031】

処理部 12 は、制御部 11 から供給された制御信号に基づいて、動作モードに応じた処理を行い、送信部 14A、14B、14C、15A、15B、15C に対して信号を供給するものである。

#### 【0032】

例えば、送信装置 10 が通信システム 1A に適用された場合には、処理部 12 は、動作モード  $MA_1$ 、 $MA_2$  のうちの選択された動作モードに応じて、所定の処理を行い、送信部 14A、14B、14C、15A、15B、15C に対して信号を供給する。具体的には、処理部 12 は、送信装置 10 が動作モード  $MA_1$  (シングルエンド信号伝送モード) で動作する場合には、送信部 14A、14B、14C に対して信号をそれぞれ供給する。

50

また、処理部 1 2 は、送信装置 1 0 が動作モード M A 2（3 相信号伝送モード）で動作する場合には、送信部 1 5 A に対して信号 P U A，P D A を供給し、送信部 1 5 B に対して信号 P U B，P D B を供給し、送信部 1 5 C に対して信号 P U C，P D C を供給するようになっている。

【0 0 3 3】

また、例えば、送信装置 1 0 が通信システム 1 B に適用された場合には、処理部 1 2 は、動作モード M B 1，M B 2 のうちの選択された動作モードに応じて、所定の処理を行い、送信部 1 4 A，1 4 B、1 5 A，1 5 B に対して信号を供給する。具体的には、処理部 1 2 は、送信装置 1 0 が動作モード M B 1（シングルエンド信号伝送モード）で動作する場合には、送信部 1 4 A，1 4 B に対して信号をそれぞれ供給する。また、処理部 1 2 は、送信装置 1 0 が動作モード M B 2（差動信号伝送モード）で動作する場合には、送信部 1 5 A に対して信号 P U A，P D A を供給し、送信部 1 5 B に対して信号 P U B，P D B を供給するようになっている。

10

【0 0 3 4】

レギュレータ 1 3 は、制御部 1 1 から供給された制御信号に基づいて、電圧 Vreg を生成するものである。具体的には、レギュレータ 1 3 は、送信装置 1 0 が動作モード M A 1 または動作モード M A 2 で動作する場合には電圧 Vreg A を生成し、送信装置 1 0 が動作モード M B 1 または動作モード M B 2 で動作する場合には電圧 Vreg B を生成する。例えば、電圧 Vreg A は、電圧 Vreg B よりも高い電圧にすることができる。そして、レギュレータ 1 3 は、生成した電圧 Vreg（電圧 Vreg A または電圧 Vreg B）を送信部 1 5 A，1 5 B，1 5 C に供給するようになっている。

20

【0 0 3 5】

送信部 1 4 A は、動作モード M A 1，M B 1 において、処理部 1 2 から供給された信号に基づいてシングルエンド信号を生成し、出力端子 Tout A を介して送信するものである。また、送信部 1 4 A は、動作モード M A 2，M B 2 において、出力インピーダンスをハイインピーダンスにする機能をも有している。

【0 0 3 6】

送信部 1 4 B は、動作モード M A 1，M B 1 において、処理部 1 2 から供給された信号に基づいてシングルエンド信号を生成し、出力端子 Tout B を介して送信するものである。また、送信部 1 4 B は、動作モード M A 2，M B 2 において、出力インピーダンスをハイインピーダンスにする機能をも有している。

30

【0 0 3 7】

送信部 1 4 C は、動作モード M A 1 において、処理部 1 2 から供給された信号に基づいてシングルエンド信号を生成し、出力端子 Tout C を介して送信するものである。また、送信部 1 4 C は、動作モード M A 2 において、出力インピーダンスをハイインピーダンスにするとともに、動作モード M B 1，M B 2 において、動作を停止する機能をも有している。

【0 0 3 8】

送信部 1 5 A は、動作モード M A 2 において、処理部 1 2 から供給された信号 P U A，P D A に基づいて信号 S I G A を生成し、出力端子 Tout A を介して送信するとともに、動作モード M B 2 において、処理部 1 2 から供給された信号 P U A，P D A に基づいて信号 S I G P を生成し、出力端子 Tout A を介して送信するものである。

40

【0 0 3 9】

送信部 1 5 B は、動作モード M A 2 において、処理部 1 2 から供給された信号 P U B，P D B に基づいて信号 S I G B を生成し、出力端子 Tout B を介して送信するとともに、動作モード M B 2 において、処理部 1 2 から供給された信号 P U A，P D A に基づいて信号 S I G N を生成し、出力端子 Tout B を介して送信するものである。

【0 0 4 0】

送信部 1 5 C は、動作モード M A 2 において、処理部 1 2 から供給された信号 P U B，P D B に基づいて信号 S I G B を生成し、出力端子 Tout B を介して送信するものである

50

。また、送信部 15 C は、動作モード M B 1, M B 2 において、動作を停止する機能をも有している。

#### 【0041】

図 4 は、送信部 15 A の一構成例を表すものである。なお、送信部 15 B, 15 C についても同様である。この図 4 には、送信部 15 A に加え、制御部 11 および処理部 12 を描いている。送信部 15 A は、インピーダンス制御部 21 と、プリドライバ部 22 U, 22 D と、ドライバ部 23 と、容量設定部 24 とを有している。

#### 【0042】

インピーダンス制御部 21 は、信号 P U A, P D A および制御部 11 から供給された制御信号に基づいて、信号 P U U 1 ~ P U U 24、P D D 1 ~ P D D 24 を生成するものである。

10

#### 【0043】

プリドライバ部 22 U は、信号 P U U 1 ~ P U U 24 に基づいて信号 P U 1 ~ P U 24 を生成し、この信号 P U 1 ~ P U 24 を用いてドライバ部 23 のトランジスタ 92 (後述) を駆動するものである。プリドライバ部 22 D は、信号 P D D 1 ~ P D D 24 に基づいて信号 P D 1 ~ P D 24 を生成し、この信号 P D 1 ~ P D 24 を用いてドライバ部 23 のトランジスタ 94 (後述) を駆動するものである。

#### 【0044】

ドライバ部 23 は、信号 P U 1 ~ P U 24、P D 1 ~ P D 24 に基づいて、信号 S I G A を生成するものである。ドライバ部 23 は、この例では 24 個のドライバ D V A 1 ~ D V A 24 を有している。ドライバ D V A 1 は、信号 P U 1, P D 1 に基づいて動作するものであり、ドライバ D V A 2 は、信号 P U 2, P D 2 に基づいて動作するものである。ドライバ D V A 3 ~ D V A 23 についても同様である。ドライバ D V A 24 は、信号 P U 24, P D 24 に基づいて動作するものである。ドライバ D V A 1 ~ D V A 24 の出力端子は、互いに接続されるとともに、出力端子 T o u t A に接続されている。なお、この例では、24 個のドライバ D V A 1 ~ D V A 24 を設けたが、これに限定されるものではなく、これに代えて、23 個以下または 25 個以上のドライバを設けてもよい。

20

#### 【0045】

次に、ドライバ D V A 1 ~ D V A 24 の構成について、ドライバ D V A 1 を例に説明する。ドライバ D V A 1 は、トランジスタ 92, 94 と、抵抗素子 91, 93 とを有している。トランジスタ 92, 94 は、この例では、N チャネル M O S (Metal Oxide Semiconductor) 型の F E T (Field Effect Transistor) である。トランジスタ 92 のゲートには信号 P U 1 が供給され、ドレインは抵抗素子 91 の他端に接続され、ソースは抵抗素子 93 の一端に接続されるとともに、抵抗素子 25 を介して出力端子 T o u t A に接続されている。トランジスタ 94 のゲートには信号 P D 1 が供給され、ドレインは抵抗素子 93 の他端に接続され、ソースは接地されている。抵抗素子 91 の一端には、電圧 V r e g が供給され、他端はトランジスタ 92 のドレインに接続されている。抵抗素子 93 の一端は、トランジスタ 92 のソースに接続されるとともに、抵抗素子 25 を介して出力端子 T o u t A に接続され、他端はトランジスタ 94 のドレインに接続されている。この例では、抵抗素子 91 の抵抗値とトランジスタ 92 のオン状態における抵抗値との和は、1000 [Ω] 程度であり、同様に、抵抗素子 93 の抵抗値とトランジスタ 94 のオン状態における抵抗値との和は、1000 [Ω] 程度である。

30

40

#### 【0046】

この構成により、例えば、送信装置 10 が通信システム 1 A に適用された場合には、送信部 15 A は、動作モード M A 2 (3 相信号伝送モード) において、例えば、信号 P U A, P D A に基づいて、信号 S I G A の電圧を、3 つの電圧 (高レベル電圧 V H、中レベル電圧 V M、低レベル電圧 V L) のうちの 1 つに設定する。具体的には、例えば、信号 S I G A の電圧を高レベル電圧 V H に設定する場合には、処理部 12 は、信号 P U A を “1” にするとともに信号 P D A を “0” にする。これにより、送信部 15 A のインピーダンス制御部 21 は、信号 P U U 1 ~ P U U 24 のうちの 20 個を “1” にし、信号 P U U 1 ~

50

P U U 2 4 のうちの残りの 4 つおよび信号 P D D 1 ~ P D D 2 4 を “ 0 ” にする。このとき、ドライバ部 2 3 では、2 4 個のトランジスタ 9 2 のうちの 2 0 個がオン状態になる。その結果、信号 S I G A が高レベル電圧 V H になるとともに、ドライバ部 2 3 の出力終端抵抗（出力インピーダンス）が約 5 0 [Ω]（= 1 0 0 0 / 2 0）になる。また、信号 S I G A の電圧を低レベル電圧 V L に設定する場合には、処理部 1 2 は、信号 P D A を “ 1 ” にするとともに信号 P U A を “ 0 ” にする。これにより、インピーダンス制御部 2 1 は、信号 P D D 1 ~ P D D 2 4 のうちの 2 0 個を “ 1 ” にし、信号 P D D 1 ~ P D D 2 4 のうちの残りの 4 つおよび信号 P U U 1 ~ P U U 2 4 を “ 0 ” にする。このとき、ドライバ部 2 3 では、2 4 個のトランジスタ 9 4 のうちの 2 0 個がオン状態になる。その結果、信号 S I G A が低レベル電圧 V L になるとともに、ドライバ部 2 3 の出力終端抵抗（出力インピーダンス）が約 5 0 [Ω] になる。また、信号 S I G A の電圧を中レベル電圧 V M に設定する場合には、処理部 1 2 は、信号 P U A, P D A をともに “ 1 ” にする。これにより、インピーダンス制御部 2 1 は、信号 P U U 1 ~ P U U 2 4 のうちの 1 0 個、および信号 P D D 1 ~ P D D 2 4 のうちの 1 0 個を “ 1 ” にし、信号 P U U 1 ~ P U U 2 4 のうちの残りの 1 4 個、および信号 P D D 1 ~ P D D 2 4 のうちの残りの 1 4 個を “ 0 ” にする。このとき、ドライバ部 2 3 では、2 4 個のトランジスタ 9 2 のうちの 1 0 個がオン状態になるとともに、2 4 個のトランジスタ 9 4 のうちの 1 0 個がオン状態になる。その結果、信号 S I G A は中レベル電圧 V M になるとともに、ドライバ部 2 3 の出力終端抵抗（出力インピーダンス）が約 5 0 [Ω] になる。

10

**【 0 0 4 7 】**

20

なお、動作モード M A 1（シングルエンド信号伝送モード）では、処理部 1 2 は、信号 P U A, P D A をともに “ 0 ” にする。その結果、ドライバ部 2 3 では、出力インピーダンスをハイインピーダンスにすることができるようになっている。

**【 0 0 4 8 】**

また、例えば、送信装置 1 0 が通信システム 1 B に適用された場合には、送信部 1 5 A は、動作モード M B 2（差動信号伝送モード）において、例えば、信号 P U A, P D A に基づいて、信号 S I G P の電圧を、高レベル電圧または低レベル電圧に設定する。具体的には、例えば、信号 S I G P の電圧を高レベル電圧に設定する場合には、処理部 1 2 は、信号 P U A を “ 1 ” にするとともに信号 P D A を “ 0 ” にする。これにより、送信部 1 5 A のインピーダンス制御部 2 1 は、信号 P U U 1 ~ P U U 2 4 のうちの 2 0 個を “ 1 ” にし、信号 P U U 1 ~ P U U 2 4 のうちの残りの 4 つおよび信号 P D D 1 ~ P D D 2 4 を “ 0 ” にする。その結果、信号 S I G P が高レベル電圧になるとともに、ドライバ部 2 3 の出力終端抵抗（出力インピーダンス）が約 5 0 [Ω]（= 1 0 0 0 / 2 0）になる。また、信号 S I G P の電圧を低レベル電圧に設定する場合には、処理部 1 2 は、信号 P D A を “ 1 ” にするとともに信号 P U A を “ 0 ” にする。これにより、インピーダンス制御部 2 1 は、信号 P D D 1 ~ P D D 2 4 のうちの 2 0 個を “ 1 ” にし、信号 P D D 1 ~ P D D 2 4 のうちの残りの 4 つおよび信号 P U U 1 ~ P U U 2 4 を “ 0 ” にする。その結果、信号 S I G P が低レベル電圧になるとともに、ドライバ部 2 3 の出力終端抵抗（出力インピーダンス）が約 5 0 [Ω] になる。

30

**【 0 0 4 9 】**

40

なお、動作モード M B 1（シングルエンド信号伝送モード）では、処理部 1 2 は、信号 P U A, P D A をともに “ 0 ” にする。その結果、ドライバ部 2 3 では、出力インピーダンスをハイインピーダンスにすることができるようになっている。

**【 0 0 5 0 】**

容量設定部 2 4 は、制御部 1 1 から供給された制御信号に基づいて、ドライバ部 2 3 の負荷容量を設定するものである。容量設定部 2 4 は、容量素子 8 1 ~ 8 3 と、トランジスタ 8 4 ~ 8 6 と、スルーレート制御部 8 9 とを有している。容量素子 8 1 ~ 8 3 は、例えば M O M（Metal-Oxide-Metal）容量を用いて構成されるものである。なお、これに限定されるものではなく、他の種類の容量素子を用いてもよい。容量素子 8 1 の一端は、ドライバ D V A 1 ~ D V A 2 4 におけるトランジスタ 9 2 のソースおよび抵抗素子 9 3 の一端

50

、および抵抗素子25の一端に接続され、他端はトランジスタ84のドレインに接続されている。容量素子82の一端は、ドライバDVA1～DVA24におけるトランジスタ92のソースおよび抵抗素子93の一端、および抵抗素子25の一端に接続され、他端はトランジスタ85のドレインに接続されている。容量素子83の一端は、ドライバDVA1～DVA24におけるトランジスタ92のソースおよび抵抗素子93の一端、および抵抗素子25の一端に接続され、他端はトランジスタ86のドレインに接続されている。トランジスタ84～86は、この例では、NチャネルMOS型のFETである。トランジスタ84のゲートには信号SRC2が供給され、ドレインは容量素子81の他端に接続され、ソースは接地されている。トランジスタ85のゲートには信号SRC1が供給され、ドレインは容量素子82の他端に接続され、ソースは接地されている。トランジスタ86のゲートには信号SRC0が供給され、ドレインは容量素子83の他端に接続され、ソースは接地されている。スルーレート制御部89は、制御部11から供給された制御信号に基づいて、3つのトランジスタ84～86のうちのオン状態にするトランジスタの数を設定するものである。なお、この例では、容量素子81～83およびトランジスタ84～86を、それぞれ3つずつ設けたが、これに限定されるものではなく、それぞれ2つずつ設けてもよいし、それぞれ4つ以上ずつ設けてもよい。これにより、送信部15Aでは、動作モードに応じて、ドライバ部23の負荷容量の容量値を設定することができる。その結果、送信部15Aでは、動作モードに応じて、出力信号のスルーレートを制御することができるようにしている。

#### 【0051】

抵抗素子25は、静電気放電（ESD；Electro Static Discharge）に対する耐性を高めるために設けられたものであり、一端はドライバ部23の出力端子および容量素子81～83の一端に接続され、他端は出力端子T<sub>outA</sub>に接続されている。抵抗素子25の抵抗値は、例えば数[Ω]程度である。

#### 【0052】

（受信装置30）

受信装置30は、図1Aに示したように、通信システム1Aにおいて用いられるものである。受信装置30は、制御部31と、受信部32A～32Cと、受信部33と、処理部34とを有している。

#### 【0053】

制御部31は、受信装置30における動作を制御するものである。また、制御部31は、後述するように、受信部33に対して制御信号を供給することにより、終端抵抗のオンオフを制御する機能をも有している。

#### 【0054】

受信部32Aは、送信装置10が動作モードMA1（シングルエンド信号伝送モード）で動作する場合において、送信装置10が送信したシングルエンド信号を、入力端子T<sub>inA</sub>を介して受信するものである。同様に、受信部32Bは、送信装置10が動作モードMA1で動作する場合において、送信装置10が送信したシングルエンド信号を、入力端子T<sub>inB</sub>を介して受信するものである。受信部32Cは、送信装置10が動作モードMA1で動作する場合において、送信装置10が送信したシングルエンド信号を、入力端子T<sub>inC</sub>を介して受信するものである。

#### 【0055】

受信部33は、送信装置10が動作モードMA2（3相信号伝送モード）で動作する場合において、送信装置10が送信した信号SIGA、SIGB、SIGCを、入力端子T<sub>inA</sub>、T<sub>inB</sub>、T<sub>inC</sub>を介してそれぞれ受信するものである。

#### 【0056】

図5は、受信部33の一構成例を表すものである。受信部33は、抵抗素子35A、35B、35Cと、スイッチ36A、36B、36Cと、アンプ37A、37B、37Cとを有している。

#### 【0057】

抵抗素子 35 A, 35 B, 35 C は、通信システム 1 A の終端抵抗として機能するものであり、抵抗値は、この例では、50 [Ω] 程度である。抵抗素子 35 A の一端は入力端子 TinA に接続されるとともに信号 S I G A が供給され、他端はスイッチ 36 A の一端に接続されている。抵抗素子 35 B の一端は入力端子 TinB に接続されるとともに信号 S I G B が供給され、他端はスイッチ 36 B の一端に接続されている。抵抗素子 35 C の一端は入力端子 TinC に接続されるとともに信号 S I G C が供給され、他端はスイッチ 36 C の一端に接続されている。

#### 【0058】

スイッチ 36 A の一端は抵抗素子 35 A の他端に接続され、他端はスイッチ 36 B, 36 C の他端に接続されている。スイッチ 36 B の一端は抵抗素子 35 B の他端に接続され、他端はスイッチ 36 A, 36 C の他端に接続されている。スイッチ 36 C の一端は抵抗素子 35 C の他端に接続され、他端はスイッチ 36 A, 36 B の他端に接続されている。スイッチ 36 A, 36 B, 36 C は、制御部 31 から供給された制御信号に基づいてオンオフする。具体的には、スイッチ 36 A, 36 B, 36 C は、送信装置 10 が動作モード MA1 で動作し、受信装置 30 がシングルエンド信号を受信するときにオフ状態になる。また、スイッチ 36 A, 36 B, 36 C は、送信装置 10 が動作モード MA2 で動作し、受信装置 30 が信号 S I G A, S I G B, S I G C を受信するときにオン状態になるようになっている。

#### 【0059】

アンプ 37 A の正入力端子は、アンプ 37 C の負入力端子および抵抗素子 35 A の一端に接続されるとともに信号 S I G A が供給され、負入力端子は、アンプ 37 B の正入力端子および抵抗素子 35 B の一端に接続されるとともに信号 S I G B が供給される。アンプ 37 B の正入力端子は、アンプ 37 A の負入力端子および抵抗素子 35 B の一端に接続されるとともに信号 S I G B が供給され、負入力端子は、アンプ 37 C の正入力端子および抵抗素子 35 C の一端に接続されるとともに信号 S I G C が供給される。アンプ 37 C の正入力端子は、アンプ 37 B の負入力端子および抵抗素子 35 C の一端に接続されるとともに信号 S I G C が供給され、負入力端子は、アンプ 37 A の正入力端子および抵抗素子 35 A の一端に接続されるとともに信号 S I G A が供給される。

#### 【0060】

この構成により、アンプ 37 A は、信号 S I G A と信号 S I G B との差分  $AB$  ( $S I G A - S I G B$ ) に応じた信号を出力し、アンプ 37 B は、信号 S I G B と信号 S I G C との差分  $BC$  ( $S I G B - S I G C$ ) に応じた信号を出力し、アンプ 37 C は、信号 S I G C と信号 S I G A との差分  $CA$  ( $S I G C - S I G A$ ) に応じた信号を出力するようになっている。

#### 【0061】

図 6 は、受信装置 30 がシンボル “+x” を受信する場合における、受信部 33 の一動作例を表すものである。なお、スイッチ 36 A, 36 B, 36 C は、オン状態であるため、図示を省いている。この例では、信号 S I G A は高レベル電圧  $V_H$  であり、信号 S I G B は低レベル電圧  $V_L$  であり、信号 S I G C は中レベル電圧  $V_M$  である。この場合には、入力端子 TinA、抵抗素子 35 A、抵抗素子 35 B、入力端子 TinB の順に電流  $I_{in}$  が流れる。そして、アンプ 37 A の正入力端子には高レベル電圧  $V_H$  が供給されるとともに負入力端子には低レベル電圧  $V_L$  が供給され、差分  $AB$  は正 ( $AB > 0$ ) になるため、アンプ 37 A は “1” を出力する。また、アンプ 37 B の正入力端子には低レベル電圧  $V_L$  が供給されるとともに負入力端子には中レベル電圧  $V_M$  が供給され、差分  $BC$  は負 ( $BC < 0$ ) になるため、アンプ 37 B は “0” を出力する。また、アンプ 37 C の正入力端子には中レベル電圧  $V_M$  が供給されるとともに負入力端子には高レベル電圧  $V_H$  が供給され、差分  $CA$  は負 ( $CA < 0$ ) になるため、アンプ 37 C は “0” を出力するようになっている。

#### 【0062】

処理部 34 は、受信部 32 A, 32 B, 32 C および受信部 33 により受信された信号

10

20

30

40

50

、および制御部 3 1 から供給された制御信号に基づいて、所定の処理を行うものである。

【0063】

(受信装置 4 0)

受信装置 4 0 は、図 1 B に示したように、通信システム 1 B において用いられるものである。受信装置 4 0 は、制御部 4 1 と、受信部 4 2 A ～ 4 2 C と、受信部 4 3 と、処理部 4 4 とを有している。

【0064】

制御部 4 1 は、受信装置 4 0 における動作を制御するものである。また、制御部 4 1 は、後述するように、受信部 4 3 に対して制御信号を供給することにより、終端抵抗のオンオフを制御する機能をも有している。

10

【0065】

受信部 4 2 A は、送信装置 1 0 が動作モード MB 1 (シングルエンド信号伝送モード) で動作する場合において、送信装置 1 0 が送信したシングルエンド信号を、入力端子 Tin A を介して受信するものである。同様に、受信部 4 2 B は、送信装置 1 0 が動作モード MB 1 で動作する場合において、送信装置 1 0 が送信したシングルエンド信号を、入力端子 Tin B を介して受信するものである。

【0066】

受信部 4 3 は、送信装置 1 0 が動作モード MB 2 (差動信号伝送モード) で動作する場合において、送信装置 1 0 が送信した信号 S I G P, S I G N を、入力端子 Tin A, Tin B を介してそれぞれ受信するものである。

20

【0067】

図 7 は、受信部 4 3 の一構成例を表すものである。受信部 4 3 は、抵抗素子 4 5 と、スイッチ 4 6 A, 4 6 B と、アンプ 4 7 とを有している。抵抗素子 4 5 は、通信システム 1 B の終端抵抗として機能するものであり、抵抗値は、この例では、100 [Ω] 程度である。抵抗素子 4 5 の一端はスイッチ 4 6 A の他端に接続され、他端はスイッチ 4 6 B の他端に接続されている。スイッチ 4 6 A の一端は入力端子 Tin A に接続されるとともに信号 S I G P が供給され、他端は抵抗素子 4 5 の一端に接続されている。スイッチ 4 6 B の一端は入力端子 Tin B に接続されるとともに信号 S I G N が供給され、他端は抵抗素子 4 5 の他端に接続されている。スイッチ 4 6 A, 4 6 B は、制御部 4 1 から供給された制御信号に基づいてオンオフする。具体的には、スイッチ 4 6 A, 4 6 B は、送信装置 1 0 が動作モード MB 1 で動作し、受信装置 4 0 がシングルエンド信号を受信するときにオフ状態になる。また、スイッチ 4 6 A, 4 6 B は、送信装置 1 0 が動作モード MB 2 で動作し、受信装置 4 0 が信号 S I G P, S I G N を受信するときにオン状態になるようになっている。アンプ 4 7 の正入力端子は、スイッチ 4 6 A の一端に接続されるとともに信号 S I G P が供給され、負入力端子は、スイッチ 4 6 B の一端が接続されるとともに信号 S I G N が供給される。

30

【0068】

処理部 4 4 は、受信部 4 2 A, 4 2 B および受信部 4 3 により受信された信号、および制御部 4 1 から供給された制御信号に基づいて、所定の処理を行うものである。

【0069】

40

ここで、制御部 1 1 は、本開示における「制御部」の一具体例に対応する。送信部 1 5 A, 1 5 B, 1 5 C は、本開示における「第 1 の送信部」, 「第 2 の送信部」, 「第 3 の送信部」の一具体例に対応する。例えば、送信部 1 4 A は、本開示における「第 4 の送信部」の一具体例に対応する。抵抗素子 9 1 は、本開示における「第 1 の抵抗素子」の一具体例に対応する。トランジスタ 9 2 は、本開示における「第 1 のトランジスタ」の一具体例に対応する。動作モード MA 2 は、本開示における「第 1 の動作モード」の一具体例に対応し、信号 S I G A, S I G B, S I G C は、本開示における「第 1 の信号フォーマット」の一具体例に対応する。動作モード MB 2 は、本開示における「第 2 の動作モード」の一具体例に対応し、信号 S I G P, S I G N は、本開示における「第 2 の信号フォーマット」の一具体例に対応する。

50

## 【0070】

[動作および作用]

続いて、本実施の形態の通信システム1A、1Bの動作および作用について説明する。

## 【0071】

(全体動作概要)

まず、図1A、4を参照して、通信システム1Aの全体動作概要を説明する。通信システム1Aの送信装置10において、制御部11は、送信装置10における動作を制御する。また、制御部11は、動作モードMA1および動作モードMA2のうちの一方を選択し、送信装置10が選択された動作モードで動作するように制御する。処理部12は、制御部11から供給された制御信号に基づいて、動作モードに応じた動作を行い、送信部14A、14B、14C、15A、15B、15Cに対して信号を供給する。レギュレータ13は、制御部11から供給された制御信号に基づいて、電圧Vreg(電圧VregA)を生成する。送信部14A、14B、14Cは、動作モードMA1(シングルエンド信号伝送モード)において、処理部12から供給された信号に基づいてシングルエンド信号をそれぞれ生成し、出力端子ToutA、ToutB、ToutCを介してそれぞれ送信する。送信部15A、15B、15Cは、動作モードMA2(3相信号伝送モード)において、処理部12から供給された信号に基づいて信号SIGA、SIGB、SIGCをそれぞれ生成し、出力端子ToutA、ToutB、ToutCを介して送信する。

10

## 【0072】

例えば送信部15Aにおいて、インピーダンス制御部21は、信号PUA、PDAおよび制御部11から供給された制御信号に基づいて、信号PUU1~PUU24、PDD1~PDD24を生成する。プリドライバ部22Uは、信号PUU1~PUU24に基づいて信号PU1~PU24を生成し、この信号PU1~PU24を用いてドライバ部23のトランジスタ92を駆動する。プリドライバ部22Dは、信号PDD1~PDD24に基づいて信号PD1~PD24を生成し、この信号PD1~PD24を用いてドライバ部23のトランジスタ94を駆動する。ドライバ部23は、信号PU1~PU24、PD1~PD24に基づいて、信号SIGAを生成する。容量設定部24は、制御部11から供給された制御信号に基づいて、動作モードに応じて、ドライバ部23の負荷容量を設定する。

20

## 【0073】

通信システム1Aの受信装置30において、制御部31は、受信装置30における動作を制御する。また、制御部31は、受信部33に対して制御信号を供給することにより、終端抵抗のオンオフを制御する。受信部32A、32B、32Cは、送信装置10が動作モードMA1(シングルエンド信号伝送モード)で動作する場合において、送信装置10が送信したシングルエンド信号を、入力端子TinA、TinB、TinCを介してそれぞれ受信する。受信部33は、送信装置10が動作モードMA2(3相信号伝送モード)で動作する場合において、送信装置10が送信した信号SIGA、SIGB、SIGCを、入力端子TinA、TinB、TinCを介してそれぞれ受信する。処理部34は、受信部32A、32B、32Cおよび受信部33により受信された信号、および制御部31から供給された制御信号に基づいて、所定の処理を行う。

30

40

## 【0074】

次に、図1B、4を参照して、通信システム1Bの全体動作概要を説明する。通信システム1Bでは、制御部11は、動作モードMB1および動作モードMB2のうちの一方を選択し、送信装置10が選択された動作モードで動作するように制御する。レギュレータ13は、制御部11から供給された制御信号に基づいて、電圧Vreg(電圧VregB)を生成する。処理部12は、制御部11から供給された制御信号に基づいて、動作モードに応じた動作を行い、送信部14A、14B、15A、15Bに対して信号を供給する。送信部14A、14Bは、動作モードMB1(シングルエンド信号伝送モード)において、処理部12から供給された信号に基づいてシングルエンド信号をそれぞれ生成し、出力端子ToutA、ToutBを介してそれぞれ送信する。送信部15A、15Bは、動作モードMB

50

2（差動信号伝送モード）において、処理部12から供給された信号に基づいて信号SIGP, SIGNをそれぞれ生成し、出力端子ToutA, ToutBを介して送信する。例えば送信部15Aにおいて、容量設定部24は、制御部11から供給された制御信号に基づいて、動作モードに応じて、ドライバ部23の負荷容量を設定する。

#### 【0075】

通信システム1Bの受信装置40において、制御部41は、受信装置40における動作を制御する。また、制御部41は、受信部43に対して制御信号を供給することにより、終端抵抗のオンオフを制御する。受信部42A, 42Bは、送信装置10が動作モードMB1（シングルエンド信号伝送モード）で動作する場合において、送信装置10が送信したシングルエンド信号を、入力端子TinA, TinBを介してそれぞれ受信する。受信部43は、送信装置10が動作モードMB2（差動信号伝送モード）で動作する場合において、送信装置10が送信した信号SIGP, SIGNを、入力端子TinA, TinBを介してそれぞれ受信する。処理部44は、受信部42A, 42Bおよび受信部43により受信された信号、および制御部41から供給された制御信号に基づいて、所定の処理を行う。

#### 【0076】

（容量設定部24の詳細動作）

容量設定部24は、制御部11から供給された制御信号に基づいて、動作モードに応じて、ドライバ部23の負荷容量を設定する。具体的には、容量設定部24のスルーレート制御部89は、動作モードに応じて、信号SRC2を用いてトランジスタ84のオンオフを制御し、信号SRC1を用いてトランジスタ85のオンオフを制御し、信号SRC0を用いてトランジスタ86のオンオフを制御する。この例では、例えば、信号SRC2が“1”である場合にはトランジスタ84がオン状態になり、信号SRC2が“0”である場合にはトランジスタ84がオフ状態になる。信号SRC1, SRC0についても同様である。容量素子81～83の容量値を、例えば、250[fF]程度にした場合には、容量設定部24は、0[fF]から750[fF]の範囲で、250[fF]単位で、容量値を設定することができる。これにより、送信部15A, 15B, 15Cでは、動作モードに応じて、出力信号のスルーレートを制御することができる。

#### 【0077】

図8は、容量設定部24の一動作例を表すものであり、（A）は、送信装置10から送信される信号の波形を示し、（B）は、送信装置10を通信システム1Aに適用した場合における信号SRC2, SRC1, SRC0の一例を示し、（C）は、送信装置10を通信システム1Bに適用した場合における信号SRC2, SRC1, SRC0の一例を示す。図8（B）, （C）において、3桁の数字は、信号SRC2, SRC1, SRC0の値をこの順に示している。“XXX”は、任意の設定である。

#### 【0078】

送信装置10を通信システム1Aに適用した場合には、送信装置10は、タイミングt1～t2の期間において、動作モードMA2（3相信号伝送モード）で動作し、3相信号（信号SIGA, SIGB, SIGC）を送信している。このとき、この例では、信号SRC2, SRC1, SRC0を“000”にしている（図8（B））。これにより、通信システム1Aでは、この例では、容量設定部24における容量値を小さくすることができるため、信号SIGA, SIGB, SIGCのスルーレートを高くすることができる。

#### 【0079】

また、送信装置10を通信システム1Bに適用した場合には、送信装置10は、タイミングt1～t2の期間において、動作モードMB2（差動信号伝送モード）で動作し、差動信号（信号SIGP, SIGN）を送信している。このとき、この例では、信号SRC2, SRC1, SRC0を“XXX”（任意の設定）にしている（図8（C））。これにより、通信システム1Bでは、この例では、信号SIGA, SIGB, SIGCのスルーレートを、所望の値にすることができる。

#### 【0080】

このように、送信装置10では、動作モードに応じて、スルーレートを変更できるよう

10

20

30

40

50

にしたので、様々なインタフェースを実現することができる。すなわち、例えば、3相信号（信号S I G A，S I G B，S I G C）を用いた信号フォーマットにより通信可能な通信システム1 Aと、差動信号（信号S I G P，S I G N）を用いた信号フォーマットにより通信可能な通信システム1 Bとでは、例えば、スルーレートについての要求仕様が異なる場合がある。送信装置1 0では、動作モードに応じて、出力信号のスルーレートを制御できるようにしたので、このように要求仕様が異なる場合でも、その要求仕様に満たすように、出力信号のスルーレートを設定することができる。その結果、送信装置1 0では、様々なインタフェースを実現することができる。

#### 【0081】

また、送信装置1 0は、タイミングt 1以前の期間、およびタイミングt 2以降の期間において、シングルエンド信号を送信している。このとき、この例では、信号S R C 2，S R C 1，S R C 0を“1 1 1”にしている（図8（B），8（C））。これにより、例えば、容量設定部2 4におけるトランジスタ8 4～8 6を絶縁破壊されにくくすることができる。すなわち、例えば、タイミングt 1以前の期間、およびタイミングt 2以降の期間において、信号S R C 2，S R C 1，S R C 0を“0 0 0”にした場合には、トランジスタ8 4～8 6はオフ状態になるため、トランジスタ8 4～8 6のドレインは電氣的にフローティング状態になる。よって、容量素子8 1～8 3の一端におけるシングルエンド信号が現れると、トランジスタ8 4～8 6のドレインの電圧が、そのシングルエンド信号に応じて変化する。その際、容量素子8 1～8 3に蓄えられた電荷によっては、トランジスタ8 4～8 6のドレインの電圧が高くなり、トランジスタ8 4～8 6を絶縁破壊するおそれがある。送信装置1 0では、タイミングt 1以前の期間、およびタイミングt 2以降の期間において、信号S R C 2，S R C 1，S R C 0を“1 1 1”にしたので、トランジスタ8 4～8 6はオフ状態になるため、トランジスタ8 4～8 6が絶縁破壊されるおそれを低減することができる。

#### 【0082】

このように、送信装置1 0では、複数の動作モードM A 1，M A 2，M B 1，M B 2を設け、動作モードに応じて、出力信号のフォーマットを変更できるように構成するとともに、動作モードに応じて、出力信号のスルーレートを制御できるようにしたので、様々なインタフェースを実現することができる。

#### 【0083】

これにより、例えば、電子機器のシステム設計の自由度を高めることができる。すなわち、この送信装置1 0をプロセッサに搭載した場合には、3相信号（信号S I G A，S I G B，S I G C）を用いた信号フォーマットでデータ通信を行う周辺デバイスを用いて電子機器を構成することもできるし、差動信号（信号S I G P，S I G N）を用いた信号フォーマットでデータ通信を行う周辺デバイスを用いて電子機器を構成することもできる。また、例えば、1つのプロセッサで様々なインタフェースを実現することができるため、インタフェースごとにプロセッサを準備する必要がないため、プロセッサの品種数を絞ることができ、コストを削減することができる。

#### 【0084】

（比較例）

次に、比較例と対比して、本実施の形態の作用を説明する。本比較例は、プリドライバにおける遅延時間を変化させることにより、出力信号のスルーレートを制御するものである。

#### 【0085】

図9は、比較例に係る送信部9 Rにおける要部の一構成例を表すものである。送信部9 Rは、プリドライバ部2 2 Rと、ドライバ部2 3 Rとを有している。

#### 【0086】

プリドライバ部2 2 Rは、信号S I Nに基づいて信号S 1，S 2，S 3を生成するものである。プリドライバ部2 2 Rは、プリドライバ2 2 1～2 2 3を有している。プリドライバ2 2 1は、所定の遅延量だけ信号S I Nを遅延させることにより信号S 1を生成する

ものである。プリドライバ222は、制御信号SELに応じた遅延量だけ信号SINを遅延させることにより信号S2を生成するものである。プリドライバ223は、制御信号SELに応じた遅延量だけ信号SINを遅延させることにより信号S3を生成するものである。

#### 【0087】

具体的には、制御信号SELが“0”を示す信号である場合には、プリドライバ221はバッファ2つ分の遅延量だけ信号SINを遅延させることにより信号S1を生成し、プリドライバ222はバッファ2つ分の遅延量だけ信号SINを遅延させることにより信号S2を生成し、プリドライバ223はバッファ2つ分の遅延量だけ信号SINを遅延させることにより信号S3を生成する。

10

#### 【0088】

また、制御信号SELが“1”を示す信号である場合には、プリドライバ221はバッファ2つ分の遅延量だけ信号SINを遅延させることにより信号S1を生成し、プリドライバ222はバッファ3つ分の遅延量だけ信号SINを遅延させることにより信号S2を生成し、プリドライバ223はバッファ4つ分の遅延量だけ信号SINを遅延させることにより信号S3を生成する。

#### 【0089】

また、制御信号SELが“2”を示す信号である場合には、プリドライバ221はバッファ2つ分の遅延量だけ信号SINを遅延させることにより信号S1を生成し、プリドライバ222はバッファ4つ分の遅延量だけ信号SINを遅延させることにより信号S2を生成し、プリドライバ223はバッファ6つ分の遅延量だけ信号SINを遅延させることにより信号S3を生成する。

20

#### 【0090】

ドライバ部23Rは、信号S1、S2、S3に基づいて信号SOUTを生成するものである。ドライバ部23Rは、ドライバ231、232、233を有している。ドライバ231は、信号S1に基づいて動作するものであり、ドライバ232は、信号S2に基づいて動作するものであり、ドライバ233は、信号S3に基づいて動作するものである。ドライバ211～213の出力端子は、互いに接続されている。

30

#### 【0091】

この構成により、送信部9Rは、制御信号SELに基づいて、信号SOUTのスループートを制御する。具体的には、例えば、制御信号SELが“0”を示す信号である場合には、送信部9Rでは、プリドライバ221～223における遅延量がほぼ等しくなる。よって、送信部9Rは、信号SOUTのスループートを高くすることができる。また、例えば、制御信号SELが“1”を示す信号である場合には、送信部9Rでは、プリドライバ222における遅延量がプリドライバ221における遅延量よりもバッファ1つ分だけ長くなり、プリドライバ223における遅延量がプリドライバ222における遅延量よりもバッファ1つ分だけ長くなる。よって、送信部9Rでは、信号SOUTのスループートを低くすることができる。また、例えば、制御信号SELが“2”を示す信号である場合には、送信部9Rでは、プリドライバ222における遅延量がプリドライバ221における遅延量よりもバッファ2つ分だけ長くなり、プリドライバ223における遅延量がプリドライバ222における遅延量よりもバッファ2つ分だけ長くなる。よって、送信部9Rでは、信号SOUTのスループートをさらに低くすることができる。

40

#### 【0092】

しかしながら、送信部9Rでは、プリドライバ221～223におけるバッファの遅延量が、プロセスばらつき、電源電圧変動、温度変動などにより大きく変化するおそれがあるため、スループートが大きく変化してしまうおそれがある。また、バッファ1段当たりの遅延量は、例えば数十[ps]程度であり、調整ステップが大きいと、調整が粗くなってしまう。さらに、例えば、スループートを低くする場合には、多くのバッファ

50

を使用するため、その分消費電力が増大してしまう。

#### 【0093】

一方、本実施の形態に係る送信装置10では、容量設定部24における容量値を変化させることによりスルーレートを制御するようにした。これにより、調整ステップを、例えば数[ps]程度にすることができ、調整を細かくすることができる。また、上記比較例とは異なり、バッファを使用しないため、消費電力を抑えることができる。また、送信装置10では、MOM容量を用いて容量素子81～83を構成したので、上記比較例の場合に比べて、容量素子81～83のプロセスばらつきによるスルーレートのばらつき量を抑えることができる。

#### 【0094】

##### [効果]

以上のように本実施の形態では、複数の動作モードを設け、動作モードに応じて、出力信号のフォーマットを変更できるように構成するとともに、動作モードに応じて、出力信号のスルーレートを制御できるようにしたので、様々なインタフェースを実現することができる。

#### 【0095】

本実施の形態では、容量設定部における容量値を変化させることによりスルーレートを制御するようにしたので、調整を細かくすることができ、また、消費電力を抑えることができる。

#### 【0096】

本実施の形態では、MOM容量を用いて容量素子81～83を構成したので、スルーレートのばらつき量を抑えることができる。

#### 【0097】

##### [変形例1-1]

上記実施の形態では、20個のトランジスタ92をオン状態にすることにより高レベル電圧VHを生成したが、これに限定されるものではない。例えば、製造時の素子ばらつきにより、抵抗素子91の抵抗値とトランジスタ92のオン状態における抵抗値との和が1000[Ω]よりも小さい場合には、オン状態にするトランジスタ92の数を減らしてもよい。また、抵抗素子91の抵抗値とトランジスタ92のオン状態における抵抗値との和が1000[Ω]よりも大きい場合には、オン状態にするトランジスタ92の数を増やしてもよい。低レベル電圧VLを生成する場合についても同様である。

#### 【0098】

##### [変形例1-2]

上記実施の形態では、10個のトランジスタ92および10個のトランジスタ94をオン状態にすることにより中レベル電圧VMを生成したが、これに限定されるものではない。例えば、製造時の素子ばらつきにより、抵抗素子91の抵抗値とトランジスタ92のオン状態における抵抗値との和が、抵抗素子93の抵抗値とトランジスタ94のオン状態における抵抗値との和よりも小さい場合には、オン状態にするトランジスタ92の数を、オン状態にするトランジスタ94の数よりも少なくしてもよい。また、抵抗素子91の抵抗値とトランジスタ92のオン状態における抵抗値との和が、抵抗素子93の抵抗値とトランジスタ94のオン状態における抵抗値との和よりも大きい場合には、オン状態にするトランジスタ92の数を、オン状態にするトランジスタ94の数よりも多くしてもよい。これにより、中レベル電圧VMを、高レベル電圧VHと低レベル電圧VLの中間電圧に近づけることができる。

#### 【0099】

##### [変形例1-3]

上記実施の形態では、図8に示したように、タイミングt1以前の期間、およびタイミングt2以降の期間において、トランジスタ84～86をオン状態にしたが、これに限定されるものではない。これに代えて、例えば、タイミングt1以前の期間、およびタイミングt2以降の期間のうちの少なくとも一部の期間において、トランジスタ84～86を

10

20

30

40

50

オン状態にしてもよい。

#### 【0100】

#### < 2. 第2の実施の形態 >

次に、第2の実施の形態に係る通信システム5A、5Bについて説明する。本実施の形態は、ドライバ部の入力信号のエッジに着目して、信号SIGA、SIGB、SIGCおよび信号SIGP、SIGNのスルーレートが高くなり過ぎないようにしたものである。なお、上記第1の実施の形態に係る通信システム1A、1Bと実質的に同一の構成部分には同一の符号を付し、適宜説明を省略する。

#### 【0101】

図1A、1Bに示したように、通信システム5A、5Bは、送信装置50を備えている。送信装置50は、送信部55A、55B、55Cを有している。

10

#### 【0102】

図10は、送信部55Aの一構成例を表すものである。送信部55B、55Cについても同様である。送信部55Aは、ドライバ部53を有している。ドライバ部53は、信号PU1～PU24、PD1～PD24に基づいて、信号SIGAを生成するものである。ドライバ部53は、この例では24個のドライバDVB1～DVB24を有している。

#### 【0103】

ドライバDVB1は、トランジスタ92、94と、抵抗素子91、93、99とを有している。すなわち、ドライバDVB1は、上記実施の形態に係るドライバDVA1（図4）に、抵抗素子99を追加したものである。抵抗素子99は、抵抗素子91、93と同じ種類（例えばいわゆるポリシリコン）の抵抗素子を用いて構成されたものである。なお、これに限定されるものではなく、抵抗素子91、93と異なる種類の抵抗素子を用いて構成してもよい。抵抗素子99の一端には、信号PU1が供給され、他端はトランジスタ92のゲートに接続されている。ドライバDVB2～DVB24についても同様である。

20

#### 【0104】

このように、送信装置50では、ドライバDVB1～DVB24において、トランジスタ92のゲートに抵抗素子99を挿入したので、以下に説明するように、送信装置50の出力信号のスルーレートが高くなり過ぎないようにすることができる。

#### 【0105】

図11は、送信装置50を動作モードMB2（差動信号伝送モード）で動作させたときの、信号SIGP、SIGNの差分の波形の一例を表すものである。図12は、送信装置50において、抵抗素子99を省いた場合における、信号SIGP、SIGNの差分の波形の一例を表すものである。抵抗素子99を省いた場合には、図12に示したように、スルーレートが高くなっている。さらに、この例では、スルーレートが高いことに起因して、いわゆるオーバーシュートやアンダーシュートが生じている。このように、スルーレートが高い場合には、例えば、電磁妨害（EMI；Electro-Magnetic Interference）が生じるおそれがある。一方、送信装置50では、抵抗素子99を挿入したので、図11に示したように、スルーレートを適切な値に設定することができる。その結果、送信装置50では、オーバーシュートやアンダーシュートを抑えとともに、電磁妨害が生じるおそれを低減することができる。なお、この例では、送信装置50を動作モードMB2で動作させた場合を例に説明したが、これに限定されるものではなく、送信装置50を動作モードMA2（3相信号伝送モード）で動作させた場合についても同様である。

30

40

#### 【0106】

次に、抵抗素子99の作用について詳細に説明する。

#### 【0107】

図13は、送信部55Aの一動作例を模式的に表すものである。なお、この図では、説明の便宜上、ドライバDVB1～DVB24のうちのドライバDVB1と、プリドライバ部22U、22Dのうちの、そのドライバDVB1に信号を供給する回路のみを描いている。この図13では、トランジスタ92のゲートとソースとの間の寄生容量を、容量素子C92を用いて示している。

50

## 【0108】

この例では、プリドライバ部22Uは、信号PUU1に基づいて信号PU1を生成し、その信号PU1をドライバDVB1の抵抗素子99の一端に供給する。また、プリドライバ部22Dは、信号PDD1に基づいて信号PD1を生成し、その信号PD1をドライバDVB1のトランジスタ94のゲートに供給する。例えば、抵抗素子99が無い場合には、信号PU1の遷移が、この寄生容量を介してトランジスタ92のソースに伝わってしまい（フィードスルー効果）、送信部55Aの出力信号のスルーレートが高くなってしまいおそれがある。

## 【0109】

このようなフィードスルー効果は、トランジスタ92のゲートとソースとの間の寄生容量が大きいほど生じやすくなる。しかしながら、以下に説明するように、様々な理由により、トランジスタ92のゲート幅Wは広いことが望ましく、その結果、トランジスタ92のゲートとソースとの間の寄生容量が大きくなってしまいうため、フィードスルー効果が生じやすくなる。すなわち、例えば、一般に、抵抗素子91における抵抗値のばらつき量は、トランジスタ92におけるオン状態における抵抗値のばらつき量に比べて小さいので、トランジスタ92のオン抵抗の寄与を少なくすることが望まれる。特に、トランジスタ92の抵抗値は、バックバイアス効果により大きくなる傾向がある。これらの理由から、トランジスタ92のゲート幅Wは広いことが望まれる。また、送信装置50を、動作モードMA2（3相信号伝送モード）で動作させる場合には、動作モードMB2（差動信号伝送モード）で動作させる場合に比べて、電圧Vregを高い電圧（電圧VregA）に設定する。よって、送信装置50では、高レベル電圧VHの電圧を所望の電圧にするため、トランジスタ92のゲート幅Wが広いことが望まれる。その結果、フィードスルー効果が生じやすくなってしまいう。

## 【0110】

また、このようなフィードスルー効果は、特に、トランジスタの92, 94のオン抵抗が小さくなりかつ抵抗素子91, 93の抵抗値が大きくなるようなプロセスばらつきが生じた場合に顕著になる。なぜならば、まず第1に、このような条件では、プリドライバ部22U, 22Dの駆動能力が向上し、プリドライバ部22Uの出力信号PU1の遷移が急峻になるからである。そして、第2に、このような条件では、ドライバ部53の出力インピーダンスを約50[Ω]にするために、使用するトランジスタ92, 94の数を多くするからである。

## 【0111】

そこで、送信装置50では、ドライバDVB1～DVB24において、トランジスタ92のゲートに抵抗素子99を挿入するようにした。これにより、抵抗素子99が高い周波数成分を除去するフィルタとして機能するため、フィードスルー効果を抑制することができる。

## 【0112】

図14は、抵抗素子99の抵抗値を変化させたときの、信号SIGP, SIGNにおける立上り時間trおよび立下り時間tfの一例を表すものである。特性W1は、立上り時間trおよび立下り時間tfが一番長くなるプロセス条件での特性である。このプロセス条件は、トランジスタの92, 94のオン抵抗が大きくなりかつ抵抗素子91, 93, 99の抵抗値が小さくなる条件である。特性W2は、立上り時間trおよび立下り時間tfが一番短くなるプロセス条件での特性である。このプロセス条件は、トランジスタの92, 94のオン抵抗が小さくなりかつ抵抗素子91, 93, 99の抵抗値が大きくなる条件である。

## 【0113】

特性W2で示したプロセス条件では、抵抗素子91, 93, 99の抵抗値が大きくなるので、上述したように、ドライバ部53の出力インピーダンスを約50[Ω]にするために、使用するトランジスタ92, 94の数が多くなる。また、トランジスタの92, 94のオン抵抗が小さくなるので、上述したように、プリドライバ部22U, 22Dの駆動能

力が向上し、その結果、プリドライバ部 22U の出力信号 P U 1 の遷移が急峻になる。すなわち、このプロセス条件は、フィードスルー効果が顕著になりやすい条件である。このような条件では、信号 P U 1 の遷移に係る高い周波数成分が抵抗素子 99 により除去されるため、抵抗素子 99 の抵抗値を大きくするほど、フィードスルー効果を抑制することができる。その結果、信号 S I G P, S I G N のスルーレートが高くなり過ぎないようにすることができる。

#### 【0114】

また、例えば、特性 W 1 で示したプロセス条件では、抵抗素子 91, 93, 99 の抵抗値が小さくなるので、ドライバ部 53 の出力インピーダンスを約 50 [ $\Omega$ ] にするために、使用するトランジスタ 92, 94 の数が少なくなる。また、トランジスタの 92, 94 のオン抵抗が大きくなるので、プリドライバ部 22U, 22D の駆動能力が低下し、その結果、プリドライバ部 22U の出力信号 P U 1 の遷移が緩やかになる。すなわち、このプロセス条件は、フィードスルー効果が弱くなる条件である。このような条件では、信号 P U 1 の遷移に係る周波数成分の帯域が低いため、この周波数成分は抵抗素子 99 によりさほど除去されない。よって、抵抗素子 99 の抵抗値が変化しても、立上り時間  $t_r$  および立下り時間  $t_f$  がさほど変化しない。その結果、送信装置 50 では、抵抗素子 99 の抵抗値を大きくするほど、立上り時間  $t_r$  および立下り時間  $t_f$  のばらつき範囲（特性 W 1 ~ W 2）を狭めることができる。

#### 【0115】

また、例えば、送信装置 50 では、抵抗素子 91, 93 と同じ種類の抵抗素子を用いて抵抗素子 99 を構成したので、効果的にスルーレートを制御することができる。具体的には、例えば、プロセスばらつきにより、抵抗素子 91, 93 の抵抗値が大きくなった場合には、ドライバ部 53 の出力インピーダンスを約 50 [ $\Omega$ ] にするために、オン状態にするトランジスタ 92 の数を多くするので、上述したように、フィードスルー効果が顕著になるおそれがある。しかしながら、このようなプロセス条件では、抵抗素子 99 の抵抗値も大きくなるので、高い周波数成分を除去する効果が高まるため、効果的にスルーレートを制御することができる。また、例えば、プロセスばらつきにより、抵抗素子 91, 93 の抵抗値が小さくなった場合には、ドライバ部 53 の出力インピーダンスを約 50 [ $\Omega$ ] にするために、オン状態にするトランジスタ 92 の数を少なくするので、上述したように、フィードスルー効果が弱くなる。しかしながら、このようなプロセス条件では、抵抗素子 99 の抵抗値も小さくなるので、高い周波数成分を除去する効果が弱まるため、効果的にスルーレートを制御することができる。

#### 【0116】

以上のように本実施の形態では、ドライバにおいて、トランジスタ 92 のゲートに抵抗素子を挿入したので、フィードスルー効果を抑制することができ、その結果、出力信号のスルーレートが高くなり過ぎないようにすることができる。

#### 【0117】

本実施の形態では、抵抗素子 91, 93 と同じ種類の抵抗素子を用いて抵抗素子 99 を構成したので、効果的にスルーレートを制御することができる。

#### 【0118】

##### [変形例 2-1]

上記実施の形態では、例えば送信部 55A において、容量設定部 24 を設けるとともに、抵抗素子 99 を含むドライバ部 53 を設けたが、これに限定されるものではなく、これに代えて、例えば、図 15 に示す送信部 65A のように、容量設定部 24 を設けずに、抵抗素子 99 を含むドライバ部 53 を設けてもよい。

#### 【0119】

##### <3. 適用例>

次に、上記実施の形態および変形例で説明した通信システムの適用例について説明する。

#### 【0120】

(適用例 1)

図 16 は、上記実施の形態等の通信システムが適用されるスマートフォン 300 (多機能携帯電話) の外観を表すものである。このスマートフォン 300 には、様々なデバイスが搭載されており、それらのデバイス間でデータのやり取りを行う通信システムにおいて、上記実施の形態等の通信システムが適用されている。

【0121】

図 17 は、スマートフォン 300 に用いられるアプリケーションプロセッサ 310 の一構成例を表すものである。アプリケーションプロセッサ 310 は、CPU (Central Processing Unit) 311 と、メモリ制御部 312 と、電源制御部 313 と、外部インタフェース 314 と、GPU (Graphics Processing Unit) 315 と、メディア処理部 316 と、ディスプレイ制御部 317 と、MIPPI (Mobile Industry Processor Interface) インタフェース 318 とを有している。CPU 311、メモリ制御部 312、電源制御部 313、外部インタフェース 314、GPU 315、メディア処理部 316、ディスプレイ制御部 317 は、この例では、システムバス 319 に接続され、このシステムバス 319 を介して、互いにデータのやり取りをすることができるようになっている。

10

【0122】

CPU 311 は、プログラムに従って、スマートフォン 300 で扱われる様々な情報を処理するものである。メモリ制御部 312 は、CPU 311 が情報処理を行う際に使用するメモリ 501 を制御するものである。電源制御部 313 は、スマートフォン 300 の電源を制御するものである。

20

【0123】

外部インタフェース 314 は、外部デバイスと通信するためのインタフェースであり、この例では、無線通信部 502 およびイメージセンサ 410 と接続されている。無線通信部 502 は、携帯電話の基地局と無線通信をするものであり、例えば、ベースバンド部や、RF (Radio Frequency) フロントエンド部などを含んで構成される。イメージセンサ 410 は、画像を取得するものであり、例えば CMOS センサを含んで構成される。

【0124】

GPU 315 は、画像処理を行うものである。メディア処理部 316 は、音声や、文字や、図形などの情報を処理するものである。ディスプレイ制御部 317 は、MIPPI インタフェース 318 を介して、ディスプレイ 504 を制御するものである。MIPPI インタフェース 318 は、画像信号をディスプレイ 504 に送信するものである。画像信号としては、例えば、YUV 形式や RGB 形式などの信号を用いることができる。MIPPI インタフェース 318 は、例えば水晶振動子を含む発振回路 330 から供給される基準クロックに基づいて動作するようになっている。この MIPPI インタフェース 318 とディスプレイ 504 との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

30

【0125】

図 18 は、イメージセンサ 410 の一構成例を表すものである。イメージセンサ 410 は、センサ部 411 と、ISP (Image Signal Processor) 412 と、JPEG (Joint Photographic Experts Group) エンコーダ 413 と、CPU 414 と、RAM (Random Access Memory) 415 と、ROM (Read Only Memory) 416 と、電源制御部 417 と、I<sup>2</sup>C (Inter-Integrated Circuit) インタフェース 418 と、MIPPI インタフェース 419 とを有している。これらの各ブロックは、この例では、システムバス 420 に接続され、このシステムバス 420 を介して、互いにデータのやり取りをすることができるようになっている。

40

【0126】

センサ部 411 は、画像を取得するものであり、例えば CMOS センサにより構成されるものである。ISP 412 は、センサ部 411 が取得した画像に対して所定の処理を行うものである。JPEG エンコーダ 413 は、ISP 412 が処理した画像をエンコードして JPEG 形式の画像を生成するものである。CPU 414 は、プログラムに従ってイ

50

メージセンサ410の各ブロックを制御するものである。RAM415は、CPU414が情報処理を行う際に使用するメモリである。ROM416は、CPU414において実行されるプログラムやキャリブレーションにより得られた設定値などを記憶するものである。電源制御部417は、イメージセンサ410の電源を制御するものである。I<sup>2</sup>Cインタフェース418は、アプリケーションプロセッサ310から制御信号を受け取るものである。また、図示していないが、イメージセンサ410は、アプリケーションプロセッサ310から、制御信号に加えてクロック信号をも受け取るようになっている。具体的には、イメージセンサ410は、様々な周波数のクロック信号に基づいて動作できるよう構成されている。MIPIインタフェース419は、画像信号をアプリケーションプロセッサ310に送信するものである。画像信号としては、例えば、YUV形式やRGB形式などの信号を用いることができる。MIPIインタフェース419は、例えば水晶振動子を含む発振回路430から供給される基準クロックに基づいて動作するようになっている。このMIPIインタフェース419とアプリケーションプロセッサ310との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

#### 【0127】

(適用例2)

図19は、上記実施の形態等の通信システムが適用される車両制御システム600の一構成例を表すものである。車両制御システム600は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車などの動作を制御するものである。この車両制御システム600は、駆動系制御ユニット610と、ボディ系制御ユニット620と、バッテリー制御ユニット630と、車外情報検出ユニット640と、車内情報検出ユニット650と、統合制御ユニット660とを有している。これらのユニットは、通信ネットワーク690を介して互いに接続されている。通信ネットワーク690は、例えば、CAN (Controller Area Network)、LIN (Local Interconnect Network)、LAN (Local Area Network)、FlexRay (登録商標)などの任意の規格に準拠したネットワークを用いることができる。各ユニットは、例えば、マイクロコンピュータ、記憶部、制御対象の装置を駆動する駆動回路、通信I/Fなどを含んで構成される。

#### 【0128】

駆動系制御ユニット610は、車両の駆動系に関連する装置の動作を制御するものである。駆動系制御ユニット610には、車両状態検出部611が接続されている。車両状態検出部611は、車両の状態を検出するものであり、例えば、ジャイロセンサ、加速度センサ、アクセルペダルやブレーキペダルの操作量や操舵角などを検出するセンサなどを含んで構成されるものである。駆動系制御ユニット610は、車両状態検出部611により検出された情報に基づいて、車両の駆動系に関連する装置の動作を制御するようになっている。この駆動系制御ユニット610と車両状態検出部611との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

#### 【0129】

ボディ系制御ユニット620は、キーレスエントリシステム、パワーウィンドウ装置、各種ランプなど、車両に装備された各種装置の動作を制御するものである。

#### 【0130】

バッテリー制御ユニット630は、バッテリー631を制御するものである。バッテリー制御ユニット630には、バッテリー631が接続されている。バッテリー631は、駆動用モータへ電力を供給するものであり、例えば2次電池、冷却装置などを含んで構成されるものである。バッテリー制御ユニット630は、バッテリー631から、温度、出力電圧、バッテリー残量などの情報を取得し、これらの情報に基づいて、バッテリー631の冷却装置などを制御するようになっている。このバッテリー制御ユニット630とバッテリー631との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

#### 【0131】

車外情報検出ユニット640は、車両の外部の情報を検出するものである。車外情報検出ユニット640には、撮像部641および車外情報検出部642が接続されている。撮

10

20

30

40

50

像部 641 は、車外の画像を撮像するものであり、例えば、T o F (Time Of Flight) カメラ、ステレオカメラ、単眼カメラ、赤外線カメラなどを含んで構成されるものである。車外情報検出部 642 は、車外の情報を検出するものであり、例えば、天候や気象を検出するセンサや、車両の周囲の他の車両、障害物、歩行者などを検出するセンサなどを含んで構成されるものである。車外情報検出ユニット 640 は、撮像部 641 により得られた画像や、車外情報検出部 642 により検出された情報に基づいて、例えば、天候や気象、路面状況などを認識し、車両の周囲の他の車両、障害物、歩行者、標識や路面上の文字などの物体検出を行い、あるいはそれらと車両との間の距離を検出している。この車外情報検出ユニット 640 と、撮像部 641 および車外情報検出部 642 との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

10

#### 【0132】

車内情報検出ユニット 650 は、車両の内部の情報を検出するものである。車内情報検出ユニット 650 には、運転者状態検出部 651 が接続されている。運転者状態検出部 651 は、運転者の状態を検出するものであり、例えば、カメラ、生体センサ、マイクなどを含んで構成されるものである。車内情報検出ユニット 650 は、運転者状態検出部 651 により検出された情報に基づいて、例えば、運転者の疲労度合、運転者の集中度合い、運転者が居眠りをしていないかどうかなどを監視している。この車内情報検出ユニット 650 と運転者状態検出部 651 との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

#### 【0133】

20

統合制御ユニット 660 は、車両制御システム 600 の動作を制御するものである。統合制御ユニット 660 には、操作部 661、表示部 662、およびインストルメントパネル 663 が接続されている。操作部 661 は、搭乗者が操作するものであり、例えば、タッチパネル、各種ボタンやスイッチなどを含んで構成されるものである。表示部 662 は、画像を表示するものであり、例えば液晶表示パネルなどを用いて構成されるものである。インストルメントパネル 663 は、車両の状態を表示するものであり、スピードメータなどのメータ類や各種警告ランプなどを含んで構成されるものである。この統合制御ユニット 660 と、操作部 661、表示部 662、およびインストルメントパネル 663 との間の通信システムには、例えば、上記実施の形態等の通信システムが適用される。

#### 【0134】

30

以上、いくつかの実施の形態および変形例、ならびに電子機器への適用例を挙げて本技術を説明したが、本技術はこれらの実施の形態等には限定されず、種々の変形が可能である。

#### 【0135】

例えば、上記の各実施の形態等では、例えば、送信装置 10, 50 が動作モード MA2 で動作する場合において、24 個のトランジスタ 92 のうちの 10 個、および 24 個のトランジスタ 94 のうちの 10 個をオン状態にすることにより中レベル電圧 VM を生成したが、これに限定されるものではない。これに代えて、例えば、24 個のトランジスタ 92 および 24 個のトランジスタ 94 をオフ状態にしてもよい。この場合には、受信部 33 において、抵抗素子 35A ~ 35B により、高レベル電圧 VH と低レベル電圧 VL に基づいて中レベル電圧 VM が生成される。

40

#### 【0136】

なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

#### 【0137】

なお、本技術は以下のような構成とすることができる。

#### 【0138】

(1) 複数の動作モードのうちの 1 つを選択する制御部と、

前記制御部により選択された動作モードに応じて負荷容量を設定する第 1 の容量設定部を有し、複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォ

50

ーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部とを備えた送信装置。

(2) 前記複数の信号フォーマットは、第1の信号フォーマットおよび第2の信号フォーマットを含み、

前記第1の信号フォーマットは、第1の電圧、第2の電圧、および前記第1の電圧と前記第2の電圧との間の第3の電圧の間で遷移するものであり、

前記第2の信号フォーマットは、第4の電圧および第5の電圧の間で遷移するものである

前記(1)に記載の送信装置。

(3) 前記第1の容量設定部は、前記第1の信号が前記第2の信号フォーマットを有する場合における容量値を、前記第1の信号が前記第1の信号フォーマットを有する場合における容量値よりも大きい値に設定する

前記(2)に記載の送信装置。

(4) 前記選択された動作モードに応じて負荷容量を設定する第2の容量設定部を有し、前記複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第2の信号を第2の出力端子に出力可能に構成された第2の送信部と、

前記選択された動作モードに応じて負荷容量を設定する第3の容量設定部を有し、前記複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第3の信号を第3の出力端子に出力可能に構成された第3の送信部と

をさらに備えた

前記(2)または(3)に記載の送信装置。

(5) 前記複数の動作モードは、第1の動作モードおよび第2の動作モードを含み、

前記選択された動作モードが前記第1の動作モードである場合には、前記第1の信号、前記第2の信号、および前記第3の信号は、前記第1の信号フォーマットを有し、

前記第1の出力端子、前記第2の出力端子、および前記第3の出力端子の電圧は、互いに異なる電圧である

前記(4)に記載の送信装置。

(6) 前記選択された動作モードが前記第2の動作モードである場合には、前記第1の信号および前記第2の信号は、前記第2の信号フォーマットを有し、

前記第1の出力端子および前記第2の出力端子の電圧は、互いに異なる電圧である

前記(5)に記載の送信装置。

(7) 前記第1の送信部は、互いに並列接続され、それぞれが、第1の電源から前記第1の出力端子への経路上に設けられた第1の抵抗素子および第1のトランジスタとを含む、複数の第1の回路とを有する

前記(1)から(6)のいずれかに記載の送信装置。

(8) 前記複数の第1の回路のそれぞれは、前記第1のトランジスタのゲートに接続された第2の抵抗素子をさらに含む

前記(7)に記載の送信装置。

(9) 前記第1の送信部は、互いに並列接続され、それぞれが、第2の電源から前記第1の出力端子への経路上に設けられた第3の抵抗素子および第2のトランジスタとを含む、複数の第2の回路をさらに有する

前記(7)または(8)に記載の送信装置。

(10) 第4の信号を前記第1の出力端子に出力する第4の送信部をさらに備え、

前記制御部は、さらに、前記第1の送信部が前記第1の信号を出力している期間以外の期間のうちの少なくとも一部の期間において、前記第4の送信部が前記第4の信号を出力するように制御する

前記(1)から(9)のいずれかに記載の送信装置。

(11) 前記第1の容量設定部は、前記第1の出力端子から第3の電源への経路上に配置された容量素子およびスイッチを有する

前記(10)に記載の送信装置。

10

20

30

40

50

(12) 前記第1の容量設定部は、前記第4の送信部が前記第4の信号を出力している期間のうちの少なくとも一部の期間において、前記スイッチをオン状態にする

前記(11)に記載の送信装置。

(13) 複数の動作モードのうちの1つを選択する制御部と、

複数の信号フォーマットのうちの、前記制御部により選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部と

を備え、

前記第1の送信部は、互いに並列接続され、それぞれが、第1の電源から前記第1の出力端子への経路上に設けられた第1の抵抗素子および第1のトランジスタと、前記第1のトランジスタのゲートに接続された第2の抵抗素子とを含む、複数の第1の回路を有する送信装置。

10

(14) 送信装置と、

受信装置と

を備え、

前記送信装置は、

複数の動作モードのうちの1つを選択する制御部と、

前記制御部により選択された動作モードに応じて負荷容量を設定する第1の容量設定部を有し、複数の信号フォーマットのうちの、前記選択された動作モードに応じた信号フォーマットを有する第1の信号を第1の出力端子に出力可能に構成された第1の送信部と

20

を有する

通信システム。

#### 【0139】

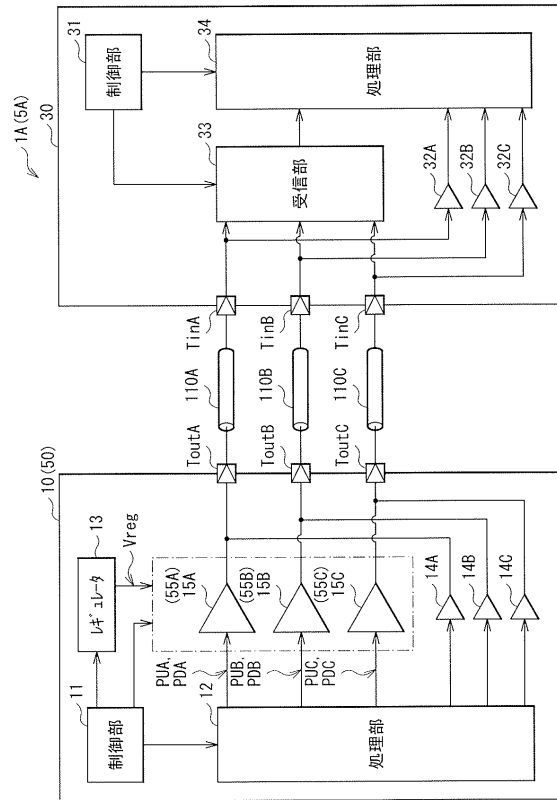
本出願は、日本国特許庁において2016年2月8日に出願された日本特許出願番号2016-022012号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

#### 【0140】

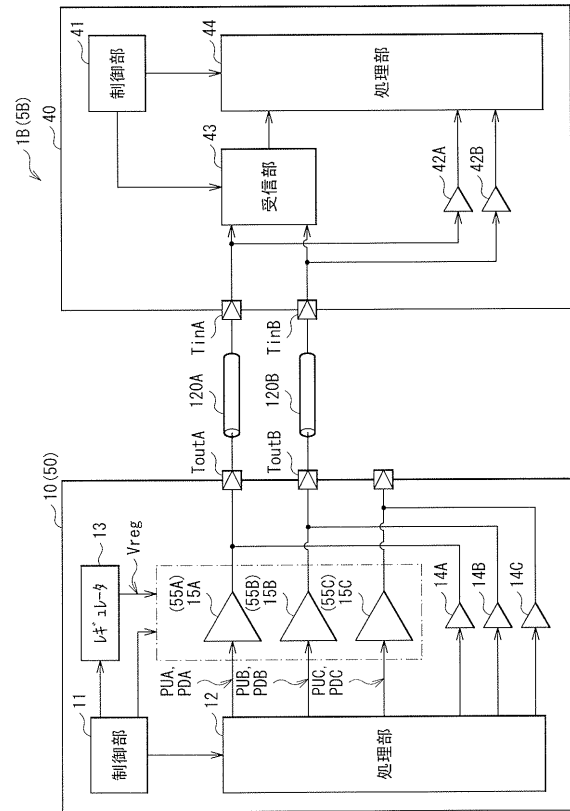
当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

30

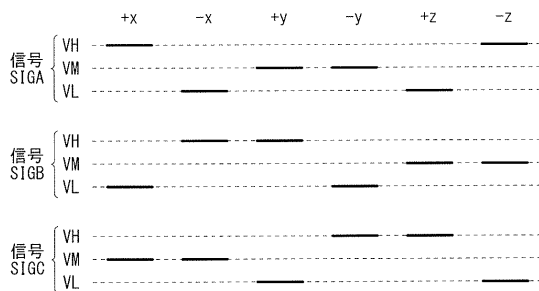
【図 1 A】



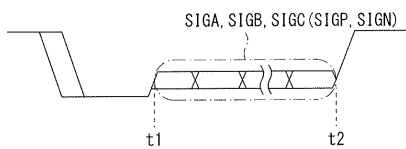
【図 1 B】



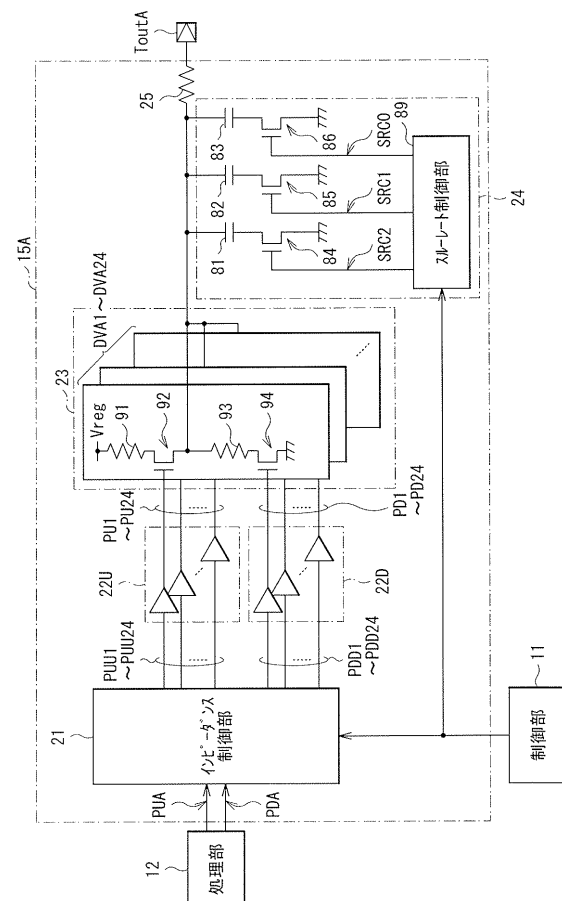
【図 2】



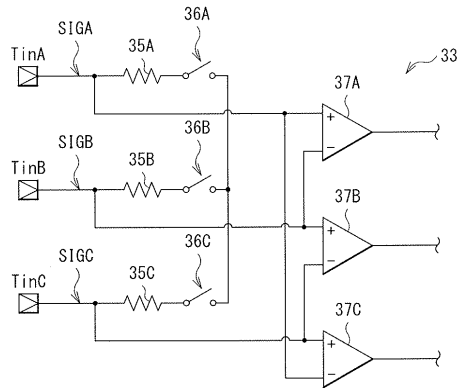
【図 3】



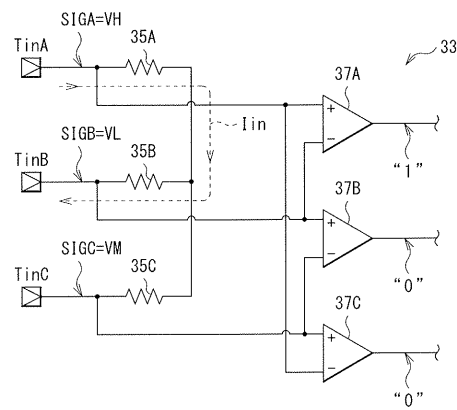
【図 4】



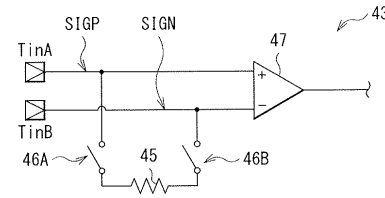
【図 5】



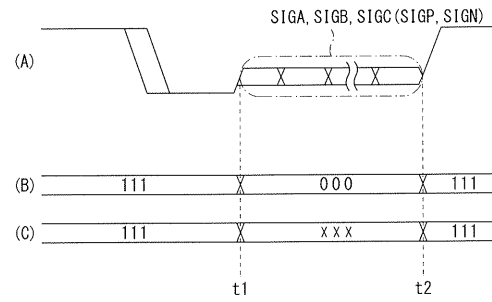
【図 6】



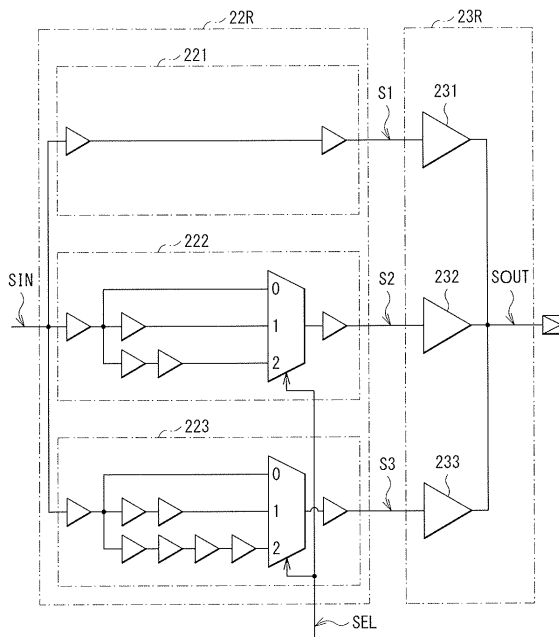
【図 7】



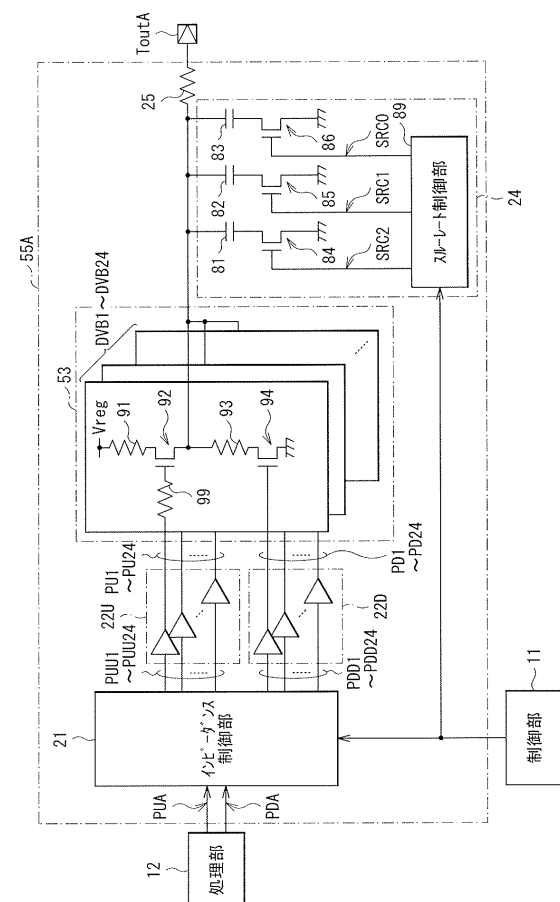
【図 8】



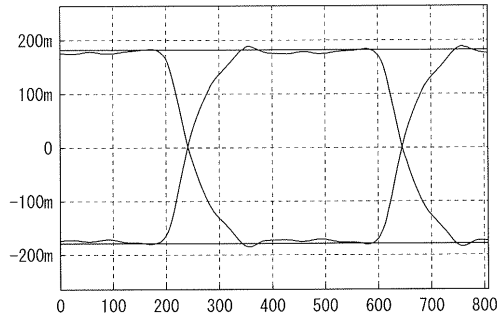
【図 9】



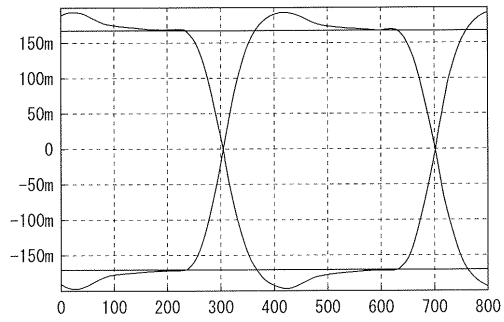
【図 10】



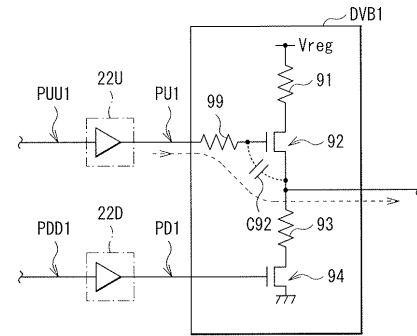
【図 1 1】



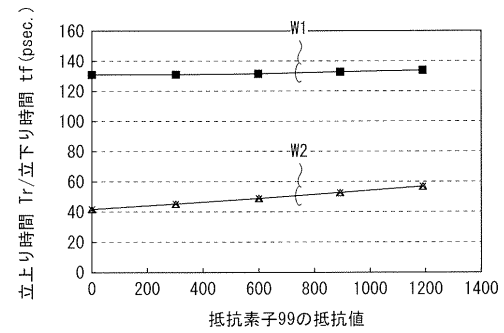
【図 1 2】



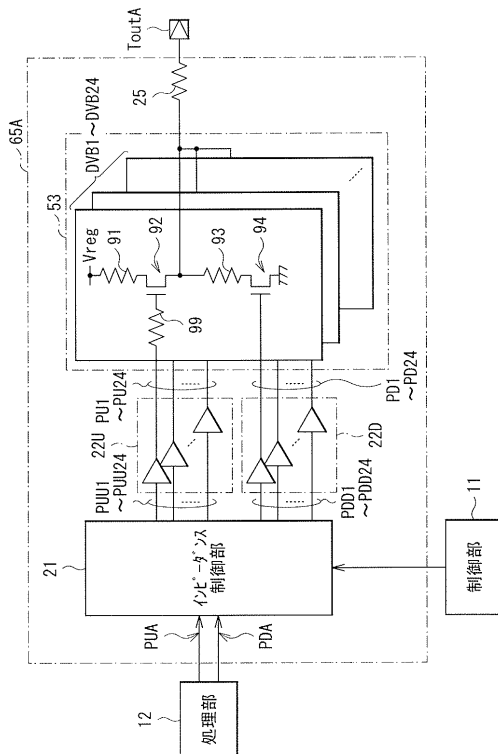
【図 1 3】



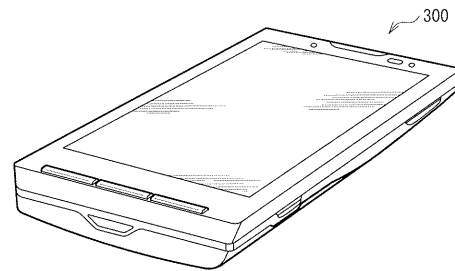
【図 1 4】



【図 1 5】



【図 1 6】



【図 18】

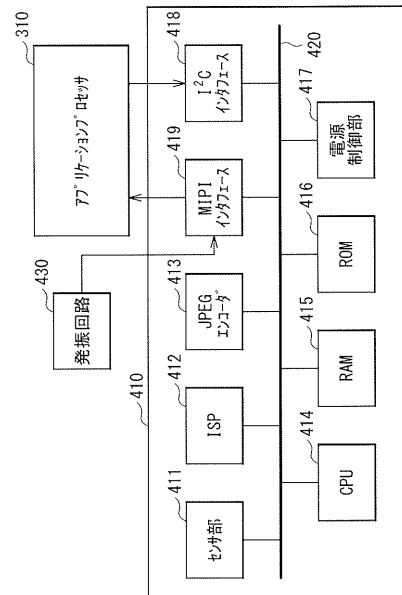


Figure 1 is a block diagram of a vehicle control system 600. The system includes a control unit 660 connected to an operation unit 661, a display unit 662, and an input/output unit 663. The control unit 660 is also connected to a bus 690. The bus 690 connects to various subsystems: 610 (drive system control unit) and 611 (vehicle status output unit), 620 (battery system control unit) and 621 (battery output unit), 630 (battery control unit) and 631 (battery output unit), 640 (vehicle information output unit) and 641 (vehicle information output unit), and 650 (vehicle information output unit) and 651 (vehicle status output unit).

---

フロントページの続き

(58)調査した分野(Int.Cl., DB名)

H04L 25/02

H04L 25/49