

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成29年10月26日(2017.10.26)

【公表番号】特表2016-529698(P2016-529698A)

【公表日】平成28年9月23日(2016.9.23)

【年通号数】公開・登録公報2016-056

【出願番号】特願2016-523865(P2016-523865)

【国際特許分類】

H 01 L 21/331 (2006.01)

H 01 L 29/737 (2006.01)

H 01 L 29/06 (2006.01)

H 01 L 21/8222 (2006.01)

H 01 L 27/06 (2006.01)

【F I】

H 01 L 29/72 H

H 01 L 29/06 3 0 1 G

H 01 L 27/06 1 0 1 D

【手続補正書】

【提出日】平成29年9月12日(2017.9.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

p型半導体ダイの第1の対向表面及び第2の対向表面の双方の各々上にn型エミッタ/コレクタ領域とp型ベース接触領域との双方を含む電力半導体素子をスイッチングする方法であって、

オン状態において、前記エミッタ/コレクタ領域の間に外部電圧差が印加されると、前記エミッタ/コレクタ領域のうちのより正である方により近いベース接触領域を介してベース電流を流し、前記ベース接触領域の他方を介してベース電流を流さないことを備え、

前記第1の表面上の前記ベース接触領域は、前記半導体ダイ自体を通ることを除いて、前記第2の表面上の前記ベース接触領域に電気的に接続されておらず、

前記第1の表面上の前記エミッタ/コレクタ領域は、前記印加された外部電圧差を作用させない場合に、前記半導体ダイ自体を通ることを除いて、前記第2の表面上の前記エミッタ/コレクタ領域に電気的に接続されず、

ダイオード電圧降下未満のオン状態電圧降下を有する双方向スイッチングが達成される、方法。

【請求項2】

請求項1に記載の方法であって、

前記半導体ダイは、シリコンである、方法。

【請求項3】

請求項1に記載の方法であって、さらに、

オフ状態では、前記ベース接触領域のうちの1つを浮動させることを備える、方法。

【請求項4】

n型半導体ダイの第1の対向表面及び第2の対向表面の双方の各々上にp型エミッタ/コレクタ領域とn型ベース接触領域との双方を含む電力半導体素子をスイッチングする方

法であって、

オン状態において、前記エミッタ／コレクタ領域の間に外部電圧差が印加されると、前記エミッタ／コレクタ領域のうちのより負である方により近いベース接触領域を介してベース電流を流し、前記ベース接触領域の他方を介してベース電流を流さないことを備え、

前記第1の表面上の前記ベース接触領域は、前記半導体ダイ自体を通ることを除いて、前記第2の表面上の前記ベース接触領域に電気的に接続されておらず、

前記第1の表面上の前記エミッタ／コレクタ領域は、前記印加された外部電圧差を作用させない場合に、前記半導体ダイ自体を通ることを除いて、前記第2の表面上の前記エミッタ／コレクタ領域に電気的に接続されず、

ダイオード電圧降下未満のオン状態電圧降下を有する双方向スイッチングが達成される方法。

【請求項5】

請求項4に記載の方法であって、

前記半導体ダイは、シリコンである、方法。

【請求項6】

請求項4に記載の方法であって、さらに、

オフ状態では、前記ベース接触領域のうちの1つを浮動させることを備える、方法。