

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号  
特許第7584367号  
(P7584367)

(45)発行日 令和6年11月15日(2024.11.15)

(24)登録日 令和6年11月7日(2024.11.7)

(51)国際特許分類	F I
H 0 3 K 17/00 (2006.01)	H 0 3 K 17/00 B
H 0 3 K 17/08 (2006.01)	H 0 3 K 17/08 C
H 0 3 K 17/082 (2006.01)	H 0 3 K 17/082

請求項の数 8 (全15頁)

(21)出願番号	特願2021-119568(P2021-119568)	(73)特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	令和3年7月20日(2021.7.20)	(73)特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
(65)公開番号	特開2023-15658(P2023-15658A)	(74)代理人	110003362 弁理士法人 i . P A R T N E R S 特許事務所
(43)公開日	令和5年2月1日(2023.2.1)	(72)発明者	篠原 正俊 神奈川県川崎市幸区堀川町580番1号 東芝デバイスソリューション株式会社内
審査請求日	令和5年9月7日(2023.9.7)	審査官	柳下 勝幸

最終頁に続く

(54)【発明の名称】 多チャンネルスイッチIC

## (57)【特許請求の範囲】

## 【請求項1】

出力端子を介して出力信号を出力する出力トランジスタと、前記出力トランジスタに流れる電流に応じて検出電流を検出する過電流検出回路と、アノードに前記検出電流が入力されるダイオードとから構成されるスイッチユニットが複数設けられる多チャンネルスイッチユニットと、

各スイッチユニットに接続され、前記ダイオードを介して前記過電流検出回路に接続され、前記ダイオードのカソードに接続される共通テスト端子と、を具備することを特徴とする多チャンネルスイッチIC。

## 【請求項2】

出力端子を介して出力信号を出力する出力トランジスタと、前記出力トランジスタに流れる電流に応じて検出電流を検出する過電流検出回路と、アノードに前記検出電流が入力されるダイオードとから構成されるスイッチユニットが3つ以上配置される多チャンネルスイッチユニットと、

前記多チャンネルスイッチユニットの奇数番目のスイッチユニットに設けられる前記ダイオードのカソードに接続される第1共通テスト端子と、

前記多チャンネルスイッチユニットの偶数番目のスイッチユニットに設けられる前記ダイオードのカソードに接続される第2共通テスト端子と、を具備することを特徴とする多チャンネルスイッチIC。

## 【請求項3】

10

20

前記過電流検出回路は、検出電圧端子を介して、前記出力トランジスタに流れる電流に応じて検出電圧を出力する

ことを特徴とする請求項 1 又は 2 に記載の多チャンネルスイッチ IC。

【請求項 4】

前記出力トランジスタは、ハイサイド出力 MOS トランジスタである

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の多チャンネルスイッチ IC。

【請求項 5】

前記過電流検出回路は、一端が電源に接続され、他端が前記出力トランジスタの第 1 端子に接続される第 1 抵抗を有し、

前記過電流検出回路は、前記第 1 抵抗の他端側から前記検出電流を検出し、前記第 1 抵抗に流れる電流に応じて前記検出電圧を検出する

10

ことを特徴とする請求項 3 に記載の多チャンネルスイッチ IC。

【請求項 6】

前記出力トランジスタは、ローサイド出力 MOS トランジスタである

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の多チャンネルスイッチ IC。

【請求項 7】

前記過電流検出回路は、前記多チャンネルスイッチユニットのテスト時に、奇数番目の前記スイッチユニットの出力トランジスタを同時オンし、偶数番目の前記スイッチユニットの出力トランジスタをオフしたときに、奇数番目の前記スイッチユニットから偶数番目の前記スイッチユニットへのノイズの影響の有無を確認し、

20

奇数番目の前記スイッチユニットの出力トランジスタをオフし、偶数番目の前記スイッチユニットの出力トランジスタを同時オンしたときに、偶数番目の前記スイッチユニットから奇数番目の前記スイッチユニットへのノイズの影響の有無を確認する

ことを特徴とする請求項 2 に記載の多チャンネルスイッチ IC。

【請求項 8】

前記多チャンネルスイッチ IC は、モータ制御システム、バッテリー監視システム、パワーマネージメントシステム、照明監視システムの少なくともいずれか 1 つに適用される

ことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の多チャンネルスイッチ IC。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明の実施形態は、多チャンネルスイッチ IC に関する。

【背景技術】

【0002】

スイッチ IC は、産業用及び民生用などに適用され、出力トランジスタ、コントローラ、ドライバなどを備える。スイッチ IC は、モータ制御システム、バッテリー監視システム、パワーマネージメントシステム、照明制御システム等などに搭載され、近年多チャンネル化が進展している。

【0003】

多チャンネルスイッチ IC では、過電流検出や過熱検出が重要となる。過電流検出や過熱検出などを行う保護機能回路は、スイッチ IC の動作異常やアプリケーションの破壊などを防止する。保護機能回路では、チャンネルごとにテスト端子が設けられるのでテスト端子の数が増加するという問題点がある。

40

【0004】

保護機能回路を備える多チャンネルスイッチ IC では、チップサイズの増大やテストの複雑化を考慮してテスト端子の数の低減化が強く要求されている。

【先行技術文献】

【特許文献】

【0005】

【文献】特開 2012 - 90108 号公報

50

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

本発明は、テスト端子の数を低減することができる多チャンネルスイッチICを提供することにある。

## 【課題を解決するための手段】

## 【0007】

一つの実施形態によれば、多チャンネルスイッチICは、多チャンネルスイッチユニット、共通テスト端子を含む。多チャンネルスイッチユニットは、複数のスイッチユニットを含む。各スイッチユニットは、出力端子を介して出力信号を出力する出力トランジスタと、出力トランジスタに流れる電流に応じて検出電流を検出する過電流検出回路と、アノードに検出電流が入力されるダイオードとから構成される。共通テスト端子は、各チャンネルスイッチユニットに接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。

10

## 【図面の簡単な説明】

## 【0008】

【図1】第1の実施形態に係る多チャンネルスイッチICを示す回路図である。

【図2】第1の実施形態に係る多チャンネルスイッチICのテストを説明する図である。

【図3】第1の実施形態に係る多チャンネルスイッチICのテストを説明するタイミングチャート。

20

【図4】第2の実施形態に係る多チャンネルスイッチICを示す回路図である。

【図5】第3の実施形態に係る多チャンネルスイッチICを示す回路図である。

【図6】第3の実施形態に係る多チャンネルスイッチICのテストを説明するタイミングチャート。

【図7】第3の実施形態に係る多チャンネルスイッチICのテストを説明するタイミングチャート。

【図8】第1の変形例の多チャンネルスイッチICを示す回路図である。

【図9】比較例の多チャンネルスイッチICを示す回路図である。

## 【0009】

以下本発明の実施形態について図面を参照しながら説明する。

30

## 【0010】

(第1の実施形態)

まず、第1の実施形態に係る多チャンネルスイッチICについて、図面を参照して説明する。図1は多チャンネルスイッチICを示す回路図である。

## 【0011】

第1の実施形態では、多チャンネルスイッチICは、2つのスイッチユニット、共通テスト端子を含む。2つのスイッチユニットは、それぞれ、出力端子を介して出力信号を出力する出力トランジスタと、出力トランジスタに流れる電流に応じて検出電流を検出する過電流検出回路と、アノードに検出電流が入力されるダイオードとから構成される。共通テスト端子は、2つのスイッチユニットに接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。

40

## 【0012】

図1に示すように、多チャンネルスイッチIC100は、2チャンネルスイッチICであり、スイッチユニット1、スイッチユニット2、コントローラ3A、ドライバ4A、共通テスト端子Pcmを含む。多チャンネルスイッチIC100は、過電流の発生を監視する保護機能回路としての過電流検出回路を搭載してスイッチユニットの動作異常やアプリケーションの破壊などを防止している。多チャンネルスイッチIC100は、産業用及び民生用に適用され、モータ制御システム、バッテリー監視システム、パワーマネージメントシステム、照明監視システムなどに搭載される。

## 【0013】

50

コントローラ 3 A は、ドライバ 4 A の動作を制御する制御信号  $S_{cn}$  をドライバ 4 A に出力する。コントローラ 3 A は、通常動作時、テスト時にスイッチユニット 1 とスイッチユニット 2 から出力される情報を入力し、その情報に基づいてスイッチユニット 1 及びスイッチユニット 2 をフィードバック制御する(詳細は後述する)。

【0014】

ドライバ 4 A は、制御信号  $S_{cn}$  に基づいて、スイッチユニット 1 の出力 MOS トランジスタ  $M T 1$  の動作を制御する制御信号  $S_{sg 1}$ 、スイッチユニット 2 の出力 MOS トランジスタ  $M T 2$  の動作を制御する制御信号  $S_{sg 2}$  を生成する。

【0015】

スイッチユニット 1 とスイッチユニット 2 は、同一回路構成を有する。

10

【0016】

スイッチユニット 1 は、過電流検出回路 1 1、ダイオード  $D 1$ 、出力 MOS トランジスタ  $M T 1$ 、出力端子  $P out 1$  を含む。

【0017】

出力 MOS トランジスタ  $M T 1$  (出力トランジスタ) は、ハイサイド  $N ch$  出力 MOS トランジスタである。出力 MOS トランジスタ  $M T 1$  は、第 1 端子 (ドレイン) が抵抗  $R 1$  を介して電源電圧 (高電位側電源)  $V dd$  に接続され、制御端子 (ゲート) に制御信号  $S_{sg 1}$  を入力し、制御信号  $S_{sg 1}$  がイネーブル状態のときにオンして第 2 端子 (ソース) 側から出力信号 (出力電流  $I out 1$ ) を出力端子  $P out 1$  に出力する。

【0018】

過電流検出回路 1 1 は、保護機能回路として機能し、出力 MOS トランジスタ  $M T 1$  に流れる出力電流  $I out 1$  を監視する。過電流検出回路 1 1 は、出力電流  $I out 1$  が所定値以内か或いは所定値以上 (過電流) かを検出する。過電流検出回路 1 1 は、出力 MOS トランジスタ  $M T 1$  に所定値以上の過電流が流れた場合に、その情報をコントローラ 3 A にフィードバック送信する。コントローラ 3 A は、過電流検出回路 1 1 で検出された過電流情報を入力して、スイッチユニット 1 の発熱や破壊、出力端子  $P out 1$  の出力側に設けられるアプリケーションの発熱や破壊を未然に防止する。

20

【0019】

過電流検出回路 1 1 は、電流源 1 2、電流源 1 3、抵抗  $R 1 \sim R 7$ 、PNP トランジスタ  $Q 1 \sim Q 3$ 、検出電圧端子  $P v dt 1$  を含む。

30

【0020】

抵抗  $R 1$  は、一端 (ノード  $N 1$ ) が電源電圧 (高電位側電源)  $V dd$  に接続され、他端 (ノード  $N 2$ ) が出力 MOS トランジスタ  $M T 1$  の第 1 端子 (ドレイン) に接続される。抵抗  $R 2$  は、一端がノード  $N 1$  に接続され、他端がノード  $N 3$  に接続される。抵抗  $R 3$  は、一端がノード  $N 2$  に接続され、他端がノード  $N 4$  に接続される。PNP トランジスタ  $Q 3$  は、第 1 端子 (エミッタ) がノード  $N 3$  に接続され、制御端子 (ベース) がノード  $N 6$  に接続される。抵抗  $R 4$  は、一端が PNP トランジスタ  $Q 3$  の第 2 端子 (コレクタ) に接続され、他端がノード  $N 7$  に接続される。検出電圧端子  $P v dt 1$  は、ノード  $N 7$  に接続され、過電流検出回路 1 1 で検出され、出力電流  $I out 1$  に応じて検出電圧  $V dt 1$  を出力する。検出電圧  $V dt 1$  は、出力電流  $I out 1$  が設定レベルまで流れた場合に検出される。抵抗  $R 7$  は、一端がノード  $N 7$  に接続され、他端が接地電位 (低電位側電源)  $V ss$  に接続される。PNP トランジスタ  $Q 1$  は、第 1 端子 (エミッタ) がノード  $N 3$  に接続され、制御端子 (ベース) がノード  $N 5$  (第 2 端子、コレクタ) と PNP トランジスタ  $Q 2$  の制御端子 (ベース) に接続される。PNP トランジスタ  $Q 2$  は、第 1 端子 (エミッタ) がノード  $N 4$  に接続され、第 2 端子 (コレクタ) がノード  $N 6$  に接続される。抵抗  $R 5$  は、一端がノード  $N 5$  に接続され、他端がノード  $N 8$  に接続される。電流源 1 2 は、抵抗  $R 5$  と接地電位 (低電位側電源)  $V ss$  の間に設けられ、接地電位 (低電位側電源)  $V ss$  側に電流  $I 1$  を流す。抵抗  $R 6$  は、一端がノード  $N 6$  に接続され、他端がノード  $N 9$  に接続される。電流源 1 3 は、抵抗  $R 6$  と接地電位 (低電位側電源)  $V ss$  の間に設けられ、接地電位 (低電位側電源)  $V ss$  側に電流  $I 2$  を流す。

40

50

## 【0021】

PNPトランジスタQ1とPNPトランジスタQ2は、カレントミラー回路を構成し、ミラー比(PNPトランジスタQ1のエミッタ面積とPNPトランジスタQ2のエミッタ面積の比)に応じて、ミラー倍された電流I2を接地電位(低電位側電源)Vss側に流す。カレントミラー回路を構成するPNPトランジスタQ1とPNPトランジスタQ2の代わりにNPNトランジスタ、NchMOSトランジスタ、PchMOSトランジスタなどを用いてもよい。

## 【0022】

過電流検出回路11は、出力MOSトランジスタMT1に流れる電流に応じて検出電流Idt1をノードN2(抵抗R1の他端) 抵抗R3 ノードN4を経由して出力する。

10

## 【0023】

ダイオードD1は、ベースがコレクタに接地するベース接地PNPトランジスタである。ダイオードD1は、アノードに検出電流Idt1を入力し、カソードが共通テスト端子Pcmtに接続される。ダイオードD1は、検出電流Idt1に対して順方向となり、共通テスト端子Pcmtを介して他のスイッチユニット(スイッチユニット2)から発生する検出電流Idt(スイッチユニット2の検出電流Idt2)に対して逆方向となり検出電流Idt(スイッチユニット2の検出電流Idt2)の過電流検出回路11への進入を遮断する。

スイッチユニット2は、過電流検出回路21、ダイオードD2、出力MOSトランジスタMT2、出力端子Pout2を含む。

20

## 【0024】

出力MOSトランジスタMT2(出力トランジスタ)は、ハイサイドNch出力MOSトランジスタである。出力MOSトランジスタMT2は、第1端子(ドレイン)が抵抗R11を介して電源電圧(高電位側電源)Vddに接続され、制御端子(ゲート)に制御信号Ssg2を入力し、制御信号Ssg2がイネーブル状態のときにオンして第2端子(ソース)側から出力信号(出力電流Iout2)を出力端子Pout2に出力する。

## 【0025】

過電流検出回路21は、保護機能回路として機能し、出力MOSトランジスタMT2に流れる出力電流Iout2を監視する。過電流検出回路21は、出力電流Iout2が所定値以内か或いは所定値以上(過電流)が検出する。過電流検出回路21は、出力MOSトランジスタMT2に所定値以上の過電流が流れた場合に、その情報をコントローラ3Aにフィードバック送信する。コントローラ3Aは、過電流検出回路21で検出された過電流情報を入力して、スイッチユニット2の発熱や破壊、出力端子Pout2の出力側に設けられるアプリケーションの発熱や破壊を未然に防止する。

30

## 【0026】

過電流検出回路21は、電流源22、電流源23、抵抗R11~R17、PNPトランジスタQ11~Q13、検出電圧端子Pvdt2を含む。

## 【0027】

抵抗R11は、一端(ノードN11)が電源電圧(高電位側電源)Vddに接続され、他端(ノードN12)が出力MOSトランジスタMT2の第1端子(ドレイン)に接続される。抵抗R12は、一端がノードN11に接続され、他端がノードN13に接続される。抵抗R13は、一端がノードN12に接続され、他端がノードN14に接続される。PNPトランジスタQ13は、第1端子(エミッタ)がノードN13に接続され、制御端子(ベース)がノードN16に接続される。抵抗R14は、一端がPNPトランジスタQ13の第2端子(コレクタ)に接続され、他端がノードN17に接続される。検出電圧端子Pvdt2は、ノードN17に接続され、過電流検出回路21で検出され、出力電流Iout2に応じて検出電圧Vdt2を出力する。検出電圧Vdt2は、出力電流Iout2が設定レベルまで流れた場合に検出される。抵抗R17は、一端がノードN17に接続され、他端が接地電位(低電位側電源)Vssに接続される。PNPトランジスタQ11は、第1端子(エミッタ)がノードN13に接続され、制御端子(ベース)がノードN15(第2端子

40

50

、コレクタ)とPNPトランジスタQ12の制御端子(ベース)に接続される。PNPトランジスタQ12は、第1端子(エミッタ)がノードN14に接続され、第2端子(コレクタ)がノードN16に接続される。抵抗R15は、一端がノードN15に接続され、他端がノードN18に接続される。電流源22は、抵抗R15と接地電位(低電位側電源)Vs sの間に設けられ、接地電位(低電位側電源)Vs s側に電流I11を流す。抵抗R16は、一端がノードN16に接続され、他端がノードN19に接続される。電流源23は、抵抗R16と接地電位(低電位側電源)Vs sの間に設けられ、接地電位(低電位側電源)Vs s側に電流I21を流す。

#### 【0028】

PNPトランジスタQ11とPNPトランジスタQ12は、カレントミラー回路を構成し、ミラー比(PNPトランジスタQ11のエミッタ面積とPNPトランジスタQ12のエミッタ面積の比)に応じて、ミラー倍された電流I21を接地電位(低電位側電源)Vs s側に流す。カレントミラー回路を構成するPNPトランジスタQ11とPNPトランジスタQ12の代わりにNPNトランジスタ、NchMOSトランジスタ、PchMOSトランジスタなどを用いてもよい。

10

#### 【0029】

過電流検出回路21は、出力MOSトランジスタMT2に流れる電流に応じて検出電流Idt2をノードN12(抵抗R11の他端) 抵抗R13 ノードN14を経由して出力する。

#### 【0030】

ダイオードD2は、ベースがコレクタに接地するベース接地PNPトランジスタである。ダイオードD2は、アノードに検出電流Idt2を入力し、カソードが共通テスト端子Pcmtに接続される。ダイオードD2は、検出電流Idt2に対して順方向となり、共通テスト端子Pcmtを介して他のスイッチユニット(スイッチユニット1)から発生する検出電流Idt(スイッチユニット1の検出電流Idt1)に対して逆方向となり検出電流Idt(スイッチユニット1の検出電流Idt1)の過電流検出回路21への進入を遮断する。

20

#### 【0031】

比較例の多チャンネルスイッチICについて、図9を参照して説明する。図9に示すように、比較例の多チャンネルスイッチIC400は、本実施形態の多チャンネルスイッチIC100に対してダイオードD1、ダイオードD2が省かれており、共通テスト端子Pcmtの代わりにテスト端子Pt1とテスト端子Pt2が設けられている。比較例の多チャンネルスイッチIC400は、スイッチユニット毎にテスト端子が設けられているので、本実施例の多チャンネルスイッチIC100に対してテスト端子の数が多し。比較例の多チャンネルスイッチIC400では、本実施例の多チャンネルスイッチIC100に対して異なる点のみ説明する。

30

#### 【0032】

スイッチユニット1bとスイッチユニット2bは、同一回路構成を有する。

#### 【0033】

スイッチユニット1bは、過電流検出回路11、出力MOSトランジスタMT1、出力端子Pout1を含む。スイッチユニット2bは、過電流検出回路21、出力MOSトランジスタMT2、出力端子Pout2を含む。

40

#### 【0034】

テスト端子Pt1は、過電流検出回路11のノードN4に接続され、検出電流Idt1を入力する。テスト端子Pt2は、過電流検出回路21のノードN14に接続され、検出電流Idt2を入力する。

#### 【0035】

次に、多チャンネルスイッチIC100のテストについて図2、図3を参照して説明する。図2は多チャンネルスイッチICのテストを説明する図である。図3は多チャンネルスイッチICのテストを説明するタイミングチャートである。

50

## 【 0 0 3 6 】

図 2 示すように、多チャンネルスイッチ IC 1 0 0 のダイソータ ( D / S ) やチャンネルスイッチ IC モジュールなどのテスト時、テスト 5 A はプローブなどを用いて共通テスト端子 P c m t、検出電圧端子 P v d t 1、検出電圧端子 P v d t 1 などにコンタクトし、共通テスト端子 P c m t、検出電圧端子 P v d t 1、検出電圧端子 P v d t 1 などからそれぞれ出力される情報を取得する。

## 【 0 0 3 7 】

図 3 に示すように、多チャンネルスイッチ IC 1 0 0 のスイッチユニット 1 とスイッチユニット 2 のパラレルテスト ( 順次テスト ) では、例えば、制御信号 S s g 1 をイネーブル状態 ( High Level )、制御信号 S s g 2 をディセーブル状態 ( Low Level ) に設定する。このとき出力 MOS トランジスタ M T 1 がオンし、出力 MOS トランジスタ M T 2 がオフし、出力電流 I o u t 1 に応じて検出電流 I d t 1 を共通テスト端子 P c m t を介して検出し、出力電流 I o u t 1 に応じて検出電圧 V d t 1 を検出電圧端子 P v d t 1 を介して検出する。検出電流 I d t 1、検出電圧 V d t 1 の値から出力電流 I o u t 1 が所定の範囲内か或いは範囲外 ( 過電流 ) かを判定する。

10

## 【 0 0 3 8 】

次に、制御信号 S s g 2 をイネーブル状態 ( High Level )、制御信号 S s g 1 をディセーブル状態 ( Low Level ) に設定する。このとき出力 MOS トランジスタ M T 1 がオフし、出力 MOS トランジスタ M T 2 がオンし、出力電流 I o u t 2 に応じて検出電流 I d t 2 を共通テスト端子 P c m t を介して検出し、出力電流 I o u t 2 に応じて検出電圧 V d t 2 を検出電圧端子 P v d t 2 を介して検出する。検出電流 I d t 2、検出電圧 V d t 2 の値から出力電流 I o u t 2 が所定の範囲内か或いは範囲外 ( 過電流 ) かを判定する。

20

## 【 0 0 3 9 】

多チャンネルスイッチ IC 1 0 0 のスイッチユニット 1 とスイッチユニット 2 の同時テストでは、制御信号 S s g 1 をイネーブル状態 ( High Level )、制御信号 S s g 2 をイネーブル状態 ( High Level ) に設定する。このとき出力 MOS トランジスタ M T 1 がオンし、出力 MOS トランジスタ M T 2 がオンし、合算出力電流 ( I o u t 1 + I o u t 2 ) に応じた合算検出電流 ( I d t 1 + I d t 2 ) を共通テスト端子 P c m t を介して検出し、出力電流 I o u t 1 に応じて検出電圧 V d t 1 を検出電圧端子 P v d t 1 を介して検出し、出力電流 I o u t 2 に応じて検出電圧 V d t 2 を検出電圧端子 P v d t 2 を介して検出する。合算検出電流 ( I d t 1 + I d t 2 )、検出電圧 V d t 1、検出電圧 V d t 2 の値から出力電流 I o u t 1、出力電流 I o u t 2 が所定の範囲内か或いは範囲外 ( 過電流 ) かを判定する。

30

## 【 0 0 4 0 】

上述したように、第 1 の実施形態の多チャンネルスイッチ IC 1 0 0 では、スイッチユニット 1、スイッチユニット 2、コントローラ 3 A、ドライバ 4 A、共通テスト端子 P c m t が設けられる。スイッチユニット 1 は、過電流検出回路 1 1、ダイオード D 1、出力 MOS トランジスタ M T 1、出力端子 P o u t 1 を含む。スイッチユニット 2 は、過電流検出回路 2 1、ダイオード D 2、出力 MOS トランジスタ M T 2、出力端子 P o u t 2 を含む。過電流検出回路 1 1 は、出力 MOS トランジスタ M T 1 に流れる出力電流 I o u t 1 に応じて検出電流 I d t 1 を共通テスト端子 P c m t を介して出力する。過電流検出回路 2 1 は、出力 MOS トランジスタ M T 2 に流れる出力電流 I o u t 2 に応じて検出電流 I d t 2 を共通テスト端子 P c m t を介して出力する。

40

## 【 0 0 4 1 】

このため、テスト端子の数を削減することができる。したがって、チップサイズやテストコストの上昇を抑制することができる。

## 【 0 0 4 2 】

なお、本実施形態の多チャンネルスイッチ IC 1 0 0 では、過電流検出回路を用いてハイサイド出力 MOS トランジスタに流れる出力電流を監視しているが必ずしもこれに限定されるものではない。図 8 に示す第 1 の変形例の多チャンネルスイッチ IC 1 0 0 a のように

50

、ローサイド出力MOSトランジスタに流れる出力電流を監視してもよい。具体的には、多チャンネルスイッチIC100aは、スイッチユニット1a、スイッチユニット2a、コントローラ3C、ドライバ4C、共通テスト端子Pcmtが設けられる。

【0043】

スイッチユニット1aは、過電流検出回路11、ダイオードD1、出力MOSトランジスタMT1、出力MOSトランジスタMT11、出力端子Pout1を含む。スイッチユニット2aは、過電流検出回路21、ダイオードD2、出力MOSトランジスタMT2、出力MOSトランジスタMT21、出力端子Pout2を含む。以下、多チャンネルスイッチIC100と異なる点のみ説明する。

【0044】

コントローラ3Cは、ドライバ4Cの動作を制御する制御信号Scnbをドライバ4Cに出力する。コントローラ3Cは、通常動作時、テスト時にスイッチユニット1aとスイッチユニット2aから出力される情報を入力し、その情報に基づいてスイッチユニット1aとスイッチユニット2aをフィードバック制御する。

【0045】

ドライバ4Cは、制御信号Scnbに基づいて、スイッチユニット1aの出力MOSトランジスタMT11の動作を制御する制御信号Ssg11、スイッチユニット2aの出力MOSトランジスタMT21の動作を制御する制御信号Ssg21を生成する。

【0046】

スイッチユニット1aとスイッチユニット2aは、同一回路構成を有する。

【0047】

出力MOSトランジスタMT1は、第1端子(ドレイン)が電源電圧(高電位側電源)Vddに接続され、制御端子(ゲート)に制御信号Ssg1が入力され、第2端子(ソース)がノードN10、出力端子Pout1に接続される。出力MOSトランジスタMT11は、ローサイドNch出力MOSトランジスタであり、第1端子(ドレイン)がノードN10に接続され、制御端子(ゲート)に制御信号Ssg11が入力され、第2端子(ソース)がノードN1に接続され、制御信号Ssg11がイネーブル状態(High Level)のときにオンし、制御信号Ssg11がディセーブル状態(Low Level)のときにオフする。過電流検出回路11は、出力MOSトランジスタMT11に流れる電流に応じて検出電流と検出電圧を出力する。

【0048】

出力MOSトランジスタMT2は、第1端子(ドレイン)が電源電圧(高電位側電源)Vddに接続され、制御端子(ゲート)に制御信号Ssg2が入力され、第2端子(ソース)がノードN20、出力端子Pout2に接続される。出力MOSトランジスタMT21は、ローサイドNch出力MOSトランジスタであり、第1端子(ドレイン)がノードN20に接続され、制御端子(ゲート)に制御信号Ssg21が入力され、第2端子(ソース)がノードN11に接続され、制御信号Ssg21がイネーブル状態(High Level)のときにオンし、制御信号Ssg21がディセーブル状態(Low Level)のときにオフする。過電流検出回路21は、出力MOSトランジスタMT21に流れる電流に応じて検出電流と検出電圧を出力する。

【0049】

(第2の実施形態)

次に、第2の実施形態に係る多チャンネルスイッチICについて、図面を参照して説明する。図4は多チャンネルスイッチICを示す回路図である。

【0050】

第2の実施形態では、多チャンネルスイッチICは、4つのスイッチユニット、共通テスト端子を含む。4つのスイッチユニットは、それぞれ、出力端子を介して出力信号を出力する出力トランジスタと、出力トランジスタに流れる電流に応じた検出電流を検出する過電流検出回路と、アノードに検出電流を入力するダイオードとから構成される。共通テスト端子は、4つのスイッチユニットに接続され、ダイオードを介して過電流検出回路に接

10

20

30

40

50

続され、ダイオードのカソードに接続される。

【0051】

以下、第1の実施形態と同一構成部分には、同一符号を付してその部分の説明を省略し、異なる部分のみ説明する。

【0052】

図4に示すように、多チャンネルスイッチIC200は、4チャンネルスイッチICであり、スイッチユニット1乃至4、共通テスト端子Pcmtを含む。多チャンネルスイッチIC200は、過電流の発生を監視する過電流検出回路を搭載してスイッチユニットの動作異常やアプリケーションの破壊などを防止している。多チャンネルスイッチIC200は、産業用及び民生用に適用され、モータ制御システム、バッテリー監視システム、パワーマネージメントシステム、照明監視システムなどに搭載される。

10

【0053】

コントローラ3Bは、ドライバ4Bの動作を制御する制御信号Scnaをドライバ4Bに出力する。コントローラ3Bは、通常動作時、テスト時にスイッチユニット1乃至4からそれぞれ出力される情報を入力し、その情報に基づいてスイッチユニット1乃至4をフィードバック制御する。

【0054】

ドライバ4Bは、制御信号Scnaに基づいて、スイッチユニット1の出力MOSトランジスタ(図示せず)の動作を制御する制御信号Ssg1、スイッチユニット2の出力MOSトランジスタ(図示せず)の動作を制御する制御信号Ssg2、スイッチユニット3の出力MOSトランジスタ(図示せず)の動作を制御する制御信号Ssg3、スイッチユニット4の出力MOSトランジスタ(図示せず)の動作を制御する制御信号Ssg4を生成する。

20

【0055】

スイッチユニット1乃至4は、同一回路構成を有する。

【0056】

スイッチユニット3の設けられる過電流検出回路(図示せず)は、出力MOSトランジスタ(図示せず)に流れる出力電流に応じて検出電流と検出電圧を検出する。スイッチユニット4の設けられる過電流検出回路(図示せず)は、出力MOSトランジスタ(図示せず)に流れる出力電流に応じて検出電流と検出電圧を検出する。

30

【0057】

スイッチユニット3の過電流検出回路(図示せず)から出力される検出電流は、ダイオード(図示せず)を介して共通テスト端子Pcmtに入力され、スイッチユニット4の過電流検出回路(図示せず)から出力される検出電流は、ダイオード(図示せず)を介して共通テスト端子Pcmtに入力される。

【0058】

上述したように、第2の実施形態の多チャンネルスイッチIC200では、スイッチユニット1乃至4、共通テスト端子Pcmtが設けられる。スイッチユニット1乃至4は、同一回路構成を有する。スイッチユニット1乃至4からそれぞれ出力される検出電流は、ダイオードを介して共通テスト端子Pcmtに入力される。

40

【0059】

このため、テスト端子の数を削減することができる。したがって、チップサイズやテストコストの上昇を抑制することができる。

【0060】

なお、本実施形態の多チャンネルスイッチICは、4チャンネル構成にしているが必ずしもこれに限定されるものではない。例えば、3チャンネル構成や5チャンネル構成以上にしてもよい。

【0061】

(第3の実施形態)

次に、第3の実施形態に係る多チャンネルスイッチICについて、図面を参照して説明す

50

る。図5は多チャンネルスイッチICを示す回路図である。

【0062】

第3の実施形態では、多チャンネルスイッチICは、4つのスイッチユニット、第1共通テスト端子、第2共通テスト端子を含む。4つのスイッチユニットは、それぞれ、出力端子を介して出力信号を出力する出力トランジスタと、出力トランジスタに流れる電流に応じた検出電流を検出する過電流検出回路と、アノードに検出電流を入力するダイオードとから構成される。第1共通テスト端子は、奇数番目のスイッチユニットに接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。第2共通テスト端子は、偶数番目のスイッチユニットに接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。

10

【0063】

以下、第2の実施形態と同一構成部分には、同一符号を付してその部分の説明を省略し、異なる部分のみ説明する。

【0064】

図5に示すように、多チャンネルスイッチIC300は、4チャンネルスイッチICであり、スイッチユニット1乃至4、共通テスト端子Pcmt1、共通テスト端子Pcmt2を含む。多チャンネルスイッチIC300は、過電流の発生を監視する過電流検出回路を搭載してスイッチユニットの動作異常やアプリケーションの破壊などを防止している。多チャンネルスイッチIC300は、産業用及び民生用に適用され、モータ制御システム、バッテリー監視システム、パワーマネジメントシステム、照明監視システムなどに搭載される。

20

【0065】

共通テスト端子Pcmt1(第1共通テスト端子)は、奇数番目のスイッチユニットであるスイッチユニット1及びスイッチユニット3に接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。共通テスト端子Pcmt2(第2共通テスト端子)は、偶数番目のスイッチユニットであるスイッチユニット2及びスイッチユニット4に接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。

【0066】

次に、多チャンネルスイッチIC300のテストについて図6、図7を参照して説明する。図6、図7は多チャンネルスイッチICのテストを説明するタイミングチャートである。図6は隣接チャンネルによるノイズの影響がない場合のタイミングチャートであり、図7は隣接チャンネルによるノイズの影響がある場合のタイミングチャートである。

30

【0067】

図6に示すように、例えば、奇数番目のスイッチユニット(スイッチユニット1及びスイッチユニット3)の出力MOSトランジスタを同時オンして、合算出力電流( $I_{out1} + I_{out3}$ )に応じて共通テスト端子Pcmt1(第1共通テスト端子)に合算検出電流( $I_{dt1} + I_{dt3}$ )を検出し、出力電流 $I_{out1}$ に応じて検出電圧 $V_{dt1}$ を検出し、出力電流 $I_{out3}$ に応じて検出電圧 $V_{dt3}$ を検出したとき、オンしていない偶数番目のスイッチユニット(例えば、スイッチユニット1及びスイッチユニット3の間に配置されるスイッチユニット2)に寄生動作電流などのノイズが発生しない場合、検出電圧端子(例えば検出電圧端子 $P_{vdt2}$ )に検出電圧が観測されない。

40

【0068】

図7に示すように、例えば、奇数番目のスイッチユニット(スイッチユニット1及びスイッチユニット3)の出力MOSトランジスタを同時オンして、合算出力電流( $I_{out1} + I_{out3}$ )に応じて共通テスト端子Pcmt1(第1共通テスト端子)に合算検出電流( $I_{dt1} + I_{dt3}$ )を検出し、出力電流 $I_{out1}$ に応じて検出電圧 $V_{dt1}$ を検出し、出力電流 $I_{out3}$ に応じて検出電圧 $V_{dt3}$ を検出したとき、オンしていない偶数番目のスイッチユニットを構成する回路が寄生動作して寄生動作電流などのノイズが発生した場合、検出電圧端子(例えば検出電圧端子 $P_{vdt2}$ )に検出電圧が観測される。

【0069】

50

具体的には、偶数番目のスイッチユニット2のみ検出電圧が観測された場合、ノイズ発生が奇数番目のスイッチユニット1及びスイッチユニット3の間に配置される偶数番目のスイッチユニット2にのみノイズが発生したと考えられる。

【0070】

また、偶数番目のスイッチユニット2及びスイッチユニット4で検出電圧が観測された場合、ノイズ発生が奇数番目のスイッチユニット1及びスイッチユニット3の間に配置される偶数番目のスイッチユニット2とスイッチユニット3に隣接配置される偶数番目のスイッチユニット4にノイズが発生したと考えられる。

【0071】

奇数番目の共通テスト端子P c m t 1、偶数番目の共通端子P c m t 2に設けることにより、多チャンネルスイッチICでの隣接するスイッチユニットで発生するチャンネル間での相互干渉やノイズ発生の有無を確認することができる。

10

【0072】

上述したように、第3の実施形態の多チャンネルスイッチIC300では、スイッチユニット1乃至4、共通テスト端子P c m t 1、共通テスト端子P c m t 2が設けられる。共通テスト端子P c m t 1は、奇数番目のスイッチユニットであるスイッチユニット1及びスイッチユニット3に接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。共通テスト端子P c m t 2は、偶数番目のスイッチユニットであるスイッチユニット2及びスイッチユニット4に接続され、ダイオードを介して過電流検出回路に接続され、ダイオードのカソードに接続される。多チャンネルスイッチIC300のテストでは、奇数番目のスイッチユニットの出力M O S トランジスタを同時オンさせて偶数番目のスイッチユニットの出力M O S トランジスタをオフさせた状態での偶数番目のスイッチユニットの検出電流と検出電圧の有無を確認し、或いは偶数番目のスイッチユニットの出力M O S トランジスタを同時オンさせて奇数番目のスイッチユニットの出力M O S トランジスタをオフさせた状態での奇数番目のスイッチユニットの検出電流と検出電圧の有無を確認して隣接するスイッチユニットで発生するチャンネル間での相互干渉やノイズ発生の有無を確認する。

20

【0073】

このため、テスト端子の数を削減しながら、隣接するスイッチユニットで発生するチャンネル間での相互干渉やノイズ発生の有無を効率的に確認することができる。

30

【0074】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0075】

1～4、1 a、1 b、2 a、2 b スwitchユニット

3 A コントローラ

4 A ドライバ

5 A テスタ

1 1、2 1 過電流検出回路

1 2、1 3、2 2、2 3 電流源

1 0 0、1 0 0 a、2 0 0、3 0 0、4 0 0 多チャンネルスイッチIC

D 1、D 2 ダイオード

I 1、I 2、I 1 1、I 2 1 電流

I d t、I d t 1、I d t 2、I d t A、I d t B 検出電流

I o u t 1、I o u t 2 出力電流

M T 1、M T 2、M T 1 1、M T 2 1 出力M O S トランジスタ

40

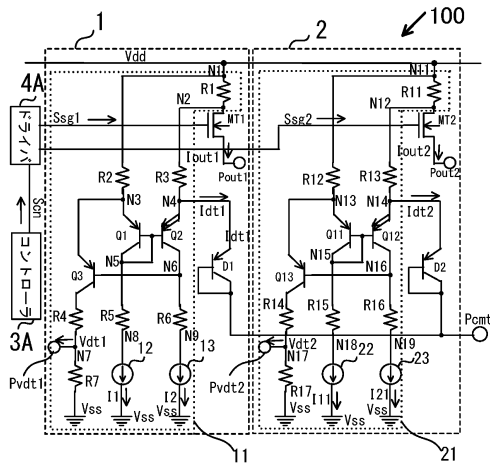
50

- N 1 ~ N 2 0 ノード
- P c m t、P c m t 1、P c m t 2 共通テスト端子
- P o u t 1、P o u t 2 出力端子
- P t 1、P t 2 テスト端子
- P v d t 1、P v d t 2 検出電圧端子
- Q 1 ~ Q 3、Q 1 1 ~ Q 1 3 PNPトランジスタ
- R 1 ~ R 6、R 1 1 ~ R 1 6 抵抗
- S c n、S c n a、S c n b、S s g 1 ~ S s g 4、S s g 1 1、S s g 2 1 制御信号
- V d d 電源電圧(高電位側電源)
- V d t 1、V d t 2 検出電圧
- V s s 接地電位(低電位側電源)

10

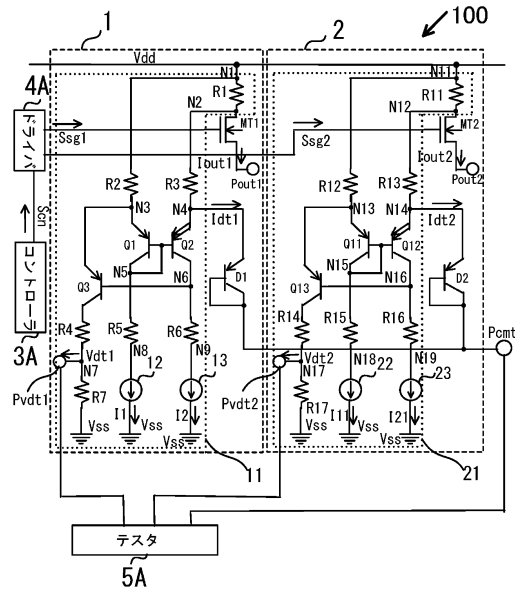
【図面】

【図 1】



- 1, 2...スイッチユニット
- 12, 13, 22, 23...電流源
- D1, D2...ダイオード
- I1, I2...検出電流
- I11, I21...出力電流
- MT1, MT2...出力MOSトランジスタ
- Pcmt...共通テスト端子
- Pout1, Pout2...出力端子
- Pvd1, Pvd2...検出電圧端子
- R1~R6, R11~R16...抵抗
- Vdd...電源電圧(高電位側電源)
- Vss...接地電位(低電位側電源)
- 11, 21...通電検出回路
- 100...多チャンネルスイッチIC
- I1, I2, I11, I21...電流
- Iout1, Iout2...出力電流
- N1~N9, N11~N19...ノード
- Q1~Q3, Q11~Q13...PNPトランジスタ
- Scn, Ssg1, Ssg2...制御信号
- Vdt1, Vdt2...検出電圧

【図 2】



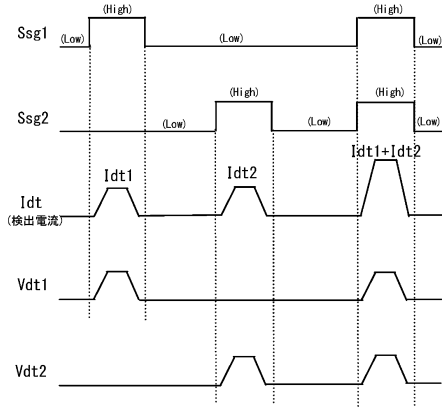
20

30

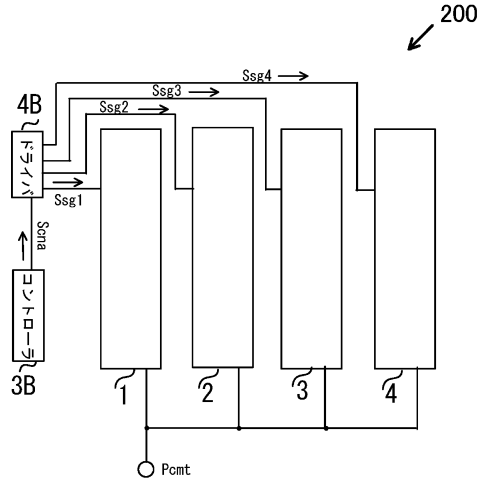
40

50

【図3】



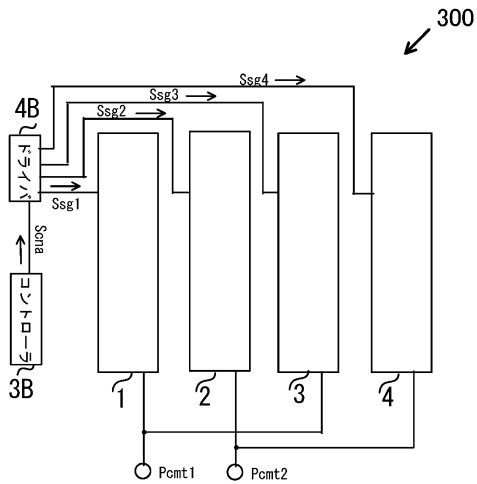
【図4】



3, 4...スイッチユニット  
Sena, Ssg3, Ssg4...制御信号  
200...多チャンネルスイッチIC

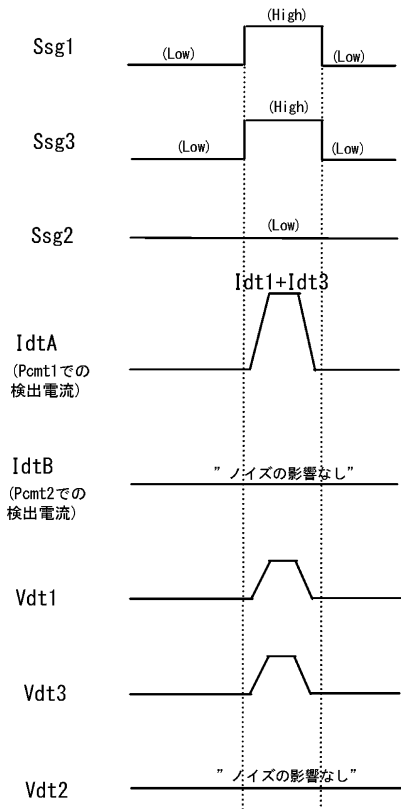
10

【図5】



300...多チャンネルスイッチIC  
Pcomt1, Pcomt2...共通テスト端子

【図6】



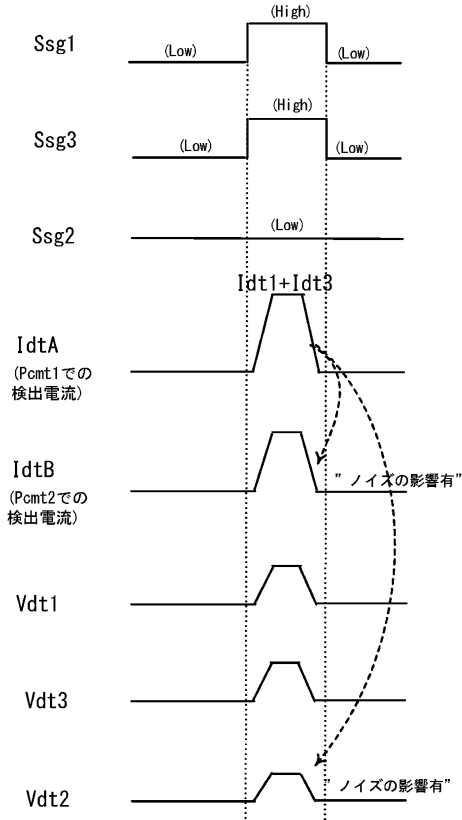
20

30

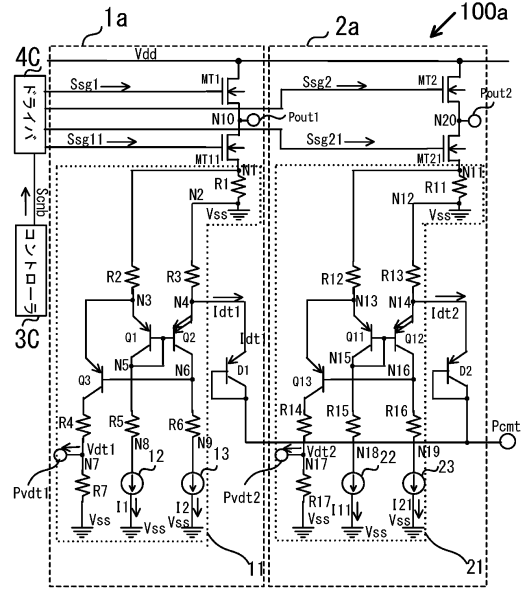
40

50

【 図 7 】



【 図 8 】

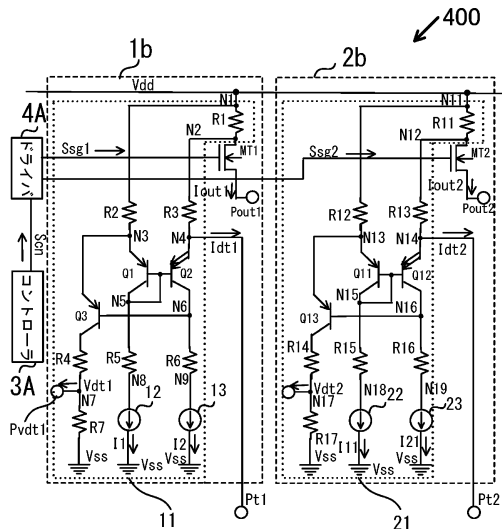


1a, 2a...スイッチユニット  
 MT11, MT21...出力MOSTランジスタ  
 S1nb, Ssg11, Ssg21...制御信号

100a...多チャネルスイッチIC  
 N10, N20...ノード

10  
 20

【 図 9 】



1b, 2b...スイッチユニット  
 Pt1, Pt2...テスト端子

400...多チャネルスイッチIC

30  
 40

---

フロントページの続き

- (56)参考文献 特開2001-112160(JP,A)  
特開2015-025781(JP,A)  
特開2007-228372(JP,A)  
特開2016-174238(JP,A)  
特開平08-174830(JP,A)  
実開平06-013024(JP,U)
- (58)調査した分野 (Int.Cl., DB名)  
H03K 17/00  
H03K 17/08  
H03K 17/082