[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G01R 31/317 (2006.01)

[12] 发明专利申请公布说明书

[21] 申请号 200680048053.4

[43] 公开日 2009 年 1 月 7 日

[11] 公开号 CN 101341417A

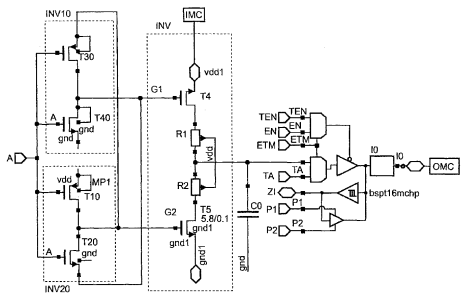
[22] 申请日 2006.12.18
[21] 申请号 200680048053.4
[30] 优先权
[32] 2005.12.21 [33] EP [31] 05112655.5
[86] 国际申请 PCT/IB2006/054919 2006.12.18
[87] 国际公布 WO2007/072398 英 2007.6.28
[85] 进入国家阶段日期 2008.6.19
[71] 申请人 NXP 股份有限公司
地址 荷兰艾恩德霍芬
[72] 发明人 姆凯什·奈尔
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 朱进桂
权利要求书 2 页 说明书 11 页 附图 12 页

[54] 发明名称

估计输入/输出电路的延迟的方法和相应的设备

[57] 摘要

提供一种电子设备，包括第一电源电压域(VDD，GND)中至少一个输入/输出电路(10)。该电子设备还包含缓冲器(INV)，该缓冲器耦合到输入/输出电路并且用于驱动输入/输出电路(10)的输入。该缓冲器包含第一和第二开关(T1，T2；T4，T5)。该缓冲器被设置在第二电源电压域(VDD1，GND1)中。此外，控制电路耦合到该缓冲器，用于控制第一和第二开关(T1，T2；T4，T5)，以使在输入/输出电路(10)的输入信号的转变期间，两个开关(T1，T2；T4，T5)都临时保持在导通状态，并且消弧电流流过所述缓冲器(INV)。



1、一种电子设备，包含：

- 第一电源电压域(VDD, GND)中的至少一个输入/输出电路(IO)；

- 缓冲器(INV)，耦合到所述输入/输出电路(IO)，用于驱动所述输入/输出电路(IO)的输入，所述缓冲器具有第一和第二开关(T1, T2; T4, T5)，其中所述缓冲器(INV)被设置在第二电源电压域(VDD1, GND1)中；以及

- 控制电路(MBB)，耦合到所述缓冲器(INV)，用于控制所述缓冲器(INV)的第一和第二开关(T1, T2; T4, T5)，以使在所述输入/输出电路(IO)的输入信号的转变期间，两个开关(T1, T2; T4, T5)都临时保持在导通状态，并且消弧电流流过所述缓冲器(INV)。

2、根据权利要求 1 所述的电子设备，包含：

- 第一测量电路(IMC)，耦合到所述缓冲器(INV)，用于测量第二电源电压域(VDD1, GND1)中的电流，以确定流过所述缓冲器(INV)的消弧电流。

3、根据权利要求 2 所述的电子设备，其中

- 所述缓冲器(INV)包含第一和第二电阻器(R1, R2)，用于控制和线性化流过所述缓冲器(INV)的电流。

4、根据权利要求 2 所述的电子设备，其中

- 电容(C)耦合到所述缓冲器(INC)的输出，用于确定施加到所述输入/输出电路(IO)的输入信号的输入扭转。

5、根据权利要求 2 或 3 所述的电子设备，还包含：

- 第二测量电路(OMC)，耦合到所述输入/输出电路(IO)的输出，用于测量所述输入/输出电路(IO)的输出信号，其中根据所述第一和第二测量电路(IMC, OMC)来估计所述输入/输出电路(IO)的输入/输出延迟。

6、一种用于估计电子设备内的输入/输出电路的延迟的方法，其中所述输入/输出电路被设置在第一电源电压域(VD, GND)中，所述方

法包括以下步骤：

- 通过耦合到所述输入/输出电路(IO)并具有第一和第二开关(T1, T2; T4, T5)的缓冲器(INV)来驱动所述输入/输出电路的输入，其中所述缓冲器(INV)被设置在第二电源电压域(VDD1, GND1)中，以及

- 控制所述第一和第二开关(T1, T2; T4, T5)，以使在所述输入/输出电路(IO)的输入信号的转变期间，两个开关(T1, T2; T4, T5)都临时保持在导通状态，并且消弧电流流过所述缓冲器(INV)。

7、根据权利要求 6 所述的方法，还包括以下步骤：

- 测量所述第二电源电压域(VDD1, GND1)中的电流，以确定流过所述缓冲器(INV)的消弧电流。

估计输入/输出电路的延迟的方法和相应的设备

技术领域

本发明涉及具有输入/输出电路的电子设备和用于估计输入/输出延迟的方法。

背景技术

为了估计集成电路内的输入/输出I/O电路的性能，期望测量该电路的输入与输出之间的延迟。I/O电路的延迟是重要的参数，因为它影响集成电路的总定时。

然而，因为通常不可能访问这种I/O电路的输入端，因为这些端典型地连接到集成电路的核心侧（core side），所以在测量I/O单元时存在许多困难。

美国专利6,563,335 B2公开了一种半导体设备的测试方法，用于估计输入/输出I/O电路的延迟。延迟估计电路被设置在芯片核心部分的基本单元区域中。测试单元包含第一延迟电路和延迟估计开关电路，所述第一延迟电路具有由互连层连接的若干级逆变器（inverter）。所述测试单元可在第一测量模式与第二测量模式之间切换，所述第一测量模式用于测量I/O电路的输入与I/O电路输出之间的延迟，所述第二测量模式用于经由第一延迟电路测量所述I/O电路的输入与输出之间的延迟。然而，根据本方法，测试单元需要被包含在半导体设备上，该半导体设备消耗半导体芯片上大量的芯片面积。

发明内容

本发明的目的是提供一种具有输入/输出电路的电子设备，在该输入/输出电路内，可在不必直接访问输入/输出电路的输入端的情况下确定该输入/输出电路的输入信号的转变。

这个目的通过根据权利要求1所述的一种电子电路和根据权利要

求6所述的一种用于估计输入/输出电路的延迟的方法来解决。

所以，提供了一种电子设备。该设备包含第一电源电压域中的输出/输出电路，以及驱动该输入/输出电路的输入的缓冲器。该缓冲器包含第一和第二开关。该缓冲器被设置在第二电源电压域中。控制电路耦合到该缓冲器，用于控制逆变器的第一和第二开关，以使在I/O电路的输入信号的转变期间，两个开关都临时保持在导通状态，并且消弧电流（crowbar）流过该缓冲器。因此，控制该开关，从而有意地提供消弧电流，以得到明显更高的信号，使得其可被容易地测量。所检测到的消弧电流的出现可用于确定输入/输出电路的延迟。

根据本发明的方面，该电子设备还包含耦合到缓冲器的测量电路。该测量电路测量第二电源电压域中的电流，流过该缓冲器的消弧电流仅当缓冲器中的两个开关同时都处于导通状态时才出现。此情况将对应输入信号的大约50%的转变，该输入信号将输入/输出电路的输入驱动至高或低。由于在输入/输出电路的输入处确定该转变的中点，这可用于确定所述输入/输出电路的延迟。

根据本发明的方面，该缓冲器包含耦合在第一和第二开关之间的第一和第二电阻器。该第一和第二电阻器用于控制流过缓冲器的电流，并线性化缓冲器的输出。根据第一和第二电阻的值来确定用于驱动输入/输出电路的输入端的缓冲器的输出电流，以使用于输入/输出电路的驱动信号的值可通过选择该第一和第二电阻器来设置。

根据本发明的其他方面，电容耦合到缓冲器的输出。该电容用于确定施加到输入/输出电路的输入信号的输入扭转（slew）。

根据本发明的优选方面，第二测量电路耦合到输入/输出电路的输出，以测量输入/输出电路的输出信号。该输入/输出电路的输入/输出延迟根据第一和第二测量电路的测量来确定。因此，输入/输出电路的延迟可在无需访问输入/输出电路的实际输入端的情况下来确定。

本发明还涉及一种用于估计电子设备内的输入/输出电路的延迟的方法。该输入/输出电路被设置在第一电源电压域中。输入/输出电路的输入由缓冲器驱动，该缓冲器耦合到输入/输出电路并包含第一和第二开关。该缓冲器被设置在第二电源电压域中。控制第一和第二开

关，以使在输入/输出电路的输入信号的转变期间，两个开关都临时保持在导通状态，并且消弧电流流过该缓冲器。

根据本发明，测量由连接到I/O电路的输入和输出级的电路所汲取的电流，并据此计算I/O电路的延迟，而不是测量与该I/O电路的输入和输出处的电压有关的延迟。这可实现如下：在从高到低或从低到高的转变的大致中点处，瞬时增大I/O电路的输入中的电流，以检测输入转变的中点。这可通过负载和短路电流的组合来实现，所述短路电流在设备切换期间流过该设备。

附图说明

本发明的实施例和优势现将参考附图来描述。

图1示出CMOS逆变器的电路图。

图2示出在没有负载的条件下根据图1的逆变器的开关的仿真曲线图。

图3示出驱动I/O单元的逆变器的电路图。

图4示出根据图3的电路的电压和电流测量的定时的曲线图。

图5示出逆变器INV和具有额外负载级的I/O电路的电路图。

图6示出根据图5的电路的电压和电流测量的定时的曲线图。

图7示出具有额外的电源和引脚电感的根据图5的电路的电压和电流定时的定时图。

图8a示出根据本发明第二实施例的驱动电路和I/O单元的电路图。

图8b示出制动前进行（make before brake）电路MBB的电路图。

图9示出根据图8的电路的电压和电流测量的定时的曲线图。

图10示出具有额外电感的根据图8的电路中的电流的定时的曲线图。

图11示出I/O单元的输入和输出针对不同输入扭转的曲线图。

具体实施方式

图1示出CMOS逆变器的电路图。逆变器包含第一和第二晶体管T1、T2。这两个晶体管T1、T2的栅极耦合在一起。当这种逆变器进行

切换操作时，电流将具有从电源V_{DD}汲取的两个分量。第一电流分量工作以给负载电容器充电，并可称为负载电流。第二电流分量是短路电流，其从电源端流到地端，即消弧电流。当输出摆幅（swing）处于电源电压中部时，该电流处于最大值，因为在这一点处，在两开关都导通而引起消弧电流的转变期间，逆变器的PMOS以及NMOS晶体管具有最大漏源电压V_{DS}。在这种情况下，总电流将由负载电流和消弧电流组成。

图2示出没有负载的情况下根据图1的逆变器的切换的仿真曲线图。具体地，示出切换波形SW、电源电压通路上的电流I_{VDD}和地通路上的电流I_{GND}。电源电压通路的电流I_{VDD}的峰值的出现基本与图2的曲线图顶部所示的切换波形SW的中心在一条直线上。因此，通过测量峰值电流，可确定切换波形的中心。

图3示出驱动I/O单元IO的逆变器的电路图。图3的逆变器对应于根据图1的逆变器，其中逆变器的电源电压是电源电压VDD1/GND1。输入/输出的输入扭转选择为0.2 ns。在I/O单元的输出处提供30pF的负载。

图4示出根据图3的电路的电压和电流测量的定时的曲线图。第一曲线图示出IO的输出处的切换波形SW。下一个曲线图示出第一地通路GND1中的电流的定时图，以及第三曲线图示出单独的电源电压通路VDD1中的电流的定时图。因此，电源电压VDD1的通路的电流脉冲只有很短的持续时间并包含极低的幅度，即电流脉冲将很难检测或测量。

图5示出逆变器INV和具有额外负载级的I/O电路的电路图。根据图5的输入/输出电路对应于图3的输入/输出I/O电路。逆变器INV包含第一和第二晶体管T4、T5，它们的栅极G1、G2耦合在一起。逆变器INV进一步包含耦合在第一和第二晶体管T4、T5之间的第一和第二电阻器R1、R2。

根据第一实施例，消弧电流，即当逆变器的开关T4和T5都导通时所出现的短路电流，有意地增大以能够检测输入摆幅的中点。这可以根据第一实施例通过提供额外的负载电容器C来获得，该电容器C耦合

在逆变器INV的输出和地GND之间。应当注意的是，在切换期间，与I/O电路的电源相连的任何其他小电路所汲取的电流受到I/O驱动器电流的支配。还应当注意的是，该陈述仅适用于输出部分，而不适用于输入部分，因为输入部分与芯片核心的电源域相连，使得芯片核心的电源域中将会汲取电流。因此，当正在切换时，难以测量I/O电路的输入级所汲取的电流。然而，需要这些测量以确定I/O电路IO的延迟。

如根据图3已提出的，逆变器INV耦合到分离的电源电压VDD1和地GND1。这个单独的电源电压VDD1工作以仅向INV单元供电，使得该域中的电流可被单独地测量，以确定输入转变的中点。由于单独的电源电压域是容易访问的，所以通过监控此单独电源电压域，可得到与输入/输出电路IO的输入级处的信号有关的结论。因此，输入测量电路IMC可耦合到单独的电源电压域VDD1，以检测在该单独的电源电压域VDD1中流动的电流，其基本上对应于流过逆变器的消弧电流。

在输入/输出电路IO的输出处，可提供输出测量电路OMC用于确定和/或测量输入/输出电路IO的输出电流。

如上所述，在图5中示出逆变器INV，其驱动双向I/O单元的输出。逆变器INV的输出耦合到电容器C。因此，在额定运行情况期间，向I/O单元的输入提供850ps的输入扭转。此逆变器INV连接到单独的电源电压VDD1和单独的地连接GND1。这个单独的电源电压的目的是期望测量该电源的峰值电流以确定输入摆幅的中点。逆变器INV包含两个电阻器R1、R2，用于控制电流脉冲的电流和持续时间。譬如，30pF的负载C用于I/O单元的输出处。选择负载和两个电阻器R1、R2，以使VDD1和GND1域中的峰值电流优选地达到大约2mA，并且即使在最差情况的PVT条件下，脉冲持续时间也大于1ns。

图6示出根据图5的电路的电压和电流测量的定时的曲线图。第一曲线图涉及I/O设备的输出处的电压测量V_{IO}。第二曲线图示出逆变器INV的输出节点OUT处的电压，即I/O电路的输入电压。下一个曲线图示出连接到I/O电路的输出的负载中的电流。进一步，地通路GND1中的电流I_{GND1}和电源电压通路中的电流I_{VDD1}也被示出。因此，I/O单元的延迟可根据传统电压方法以及根据根据本发明所述的电流测量来确

定。

表1公开关于根据传统电压方法以及根据根据本发明所述的电压测量的延迟测量的参数。

参数	条件	慢PVT	额定PVT	快PVT	单位
传统方法的上升延迟	IO输入的50% vdd1到IO输出的50% vdde3v3	2.09	1.41	1.01	ns
传统方法的下降延迟	IO输入的50% vdd1到IO输出的50% vdde3v3	2.26	1.55	1.18	ns
根据本发明的上升延迟	VDD1峰值的绝对输入电流到负载中的绝对输出峰值电流	2.03	1.35	1.12	ns
根据本发明的下降延迟	GND1峰值的绝对输入电流到负载中的绝对输出峰值电流	2.35	1.66	1.20	ns

因此，传统电压方法和根据本发明所述的电流测量方法的结果非常相近，并且基本上彼此对应。

在表2中，示出传统电压方法和根据本发明所述的电流测量方法上的电源跳动（supply bounce）效应。5nH的电感引入I/O电源处。相同的电感应用于单独的电源电压VDD1和GND1。

参数	条件	慢PVT	额定PVT	快PVT	单位
传统方法的上升延迟	IO输入的50% vdd1到IO输出的50% vdde3v3	2.09	1.41	1.01	ns

传统方法的下降延迟	IO 输入的 50% vdd1 到 IO 输出的 50% vdde3v3	2.26	1.55	1.18	ns
根据本发明的上升延迟	VDD1峰值的绝对输入电流到负载中的绝对输出峰值电流	1.99	1.37	1.12	ns
根据本发明的下降延迟	GND1峰值的绝对输入电流到负载中的绝对输出峰值电流	2.32	1.66	1.23	ns

图7示出具有附加电感的根据图5的电路的电压和电流定时的图。如图6中，示出I/O电路的输出电压，即V_{IO}，以及I/O电路的输入电压V_{OUT}。

图8a示出根据本发明的第二实施例的驱动电路和I/O单元的电路图。根据图8a的I/O电路对应于根据图5的I/O电路。逆变器INV耦合到I/O电路的输入。如图5的电路图中，负载电容器C耦合到逆变器INV的输出。此电容C工作以获得额定条件下的输出扭转1ns。如图5的电路图中，第二逆变器INV2耦合到单独的电源电压VDD1、GND1。提供这个单独的电源电压，以测量该电源中的峰值电流，从而确定输入摆幅的中点。电阻器R1、R2用于控制电流并线性化输出。30pF的负载耦合到I/O单元的输出。图8a还具有驱动INV的额外电路INV10、INV20，其在图8b中分别说明。

图8b示出制动前进行（make before brake）电路MBB的电路图，其可连接到逆变器INV的第一和第二栅极G1和G2。制动前进行电路MBB用于控制逆变器INV，即缓冲器，以在I/O单元的输入信号的转变期间在预定时间段中临时并同时地将第一和第二晶体管T4、T5切换到导通状态。制动前进行电路包含第一和第二逆变器INV10、INV20。第一逆变器INV10的输出替代第二逆变器INV20的电源线之一。第二

逆变器INV10的输出替代第一逆变器INV10的电源线之一。制动前进行电路MBB控制逆变器INV的第一和第二晶体管T4、T5，以使晶体管之一仅在另一个晶体管已呈现导通状态之后才进入导通状态。因此，在某时间段（可由制动前进行电路MBB确定），两晶体管都处于导通状态，并且有意地产生消弧电流。

图9示出根据图8的电路的定时图的曲线图。这里，示出I/O电路的输出电压、连接到该单元的负载中的电流I_{C_1}以及流经地通路GND1的电流I_{GND1}和流经通路VDD1的电流I_{VDD1}。根据图9的测量涉及短路电流但不涉及从电源汲取的总电流。因此，在上升延迟测量期间，考虑GND1通路中的峰值电流，在下降延迟测量期间，考虑VND1通路中的峰值电流。

表3示出根据传统电压方法和根据根据本发明的电流测量方法的测量结果。

参数	条件	慢PVT	额定PVT	快PVT	单位
传统方法的上升延迟	IO输入的50% vdd1到IO输出的50% vdde3v3	2.15	1.43	1.02	ns
传统方法的下降延迟	IO输入的50% vdd1到IO输出的50% vdde3v3	2.25	1.59	1.22	ns
根据本发明的上升延迟	GND1峰值的绝对输入电流到负载中的绝对输出峰值电流	2.34	1.44	1.07	ns
根据本发明的下降延迟	VDD1峰值的绝对输入电流到负载中的绝对输出峰值电流	2.30	1.52	1.15	ns

现在，其他电感引入I/O电源和VDD1电源。电感可具有值5 nH。

图10示出具有附加电感的根据图8的电路中的电流的定时的曲线图。如可从图10的曲线图中看出的，电流脉冲的宽度可通过调节切换定时来控制。因此，可使用电流探针，其工作于较低灵敏度用于确定流过VDD1和GND1通路的电流。

图11示出I/O单元的输入扭转的曲线图。这里，示出九个不同的扭转SL0-SL8。应用于I/O单元的输入扭转可通过改变所施加的电容来调节。扭转SL0-SL8从0.2 ns变化到1.2 ns。在图11的曲线图中，测量不同扭转对I/O电路的延迟的影响。执行此测量，以验证所提出的方法对输入扭转值不敏感。

表5示出与不同输入扭转相关的参数。从表5以及图11的曲线图中，可以看出I/O单元的延迟针对不同输入扭转不会发生显著变化。

输入扭转	上升延迟	下降延迟	单位
0.2	1.35	1.51	ns
0.3	1.36	1.52	ns
0.4	1.37	1.53	ns
0.5	1.38	1.53	ns
0.6	1.38	1.53	ns
0.7	1.39	1.54	ns
0.9	1.41	1.55	ns
1.0	1.41	1.55	ns
1.2	1.42	1.55	ns

譬如，具有良好灵敏度的高速电流探针的高带宽数字示波器可用于测量VDD和I/O电路中的峰值电流的差值，以直接确定I/O电路的延迟。

根据本发明，使用电流峰值测量来测量I/O电路的延迟。这可以适当的精确性来执行。CMOS电路内出现在瞬时切换波形中心处的峰值电流用于确定I/O电路的核心侧上的该切换的中点。根据本发明的峰值

电流测量技术是有优势的，因为物理定律指出：导体中的电子速度非常接近光速。在电长度的差别不会多于几英寸的小系统中，测量电流的距离不应对延迟值增加任何不精确性。因此可在两个不同的点测量VDD域和I/O域中的电流，并仍有相似的结果。这可成为测量电流而不是电压的又一个优势，其对测量配置存在固有依赖性。

为了执行根据本发明的电流测量，逆变器级需要单独的电源电压和地条件，将逆变器级馈入连接到I/O电路的输入电路。根据本发明的电流峰值测量可用于扫描链中，其中逆变器可以是馈入I/O电路的最后部分。这种技术可以是I/O单元的一部分，其提供I/O单元内的扫描多路复用（mux）。如上所提到的，单独的VDD和GND干线（rail）需要并入这个I/O环中。

上述延迟测量需要确定在转移时间内I/O缓冲器的输入信号达到50%的时间，以估计I/O单元的延迟。该时间可通过测量VDD1电源上的电流峰值馈入逆变器INV的时间来获得。当电源VDD1从芯片外部馈入时，馈入到此单元的电流可从外部访问。该延迟可通过测量VDD1域中的电流峰值与I/O电源的电流峰值之间的时间差来确定。备选地，该延迟可通过测量VDD1域中的电流峰值与IO达到I/O源电压的50%的时间之间的时间差来确定，因为该信号可从外部访问。

在典型CMOS电路内，逆变器内的NMOS和PMOS晶体管同时导通的时段被最小化，以限制消弧电流。这也可实现用于I/O电路，其中它被称为进行前制动（brake before make）。然而，根据本发明，需要更高的消弧电流以测量电流峰值，从而确定I/O电路的延迟。所以，有意提供更高的消弧电流以得到可测量界限内的电流。这种电路可被称作制动前进行电路。这仅约束I/O单元的输入电路，而不涉及驱动器。

本发明还涉及一种具有第一电源电压域内的输入/输出电路的电子设备。该电子设备进一步包含耦合到输入/输出电路的驱动电路，用于驱动该输入/输出电路的输入。缓冲器典型地包含第一和第二开关。该缓冲器被设置在第二电源电压域中。进一步提供了耦合到缓冲器的控制电路，用于控制第一和第二开关，以使在输入/输出电路的输入信号的转变期间，两个开关都临时保持在导通状态，并且消弧电流流过

该驱动电路。

根据本发明的上述电流峰值测量方法可用于任何芯片测试装置中。上述电流峰值测量技术尤其可实施于芯片测试装置，用于测量定时关键（critical）网，以确定I/O单元对总延迟的延迟贡献。

上述峰值电流测量技术也可在ASIC设计流程中自动进行，以启用对I/O单元的延迟的测量。

应该注意，以上提到的实施例说明而不是限制本发明，而且本领域那些技术人员将能够在不背离所附权利要求的情况下设计许多备选实施例。在权利要求中，置于圆括号之间的任何附图标记不应解释为限制权利要求。单词“包括”不排除除列于权利要求中的那些之外的元件或步骤的存在。元件之前的单词“一”或“一个”不排除多个这种元件的存在。在列举若干装置的设备权利要求中，这些装置中的一些可由同一项硬件来体现。起码的事实是，互不相同的从属权利要求中陈述的特定手段并不指示这些手段的组合不能产生优点。

此外，权利要求中的任何附图标记不应解释为限制权利要求的范围。

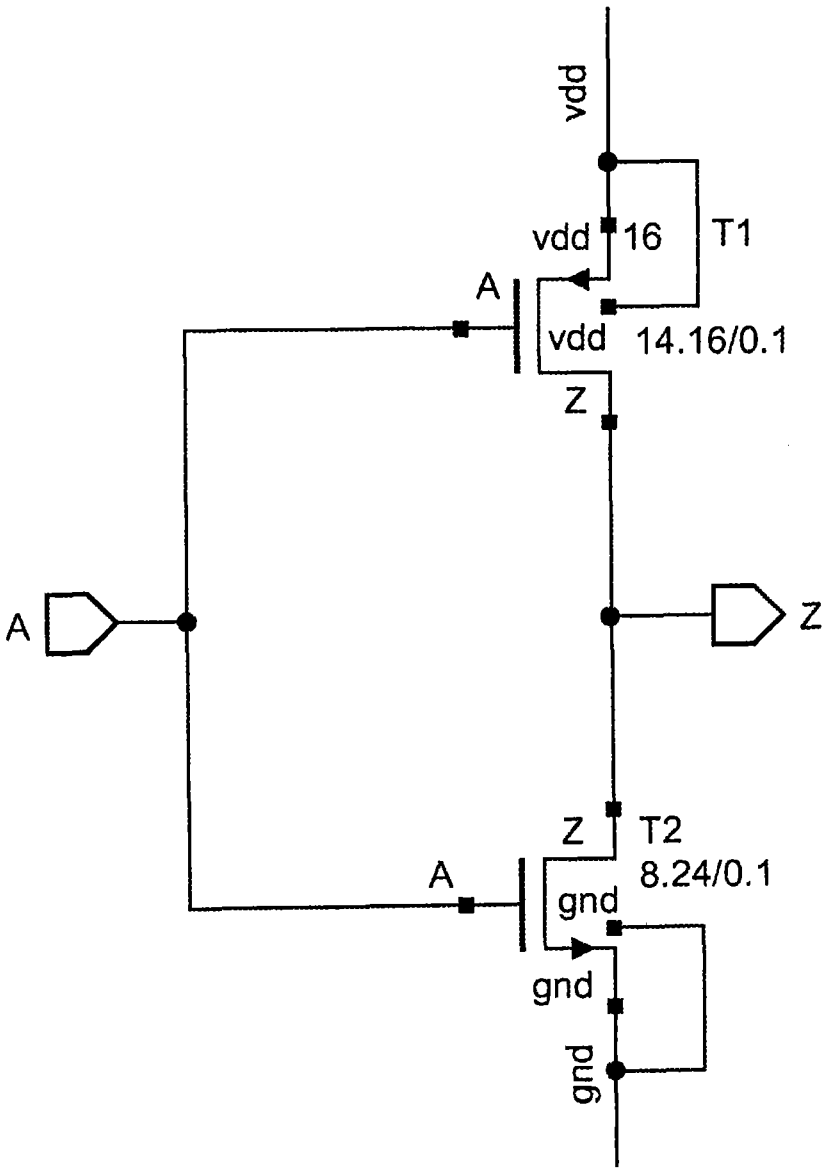


图 1

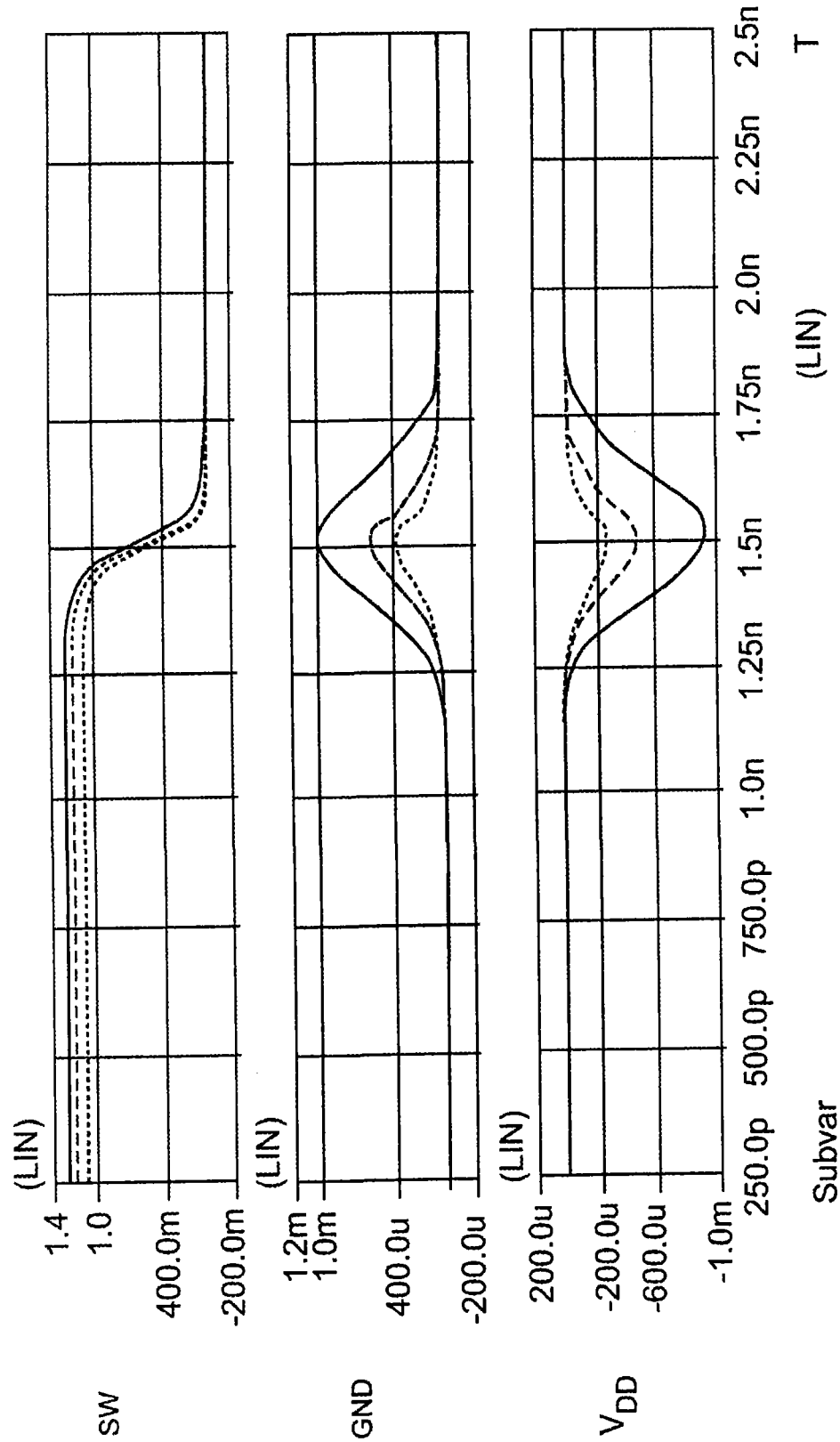

SW
(LIN)
1.4
1.0
400.0m
-200.0m
I_{GND}
(LIN)
1.2m
1.0m
400.0u
-200.0u
I_{VDD}
(LIN)
200.0u
-200.0u
-600.0u
-1.0m
250.0p 500.0p 750.0p 1.0n 1.25n 1.5n 1.75n 2.0n 2.25n 2.5n
T
(LIN)
Subvar
(0) ----------
"X" (类型): 1.0
VDD: 1.1
VDDE: 3.0
TEMP: 125.0
(1) ----------
"X" (类型): 2.0
VDD: 1.2
VDDE: 3.3
TEMP: 25.0
(2) ----------
"X" (类型): 3.0
VDD: 1.3
VDDE: 3.6
TEMP: 40.0

图 2

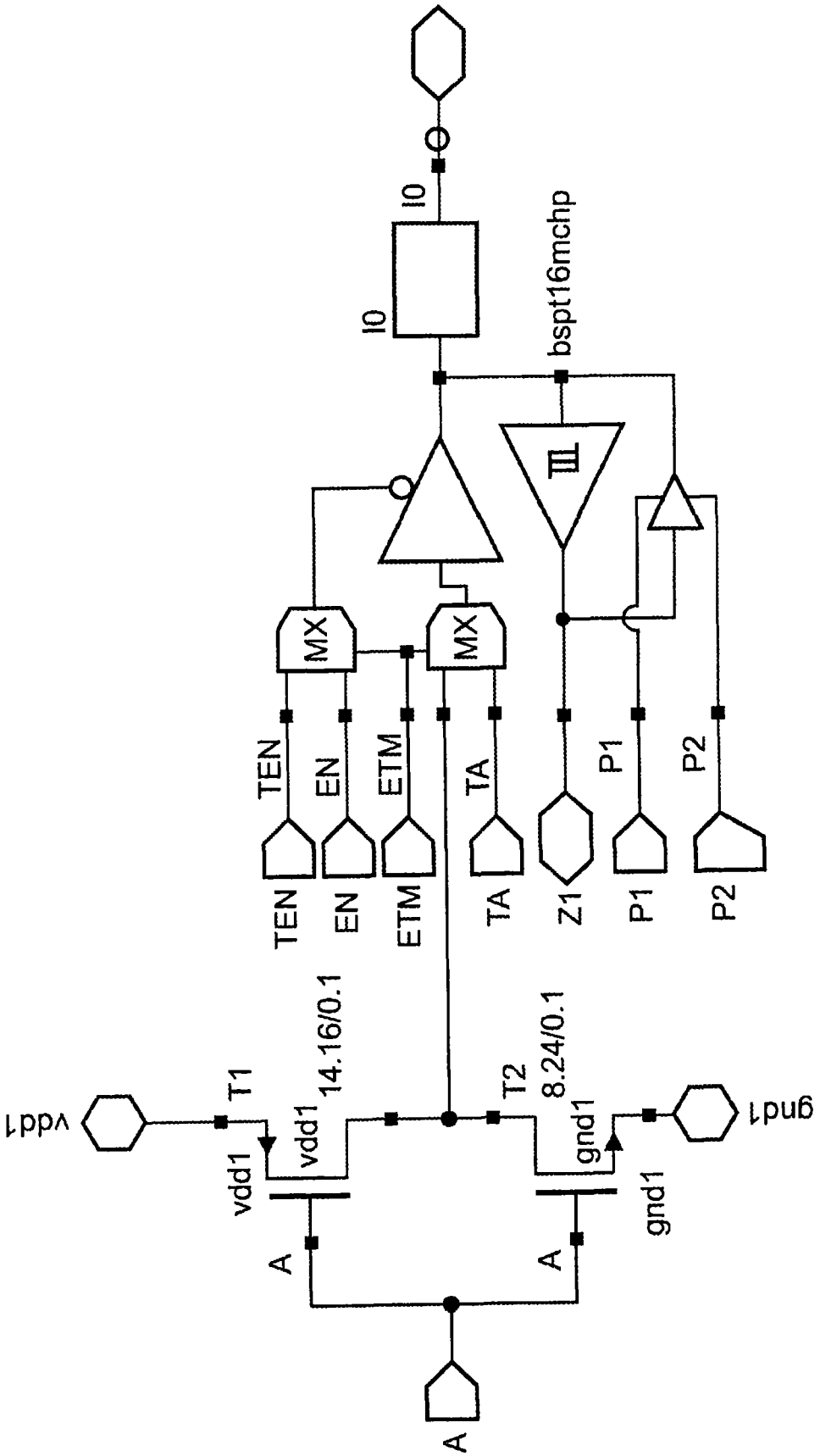

I0
I0
bspt16mchp
MX
MX
TEN
EN
ETM
TA
Z1
P1
P2
TEN
EN
ETM
TA
Z1
P1
P2
T1
14.16/0.1
T2
8.24/0.1
vdd1
vdd1
vdd1
gnd1
gnd1
gnd1
A
A
A

图 3

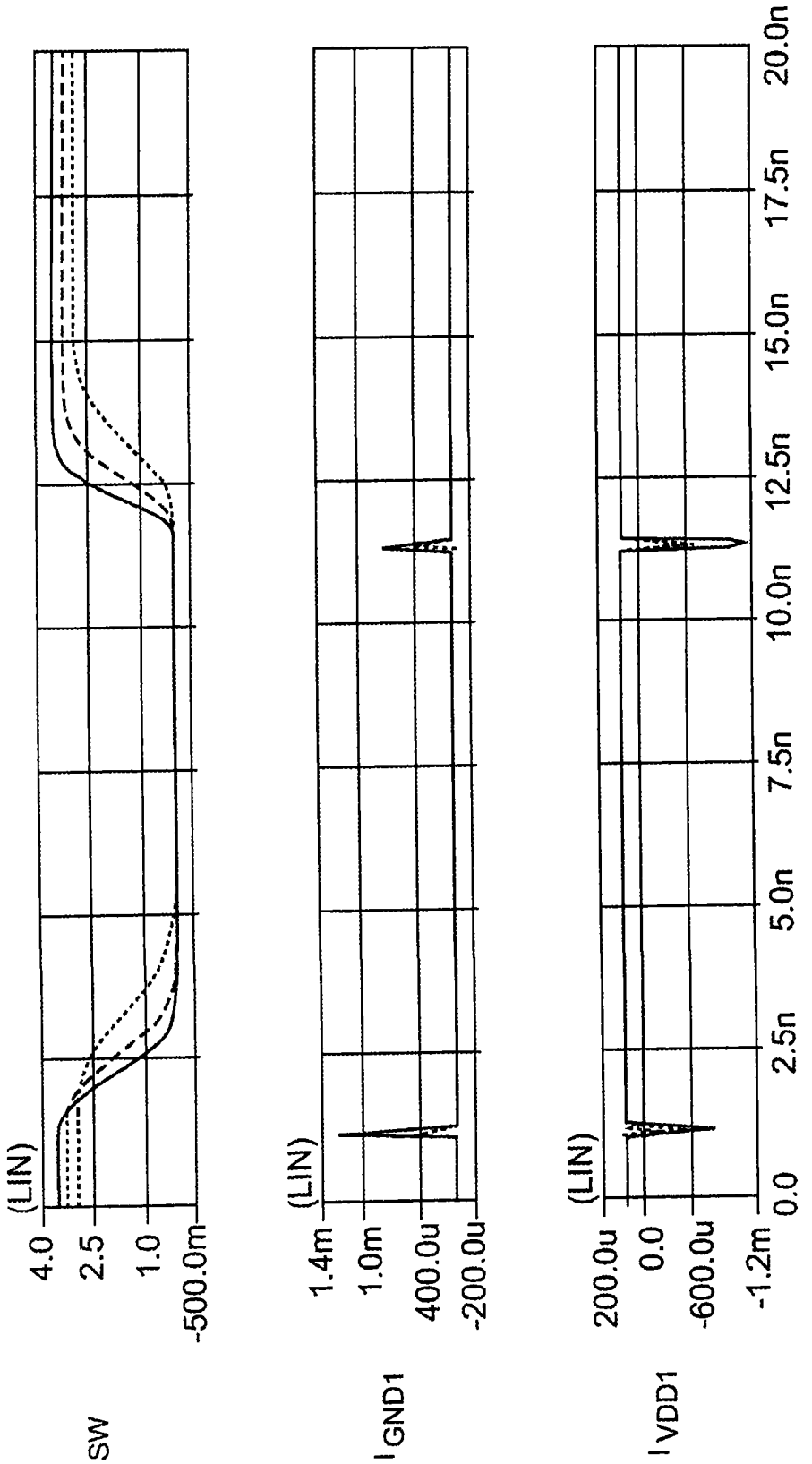

SW
(LIN)
4.0
2.5
1.0
-500.0m
I_{GND1}
(LIN)
1.4m
1.0m
400.0u
-200.0u
I_{VDD1}
(LIN)
200.0u
0.0
-600.0u
-1.2m
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
T
(LIN)
Subvar
(0) ---------
"X" (类型): 1.0
VDD: 1.1
VDDE: 3.0
TEMP: 125.0
(1) — — — — —
"X" (类型): 2.0
VDD: 1.2
VDDE: 3.3
TEMP: 25.0
(2) ————————
"X" (类型): 3.0
VDD: 1.3
VDDE: 3.6
TEMP: -40.0

图 4

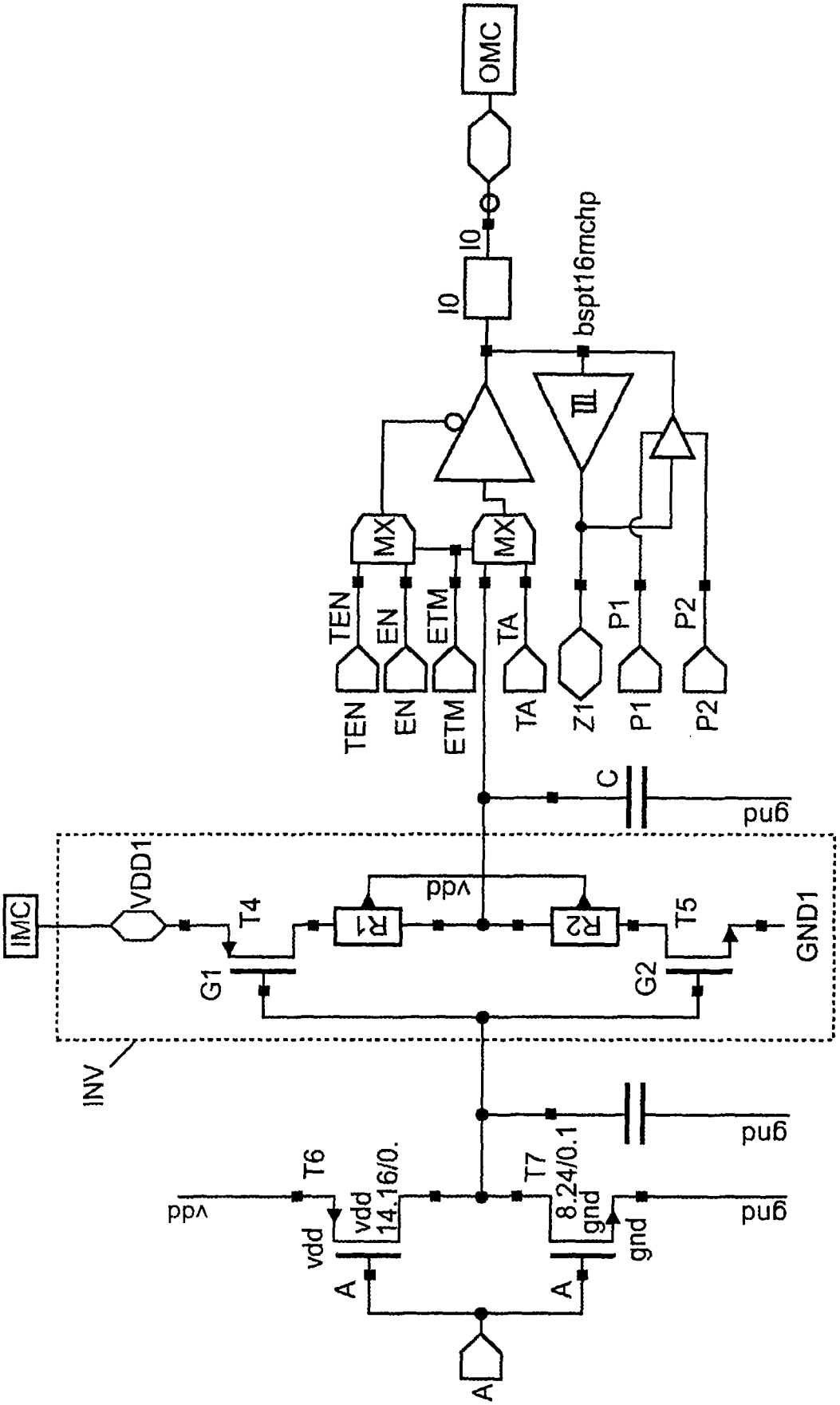

OMC
I0
I0
bspt16mchp
MX
MX
TEN
EN
ETM
TA
Z1
P1
P2
C
pu6
IMC
VDD1
T4
R1
R2
T5
GND1
G1
G2
INV
T6
T7
8.24/0.1
14.16/0.
vdd
gnd
A

图 5

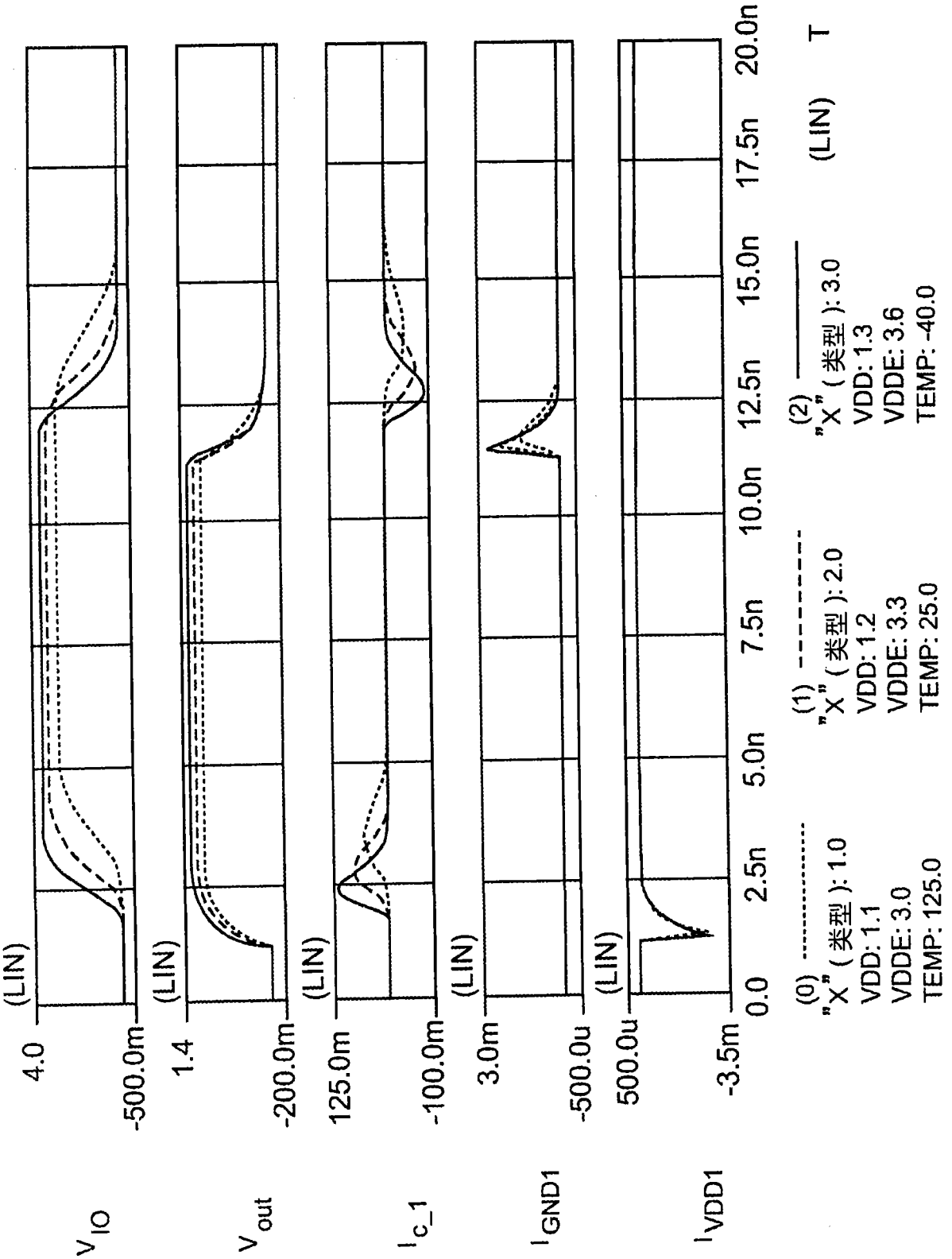

V_IO
V_out
I_c_1
I_GND1
I_VDD1
(LIN)
4.0
-500.0m
1.4
-200.0m
125.0m
-100.0m
3.0m
-500.0u
500.0u
-3.5m
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
T
(0) ----------
"X" (类型): 1.0
VDD: 1.1
VDDE: 3.0
TEMP: 125.0
(1) ----------
"X" (类型): 2.0
VDD: 1.2
VDDE: 3.3
TEMP: 25.0
(2) ——————
"X" (类型): 3.0
VDD: 1.3
VDDE: 3.6
TEMP: -40.0

图 6

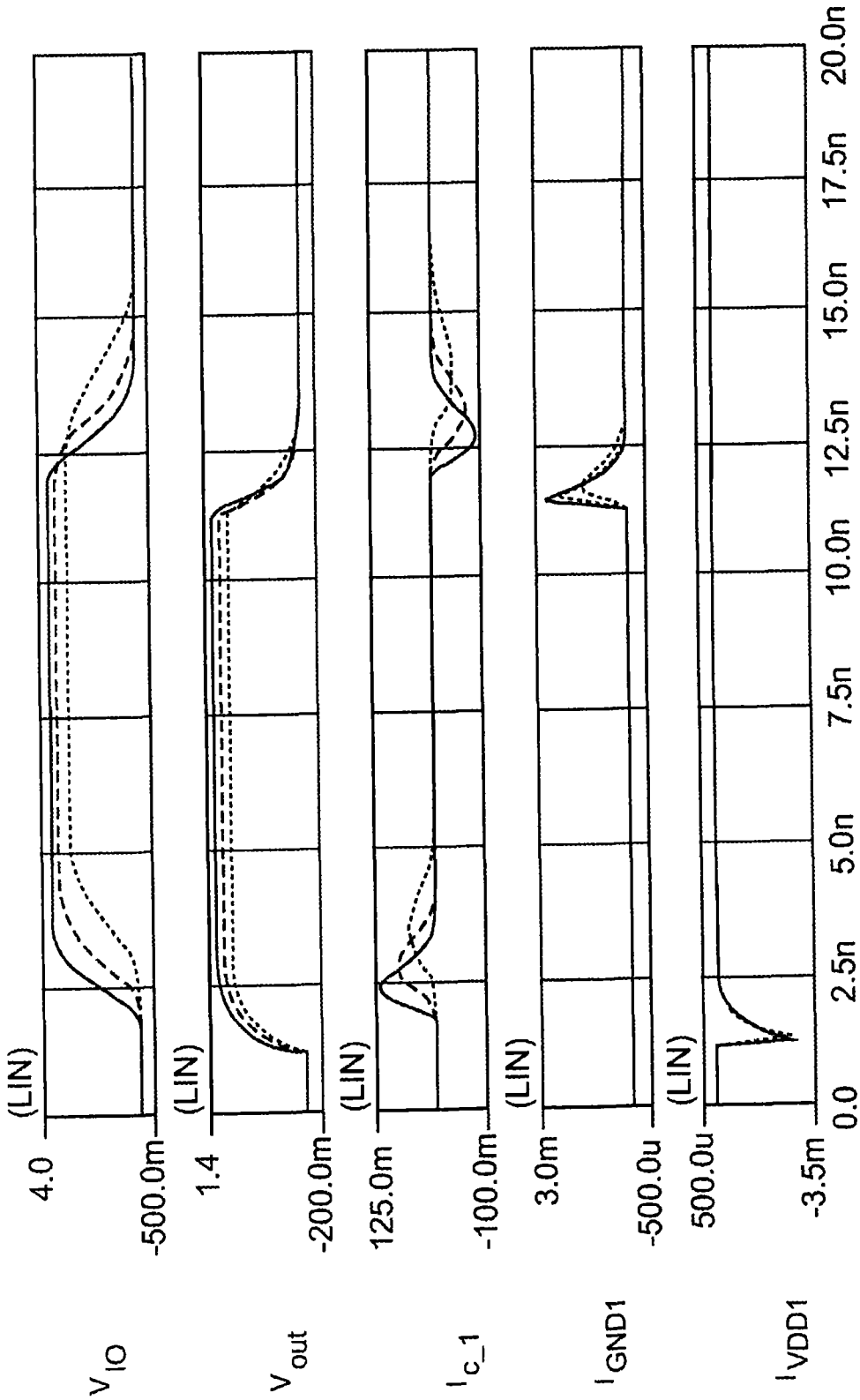

V_IO
V_out
I_c_1
I_GND1
I_VDD1
(LIN)
4.0
-500.0m
1.4
-200.0m
125.0m
-100.0m
3.0m
-500.0u
500.0u
-3.5m
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
(0) ----------
"X" (类型): 1.0
VDD: 1.1
VDDE: 3.0
TEMP: 125.0
(1) ----------
"X" (类型): 2.0
VDD: 1.2
VDDE: 3.3
TEMP: 25.0
(2) ----------
"X" (类型): 3.0
VDD: 1.3
VDDE: 3.6
TEMP: -40.0

图 7

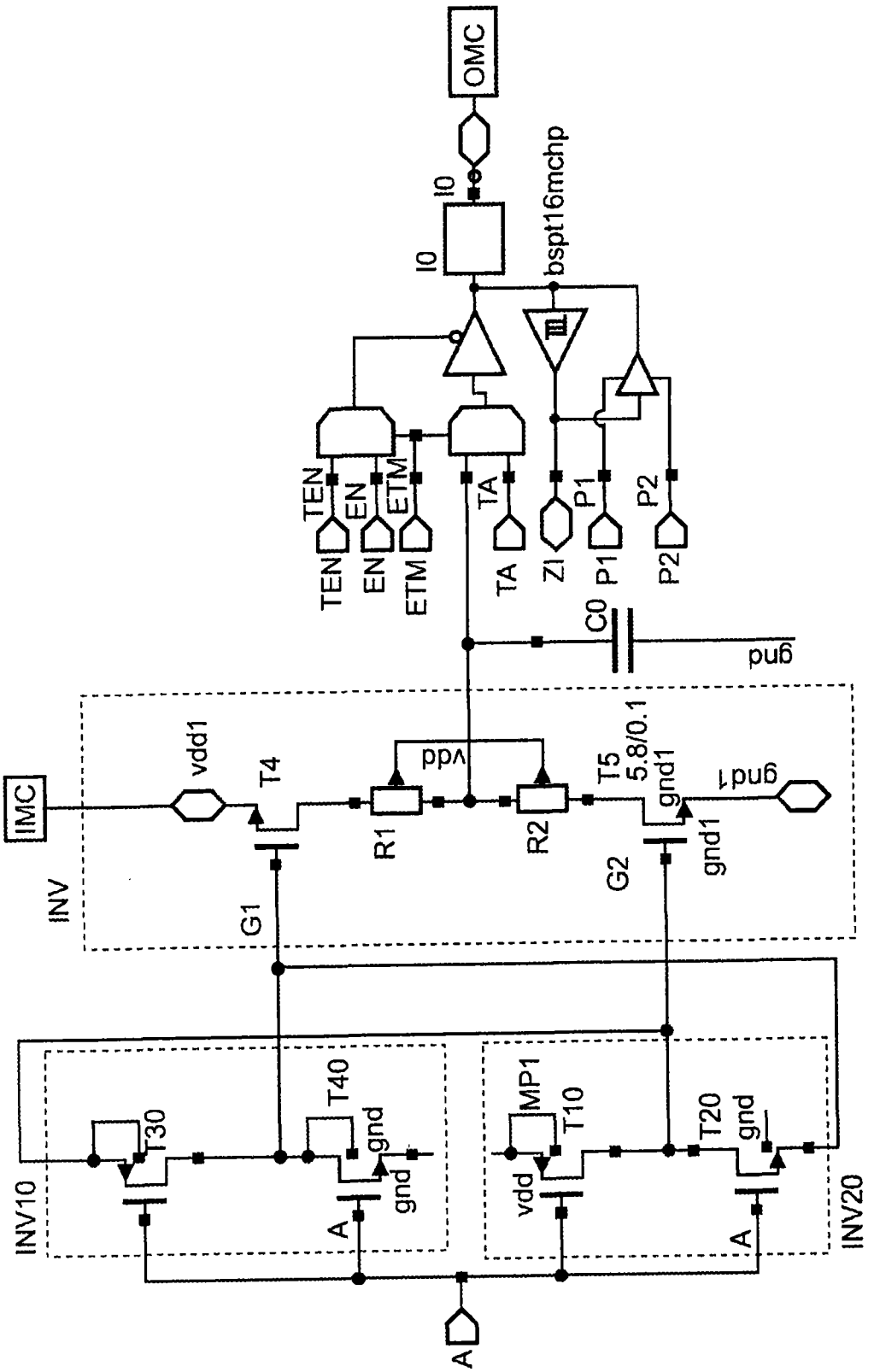

OMC
I0
I0
bspt16mchp
TEN
EN
ETM
TA
ZI
P1
P2
C0
gnd
IMC
vdd1
T4
vdd
R1
R2
T5
5.8/0.1
gnd1
gnd1
INV
G1
G2
gnd1
INV10
T30
T40
gnd
gnd
A
MP1
T10
T20
gnd
vdd
A
INV20
A

图 8a

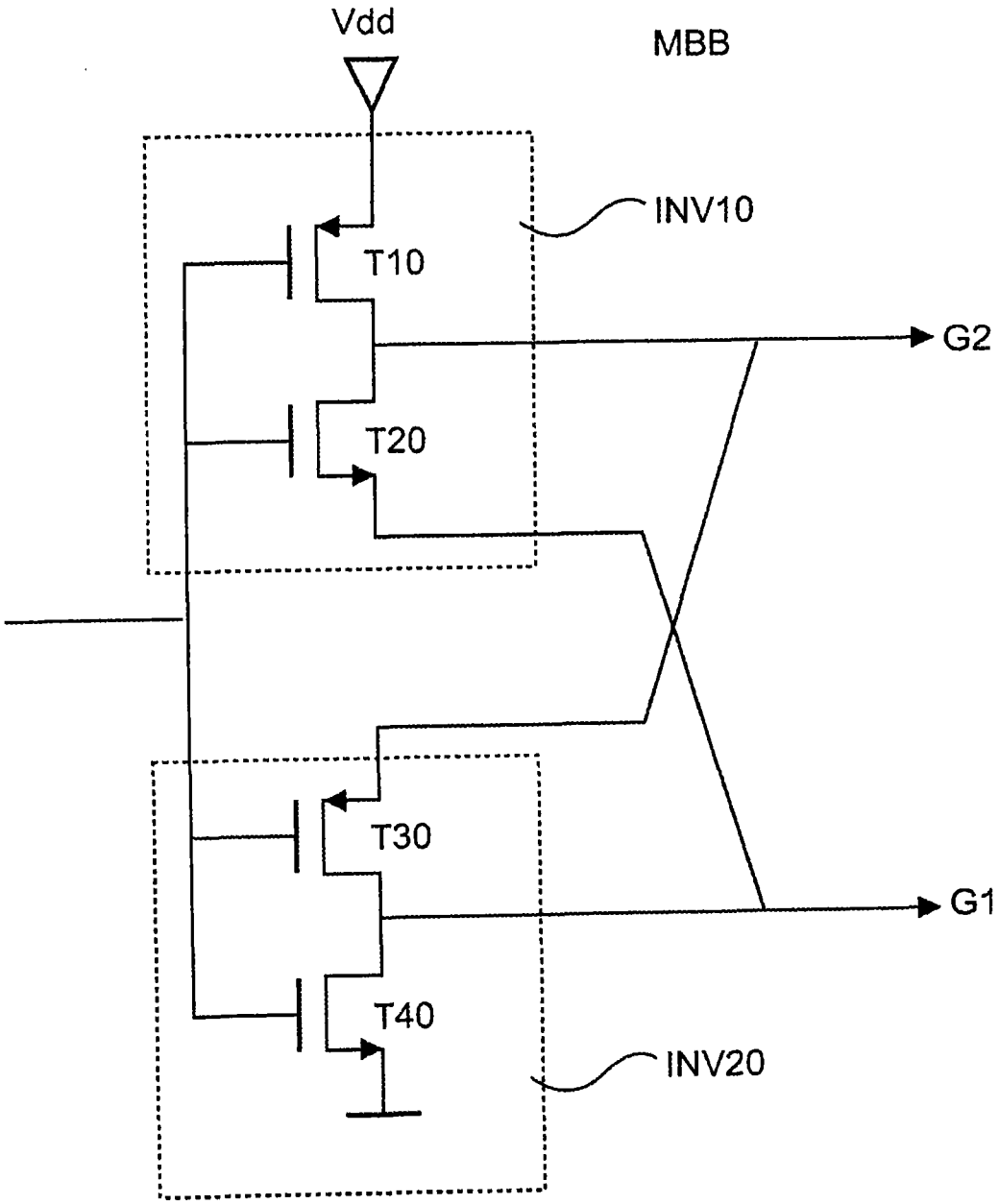


图 8b

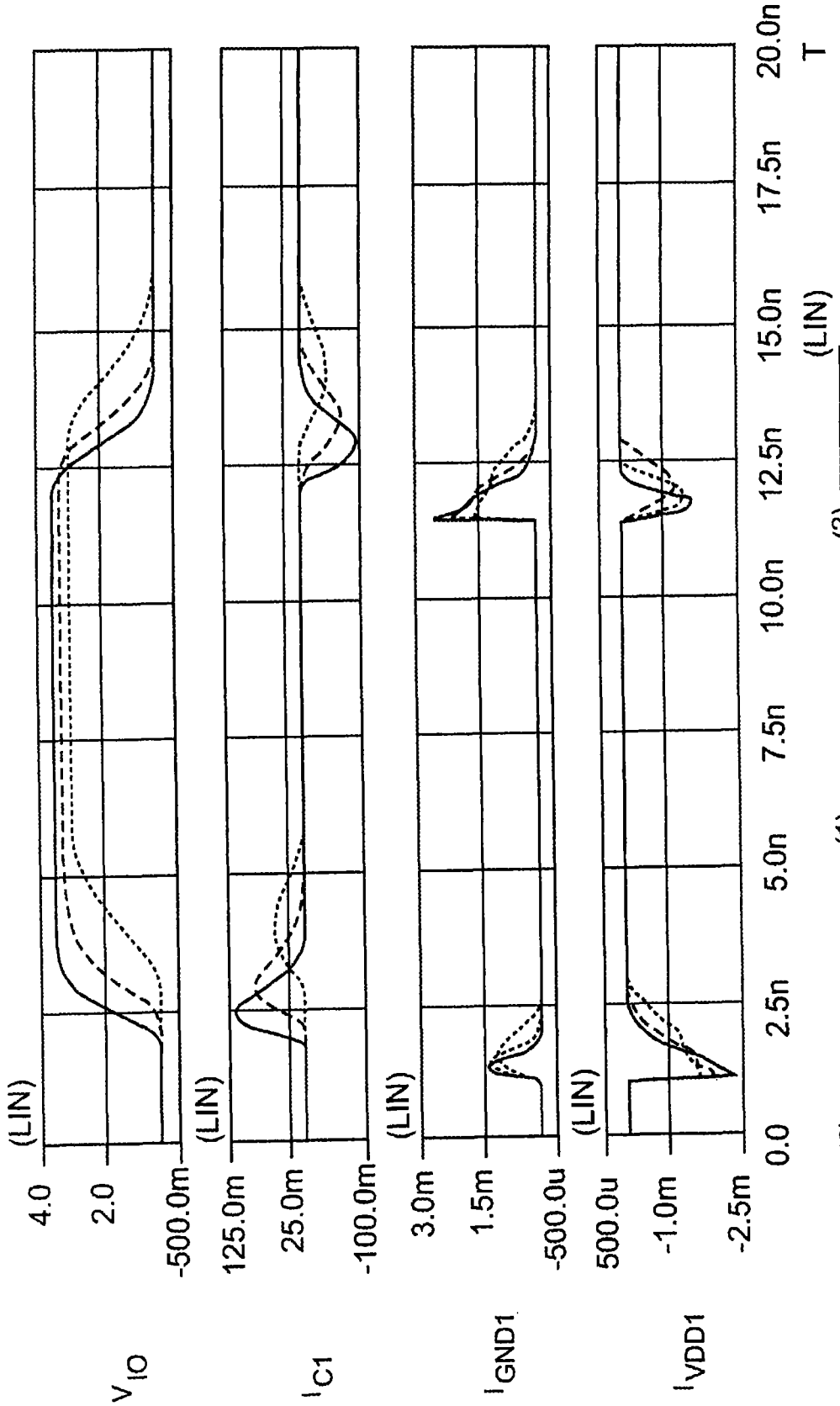

V_IO
I_C1
I_GND1
I_VDD1
(LIN)
4.0
2.0
-500.0m
125.0m
25.0m
-100.0m
3.0m
1.5m
-500.0u
500.0u
-1.0m
-2.5m
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
T
(0) ---------- "X" (类型): 1.0 VDD: 1.1 VDDE: 3.0 TEMP: 125.0
(1) ---------- "X" (类型): 2.0 VDD: 1.2 VDDE: 3.3 TEMP: 25.0
(2) ———— "X" (类型): 3.0 VDD: 1.3 VDDE: 3.6 TEMP: -40.0

图 9

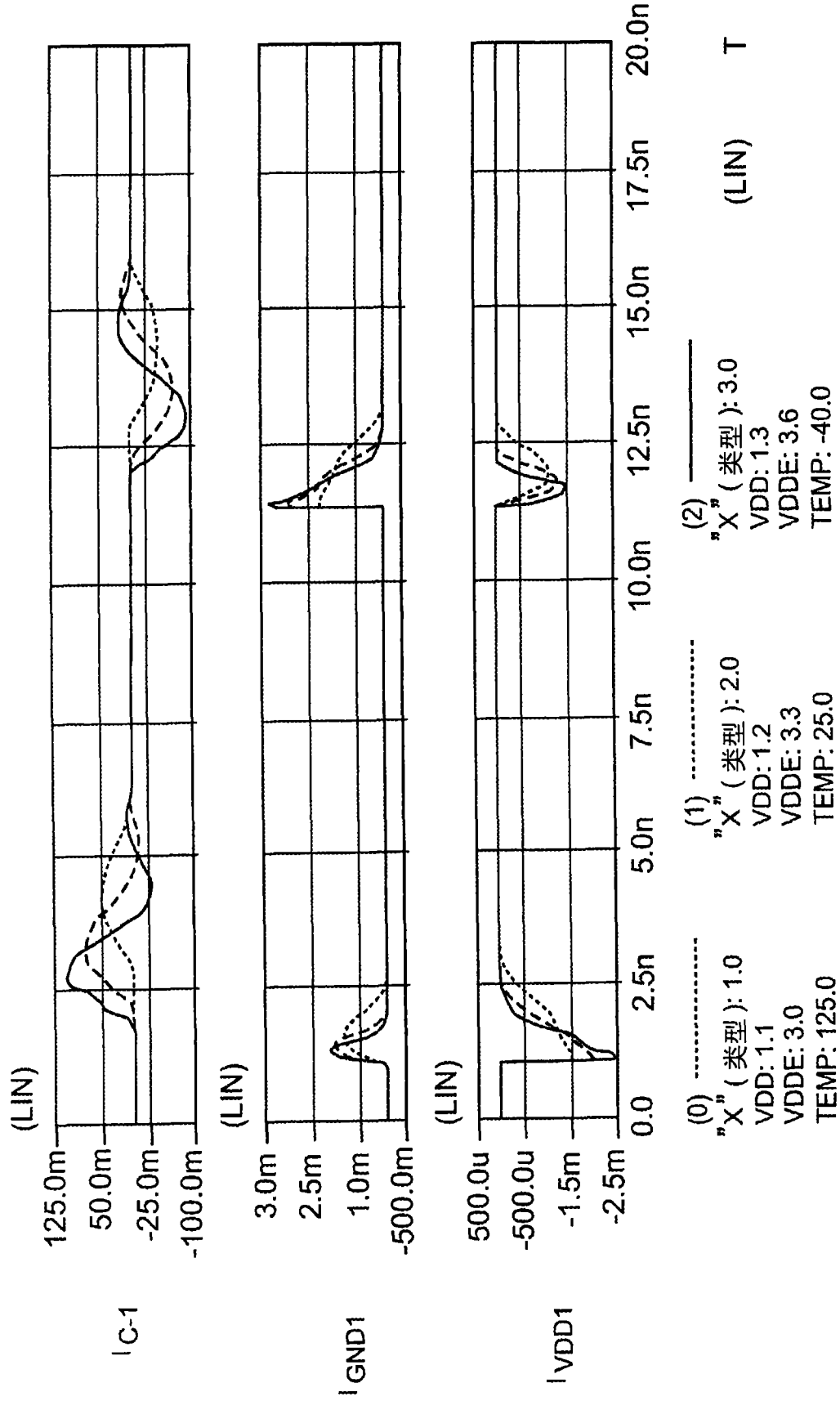

(LIN)
125.0m
50.0m
-25.0m
-100.0m
I_{C-1}
(LIN)
3.0m
2.5m
1.0m
-500.0m
I_{GND1}
(LIN)
500.0u
-500.0u
-1.5m
-2.5m
I_{VDD1}
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
T
(0) ----------
"X" (类型): 1.0
VDD: 1.1
VDDE: 3.0
TEMP: 125.0
(1) ----------
"X" (类型): 2.0
VDD: 1.2
VDDE: 3.3
TEMP: 25.0
(2) ——————
"X" (类型): 3.0
VDD: 1.3
VDDE: 3.6
TEMP: -40.0

图 10

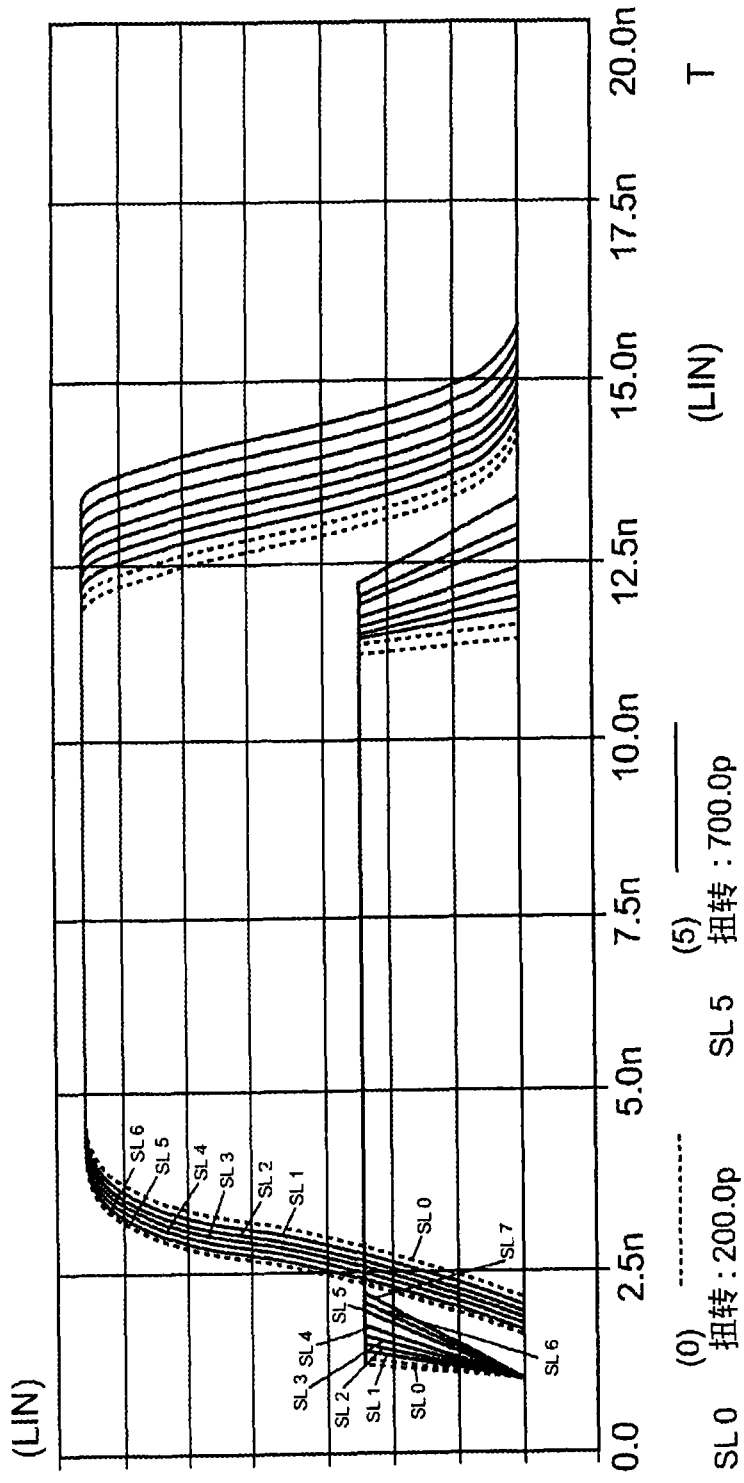

(LIN)
3.5
3.0
2.5
2.0
1.5
1.0
500.0m
0.0
-500.0m
0.0
2.5n
5.0n
7.5n
10.0n
12.5n
15.0n
17.5n
20.0n
T
(LIN)
SL 0
SL 1
SL 2
SL 3
SL 4
SL 5
SL 6
SL 7
-y1- 轴 -
VN(A)
VN(I0)
(0) 扭转 : 200.0p
(1) 扭转 : 300.0p
(2) 扭转 : 400.0p
(3) 扭转 : 500.0p
(4) 扭转 : 600.0p
(5) 扭转 : 700.0p
(6) 扭转 : 900.0p
(7) 扭转 : 1.0n
(8) 扭转 : 1.2n

图 11