

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成25年4月4日 (2013.4.4)

【公開番号】特開2012-174818(P2012-174818A)

【公開日】平成24年9月10日 (2012.9.10)

【年通号数】公開・登録公報2012-036

【出願番号】特願2011-34102(P2011-34102)

【国際特許分類】

H 0 1 L 27/105 (2006.01)

G 1 1 C 13/00 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 45/00 (2006.01)

H 0 1 L 49/00 (2006.01)

【F I】

H 0 1 L 27/10 4 4 8

G 1 1 C 13/00 1 1 0 P

H 0 1 L 27/10 4 8 1

H 0 1 L 45/00 A

H 0 1 L 45/00 Z

H 0 1 L 49/00 Z

【手続補正書】

【提出日】平成25年2月18日 (2013.2.18)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 7

【補正方法】変更

【補正の内容】

【0 0 1 7】

まず、ストリング C H 1 1 を選択するため、ストリング選択トランジスタ T r s 1 1 がオン状態になる程度の電圧をワード線 W L s 1 に印加し、共通ソース線 C S L はグランドとし、ビット線 B L 1 に所望の電圧を印加する。この時、ビット線 B L 1 と電氣的に接続される他のストリング C H 2 1 は、ストリング選択トランジスタ T r s 2 1 がオフ状態となる程度の電圧をワード線 W L s 2 に印加することで、ストリング C H 2 1 に電流が流れず非選択となる。ストリング C H 2 2 は、ストリング C H 2 1 と同様に非選択となる。また、ワード線 W L s 1 で制御される他のストリング選択トランジスタ T r s 1 2 はオン状態となるが、ビット線 B L 2 を共通ソース線 C S L と等電位にすることで、ストリング C H 1 2 に電流が流れず非選択となる。次に、ストリング C H 1 1 からメモリセル M C 1 1 1 を選択するため、選択トランジスタ T r 1 1 1 がオフ状態になる程度の電圧をワード線 W L 1 1 に印加し、抵抗変化素子 V r 1 1 1 に電流が流れるようにする。この時、ストリング C H 1 1 に含まれる他のメモリセル M C 1 1 n (n = 2 . . . 8) は、選択トランジスタ T r 1 1 n (n = 2 . . . 8) がオン状態になる程度の電圧をワード線 W L 1 n (n = 2 . . . 8) に印加することで選択トランジスタ T r 1 1 n (n = 2 . . . 8) に電流が流れるため、抵抗変化素子 V r 1 1 n (n = 2 . . . 8) に殆ど電流が流れず非選択となる。選択トランジスタのオン状態の抵抗は、抵抗変化素子の状態にかかわらず、抵抗変化素子の抵抗より低く、かつ、トランジスタのオフ状態の抵抗は、抵抗変化素子の状態にかかわらず、抵抗変化素子の抵抗より高い。

【手続補正 2】

【補正対象書類名】図面

【補正対象項目名】 図 1
【補正方法】 変更
【補正の内容】

【図 1】

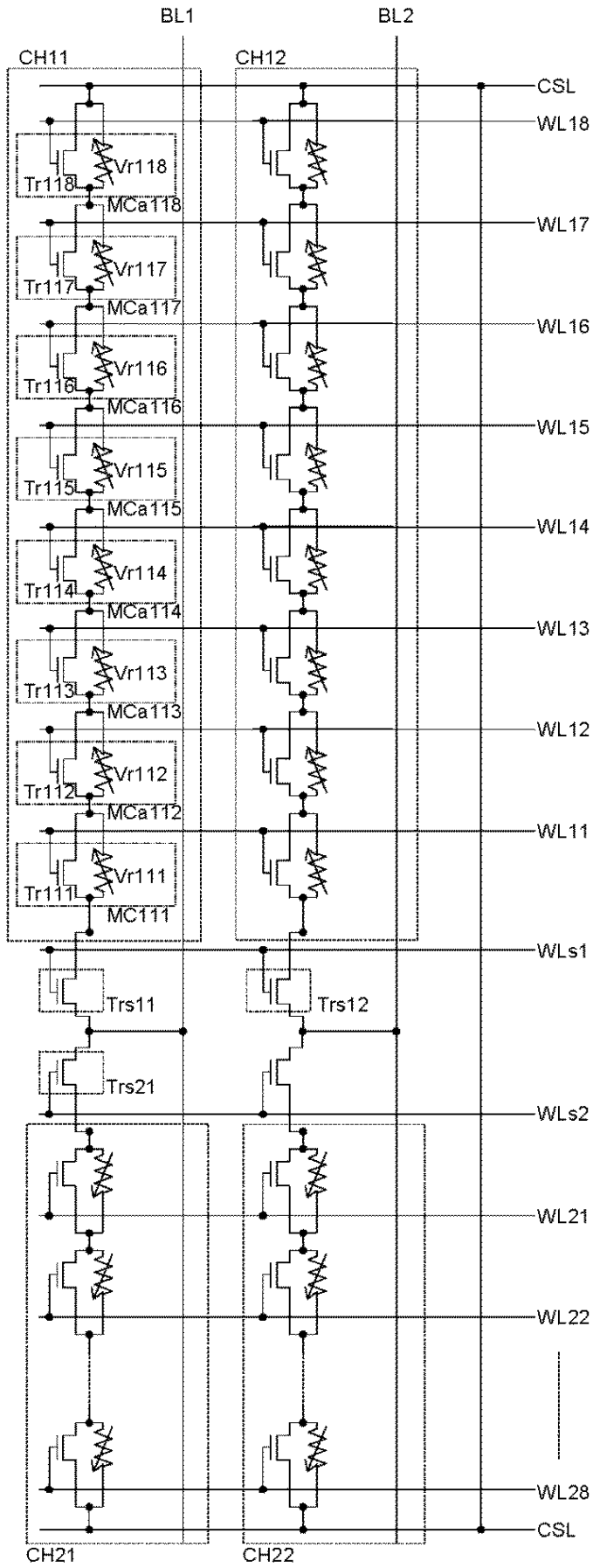


図 1