



(12)发明专利

(10)授权公告号 CN 108242582 B

(45)授权公告日 2019.10.01

(21)申请号 201611207733.8

(22)申请日 2016.12.23

(65)同一申请的已公布的文献号

申请公布号 CN 108242582 A

(43)申请公布日 2018.07.03

(73)专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

专利权人 新加坡高性能计算研究院

(72)发明人 占存辉 高先科 李慧敏 高思平

余平放 冯学丽 刘恩校 方劲纓

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

H01P 1/20(2006.01)

H05K 1/16(2006.01)

(56)对比文件

CN 204793131 U,2015.11.18,

CN 105006618 A,2015.10.28,

KR 101375581 B1,2014.03.18,

TW M312785 U,2007.05.21,

CN 204793131 U,2015.11.18,

审查员 潘小丹

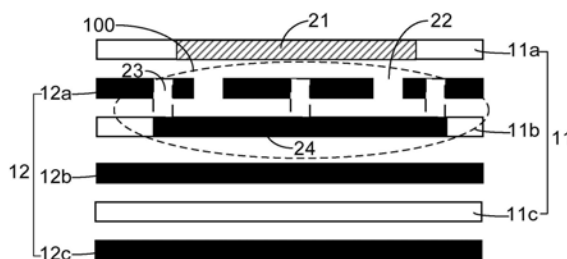
权利要求书1页 说明书8页 附图10页

(54)发明名称

一种DGS滤波器、印制电路板及滤波装置

(57)摘要

本发明的实施例提供一种DGS滤波器、印制电路板及滤波装置,涉及通信技术领域,可提高多层印制电路板上DGS滤波器的滤波能力。该DGS滤波器用于对印制电路板中第一走线层内目标走线上传输的信号进行滤波;该DGS滤波器包括:相对设置的第一参考层和目标层,该目标层为印制电路板内与第一参考层不同的参考层,或者为印制电路板内与第一走线层不同的走线层;其中,第一参考层内设置有DGS图形,该DGS图形以目标走线在第一参考层内的垂直投影为对称轴对称分布;在DGS图形的外围,贯穿于第一参考层和目标层设置有N个地过孔,第一参考层通过这N个地过孔与目标层内的参考区域连通。



1. 一种缺陷地结构DGS滤波器,其特征在于,所述DGS滤波器应用于印制电路板,所述印制电路板包括:第一走线层、第一参考层以及目标层,所述第一参考层位于所述第一走线层与所述目标层之间,所述目标层为:与所述第一走线层不同的走线层,或者,与所述第一参考层不同的参考层;

所述第一参考层和所述目标层形成所述DGS滤波器,所述DGS滤波器用于对所述第一走线层内目标走线上传输的信号进行滤波;

其中,所述第一参考层内设置有DGS图形,所述DGS图形以所述目标走线在所述第一参考层内的垂直投影为对称轴对称分布;在所述DGS图形的外围,贯穿于所述第一参考层和所述目标层设置有N个地过孔,所述第一参考层通过所述N个地过孔与所述目标层内的参考地区域连通, $N>1$ 。

2. 根据权利要求1所述的DGS滤波器,其特征在于,任意两个相邻的地过孔之间的距离不大于所述DGS滤波器的最大工作波长的 $1/4$ 。

3. 根据权利要求1所述的DGS滤波器,其特征在于,在所述第一参考层上,所述N个地过孔围绕所述DGS图形的外围形成封闭的图形。

4. 根据权利要求1所述的DGS滤波器,其特征在于,所述地过孔为通孔、盲孔或埋孔。

5. 根据权利要求1所述的DGS滤波器,其特征在于,所述第一参考层和所述目标层之间设置有挖空层,所述挖空层在所述目标层上的垂直投影与所述目标层内的参考地区域重叠。

6. 根据权利要求1-5中任一项所述的DGS滤波器,其特征在于,所述DGS图形包括第一U型结构和第二U型结构,所述第一U型结构以所述目标走线在所述第一参考层的垂直投影为对称轴对称分布,且所述第二U型结构以所述目标走线在所述第一参考层的垂直投影为对称轴对称分布;

其中,所述第一U型结构的开口与所述第二U型结构的开口相对设置。

7. 根据权利要求1-5中任一项所述的DGS滤波器,其特征在于,所述DGS图形包括:以所述目标走线在所述第一参考层的垂直投影为对称轴对称分布的第一C型结构和第二C型结构,

其中,所述第一C型结构的开口与所述第二C型结构的开口相对设置,所述第一C型结构与所述第二C型结构通过连接线相连,所述连接线与所述目标走线在所述第一参考层的垂直投影垂直。

8. 根据权利要求1-5中任一项所述的DGS滤波器,其特征在于,所述DGS图形包括第一G型结构和第二G型结构,所述第一G型结构以所述目标走线在所述第一参考层的垂直投影为对称轴对称分布,且所述第二G型结构以所述目标走线在所述第一参考层的垂直投影为对称轴对称分布;

其中,所述第一G型结构的开口与所述第二G型结构的开口相对设置。

9. 根据权利要求1-5中任一项所述的DGS滤波器,其特征在于,所述目标走线为差分线或单根走线。

10. 一种印制电路板,其特征在于,所述印制电路板包括如权利要求1-9中任一项所述的DGS滤波器。

11. 一种滤波装置,其特征在于,所述滤波装置包括如权利要求10所述的印制电路板。

一种DGS滤波器、印制电路板及滤波装置

技术领域

[0001] 本发明实施例涉及通信技术领域,尤其涉及一种DGS滤波器、印制电路板及滤波装置。

背景技术

[0002] 目前,印制电路板内的DGS (Defected Ground Structure,缺陷地结构)滤波器,通常是在印制电路板内走线层的接地基板上蚀刻出具有一定形状的地缺陷 (Defected Ground),例如双C型缺陷地结构,U型哑铃缺陷地结构,利用这些缺陷地结构可以形成LC谐振结构,从而在一定频带内对印制电路板内传输的电信号起到滤波作用。

[0003] 但是,对于多层印制电路板(即包括多个走线层和多个接地基板的印制电路板)形成的通讯基板,如果仅在一层接地基板上设置上述缺陷地结构,可能会导致不同接地基板之间产生谐振现象,那么,DGS滤波器的滤波能力则会明显降低,也就是说,目前的DGS滤波器并不适用于多层印制电路板。

发明内容

[0004] 本发明的实施例提供一种DGS滤波器、印制电路板及滤波装置,可提高多层印制电路板上DGS滤波器的滤波能力。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 第一方面,本发明的实施例提供一种DGS滤波器,该DGS滤波器应用于印制电路板,该印制电路板包括:第一走线层、第一参考层以及目标层,第一参考层位于第一走线层与目标层之间,该目标层为与第一走线层不同的走线层(或者,该目标层为与第一参考层不同的参考层);此时,第一参考层和目标层形成DGS滤波器,该DGS滤波器用于对第一走线层内目标走线上传输的信号进行滤波;其中,第一参考层内设置有DGS图形,该DGS图形以目标走线在第一参考层内的垂直投影为对称轴对称分布;在DGS图形的外围,贯穿于第一参考层和目标层设置有 N ($N > 1$) 个地过孔,第一参考层通过这 N 个地过孔与目标层内的参考地区域连通。

[0007] 可以看出,对于多层印制电路板,在本发明的实施例提供的DGS滤波器中,可以在DGS图形的外围设置 N 个地过孔,进而,通过这 N 个地过孔将第一参考层与目标层之间的参考地区域连通,使得第一参考层与目标层之间的参考电势相同,从而降低不同参考层或走线层之间的谐振,以保证多层印制电路板内DGS滤波器的滤波能力。

[0008] 在一种可能的设计方式中,任意两个相邻的地过孔之间的距离不大于DGS滤波器的最大工作波长的 $1/4$ 。当两个相邻的地过孔之间的距离足够小时,这 N 个地过孔相当于在多层印制电路板内形成了孔栅,由于这 N 个地过孔设置在DGS图形的外围,因此,印制电路板内的DGS图形22相当于被这 N 个地过孔形成的孔栅所包裹,可以对DGS滤波器产生的电磁波进行屏蔽,从而有效抑制DGS滤波器产生的电磁辐射。

[0009] 在一种可能的设计方式中,在第一参考层上,该 N 个地过孔围绕该DGS图形的外围

形成封闭的图形。这样,DGS图形可以被与其相邻的参考区域,以及四周的N个地过孔包裹的更加完整,可进一步抑制DGS滤波器产生的电磁辐射。

[0010] 在一种可能的设计方式中,该地过孔为通孔、盲孔或埋孔。

[0011] 在一种可能的设计方式中,第一参考层和目标层之间设置有挖空层,该挖空层在目标层上的垂直投影与目标层内的参考区域重叠。当挖空层的深度越大时,对共模噪声的抑制作用越明显,并且,DGS滤波器的工作带宽也随之增加。此时,该参考区域、挖空层以及DGS图形四周的N个地过孔共同形成包裹体,用于抑制DGS滤波器产生的电磁辐射。

[0012] 在一种可能的设计方式中,该DGS图形包括第一U型结构和第二U型结构,该第一U型结构和该第二U型结构分别以该目标走线在该第一参考层的垂直投影为对称轴对称分布;其中,该第一U型结构的开口与该第二U型结构的开口相对设置。

[0013] 在一种可能的设计方式中,该DGS图形包括:以该目标走线在该第一参考层的垂直投影为对称轴对称分布的第一C型结构和第二C型结构,其中,该第一C型结构的开口与该第二C型结构的开口相对设置,该第一C型结构与该第二C型结构通过连接线相连,该连接线与目标走线在第一参考层的垂直投影垂直。

[0014] 在一种可能的设计方式中,该DGS图形包括第一G型结构和第二G型结构,该第一G型结构和该第二G型结构分别以该目标走线在该第一参考层的垂直投影为对称轴对称分布;其中,该第一G型结构的开口与该第二G型结构的开口相对设置。

[0015] 可以看出,本发明实施例还提供了三种不同形状的DGS图形,即对称双变形G型DGS结构、对称C形哑铃型DGS结构以及对称双U型DGS结构。

[0016] 在一种可能的设计方式中,该目标走线为差分线或单根走线。

[0017] 第二方面,本发明的实施例提供一种印制电路板,该印制电路板包括如上述第一方面中任一项的DGS滤波器。

[0018] 第三方面,本发明的实施例提供一种滤波装置,该滤波装置包括如上述第二方面中的印制电路板。

[0019] 其中,第二方面或第三方面中任一种设计方式所带来的技术效果可参见第一方面中不同设计方式所带来的技术效果,此处不再赘述。

[0020] 本发明的这些方面或其他方面在以下实施例的描述中会更加简明易懂。

附图说明

[0021] 图1为本发明实施例提供的一种印制电路板的结构示意图一;

[0022] 图2为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图一;

[0023] 图3为本发明实施例提供的一种DGS图形的结构示意图一;

[0024] 图4为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图二;

[0025] 图5为本发明实施例提供的一种DGS图形的结构示意图二;

[0026] 图6为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图三;

[0027] 图7为本发明实施例提供的一种DGS图形的结构示意图三;

[0028] 图8为本发明实施例提供的一种DGS图形的结构示意图四;

[0029] 图9为本发明实施例提供的一种DGS图形的结构示意图五;

[0030] 图10为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图

四；

[0031] 图11为本发明实施例提供的对设置有DGS滤波器的印制电路板的仿真结果示意图一；

[0032] 图12为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图五；

[0033] 图13为本发明实施例提供的对设置有DGS滤波器的印制电路板的仿真结果示意图二；

[0034] 图14为本发明实施例提供的一种设置有DGS滤波器的印制电路板的结构示意图六；

[0035] 图15为本发明实施例提供的对设置有DGS滤波器的印制电路板的仿真结果示意图三；

[0036] 图16为本发明实施例提供的对设置有DGS滤波器的印制电路板的仿真结果示意图四；

[0037] 图17为本发明实施例提供的对设置有DGS滤波器的印制电路板的仿真结果示意图五。

具体实施方式

[0038] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行详细描述。

[0039] 另外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本发明的描述中，除非另有说明，“多个”的含义是两个或两个以上。

[0040] 本发明的实施例提供的DGS滤波器可应用于多层印制电路板中，该多层印制电路板包括至少两个参考层和至少两个走线层，每个走线层都对应一个参考层（或者，多个走线层可对应同一个参考层），由该参考层为该走线层提供参考地信号。

[0041] 示例性的，当每个走线层都唯一对应一个参考层时，如图1所示，多层印制电路板100内的走线层11和参考层12为依次交替设置的。也就是说，多层印制电路板100中包括多个走线层11，每个走线层11都对应设置有一个参考层12。并且，任意相邻的走线层11和参考层12之间都可以通过绝缘的介质层13填充。为方便阐述本发明实施例提供的DGS滤波器，后续实施例中均以图1所示依次交替设置的走线层11和参考层12为例进行说明。

[0042] 其中，走线层11一般设置有用以承载电信号的走线，具体可由一条或多条金属走线构成，而参考层12一般用于承载电源或参考地信号，走线层11中各金属走线承载的电信号最终引出至印制电路板100的各个输入/输出(I/O, in/out)接口。

[0043] 如图2所示，本发明实施例提供的DGS滤波器100用于对第一走线层11a内目标走线上传输的信号进行滤波。其中，该走线可以为差分线21，也可以为单根走线，本发明实施例对此不作任何限制。

[0044] 以上述目标走线为差分线21举例，如图2所示，DGS滤波器100包括：相对设置的第一参考层12a和目标层11b，该目标层11b可为印制电路板内除第一参考层12a外的任意参考

层,也可以为印制电路板内除第一走线层11a外的任意走线层(图2中以走线层11b为上述目标层)。

[0045] 具体的,第一参考层12a内设置有DGS图形22,如图3所示,该DGS图形22以差分线21在第一参考层12a内的垂直投影为对称轴对称分布。该DGS图形22的形状具体可以为现有技术中的双C型缺陷地结构或U形哑铃型缺陷地结构,也可以为其它缺陷地结构,本发明后续实施例中将详细阐述。

[0046] 其中,结合图2和图3所示,在DGS图形22的外围,沿垂直于第一参考层12a的方向,贯穿于第一参考层12a和目标层11b设置有 N ($N > 1$) 个地过孔23,如图2所示,第一参考层12a通过地过孔23与目标层11b内设置的参考区域24连通。虽然每一个参考层12内的各个区域均可以提供参考地信号,但是,在本发明实施例中,可以将任意参考层内DGS图形22投影所在的区域作为参考地区域,而在任意走线层内,也可以将DGS图形投影所在的区域设置为参考地区域。

[0047] 需要说明的是,在图2所示的DGS滤波器100中,地过孔23将第一参考层12a以及与第一参考层12a相邻的一层走线层11b(即目标层)内的参考地区域24连通。

[0048] 可以理解的是,如图4所示,地过孔23还可以与多层走线层11和多层参考层12中的参考地区域连通。例如,在图4中的(a)中,地过孔23贯穿了印制电路板的所有走线层11(即走线层11a、走线层11b和走线层11c)11和所有参考层12(即参考层12a、参考层12b以及参考层12c);在图4中的(b)中,地过孔23贯穿了DGS图形22所在的第一参考层12a,目标层11b,以及第一参考层12a和目标层11b之间的参考层12b。

[0049] 也就是说,上述地过孔23可以为通孔、盲孔或埋孔,本发明实施例对此不作限制。

[0050] 以图4中的(b)为例,当地过孔23为埋孔时,由于地过孔23仅贯穿了第一参考层12a,目标层11b,以及参考层12b,那么,未设置地过孔23的走线层11c内还可以正常布线,从而减小对多层印制电路板内的布线的影响。

[0051] 可以看出,对于多层印制电路板,在本发明的实施例提供的DGS滤波器中,可以在DGS图形的外围设置 N 个地过孔,进而,通过这 N 个地过孔将不同参考层或走线层之间的参考地区域连通,使得不同参考层或走线层之间的参考地区域的参考电势相同,从而降低不同参考层或走线层之间的谐振,以保证多层印制电路板上DGS滤波器的滤波能力。

[0052] 可选的,任意两个相邻的地过孔23之间的距离不大于DGS滤波器100的最大工作波长的 $1/4$ 。例如,DGS图形22的工作频段为25GHz-30GHz,也就是说DGS图形22的最大工作频率为30GHz,当DGS图形22在30GHz上工作时,其辐射的电磁波的波长为 λ ($\lambda > 0$),那么,任意两个相邻的地过孔23之间的距离 p 应小于或等于 $\lambda/4$ 。

[0053] 当两个相邻的地过孔之间的距离不大于DGS滤波器的最大工作波长的 $1/4$ 时,这 N 个地过孔相当于在多层印制电路板内形成了孔栅,由于这 N 个地过孔设置在DGS图形的外围,因此,印制电路板内的DGS图形相当于被这 N 个地过孔形成的孔栅所包裹,可以对DGS滤波器产生的电磁波进行屏蔽,从而有效抑制DGS滤波器产生的电磁辐射。

[0054] 可选的,如图2所示,在第一参考层12a内,可以设置上述 N 个地过孔23围绕DGS图形22的外围形成的图形为封闭图形,即形成如图5所示的 N 个地过孔23,这样,DGS图形22可以被与其相邻的参考地区域24,以及四周的 N 个地过孔23包裹的更加完整,可进一步抑制DGS滤波器产生的电磁辐射。

[0055] 进一步地,上述第一参考层和目标层之间还可以设置挖空层,此时挖空层31内可填充有绝缘介质,示例性的,如图6中的(a)所示,第一参考层为12a,可以对走线层11b进行挖空处理,形成挖空层31a,挖空层31在第一参考层12a上的垂直投影的大小,与第一参考层12a上地过孔23形成的图形的大小相同,此时,目标层为参考层12b;又或者,如图6中的(b)所示,第一参考层为12a,可以对走线层11b和参考层12b进行挖空处理,形成挖空层31b,此时,目标层为走线层11c,该挖空层31在目标层11c上的垂直投影与目标层11c内的参考区域24重叠;又或者,如图6中的(c)所示,第一参考层为12a,可以对走线层11b、参考层12b和走线层11c进行挖空处理,形成挖空层31c,此时,目标层为参考层12c。当挖空层的深度越大时,对共模噪声的抑制作用越明显,并且,DGS滤波器的工作带宽也随之增加。

[0056] 可以看出,无论挖空多少个参考层或走线层,目标层中的参考区域、挖空层以及DGS图形四周的N个地过孔共同形成包裹体,用于抑制DGS滤波器产生的电磁辐射。

[0057] 可选的,上述第一走线层具体可以为上述DGS滤波器中位于表层的走线层(如图2、图4或图6所示的第一走线层11a),也可以为上述多层印制电路板中位于底层的走线层,还可以为上述多层印制电路板中位于中间层的任意走线层,本发明实施例对此不作限制。

[0058] 需要说明的是,图2、图4以及图6中所示的DGS滤波器100可以作为印刷电路板中的一部分,图2、图4以及图6中所示的DGS滤波器100的参考层12并不一定作为印刷电路板的参考层,类似的,图2、图4以及图6中所示的DGS滤波器的走线层11并不一定作为印刷电路板的走线层。以图2为例,参考层12b可以作为上述DGS滤波器100中的一个参考层,但是,对于DGS滤波器100所在的整个印刷电路板而言,参考层12b这一层中除参考层12b这部分区域之外,还可以设置走线,即参考层12b这一层也可以作为整个印刷电路板的一个走线层。

[0059] 进一步的,基于图1-图6中提供的DGS滤波器,本发明实施例还提供了多种不同形状的DGS图形22,例如,图7所示的对称双变形G型DGS结构、图8所示的对称C形哑铃型DGS结构以及图9所示的对称双U型DGS结构,以下将结合附图对上述不同形状的DGS图形22进行详细的阐述,可以理解的是,本发明实施例提供的DGS滤波器内设置的DGS图形22还可以是其他任意形状,本发明实施例对此不作限制。

[0060] 在一种可能的设计方式中,上述DGS图形22的形状如图7所示,DGS图形22包括第一G型结构61和第二G型结构62,第一G型结构61和第二G型结构62分别以差分线21在第一参考层的垂直投影为对称轴对称分布。其中,第一G型结构61的开口与第二G型结构62的开口相对设置。

[0061] 示例性的,如图7所示,差分线21的线宽 $w_m=0.167\text{mm}$,差分线21之间的间距 $s_m=0.254\text{mm}$,差分线21的厚度(图7中未示出)为 0.0347mm 。

[0062] 仍如图7所示,DGS图形22的具体尺寸如下:垂直于差分线21方向上,第一G型结构61(或第二G型结构62)的第一边长 $s_1=2.1\text{mm}$,平行于差分线21方向上,第一G型结构61(或第二G型结构62)的第二边长 $s_2=0.9412\text{mm}$,第一G型结构61(或第二G型结构62)的线宽 $s_3=0.18\text{mm}$ (可设置DGS图形22任意位置的线宽相等),第一G型结构61(或第二G型结构62)的开口位置的间距 $s_4=0.842\text{mm}$,开口位置到第二边长的距离 $s_5=0.269\text{mm}$;从开口位置向第一边长延伸的距离 $s_6=0.18\text{mm}$,第一G型结构61与第二G型结构62之间的间距 $s_7=0.4572\text{mm}$,DGS图形22所在的参考层(图6中未示出)的厚度约为 0.0347mm ;另外,相邻地过孔23之间的间隔 p 约为 0.4mm ,任意地过孔23距离DGS图形22最近的边长之间的间距 j 约为 0.127mm 。

[0063] 进一步地,可将图7所示的DGS图形22应用在图10所示的多层印制电路板200中。其中,多层印制电路板200包括3层走线层(走线层A、B和C)和3层参考层(参考层D、E和F),上述差分线21设置在走线层A,上述DGS图形22设置在参考层D,地过孔23依次连通参考层D、走线层B、参考层E、走线层C以及参考层F。此时,走线层B作为上述DGS滤波器100中目标层,参考层D作为上述DGS滤波器100中第一走线层,地过孔23贯穿了走线层B中的参考区域24和参考层D。

[0064] 对图10所示的多层印制电路板200产生的共模插损进行仿真后,得到的仿真结果如图11所示,可以看出,相比于未设置上述DGS图形22的印制电路板,本发明实施例提供的印制电路板200可在25GHz-31GHz左右的6GHz带宽内,将共模插损抑制在-10dB以下,从而降低差分线21上差分信号传输时产生的共模噪声,以保证多层印制电路板上DGS图形22的滤波能力。

[0065] 在另一种可能的设计方式中,上述DGS图形22的形状如图8所示,DGS图形22包括以差分线21在第一参考层的垂直投影为对称轴对称设置的第一C型结构71和第二C型结构72,其中,第一C型结构71的开口与第二C型结构72的开口相对设置,且第一C型结构71和第二C型结构72通过连接线73相连,连接线73与差分线21在第一参考层的垂直投影垂直,例如,如图8所示,连接线73为差分线21在第一参考层的垂直投影的中垂线。

[0066] 与图7所示的DGS图形22类似的,在图8所示的DGS图形22中,差分线21的线宽 $w_m=0.167\text{mm}$,差分线21之间的间距 $s_m=0.254\text{mm}$,差分线21的厚度(图8中未示出)为 0.0347mm 。

[0067] 仍如图8所示,DGS图形22的具体尺寸如下:平行于差分线21方向上,第一C型结构71(或第二C型结构72)的第一边长 $z_1=1.8\text{mm}$,垂直于差分线21方向上,第一C型结构71(或第二C型结构72)的第二边长 $z_2=0.54\text{mm}$,垂直于第二边长向连接线73方向延伸的第三边长 $z_3=0.43\text{mm}$,第三边长与连接线73之间的距离 $z_4=0.18\text{mm}$,第三边长与第一边长之间的距离 $z_5=0.18\text{mm}$,第一C型结构71(或第二C型结构72)的线宽 $z_6=0.18\text{mm}$,第一C型结构71的开口位置到第二C型结构72的开口位置之间的间距 $z_7=0.8596\text{mm}$ 。

[0068] 另外,平行于差分线21方向上,相邻地过孔23之间的间隔 p_x 约为 0.3762mm ,垂直于差分线21方向上,相邻地过孔23之间的间隔 p_y 约为 0.3995mm ,任意地过孔23距离DGS图形22最近的边长之间的间距 j 约为 0.2286mm 。

[0069] 进一步地,可将图8所示的DGS图形22应用在图12所示的多层印制电路板300中。其中,多层印制电路板300包括3层走线层(走线层A、B和C)和3层参考层(参考层D、E和F),上述差分线21设置在走线层A,上述DGS图形22设置在参考层D,地过孔23依次连通参考层D、走线层B、参考层E、走线层C以及参考层F。此时,走线层B作为上述DGS滤波器100中目标层,参考层D作为上述DGS滤波器100中第一走线层,地过孔23贯穿了走线层B中的参考区域24和参考层D。

[0070] 对图12所示的多层印制电路板300产生的共模插损进行仿真后,得到的仿真结果如图13所示,可以看出,相比于未设置上述DGS图形22的印制电路板,本发明实施例提供的印制电路板300可在24GHz-28.5GHz左右的4.5GHz带宽内,将共模插损抑制在-10dB以下,从而降低差分线21上差分信号传输时产生的共模噪声,以保证多层印制电路板上DGS图形22的滤波能力。

[0071] 在另一种可能的设计方式中,上述DGS图形22的形状如图9所示,DGS图形22包括第

一U型结构81和第二U型结构82,第一U型结构81和第二U型结构82分别以差分线21在第一参考层的垂直投影为对称轴对称分布。其中,第一U型结构81的开口与第二U型结构82的开口相对设置。

[0072] 在图9所示的DGS图形22中,差分线21的线宽 $w_m=0.244\text{mm}$,差分线21之间的间距 $s_m=0.264\text{mm}$,差分线21的厚度(图9中未示出)为 0.0512mm 。

[0073] 仍如图9所示,DGS图形22的具体尺寸如下:平行于差分线21方向上,第一U型结构81(或第二U型结构82)的第一边长 $u_1=0.397\text{mm}$,线宽 $u_2=0.476\text{mm}$;垂直于差分线21方向上,第一U型结构81(或第二U型结构82)的第二边长 $u_3=2.183\text{mm}$,线宽 $u_4=0.18\text{mm}$;第一U型结构81的开口位置到第二U型结构82的开口位置之间的间距 $u_5=0.192\text{mm}$ 。

[0074] 另外,相邻地过孔23之间的间隔 p 约为 0.4mm ,地过孔23沿DGS图形22的外围设置。

[0075] 进一步地,可将图9所示的DGS图形22应用在图14所示的多层印制电路板400中。其中,多层印制电路板400包括3层走线层(走线层A、B和C)和3层参考层(参考层D、E和F),上述差分线21设置在走线层A,上述DGS图形22设置在参考层D,地过孔23依次连通参考层D、走线层B、参考层E、走线层C以及参考层F。此时,参考层E作为上述DGS滤波器100中目标层,参考层D作为上述DGS滤波器100中第一走线层,参考层D与参考层E之间的走线层B被挖空,形成挖空层31,地过孔23贯穿了参考层E、挖空层31和参考层D。

[0076] 对图14所示的多层印制电路板400产生的共模插损进行仿真后,得到的仿真结果如图15所示,可以看出,相比于未设置上述DGS图形22的印制电路板,本发明实施例提供的印制电路板400可在 $20\text{GHz}-22\text{GHz}$ 左右的 2GHz 带宽内,将共模插损抑制在 -10dB 以下,从而降低差分线21上差分信号传输时产生的共模噪声,以保证多层印制电路板上DGS图形22的滤波能力。

[0077] 进一步地,对图14所示的多层印制电路板400产生的电磁辐射进行仿真后,得到的仿真结果如图16所示。可以看出,相比于现有技术中设置有传统DGS滤波器的印制电路板,本发明实施例提供的印制电路板400可在 $10\text{GHz}-30\text{GHz}$ 左右的带宽内,将电磁辐射降低 $6\text{dB}-10\text{dB}$ 。其中,图16所示的电磁辐射随频率变化的仿真结果示意图,均为在距离印制电路板十米处的位置分别对本发明实施例提供的印制电路板400,以及现有技术中设置有传统DGS滤波器的印制电路板进行仿真得到的。

[0078] 另外,对设置有本发明实施例提供的DGS滤波器(例如,图7、图8或图9所示的DGS滤波器)的多层印制电路产生的差模插损进行仿真后,如图17所示,可以看出,使用本发明实施例提供的DGS滤波器产生的差模插损,与未设置上述DGS滤波器时在 $10\text{GHz}-35\text{GHz}$ 的滤波带宽内产生的差模插损基本相同,均在 0dB 至 -2dB 以内。

[0079] 也就是说,本发明实施例提供的DGS滤波器可保证在滤波带宽内产生的差模插损不增加的同时,将产生的共模插损抑制在 -10dB 以下,并降低了DGS滤波器产生的电磁辐射,从而提升了DGS滤波器的滤波性能。

[0080] 进一步地,本发明实施例还提供一种印制电路板,该印制电路板中可包括上述任一项DGS滤波器,该印制电路板可应用于各类实体设备中,本发明实施例对此不作限制。

[0081] 进一步地,本发明实施例还提供一种滤波装置,例如,通信设备等,该滤波装置中可包括上述印制电路板,本发明实施例对此不作限制。

[0082] 以上所述的具体实施方式,对本发明的目的、技术方案和有益效果进行了进一步

详细说明,所应理解的是,以上所述仅为本发明的具体实施方式而已,并不用于限定本发明的保护范围,凡在本发明的技术方案的基础之上,所做的任何修改、等同替换、改进等,均应包括在本发明的保护范围之内。

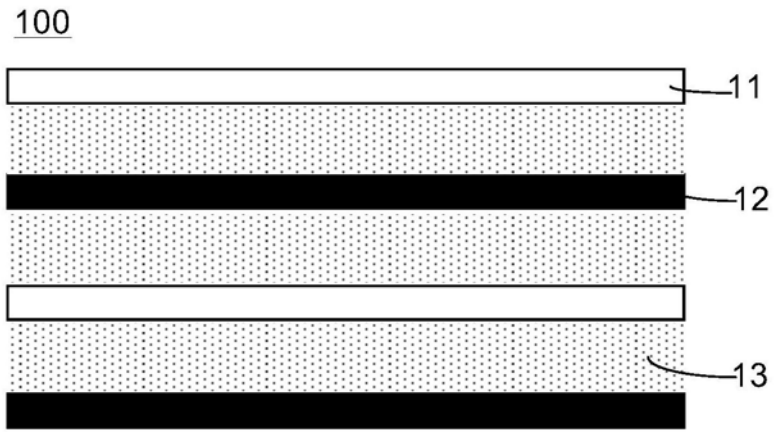


图1

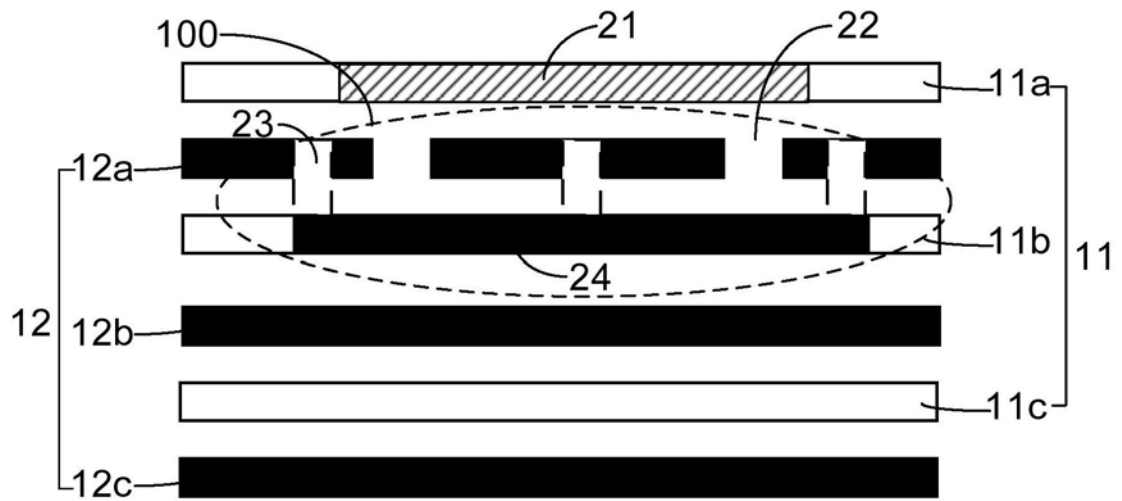


图2

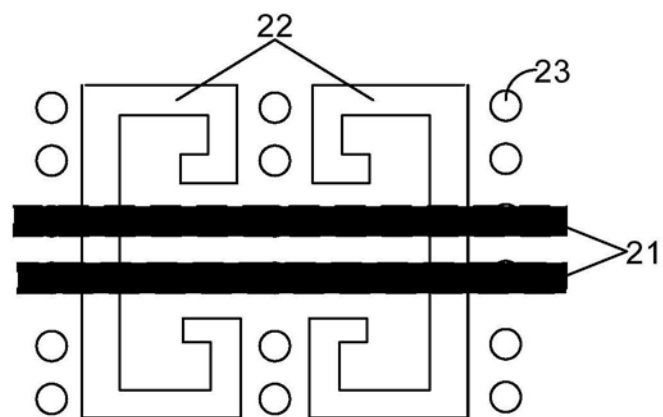


图3

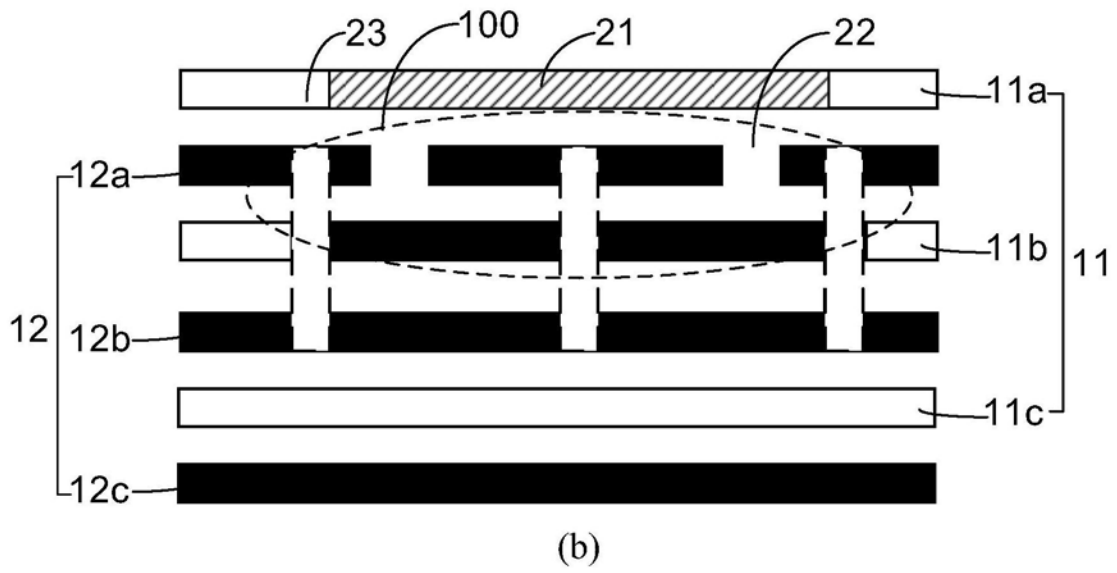
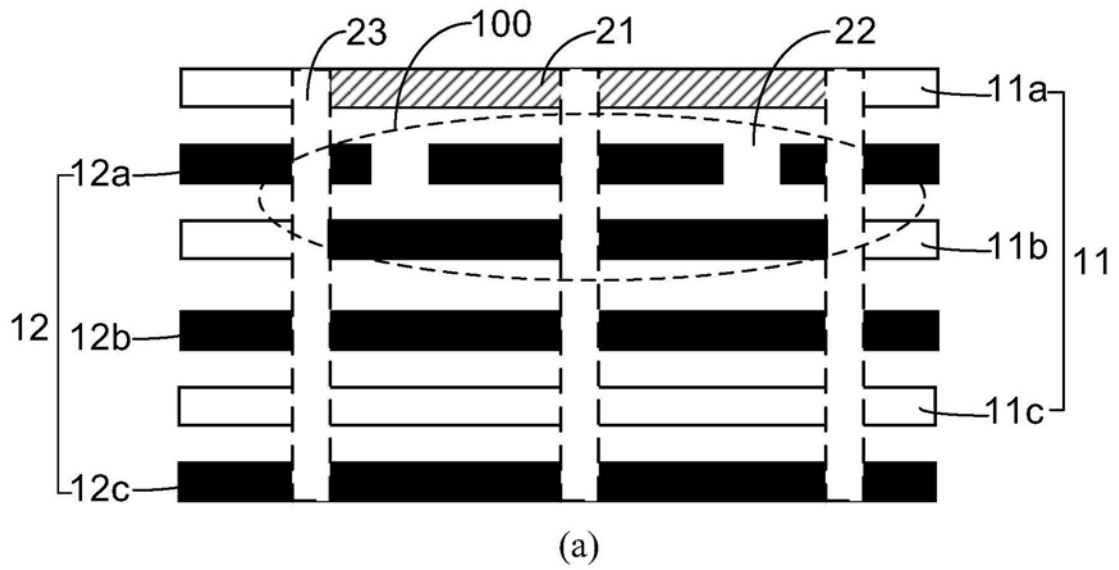


图4

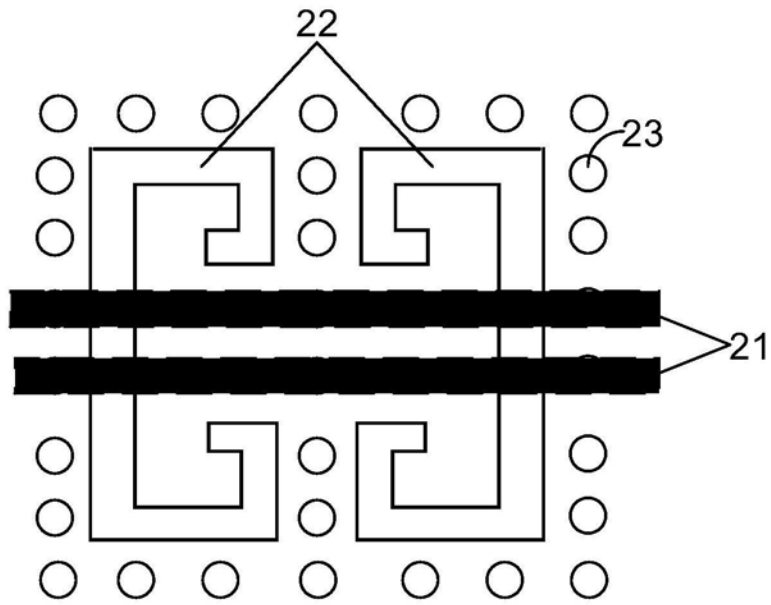


图5

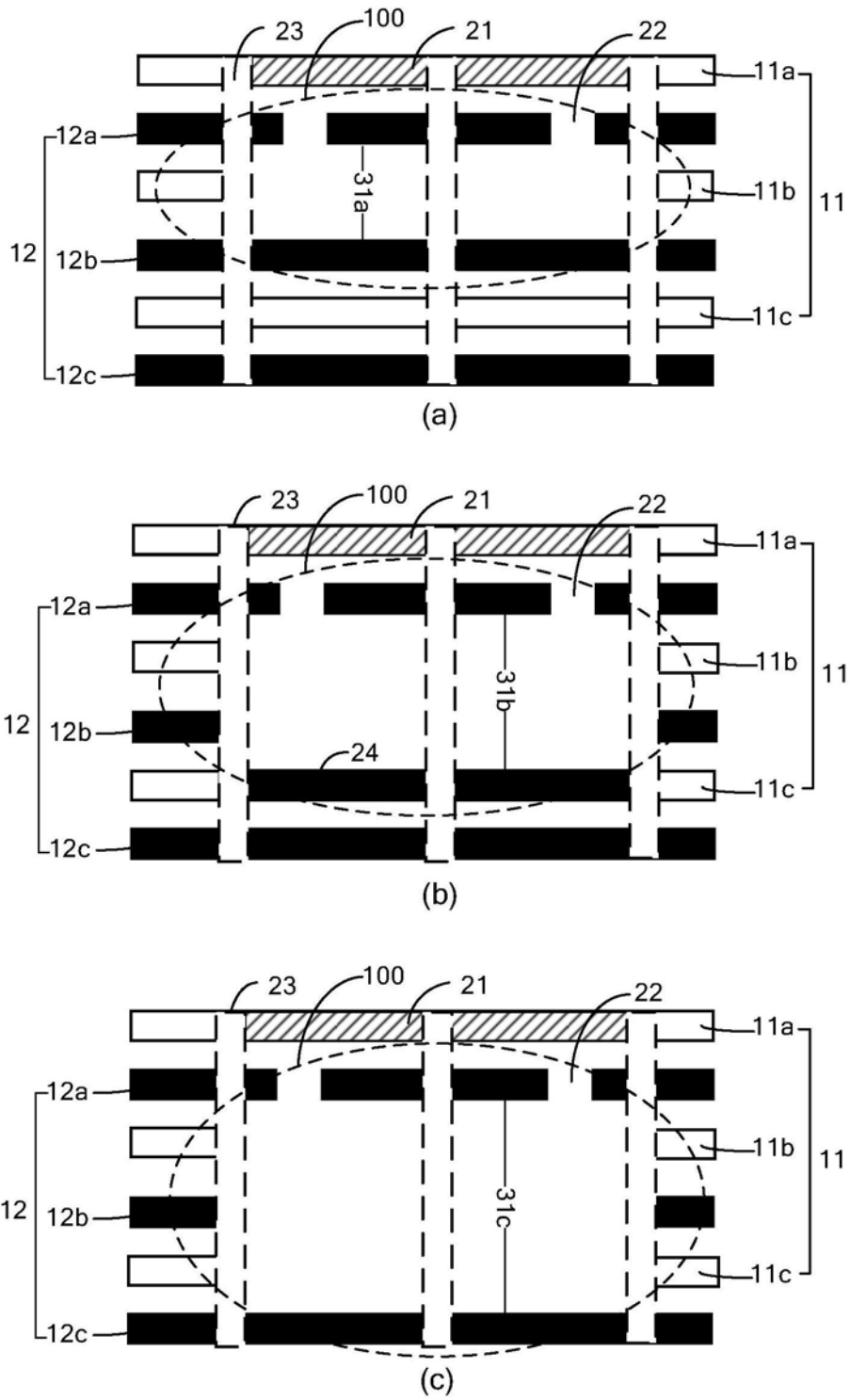


图6

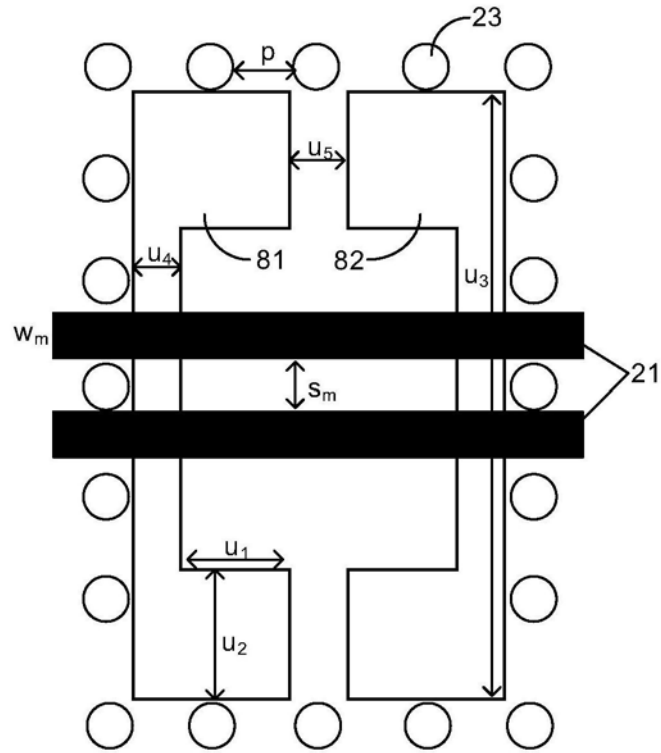


图9

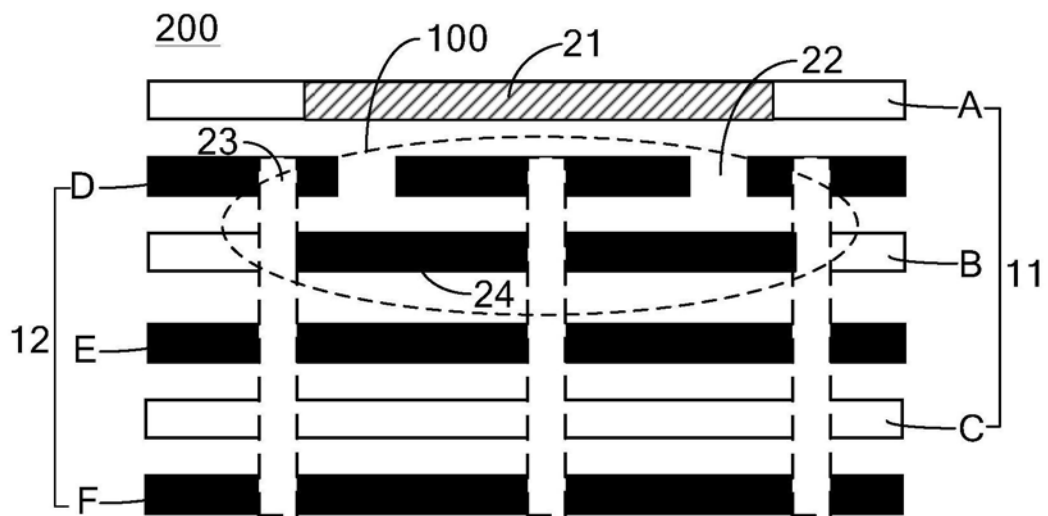


图10

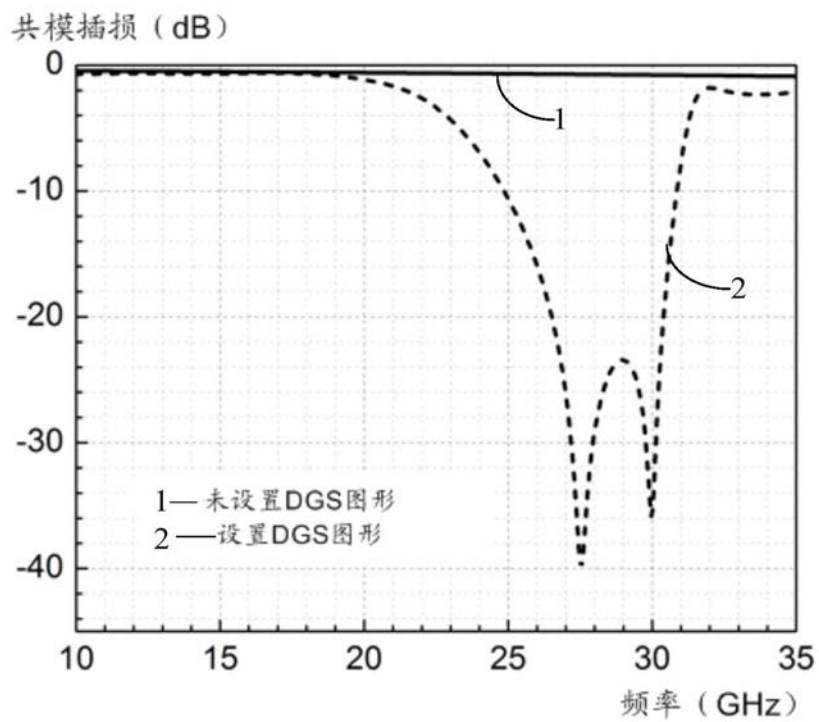


图11

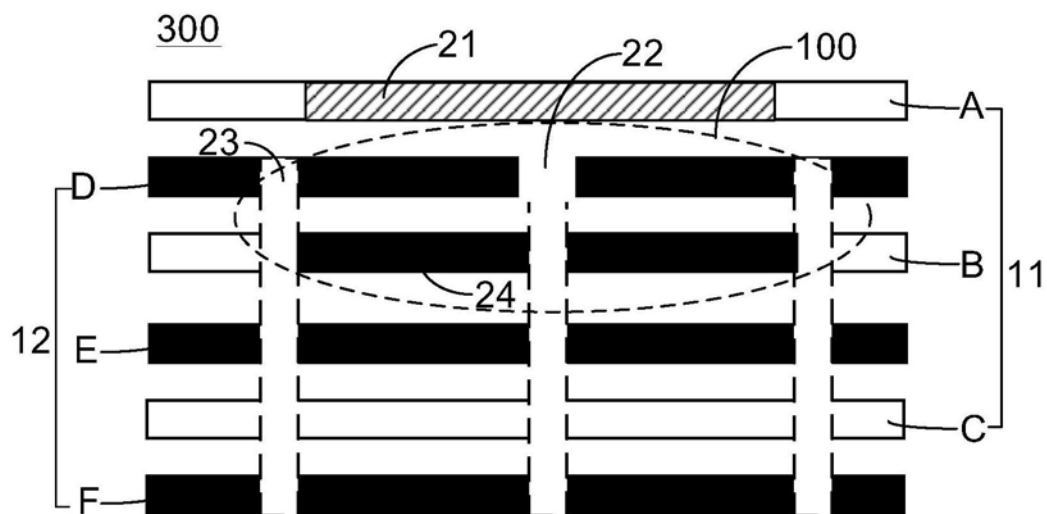


图12

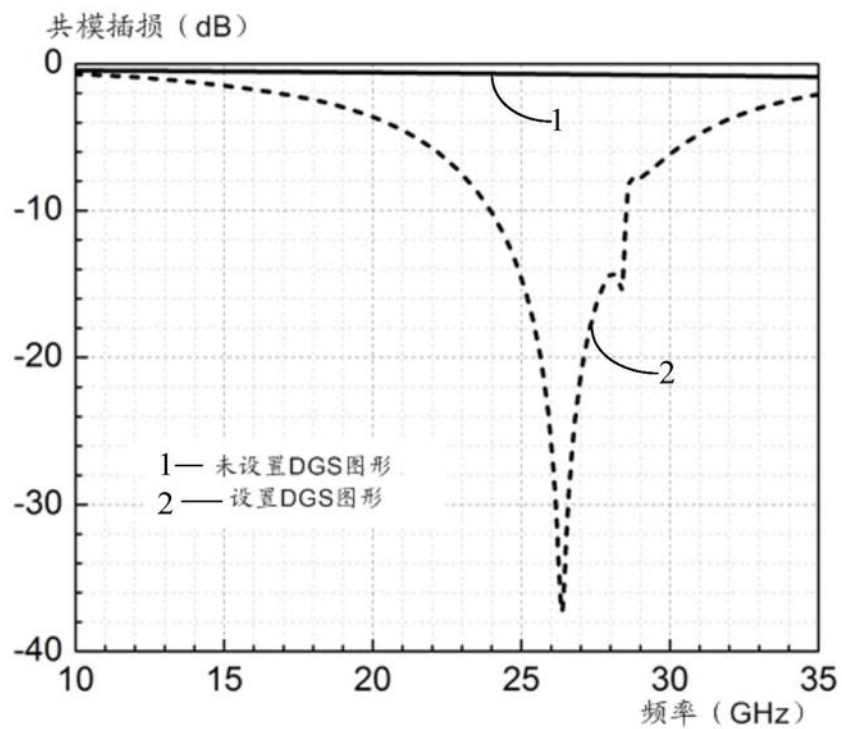


图13

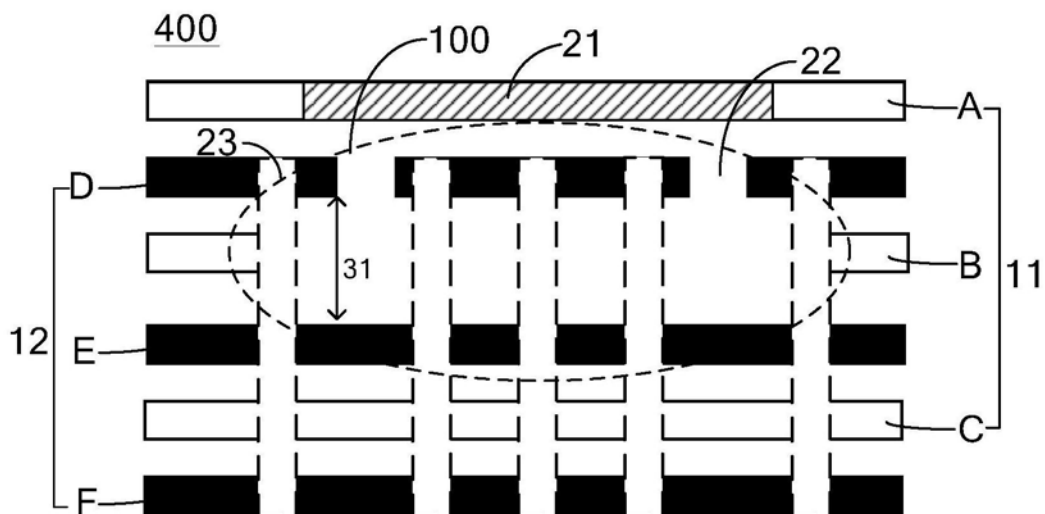


图14

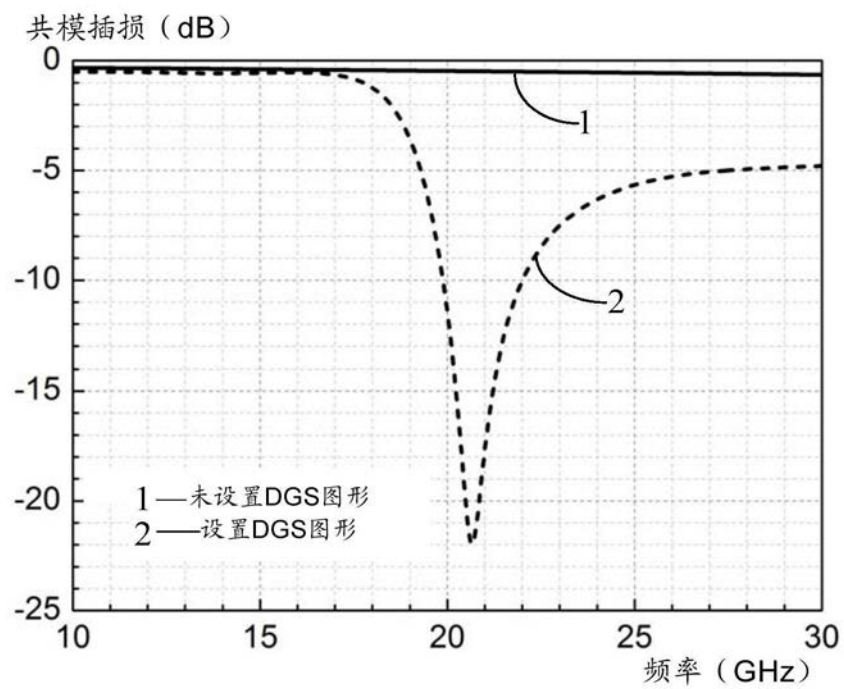


图15

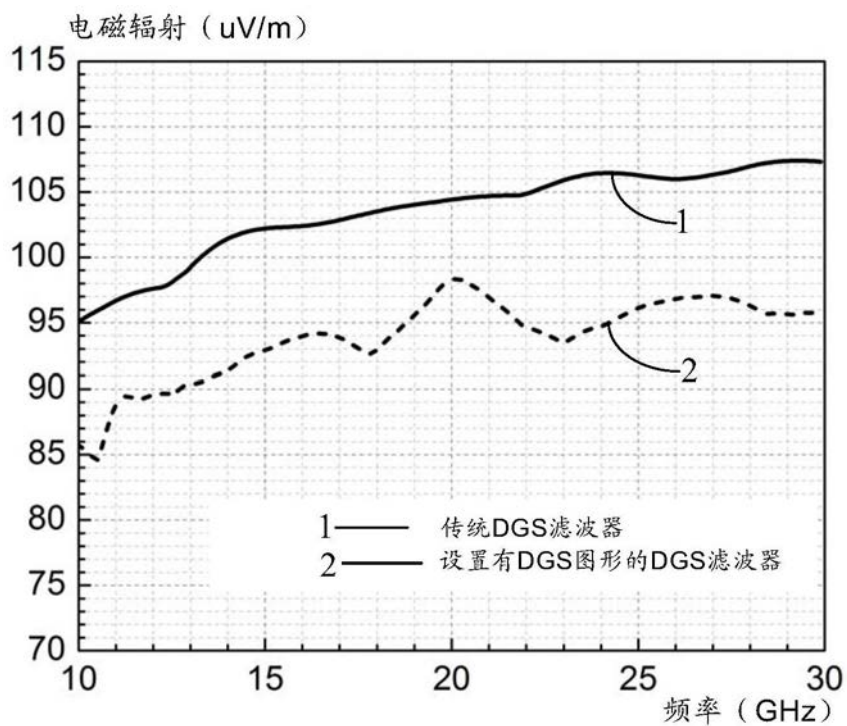


图16

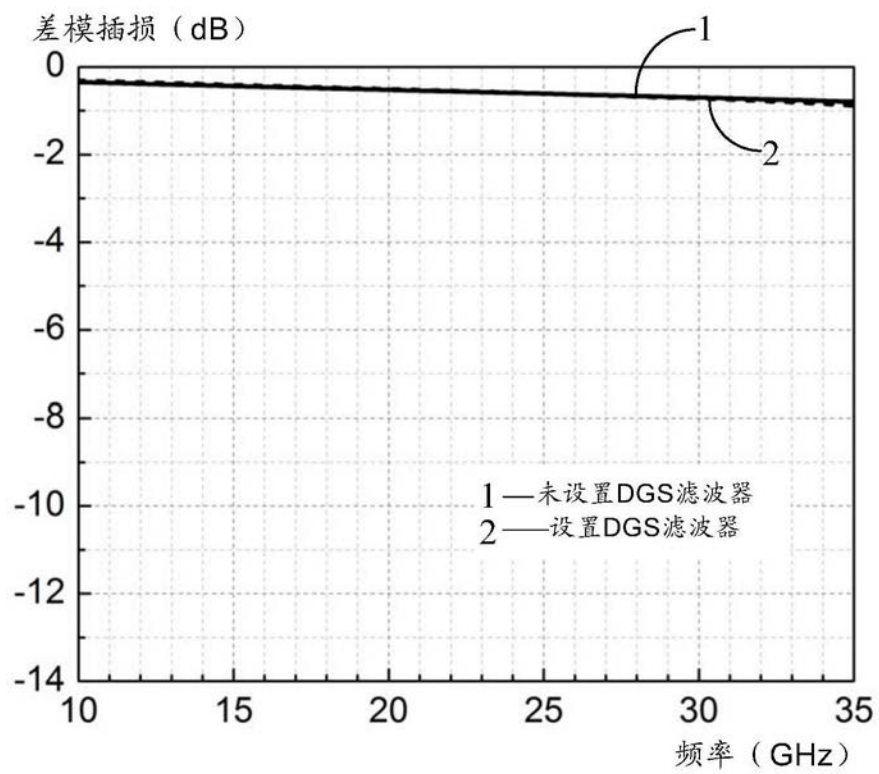


图17