

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月12日(12.12.2024)



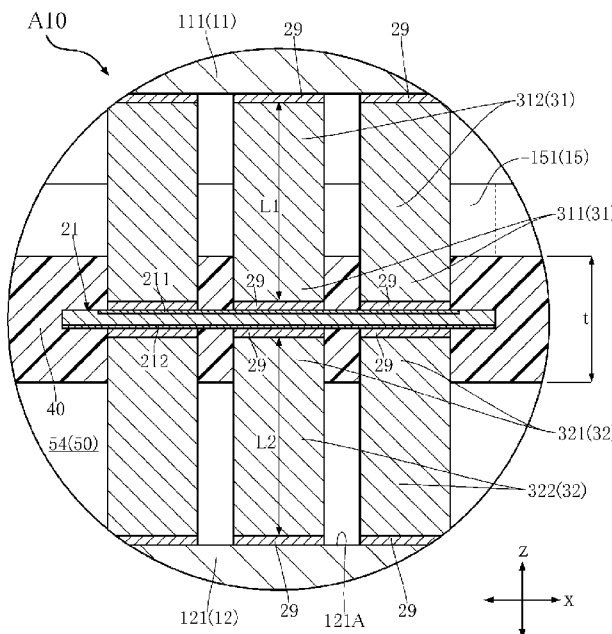
(10) 国際公開番号
WO 2024/252859 A1

- (51) 国際特許分類:
H01L 25/07 (2006.01) *H01L 23/473* (2006.01)
H01L 25/18 (2023.01)
- (21) 国際出願番号: PCT/JP2024/017728
- (22) 国際出願日: 2024年5月14日(14.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-095099 2023年6月8日(08.06.2023) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町2-1番地 Kyoto (JP).
- (72) 発明者: 林口 匡司 (HAYASHIGUCHI Masashi);
〒6158585 京都府京都市右京区西院溝崎町
2-1番地 ローム株式会社内 Kyoto (JP). 安
部 英俊 (ABE Hidetoshi); 〒6158585 京都府京
都市右京区西院溝崎町2-1番地 ローム株式
会社内 Kyoto (JP). 塚本 美久 (TSUKAMOTO
Yoshihisa); 〒6158585 京都府京都市右京区西院
溝崎町2-1番地 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 臼井 尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町
2番32-1301 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: SEMICONDUCTOR DEVICE AND VEHICLE

(54) 発明の名称: 半導体装置および車両

FIG.10



(57) Abstract: This semiconductor device comprises: a first semiconductor element; a first terminal located on one side in a first direction of the first semiconductor element; a protective layer which covers at least a part of the first semiconductor element and is an insulator; and a first conductive member which is electrically connected to the first semiconductor element and the first terminal. The protective layer is separated from the first terminal. In the first direction, the first conductive member is located between the first semiconductor element and the first terminal. The first conductive member,



WO 2024/252859 A1



CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO(BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア(AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

when viewed in a direction orthogonal to the first direction, includes a first portion that overlaps the protective layer, and a second portion that is located on the side opposite the first semiconductor element with respect to the first portion and that is connected to the first portion. When viewed in the direction orthogonal to the first direction, the second portion protrudes from the protective layer.

(57) 要約: 半導体装置は、第1半導体素子と、前記第1半導体素子の第1方向の一方側に位置する第1端子と、前記第1半導体素子の少なくとも一部を覆い且つ絶縁体である保護層と、前記第1半導体素子と前記第1端子とに導通する第1導通部材と、を備える。前記保護層は、前記第1端子から離れている。前記第1導通部材は、前記第1方向において前記第1半導体素子と前記第1端子との間に位置する。前記第1導通部材は、前記第1方向に対して直交する方向に視て、前記保護層に重なる第1部と、前記第1部を基準として前記第1半導体素子とは反対側に位置しており且つ前記第1部につながる第2部と、を有する。前記第1方向に対して直交する方向に視て、前記第2部は、前記保護層から突出している。

明 細 書

発明の名称：半導体装置および車両

技術分野

[0001] 本開示は、半導体装置と、当該半導体装置が搭載された車両とに関する。

背景技術

[0002] 特許文献1には、半導体装置および冷却器を具備する半導体モジュールの一例が開示されている。冷却器は、中空領域を有する筐体と、放熱器とを備える。筐体には、中空領域に通じる開口が設けられている。放熱器は、開口を塞ぐように筐体に取り付けられている。放熱器の一部は、中空領域に収容されている。半導体装置は、中空領域から外部にはみ出した放熱器の部分に接合されている。中空領域に冷媒（冷却水など）を流すと、当該冷媒が放熱器に接触する。これにより、放熱器を介して半導体装置を効率よく冷却することができる。

[0003] しかし、特許文献1に開示されている半導体モジュールの構成においては、冷却器の規模に対して半導体装置の冷却効果が十分に発揮できていない。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2017/094370号

発明の概要

発明が解決しようとする課題

[0005] 本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記事情に鑑み、冷却効率のさらなる向上を図ることが可能な半導体装置を提供することを一の課題とする。

課題を解決するための手段

[0006] 本開示の第1の側面によって提供される半導体装置は、半導体素子と、前記半導体素子の第1方向の一方側に位置する第1端子と、前記半導体素子の少なくとも一部を覆い、かつ絶縁体である保護層と、前記半導体素子と前記

第1端子とに導通する第1導通部材とを備える。前記保護層は、前記第1端子から離れている。前記第1導通部材は、前記第1方向において前記半導体素子と前記第1端子との間に位置する。前記第1導通部材は、前記第1方向に対して直交する方向に視て前記保護層に重なる第1部と、前記第1部を基準として前記半導体素子とは反対側に位置しており、かつ前記第1部につながる第2部とを有する。前記第1方向に対して直交する方向に視て、前記第2部は、前記保護層から突出している。

[0007] 本開示の第2の側面によって提供される車両は、駆動源と、半導体装置とを備える。前記半導体装置は、前記駆動源に導通している。前記半導体装置は、本開示の第1の側面によって提供される半導体装置に対して、第2端子および信号端子をさらに備える。前記半導体装置が具備する半導体素子は、第1電極、第2電極およびゲート電極を具備する。前記半導体装置が具備する第1導通部材は、前記第1電極および前記第1端子の各々に電氣的に接続されている。前記第2端子は、前記第2電極に導通している。前記信号端子は、前記ゲート電極に導通している。

発明の効果

[0008] 上記構成によれば、冷却効率のさらなる向上を図ることが可能となる。

[0009] 本開示のその他の特徴および利点は、添付図面に基づき以下に行う詳細な説明によって、より明らかとなる。

図面の簡単な説明

[0010] [図1]図1は、本開示の第1実施形態にかかる半導体装置の平面図である。

[図2]図2は、図1に対応する平面図であり、筐体を透過している。

[図3]図3は、図2に対応する平面図であり、第1端子をさらに透過している。

[図4]図4は、図1に示す半導体装置の底面図である。

[図5]図5は、図1に示す半導体装置の右側面図である。

[図6]図6は、図1に示す半導体装置の左側面図である。

[図7]図7は、図3のV-V線に沿う断面図である。

[図8]図8は、図3のV | | | - V | | |線に沿う断面図である。

[図9]図9は、図3の | X - | X線に沿う断面図である。

[図10]図10は、図7の部分拡大図である。

[図11]図11は、図8の部分拡大図である。

[図12]図12は、本開示の第1実施形態の変形例にかかる半導体装置の部分拡大断面図である。

[図13]図13は、図1に示す半導体装置の作用効果を説明する断面図である。

[図14]図14は、本開示の第2実施形態にかかる半導体装置の断面図であり、図7に対応している。

[図15]図15は、図14に示す半導体装置の断面図であり、図8に対応している。

[図16]図16は、図14の部分拡大図である。

[図17]図17は、本開示の第3実施形態にかかる半導体装置の断面図であり、図7に対応している。

[図18]図18は、図17に示す半導体装置の断面図であり、図8に対応している。

[図19]図19は、図17の部分拡大図である。

[図20]図20は、本開示の第4実施形態にかかる半導体装置の平面図である。

[図21]図21は、図20に示す半導体装置の底面図である。

[図22]図22は、図20のX X | | - X X | |線に沿う断面図である。

[図23]図23は、図20のX X | | | - X X | | |線に沿う断面図である。

[図24]図24は、本開示の第5実施形態にかかる半導体装置の平面図であり、筐体を透過している。

[図25]図25は、図24のX X V - X X V線に沿う断面図である。

[図26]図26は、図24のX X V | - X X V |線に沿う断面図である。

[図27]図27は、図24のX X V | | - X X V | |線に沿う断面図である。

[図28]図28は、図25の部分拡大図である。

[図29]図29は、図26の部分拡大図である。

[図30]図30は、図24に示す半導体装置が搭載された車両の概要図である。

発明を実施するための形態

[0011] 本開示を実施するための形態について、添付図面に基づいて説明する。

[0012] 第1実施形態：

図1～図11に基づき、本開示の第1実施形態にかかる半導体装置A10について説明する。一般的に半導体装置A10は、インバータなどの電力変換回路に用いられる。半導体装置A10は、第1端子11、第2端子12、第1信号端子14、第2信号端子15、複数の第1半導体素子21、複数の第1導通部材31、複数の第2導通部材32、複数の第3導通部材33、複数の第4導通部材34、複数の保護層40、および筐体50を備える。図2は、理解の便宜上、筐体50を透過している。図2では、透過した筐体50を想像線（二点鎖線）で示している。図3では、理解の便宜上、第1端子11および筐体50を透過している。図3では、透過した第1端子11および筐体50の各々を想像線で示している。

[0013] 半導体装置A10の説明においては、便宜上、後述する第2端子12の第1搭載面121Aの法線方向を「第1方向z」と呼ぶ。第1方向zに対して直交する一方向を「第2方向x」と呼ぶ。第1方向zおよび第2方向xの各々に対して直交する方向を「第3方向y」と呼ぶ。

[0014] 筐体50は、図7～図9に示すように、第1端子11、第2端子12、第1信号端子14および第2信号端子15の各々を支持している。筐体50は、樹脂を含む絶縁体からなる。その他、筐体50は、アルミニウム（Al）など金属を含む導体からなる場合でよい。

[0015] 図1、図4、図5および図6に示すように、筐体50は、頂面51、底面52、第1側面531、第2側面532、第3側面533および第4側面534を有する。頂面51は、第1方向zの一方側を向く。底面52は、第1

方向zにおいて頂面51とは反対側を向く。第1側面531および第2側面532は、第2方向xにおいて互いに反対側を向く。第3側面533および第4側面534は、第3方向yにおいて互いに反対側を向く。

[0016] 図7～図9に示すように、筐体50には、中空部54が設けられている。中空部54には、大気が流入している。この他、図13に示すように、中空部54が冷媒60に常時満たされた構成でよい。複数の第1導通部材31、複数の第2導通部材32、複数の第3導通部材33、複数の第4導通部材34、および複数の保護層40は、中空部54に收容されている。ここで、図13に示す冷媒60は、絶縁体であることが必須である。本開示において、冷媒60が絶縁体であれば、冷媒60の組成は限定されない。

[0017] 図1、図4、図5および図6に示すように、筐体50には、流入口55および流出口56が設けられている。流入口55は、第3側面533において開口しており、かつ中空部54に通じている。流出口56は、第4側面534において開口しており、かつ中空部54に通じている。筐体50においては、流入口55から図13に示す冷媒60が中空部54に流れ込む。中空部54に流れ込んだ冷媒60は、流出口56から排出される。図3に示すように、流入口55および流出口56は、第3方向yにおいて複数の第1導通部材31を基準として互いに反対側に位置する。

[0018] 第1端子11は、図7～図9に示すように、複数の第1半導体素子21の第1方向zの一方側に位置する。半導体装置A10においては、第1端子11は、第1方向zにおいて複数の第1半導体素子21と、筐体50の頂面51との間に位置する。第1端子11は、たとえば銅(Cu)を含む金属板である。第1端子11は、第1基部111および第1拡張部112を有する。第1基部111は、筐体50の中空部54に收容されている。第1基部111は、第2方向xに延びる帯状である。第1拡張部112は、第1基部111の第2方向xの一方側に導電接合されている。第1拡張部112は、筐体50に支持されている。第1拡張部112の一部は、筐体50の第2側面532から外部に突出している。

[0019] 第2端子12は、図7～図9に示すように、第1方向zにおいて複数の第1半導体素子21を基準として第1端子11とは反対側に位置する。半導体装置A10においては、第2端子12は、第1方向zにおいて複数の第1半導体素子21と、筐体50の底面52との間に位置する。第2端子12は、たとえば銅を含む金属板である。第2端子12は、第2基部121および第2拡張部122を有する。第2基部121は、筐体50の中空部54に収容されている。第2基部121は、第2方向xに延びる帯状である。第2基部121は、第1方向zにおいて筐体50の頂面51と同じ側を向く第1搭載面121Aを有する。第2拡張部122は、第2基部121の第2方向xの一方側に導電接合されている。第2拡張部122は、筐体50に支持されている。第2拡張部122の一部は、筐体50の第1側面531から外部に突出している。

[0020] 複数の第1半導体素子21は、図7～図9に示すように、第1方向zにおいて第1端子11の第1基部111と、第2端子12の第2基部121との間に位置する。第1方向zに視て（平面視において）、複数の第1半導体素子21の各々は、第2基部121の第1搭載面121Aに重なっている。複数の第1半導体素子21は、いずれも同一の素子である。複数の第1半導体素子21は、たとえばMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）である。この他、複数の第1半導体素子21は、MISFET（Metal-Insulator-Semiconductor Field-Effect Transistor）を含む電界効果トランジスタや、IGBT（Insulated Gate Bipolar Transistor）のようなバイポーラトランジスタでよい。半導体装置A10の説明においては、複数の第1半導体素子21は、nチャネル型であり、かつ縦型構造のMOSFETを対象とする。複数の第1半導体素子21は、化合物半導体基板を含む。当該化合物半導体基板の組成は、炭化ケイ素（SiC）を含む。複数の第1半導体素子21は、第2方向xに沿って配列されている。

[0021] 図3および図11に示すように、複数の第1半導体素子21の各々は、第1電極211、第2電極212および第1ゲート電極213を有する。

- [0022] 図11に示すように、第1電極211は、第1方向zにおいて第1端子11の第1基部111に対向する側に位置する。第1電極211は、第1端子11に導通している。第1電極211には、第1半導体素子21により変換された後の電力に対応する電流が流れる。すなわち、第1電極211は、第1半導体素子21のソースに相当する。
- [0023] 図11に示すように、第2電極212は、第1方向zにおいて第2端子12の第2基部121に対向している。第2電極212は、第2端子12に導通している。第2電極212には、第1半導体素子21により変換される前の電力に対応する電流が流れる。すなわち、第2電極212は、第1半導体素子21のドレインに相当する。
- [0024] 図11に示すように、第1ゲート電極213は、第1方向zにおいて第1電極211と同じ側に位置する。第1ゲート電極213は、第1信号端子14に導通している。第1ゲート電極213には、第1半導体素子21を駆動するためのゲート電圧が印加される。図3に示すように、第1方向zに視て、第1ゲート電極213の面積は、第1電極211の面積より小さい。
- [0025] 複数の保護層40は、図7～図9に示すように、複数の第1半導体素子21の各々の少なくとも一部を個別に覆っている。複数の保護層40は、樹脂を含む絶縁体である。この他、複数の保護層40は、窒化アルミニウム（AlN）などのセラミックスを含む絶縁体でよい。複数の保護層40の各々は、第1端子11および第2端子12から離れている。
- [0026] 複数の第1導通部材31の各々は、複数の第1半導体素子21の各々の第1電極211のいずれかと、第1端子11とに導通している。図7～図9に示すように、複数の第1導通部材31は、第1方向zにおいて複数の第1半導体素子21と、第1端子11の第1基部111との間に位置する。複数の第1導通部材31は、たとえば銅を含む金属片である。複数の第1導通部材31の各々は、たとえば円柱状である。複数の第1導通部材31の各々の第1方向zの一方側は、複数の第1半導体素子21のいずれかの第1電極211に電氣的に接続されている。複数の第1導通部材31の各々の第1方向z

の他方側は、第1端子11の第1基部111に電氣的に接続されている。図10および図11に示すように、複数の第1導通部材31の各々の第1方向zの寸法L1は、複数の保護層40の各々の第1方向zの寸法tより大きい。

[0027] 図10および図11に示すように、複数の第1導通部材31の各々は、第1部311および第2部312を有する。第1部311は、接合層29を介して複数の第1半導体素子21のいずれかの第1電極211に電氣的に接続されている。接合層29は、ハンダである。この他、接合層29は、銀(Ag)などを含む焼結金属でもよい。第1方向zに対して直交する方向に視て、第1部311は、複数の保護層40のいずれかに重なっている。半導体装置A10においては、第1部311は、複数の保護層40のいずれかに接している。第2部312は、第1部311を基準として複数の第1半導体素子21とは反対側に位置する。第2部312は、第1部311につながっている。第2部312は、接合層29を介して第1端子11の第1基部111に電氣的に接続されている。第1方向zに対して直交する方向に視て、第2部312は、複数の保護層40のいずれかから突出している。第2部312の第1方向zの寸法は、第2部312の第1方向zに対して直交する方向の寸法より大きい。

[0028] 複数の第2導通部材32の各々は、複数の第1半導体素子21の各々の第2電極212のいずれかと、第2端子12とに導通している。図7～図9に示すように、複数の第2導通部材32は、第1方向zにおいて複数の第1半導体素子21と、第2端子12の第2基部121との間に位置する。複数の第2導通部材32は、たとえば銅を含む金属片である。複数の第2導通部材32の各々は、たとえば円柱状である。複数の第2導通部材32の各々の第1方向zの一方側は、複数の第1半導体素子21のいずれかの第2電極212に電氣的に接続されている。複数の第2導通部材32の各々の第1方向zの他方側は、第2基部121の第1搭載面121Aに電氣的に接続されている。図10および図11に示すように、複数の第2導通部材32の各々の第

1方向zの寸法L2は、複数の保護層40の各々の第1方向zの寸法tより大きい。

[0029] 図10および図11に示すように、複数の第2導通部材32の各々は、第3部321および第4部322を有する。第3部321は、接合層29を介して複数の第1半導体素子21のいずれかの第2電極212に電氣的に接続されている。第1方向zに対して直交する方向に視て、第3部321は、複数の保護層40のいずれかに重なっている。半導体装置A10においては、第3部321は、複数の保護層40のいずれかに接している。第4部322は、第3部321を基準として複数の第1半導体素子21とは反対側に位置する。第4部322は、第3部321につながっている。第4部322は、接合層29を介して第2端子12の第2基部121の第1搭載面121Aに電氣的に接続されている。第1方向zに対して直交する方向に視て、第4部322は、複数の保護層40のいずれかから突出している。第4部322の第1方向zの寸法は、第4部322の第1方向zに対して直交する方向の寸法より大きい。

[0030] 第1信号端子14は、図2に示すように、第1端子11の第3方向yの一方側に位置する。第1信号端子14は、筐体50に支持されている。第1信号端子14は、複数の第1半導体素子21の各々の第1ゲート電極213に導通している。第1信号端子14には、複数の第1半導体素子21を駆動するためのゲート電圧が印加される。第1信号端子14は、たとえば銅を含む金属リードである。図3に示すように、第1信号端子14は、インナ部141およびアウト部142を有する。インナ部141は、筐体50に収容されている。インナ部141の一部は、筐体50の中空部54に収容されている。インナ部141は、第2方向xに延びる部分を含む。アウト部142は、インナ部141につながっている。図6および図8に示すように、アウト部142は、筐体50の第3側面533から外部に突出している。

[0031] 複数の第3導通部材33の各々は、複数の第1半導体素子21の各々の第1ゲート電極213のいずれかと、第1信号端子14とに導通している。図

3に示すように、複数の第3導通部材33の各々は、第3方向yに延びている。複数の第3導通部材33は、たとえば銅を含む金属リードである。図11に示すように、複数の第3導通部材33の各々の一部は、複数の保護層40に個別に覆われている。複数の第3導通部材33の各々の第3方向yの一方側は、接合層29を介して複数の第1半導体素子21のいずれかの第1ゲート電極213に電氣的に接続されている。複数の第3導通部材33の各々の第1方向zの他方側は、第1信号端子14のインナ部141に電氣的に接続されている。

[0032] 第2信号端子15は、図2に示すように、第3方向yにおいて第1端子11を基準として第1信号端子14と同じ側に位置する。第2信号端子15は、筐体50に支持されている。第2信号端子15は、複数の第1半導体素子21の各々の第1電極211に導通している。第2信号端子15には、複数の第1半導体素子21の各々の第1電極211に印加される電圧と等電位の電圧が印加される。第2信号端子15は、たとえば銅を含む金属リードである。図3に示すように、第2信号端子15は、インナ部151およびアウト部152を有する。インナ部151は、筐体50に収容されている。インナ部151の一部は、筐体50の中空部54に収容されている。インナ部151は、第2方向xに延びる部分を含む。図8および図9に示すように、インナ部151は、第1信号端子14のインナ部141より筐体50の頂面51の近くに位置する。アウト部152は、インナ部151につながっている。図6および図9に示すように、アウト部152は、筐体50の第3側面533から外部に突出している。

[0033] 複数の第4導通部材34の各々は、複数の第1半導体素子21の各々の第1電極211のいずれかと、第2信号端子15とに導通している。図3に示すように、第1方向zに視て、複数の第4導通部材34の各々は、第3方向yに延びている。図9に示すように、複数の第4導通部材34の各々は、第1信号端子14のインナ部141を跨いでいる。複数の第4導通部材34は、たとえば銅を含む金属リードである。複数の第4導通部材34の各々の一

部は、複数の保護層40に個別に覆われている。複数の第4導通部材34の各々の第3方向yの一方側は、複数の第1半導体素子21のいずれかの第1電極211に電氣的に接続されている。複数の第4導通部材34の各々の第1方向zの他方側は、第2信号端子15のインナ部151に電氣的に接続されている。

[0034] 次に、図12に基づき、半導体装置A10の変形例である半導体装置A11について説明する。ここで、図12の断面位置は、図10の断面位置に対応している。

[0035] 図12に示すように、半導体装置A11においては、複数の保護層40の各々には、複数の第1貫通部41と、複数の第2貫通部42とが設けられている。複数の第1貫通部41は、第1方向zにおいて第1端子11の第1基部111が位置する側から凹んでいる。複数の第1導通部材31の各々の第1部311は、複数の第1貫通部41に個別に收容されている。複数の第2貫通部42は、第1方向zにおいて第2端子12の第2基部121が位置する側から凹んでいる。複数の第2導通部材32の各々の第3部321は、複数の第2貫通部42に個別に收容されている。半導体装置A11においては、複数の第1導通部材31の各々の第1部311と、複数の第2導通部材32の各々の第3部321とは、複数の保護層40から離れている。

[0036] 次に、半導体装置A10の作用効果について説明する。

[0037] 半導体装置A10は、第1半導体素子21、第1端子11、保護層40および第1導通部材31を備える。保護層40は、第1半導体素子21の少なくとも一部を覆うとともに、第1端子11から離れている。第1導通部材31は、第1方向zにおいて第1半導体素子21と第1端子11との間に位置する。第1導通部材31は、第1部311および第2部312を有する。第1方向zに対して直交する方向に視て、第1部311は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第2部312は、保護層40から突出している。本構成をとることにより、第1方向zにおいて保護層40と第1端子11との間に設けられた隙間に、第2部312が位置す

る。これにより、図13に示すように、筐体50の中空部54に冷媒60を流入させた際、第2部312に冷媒60が直接接触するため、半導体装置A10の冷却効率が従来より高くなる。したがって、本構成によれば、半導体装置A10においては、冷却効率のさらなる向上を図ることが可能となる。

[0038] 第1導通部材31の第1方向zの寸法L1は、保護層40の第1方向zの寸法tより大きい。本構成をとることにより、第1方向zにおいて保護層40と第1端子11との間に設けられた隙間において、第1導通部材31に起因した当該隙間の急縮にかかる冷媒60の流れのエネルギー損失を低減できる。

[0039] 第1導通部材31の第2部312の第1方向zの寸法は、第2部312の第1方向zに対して直交する方向における寸法より大きい。本構成をとることにより、第1方向zにおいて保護層40と第1端子11との間に設けられた隙間において、第1導通部材31に起因した当該隙間の急縮にかかる冷媒60の流れのエネルギー損失をさらに低減できる。

[0040] 半導体装置A10は、第2端子12および第2導通部材32をさらに備える。保護層40は、第2端子12から離れている。第2導通部材32は、第1方向zにおいて第1半導体素子21と第2端子12との間に位置する。第2導通部材32は、第3部321および第4部322を有する。第1方向zに対して直交する方向に視て、第3部321は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第4部322は、保護層40から突出している。本構成をとることにより、第1方向zにおいて保護層40と第2端子12との間に設けられた隙間に、第4部322が位置する。これにより、図13に示すように、筐体50の中空部54に冷媒60を流入させた際、第1導通部材31の第2部312に加えて第4部322にも冷媒60が直接接触するため、半導体装置A10の冷却効率が従来よりさらに高くなる。

[0041] 第2導通部材32の第4部322の第1方向zの寸法は、第4部322の第1方向zに対して直交する方向における寸法より大きい。本構成をとること

とにより、第1方向zにおいて保護層40と第2端子12との間に設けられた隙間において、第2導通部材32に起因した当該隙間の急縮にかかる冷媒60の流れのエネルギー損失を低減できる。

[0042] 第1導通部材31の第1部311と、第2導通部材32の第3部321との各々は、保護層40に接している。本構成をとることにより、第1半導体素子21からの漏れ電流の発生を抑制できる。

[0043] 半導体装置A10は、第1信号端子14および第3導通部材33をさらに備える。第3導通部材33は、第1半導体素子21の第1ゲート電極213と、第1信号端子14との各々に電氣的に接続されている。第3導通部材33の一部が、保護層40に覆われている。本構成をとることにより、第1半導体素子21とともに第3導通部材33を保護層40に保持させることができる。これにより、半導体装置A10の製造において、容易に第3導通部材33を第1信号端子14に電氣的に接続しやすくなる。

[0044] 半導体装置A10は、第1端子11、第2端子12および第1信号端子14の各々を支持する筐体50をさらに備える。筐体50には、中空部54、流入口55および流出口56が設けられている。保護層40および第1導通部材31は、中空部54に収容されている。流入口55および流出口56は、第1方向zに対して直交する方向において第1導通部材31を基準として互いに反対側に位置する。本構成をとることにより、第1導通部材31に冷媒60が直接接触しやすくなるように、冷媒60を導流させることができる。

[0045] 第2実施形態：

図14～図16に基づき、本開示の第2実施形態にかかる半導体装置A20について説明する。これらの図において、先述した半導体装置A10と同一または類似の要素には同一の符号を付して、重複する説明を省略する。ここで、図14の断面位置は、半導体装置A10を示す図7の断面位置に対応している。図15の断面位置は、半導体装置A10を示す図8の断面位置に対応している。

- [0046] 半導体装置A20においては、複数の第2導通部材32を具備しないことが、半導体装置A10の場合と異なる。
- [0047] 図14～図16に示すように、複数の第1半導体素子21の各々の第2電極212は、接合層29を介して第2端子12の第2基部121の第1搭載面121Aに導電接合されている。
- [0048] 次に、半導体装置A20の作用効果について説明する。
- [0049] 半導体装置A20は、第1半導体素子21、第1端子11、保護層40および第1導通部材31を備える。保護層40は、第1半導体素子21の少なくとも一部を覆うとともに、第1端子11から離れている。第1導通部材31は、第1方向zにおいて第1半導体素子21と第1端子11との間に位置する。第1導通部材31は、第1部311および第2部312を有する。第1方向zに対して直交する方向に視て、第1部311は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第2部312は、保護層40から突出している。したがって、本構成によれば、半導体装置A20においても、冷却効率のさらなる向上を図ることが可能となる。さらに半導体装置A20においては、半導体装置A10と共通する構成を具備することにより、半導体装置A10と同等の作用効果を奏する。
- [0050] 半導体装置A20においては、第1半導体素子21の第2電極212が、第2端子12に導電接合されている。本構成をとることにより、半導体装置A20においては、第2導通部材32が不要となる。これにより、第2電極212と第2端子12との間の導電経路の長さがより短縮されるため、半導体装置A20における寄生インダクタンスの低減を図ることが可能となる。
- [0051] 第3実施形態：
- 図17～図19に基づき、本開示の第3実施形態にかかる半導体装置A30について説明する。これらの図において、先述した半導体装置A10と同一または類似の要素には同一の符号を付して、重複する説明を省略する。ここで、図17の断面位置は、半導体装置A10を示す図7の断面位置に対応している。図18の断面位置は、半導体装置A10を示す図8の断面位置に

対応している。

[0052] 半導体装置A30においては、複数の第1導通部材31、および複数の第2導通部材32の構成が、半導体装置A10の当該構成と異なる。

[0053] 図17～図19に示すように、複数の第2導通部材32の各々の第1方向zの寸法L2は、複数の第1導通部材31の各々の第1方向zの寸法L1より大きい。図19に示すように、複数の第1導通部材31の各々の第2部312は、第1方向zに対して直交する方向を向く第1周面312Aを有する。複数の第2導通部材32の各々の第4部322は、第1方向zに対して直交する方向を向く第2周面322Aを有する。第2周面322Aの面積は、第1周面312Aの面積より大きい。

[0054] 次に、半導体装置A30の作用効果について説明する。

[0055] 半導体装置A30は、第1半導体素子21、第1端子11、保護層40および第1導通部材31を備える。保護層40は、第1半導体素子21の少なくとも一部を覆うとともに、第1端子11から離れている。第1導通部材31は、第1方向zにおいて第1半導体素子21と第1端子11との間に位置する。第1導通部材31は、第1部311および第2部312を有する。第1方向zに対して直交する方向に視て、第1部311は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第2部312は、保護層40から突出している。したがって、本構成によれば、半導体装置A30においても、冷却効率のさらなる向上を図ることが可能となる。さらに半導体装置A30においては、半導体装置A10と共通する構成を具備することにより、半導体装置A10と同等の作用効果を奏する。

[0056] 半導体装置A30においては、第1導通部材31の第2部312は、第1方向zに対して直交する方向を向く第1周面312Aを有する。第2導通部材32の第4部322は、第1方向zに対して直交する方向を向く第2周面322Aを有する。本構成をとることにより、図13に示すように、筐体50の中空部54に冷媒60を流入させた際、冷媒60に対する第1導通部材31および第2導通部材32の各々の接触面積に関し、第2導通部材32の

接触面積の方が第1導通部材31の接触面積より大きくなる。これにより、第1半導体素子21において、第2電極212から発せられた熱の方が、第1電極211から発せられた熱より外部に放出されやすくなる。

[0057] 第4実施形態：

図20～図23に基づき、本開示の第4実施形態にかかる半導体装置A40について説明する。これらの図において、先述した半導体装置A10と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

[0058] 半導体装置A40においては、第1端子11および第2端子12の構成が、半導体装置A10の当該構成と異なる。

[0059] 図20、図22および図23に示すように、第1端子11の第1基部111は、筐体50の頂面51から外部に露出している。半導体装置A10の場合と異なり、第1端子11は、第1拡張部112を具備しない。

[0060] 図21～図23に示すように、第2端子12の第2基部121は、筐体50の底面52から外部に露出している。半導体装置A10の場合と異なり、第2端子12は、第2拡張部122を具備しない。

[0061] 次に、半導体装置A40の作用効果について説明する。

[0062] 半導体装置A40は、第1半導体素子21、第1端子11、保護層40および第1導通部材31を備える。保護層40は、第1半導体素子21の少なくとも一部を覆うとともに、第1端子11から離れている。第1導通部材31は、第1方向zにおいて第1半導体素子21と第1端子11との間に位置する。第1導通部材31は、第1部311および第2部312を有する。第1方向zに対して直交する方向に視て、第1部311は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第2部312は、保護層40から突出している。したがって、本構成によれば、半導体装置A40においても、冷却効率のさらなる向上を図ることが可能となる。さらに半導体装置A40においては、半導体装置A10と共通する構成を具備することにより、半導体装置A10と同等の作用効果を奏する。

[0063] 半導体装置A40においては、第1端子11は、筐体50の頂面51から

外部に露出している。第2端子12は、筐体50の底面52から外部に露出している。本構成をとることにより、半導体装置A40の第1方向zの寸法をより縮小することが可能となる。

[0064] 第5実施形態：

図24～図29に基づき、本開示の第5実施形態にかかる半導体装置A50について説明する。これらの図において、先述した半導体装置A10と同一または類似の要素には同一の符号を付して、重複する説明を省略する。ここで、図24は、理解の便宜上、筐体50を透過している。図24では、透過した筐体50を想像線で示している。

[0065] 半導体装置A50においては、半導体装置A10に対して、第3端子13、第3信号端子16、第4信号端子17、複数の第2半導体素子22、複数の第5導通部材35、複数の第6導通部材36、複数の第7導通部材37、および複数の第8導通部材38をさらに具備する。

[0066] 半導体装置A50においては、複数の第1半導体素子21、および複数の第2半導体素子22を含むハーフブリッジ回路が構成されている。半導体装置A50は、第2端子12および第3端子13に供給された直流電力を、複数の第1半導体素子21、および複数の第2半導体素子22により交流電力に変換する。第2端子12は、P端子（正極）である。第3端子13は、N端子（負極）である。変換された交流電力は、第1端子11からモータなどの電力供給対象に入力される。

[0067] 第3端子13は、図25に示すように、第1方向zにおいて第1端子11を基準として第2端子12とは反対側に位置する。半導体装置A50においては、第3端子13は、第1方向zにおいて複数の第2半導体素子22と、筐体50の頂面51との間に位置する。第3端子13は、たとえば銅を含む金属板である。第3端子13は、第3基部131および第3拡張部132を有する。第3基部131は、筐体50の中空部54に収容されている。第3基部131は、第2方向xに延びる帯状である。第3拡張部132は、第3基部131の第2方向xの一方側に導電接合されている。第3拡張部132

は、筐体50に支持されている。第3拡張部132の一部は、筐体50の第1側面531から外部に突出している。第1方向zに視て、第3拡張部132は、第2端子12の第2拡張部122に重なっている。

[0068] 複数の第2半導体素子22は、図25～図27に示すように、第1方向zにおいて第1端子11の第1基部111と、第3端子13の第3基部131との間に位置する。第1方向zに視て、複数の第2半導体素子22の各々は、第1基部111の第2搭載面111Aに重なっている。第2搭載面111Aは、第1方向zにおいて第2端子12の第2基部121の第1搭載面121Aと同じ側を向く。複数の第2半導体素子22は、複数の第1半導体素子21と同一の素子である。したがって、複数の第2半導体素子22は、nチャンネル型であり、かつ縦型構造のMOSFETである。複数の第2半導体素子22は、第2方向xに沿って配列されている。

[0069] 図29に示すように、複数の第2半導体素子22の各々は、第3電極221、第4電極222および第2ゲート電極223を有する。

[0070] 図29に示すように、第3電極221は、第1方向zにおいて第3端子13の第3基部131に対向する側に位置する。第3電極221は、第3端子13に導通している。第3電極221には、第2半導体素子22により変換された後の電力に対応する電流が流れる。すなわち、第3電極221は、第2半導体素子22のソースに相当する。

[0071] 図29に示すように、第4電極222は、第1方向zにおいて第1端子11の第1基部111に対向している。第4電極222は、第1端子11に導通している。第4電極222には、第2半導体素子22により変換される前の電力に対応する電流が流れる。すなわち、第4電極222は、第2半導体素子22のドレインに相当する。

[0072] 図29に示すように、第2ゲート電極223は、第1方向zにおいて第3電極221と同じ側に位置する。第2ゲート電極223は、第3信号端子16に導通している。第2ゲート電極223には、第2半導体素子22を駆動するためのゲート電圧が印加される。第1方向zに視て、第2ゲート電極2

23の面積は、第3電極221の面積より小さい。

[0073] 複数の保護層40は、図25～図27に示すように、複数の第1半導体素子21の各々の少なくとも一部と、複数の第2半導体素子22の各々の少なくとも一部とを個別に覆っている。複数の保護層40の各々は、第1端子11、第2端子12および第3端子13から離れている。

[0074] 複数の第5導通部材35の各々は、複数の第2半導体素子22の各々の第3電極221のいずれかと、第3端子13とに導通している。図25～図27に示すように、複数の第5導通部材35は、第1方向zにおいて複数の第2半導体素子22と、第3端子13の第3基部131との間に位置する。複数の第5導通部材35は、筐体50の中空部54に収容されている。複数の第5導通部材35は、たとえば銅を含む金属片である。複数の第5導通部材35の各々は、たとえば円柱状である。複数の第5導通部材35の各々の第1方向zの一方側は、複数の第2半導体素子22のいずれかの第3電極221に電氣的に接続されている。複数の第5導通部材35の各々の第1方向zの他方側は、第3端子13の第3基部131に電氣的に接続されている。図28および図29に示すように、複数の第5導通部材35の各々の第1方向zの寸法L3は、複数の保護層40の各々の第1方向zの寸法tより大きい。

[0075] 図28および図29に示すように、複数の第5導通部材35の各々は、第5部351および第6部352を有する。第5部351は、接合層29を介して複数の第2半導体素子22のいずれかの第3電極221に電氣的に接続されている。第1方向zに対して直交する方向に視て、第5部351は、複数の保護層40のいずれかに重なっている。半導体装置A50においては、第5部351は、複数の保護層40のいずれかに接している。第6部352は、第5部351を基準として複数の第2半導体素子22とは反対側に位置する。第6部352は、第5部351につながっている。第6部352は、接合層29を介して第3端子13の第3基部131に電氣的に接続されている。第1方向zに対して直交する方向に視て、第6部352は、複数の保護

層40のいずれかから突出している。第6部352の第1方向zの寸法は、第6部352の第1方向zに対して直交する方向の寸法より大きい。

[0076] 複数の第6導通部材36の各々は、複数の第2半導体素子22の各々の第4電極222のいずれかと、第1端子11とに導通している。図25～図27に示すように、複数の第6導通部材36は、第1方向zにおいて複数の第2半導体素子22と、第1端子11の第1基部111との間に位置する。複数の第6導通部材36は、筐体50の中空部54に収容されている。複数の第6導通部材36は、たとえば銅を含む金属片である。複数の第6導通部材36の各々は、たとえば円柱状である。複数の第6導通部材36の各々の第1方向zの一方側は、複数の第2半導体素子22のいずれかの第4電極222に電氣的に接続されている。複数の第6導通部材36の各々の第1方向zの他方側は、第1基部111の第2搭載面111Aに電氣的に接続されている。図28および図29に示すように、複数の第6導通部材36の各々の第1方向zの寸法L4は、複数の保護層40の各々の第1方向zの寸法tより大きい。

[0077] 図28および図29に示すように、複数の第6導通部材36の各々は、第7部361および第8部362を有する。第7部361は、接合層29を介して複数の第2半導体素子22のいずれかの第4電極222に電氣的に接続されている。第1方向zに対して直交する方向に視て、第7部361は、複数の保護層40のいずれかに重なっている。半導体装置A50においては、第7部361は、複数の保護層40のいずれかに接している。第8部362は、第7部361を基準として複数の第2半導体素子22とは反対側に位置する。第8部362は、第7部361につながっている。第8部362は、接合層29を介して第1端子11の第1基部111の第2搭載面111Aに電氣的に接続されている。第1方向zに対して直交する方向に視て、第8部362は、複数の保護層40のいずれかから突出している。第8部362の第1方向zの寸法は、第8部362の第1方向zに対して直交する方向の寸法より大きい。

[0078] 第3信号端子16は、図24に示すように、第3端子13の第3方向yの一方側に位置する。第1方向zに視て、第3信号端子16は、第1信号端子14に重なっている。第3信号端子16は、筐体50に支持されている。第3信号端子16は、複数の第2半導体素子22の各々の第2ゲート電極223に導通している。第3信号端子16には、複数の第2半導体素子22を駆動するためのゲート電圧が印加される。第3信号端子16は、たとえば銅を含む金属リードである。図24に示すように、第3信号端子16は、インナ部161およびアウト部162を有する。インナ部161は、筐体50に収容されている。インナ部161の一部は、筐体50の中空部54に収容されている。インナ部161は、第2方向xに延びる部分を含む。アウト部162は、インナ部161につながっている。図26に示すように、アウト部162は、筐体50の第3側面533から外部に突出している。

[0079] 複数の第7導通部材37の各々は、複数の第2半導体素子22の各々の第2ゲート電極223のいずれかと、第4信号端子17とに導通している。図24に示すように、複数の第7導通部材37の各々は、第3方向yに延びている。複数の第7導通部材37は、筐体50の中空部54に収容されている。複数の第7導通部材37は、たとえば銅を含む金属リードである。図29に示すように、複数の第7導通部材37の各々の一部は、複数の保護層40に個別に覆われている。複数の第7導通部材37の各々の第3方向yの一方側は、接合層29を介して複数の第2半導体素子22のいずれかの第2ゲート電極223に電氣的に接続されている。複数の第7導通部材37の各々の第1方向zの他方側は、第3信号端子16のインナ部161に電氣的に接続されている。

[0080] 第4信号端子17は、図24に示すように、第3方向yにおいて第3端子13を基準として第3信号端子16と同じ側に位置する。第1方向zに視て、第4信号端子17は、第2信号端子15に重なっている。第4信号端子17は、筐体50に支持されている。第4信号端子17は、複数の第2半導体素子22の各々の第3電極221に導通している。第4信号端子17には、

複数の第2半導体素子22の各々の第3電極221に印加される電圧と等電位の電圧が印加される。第4信号端子17は、たとえば銅を含む金属リードである。図24に示すように、第4信号端子17は、インナ部171およびアウト部172を有する。インナ部171は、筐体50に収容されている。インナ部171の一部は、筐体50の中空部54に収容されている。インナ部171は、第2方向xに延びる部分を含む。図26および図27に示すように、インナ部171は、第3信号端子16のインナ部161より筐体50の頂面51の近くに位置する。アウト部172は、インナ部171につながっている。図27に示すように、アウト部172は、筐体50の第3側面533から外部に突出している。

[0081] 複数の第8導通部材38の各々は、複数の第2半導体素子22の各々の第3電極221のいずれかと、第4信号端子17とに導通している。図24に示すように、第1方向zに視て、複数の第8導通部材38の各々は、第3方向yに延びている。図27に示すように、複数の第8導通部材38の各々は、第3信号端子16のインナ部161を跨いでいる。複数の第8導通部材38は、筐体50の中空部54に収容されている。複数の第8導通部材38は、たとえば銅を含む金属リードである。複数の第8導通部材38の各々の一部は、複数の保護層40に個別に覆われている。複数の第8導通部材38の各々の第3方向yの一方側は、複数の第2半導体素子22のいずれかの第3電極221に電氣的に接続されている。複数の第8導通部材38の各々の第1方向zの他方側は、第4信号端子17のインナ部171に電氣的に接続されている。

[0082] 次に、図30に基づき、半導体装置A50が搭載された車両Bについて説明する。車両Bは、たとえば電気自動車（EV）である。

[0083] 図30に示すように、車両Bは、車載充電器81、蓄電池82および駆動系統83を備える。車載充電器81には、屋外に設置された給電施設（図示略）から無線により電力が供給される。この他、給電施設から車載充電器81への電力の供給手段は、有線でもよい。車載充電器81には、昇圧型のDC

—DCコンバータが構成されている。車載充電器81に供給された電力の電圧は、当該コンバータにより昇圧された後、蓄電池82に給電される。昇圧された電圧は、たとえば600Vである。

[0084] 駆動系統83は、車両Bを駆動する。駆動系統83は、インバータ831および駆動源832を有する。半導体装置A50は、インバータ831の一部を構成する。蓄電池82に蓄えられた電力は、インバータ831に給電される。蓄電池82からインバータ831に給電される電力は、直流電力である。この他、図30に示す電力系統とは異なり、蓄電池82とインバータ831との間に昇圧型のDC-DCコンバータをさらに設けてよい。インバータ831は、直流電力を交流電力に変換する。半導体装置A50を含めたインバータ831は、駆動源832に導通している。駆動源832は、交流モータおよび変速機を有する。インバータ831によって変換された交流電力が駆動源832に供給されると、交流モータが回転するとともに、その回転が変速機に伝達される。変速機は、交流モータから伝達された回転数を適宜減じた上で、車両Bの駆動軸を回転させる。これにより、車両Bが駆動する。車両Bの駆動にあたっては、アクセルペダルの変動量などの情報に基づき交流モータの回転数を自在に操作する必要がある。そこで、インバータ831における半導体装置A50は、要求される交流モータの回転数に対応させるべく、周波数が適宜変化された交流電力を出力するために必要である。

[0085] 次に、半導体装置A50の作用効果について説明する。

[0086] 半導体装置A50は、第1半導体素子21、第1端子11、保護層40および第1導通部材31を備える。保護層40は、第1半導体素子21の少なくとも一部を覆うとともに、第1端子11から離れている。第1導通部材31は、第1方向zにおいて第1半導体素子21と第1端子11との間に位置する。第1導通部材31は、第1部311および第2部312を有する。第1方向zに対して直交する方向に視て、第1部311は、保護層40に重なっている。第1方向zに対して直交する方向に視て、第2部312は、保護層40から突出している。したがって、本構成によれば、半導体装置A50

においても、冷却効率のさらなる向上を図ることが可能となる。さらに半導体装置A50においては、半導体装置A10と共通する構成を具備することにより、半導体装置A10と同等の作用効果を奏する。

[0087] 本開示は、先述した実施形態に限定されるものではない。本開示の各部の具体的な構成は、種々に設計変更自在である。

[0088] 本開示は、以下の付記に記載した実施形態を含む。

付記1.

半導体素子と、

前記半導体素子の第1方向の一方側に位置する第1端子と、

前記半導体素子の少なくとも一部を覆い、かつ絶縁体である保護層と、

前記半導体素子と前記第1端子とに導通する第1導通部材と、を備え、

前記保護層は、前記第1端子から離れており、

前記第1導通部材は、前記第1方向において前記半導体素子と前記第1端子との間に位置しており、

前記第1導通部材は、前記第1方向に対して直交する方向に視て前記保護層に重なる第1部と、前記第1部を基準として前記半導体素子とは反対側に位置しており、かつ前記第1部につながる第2部と、を有し、

前記第1方向に対して直交する方向に視て、前記第2部は、前記保護層から突出している、半導体装置。

付記2.

前記第1導通部材の前記第1方向の寸法は、前記保護層の前記第1方向の寸法より大きい、付記1に記載の半導体装置。

付記3.

前記半導体素子は、前記第1端子に対向する第1電極を有し、

前記第1部は、前記第1電極に電氣的に接続されており、

前記第2部は、前記第1端子に電氣的に接続されている、付記2に記載の半導体装置。

付記4.

前記第2部の前記第1方向の寸法は、前記第2部の前記第1方向に対して直交する方向の寸法より大きい、付記3に記載の半導体装置。

付記5.

前記第1部は、前記保護層に接している、付記3または4に記載の半導体装置。

付記6.

前記第1方向において前記半導体素子を基準として前記第1端子とは反対側に位置する第2端子をさらに備え、

前記半導体素子は、前記第2端子に対向する第2電極を有し、

前記第2電極は、前記第2端子に導通している、付記3に記載の半導体装置。

付記7.

前記第2電極と前記第2端子とに導通する第2導通部材をさらに備え、

前記第2導通部材は、前記第1方向において前記半導体素子と前記第2端子との間に位置しており、

前記保護層は、前記第2端子から離れている、付記6に記載の半導体装置。

付記8.

前記第2導通部材は、前記第1方向に対して直交する方向に視て前記保護層に重なる第3部と、前記第3部を基準として前記半導体素子とは反対側に位置しており、かつ前記第3部につながる第4部と、を有し、

前記第3部は、前記第2電極に電氣的に接合されており、

前記第4部は、前記第2端子に電氣的に接合されており、

前記第1方向に対して直交する方向に視て、前記第4部は、前記保護層から突出している、付記7に記載の半導体装置。

付記9.

前記第4部の前記第1方向の寸法は、前記第4部の前記第1方向に対して直交する方向の寸法より大きい、付記8に記載の半導体装置。

付記 10.

前記第3部は、前記保護層に接している、付記8に記載の半導体装置。

付記 11.

前記第2部は、前記第1方向に対して直交する方向を向く第1周面を有し

、

前記第4部は、前記第1方向に対して直交する方向を向く第2周面を有し

、

前記第2周面の面積は、前記第1周面の面積より大きい、付記9に記載の半導体装置。

付記 12.

前記第2電極が、前記第2端子に導電接合されている、付記6に記載の半導体装置。

付記 13.

信号端子をさらに備え、

前記半導体素子は、前記第1方向において前記第1電極と同じ側に位置するゲート電極を有し、

前記信号端子は、前記ゲート電極に導通している、付記6ないし12のいずれかに記載の半導体装置。

付記 14.

前記ゲート電極と前記信号端子との各々に電氣的に接続された第3導通部材をさらに備え、

前記第3導通部材の一部が、前記保護層に覆われている、付記13に記載の半導体装置。

付記 15.

前記第1端子、前記第2端子および前記信号端子の各々を支持する筐体をさらに備え、

前記筐体には、中空部が設けられており、

前記保護層および前記第1導通部材は、前記中空部に収容されている、付

記 1 3 に記載の半導体装置。

付記 1 6.

前記筐体は、各々が前記中空部に通じる流入口および流出口を有し、
前記流入口および前記流出口は、前記第 1 方向に対して直交する方向において前記第 1 導通部材を基準として互いに反対側に位置する、付記 1 5 に記載の半導体装置。

付記 1 7.

駆動源と、

付記 1 3 に記載の半導体装置と、を具備しており、

前記半導体装置は、前記駆動源に導通している、車両。

符号の説明

[0089] A 1 0 ~ A 5 0 : 半導体装置	B : 車両
1 1 : 第 1 端子	1 1 1 : 第 1 基部
1 1 1 A : 第 2 搭載面	1 1 2 : 第 1 拡張部
1 2 : 第 2 端子	1 2 1 : 第 2 基部
1 2 1 A : 第 1 搭載面	1 2 2 : 第 2 拡張部
1 3 : 第 3 端子	1 3 1 : 第 3 基部
1 3 2 : 第 3 拡張部	1 4 : 第 1 信号端子
1 4 1 : インナ部	1 4 2 : アウタ部
1 5 : 第 2 信号端子	1 5 1 : インナ部
1 5 2 : アウタ部	1 6 : 第 3 信号端子
1 6 1 : インナ部	1 6 2 : アウタ部
1 7 : 第 4 信号端子	1 7 1 : インナ部
1 7 2 : アウタ部	2 1 : 第 1 半導体素子
2 1 1 : 第 1 電極	2 1 2 : 第 2 電極
2 1 3 : 第 1 ゲート電極	2 2 : 第 2 半導体素子
2 2 1 : 第 3 電極	2 2 2 : 第 4 電極
2 2 3 : 第 2 ゲート電極	2 9 : 接合層

3 1 : 第 1 導通部材 3 1 1 : 第 1 部
3 1 2 : 第 2 部 3 1 2 A : 第 1 周面
3 2 : 第 2 導通部材 3 2 1 : 第 3 部
3 2 2 : 第 4 部 3 2 2 A : 第 2 周面
3 3 : 第 3 導通部材 3 4 : 第 4 導通部材
3 5 : 第 5 導通部材 3 5 1 : 第 5 部
3 5 2 : 第 6 部 3 6 : 第 6 導通部材
3 6 1 : 第 7 部 3 6 2 : 第 8 部
3 7 : 第 7 導通部材 3 8 : 第 8 導通部材
4 0 : 保護層 4 1 : 第 1 貫通部
4 2 : 第 2 貫通部 5 0 : 筐体
5 1 : 頂面 5 2 : 底面
5 3 1 ~ 5 3 4 : 第 1 側面 ~ 第 4 側面 5 4 : 中空部
5 5 : 流入口 5 6 : 流出口
6 0 : 冷媒 8 1 : 車載充電器
8 2 : 蓄電池 8 3 : 駆動系統
8 3 1 : インバータ 8 3 2 : 駆動源
z : 第 1 方向 x : 第 2 方向
y : 第 3 方向

請求の範囲

- [請求項1] 半導体素子と、
前記半導体素子の第1方向の一方側に位置する第1端子と、
前記半導体素子の少なくとも一部を覆い、かつ絶縁体である保護層と、
前記半導体素子と前記第1端子とに導通する第1導通部材と、を備え、
前記保護層は、前記第1端子から離れており、
前記第1導通部材は、前記第1方向において前記半導体素子と前記第1端子との間に位置しており、
前記第1導通部材は、前記第1方向に対して直交する方向に視て前記保護層に重なる第1部と、前記第1部を基準として前記半導体素子とは反対側に位置しており、かつ前記第1部につながる第2部と、を有し、
前記第1方向に対して直交する方向に視て、前記第2部は、前記保護層から突出している、半導体装置。
- [請求項2] 前記第1導通部材の前記第1方向の寸法は、前記保護層の前記第1方向の寸法より大きい、請求項1に記載の半導体装置。
- [請求項3] 前記半導体素子は、前記第1端子に対向する第1電極を有し、
前記第1部は、前記第1電極に電氣的に接続されており、
前記第2部は、前記第1端子に電氣的に接続されている、請求項2に記載の半導体装置。
- [請求項4] 前記第2部の前記第1方向の寸法は、前記第2部の前記第1方向に対して直交する方向の寸法より大きい、請求項3に記載の半導体装置。
- [請求項5] 前記第1部は、前記保護層に接している、請求項3または4に記載の半導体装置。
- [請求項6] 前記第1方向において前記半導体素子を基準として前記第1端子と

は反対側に位置する第2端子をさらに備え、

前記半導体素子は、前記第2端子に対向する第2電極を有し、

前記第2電極は、前記第2端子に導通している、請求項3に記載の半導体装置。

[請求項7] 前記第2電極と前記第2端子とに導通する第2導通部材をさらに備え、

前記第2導通部材は、前記第1方向において前記半導体素子と前記第2端子との間に位置しており、

前記保護層は、前記第2端子から離れている、請求項6に記載の半導体装置。

[請求項8] 前記第2導通部材は、前記第1方向に対して直交する方向に視て前記保護層に重なる第3部と、前記第3部を基準として前記半導体素子とは反対側に位置しており、かつ前記第3部につながる第4部と、を有し、

前記第3部は、前記第2電極に電氣的に接合されており、

前記第4部は、前記第2端子に電氣的に接合されており、

前記第1方向に対して直交する方向に視て、前記第4部は、前記保護層から突出している、請求項7に記載の半導体装置。

[請求項9] 前記第4部の前記第1方向の寸法は、前記第4部の前記第1方向に対して直交する方向の寸法より大きい、請求項8に記載の半導体装置。

[請求項10] 前記第3部は、前記保護層に接している、請求項8に記載の半導体装置。

[請求項11] 前記第2部は、前記第1方向に対して直交する方向を向く第1周面を有し、

前記第4部は、前記第1方向に対して直交する方向を向く第2周面を有し、

前記第2周面の面積は、前記第1周面の面積より大きい、請求項9

に記載の半導体装置。

[請求項12] 前記第2電極が、前記第2端子に導電接合されている、請求項6に記載の半導体装置。

[請求項13] 信号端子をさらに備え、
前記半導体素子は、前記第1方向において前記第1電極と同じ側に位置するゲート電極を有し、
前記信号端子は、前記ゲート電極に導通している、請求項6ないし12のいずれかに記載の半導体装置。

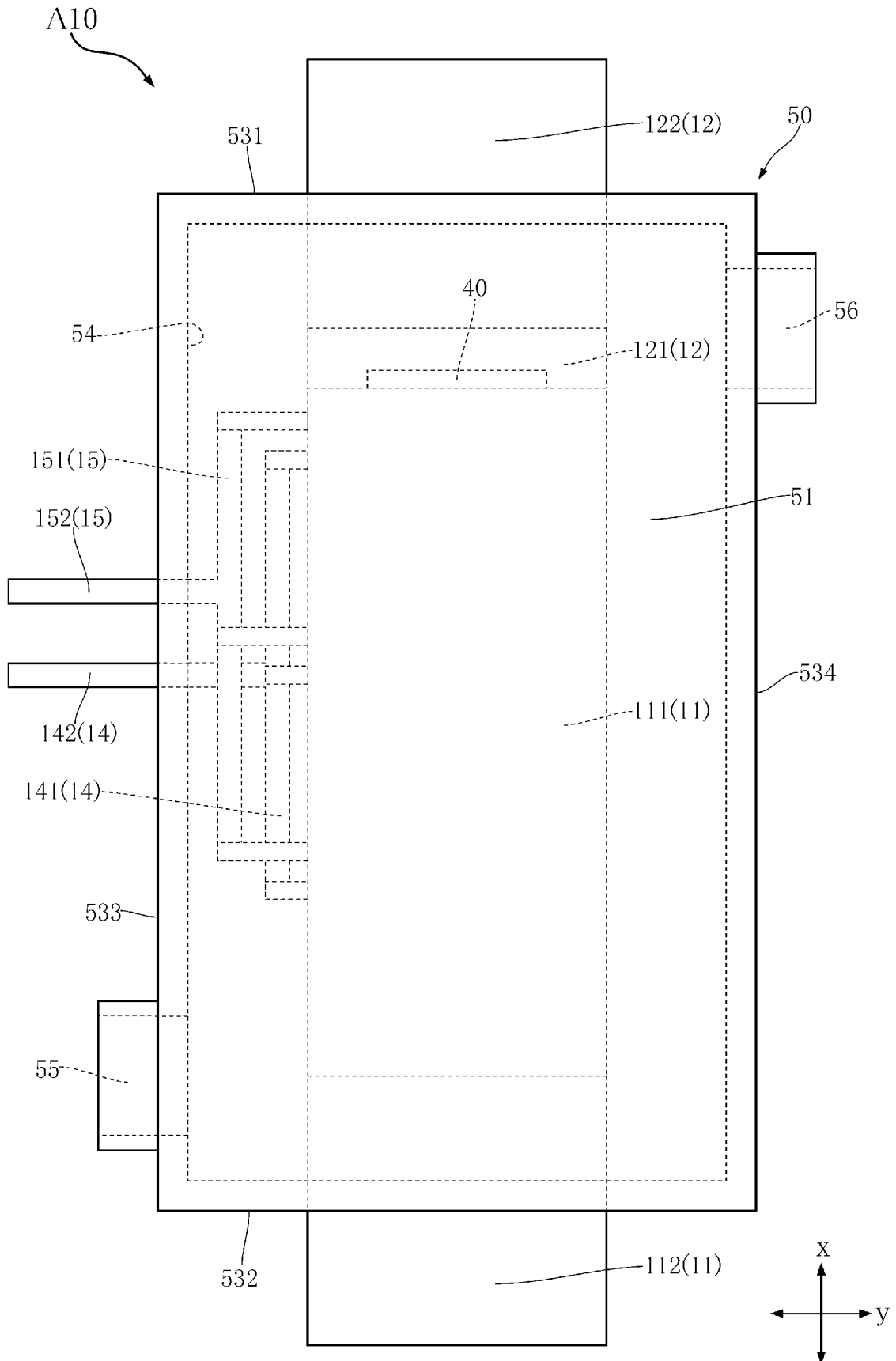
[請求項14] 前記ゲート電極と前記信号端子との各々に電氣的に接続された第3導通部材をさらに備え、
前記第3導通部材の一部が、前記保護層に覆われている、請求項13に記載の半導体装置。

[請求項15] 前記第1端子、前記第2端子および前記信号端子の各々を支持する筐体をさらに備え、
前記筐体には、中空部が設けられており、
前記保護層および前記第1導通部材は、前記中空部に收容されている、請求項13に記載の半導体装置。

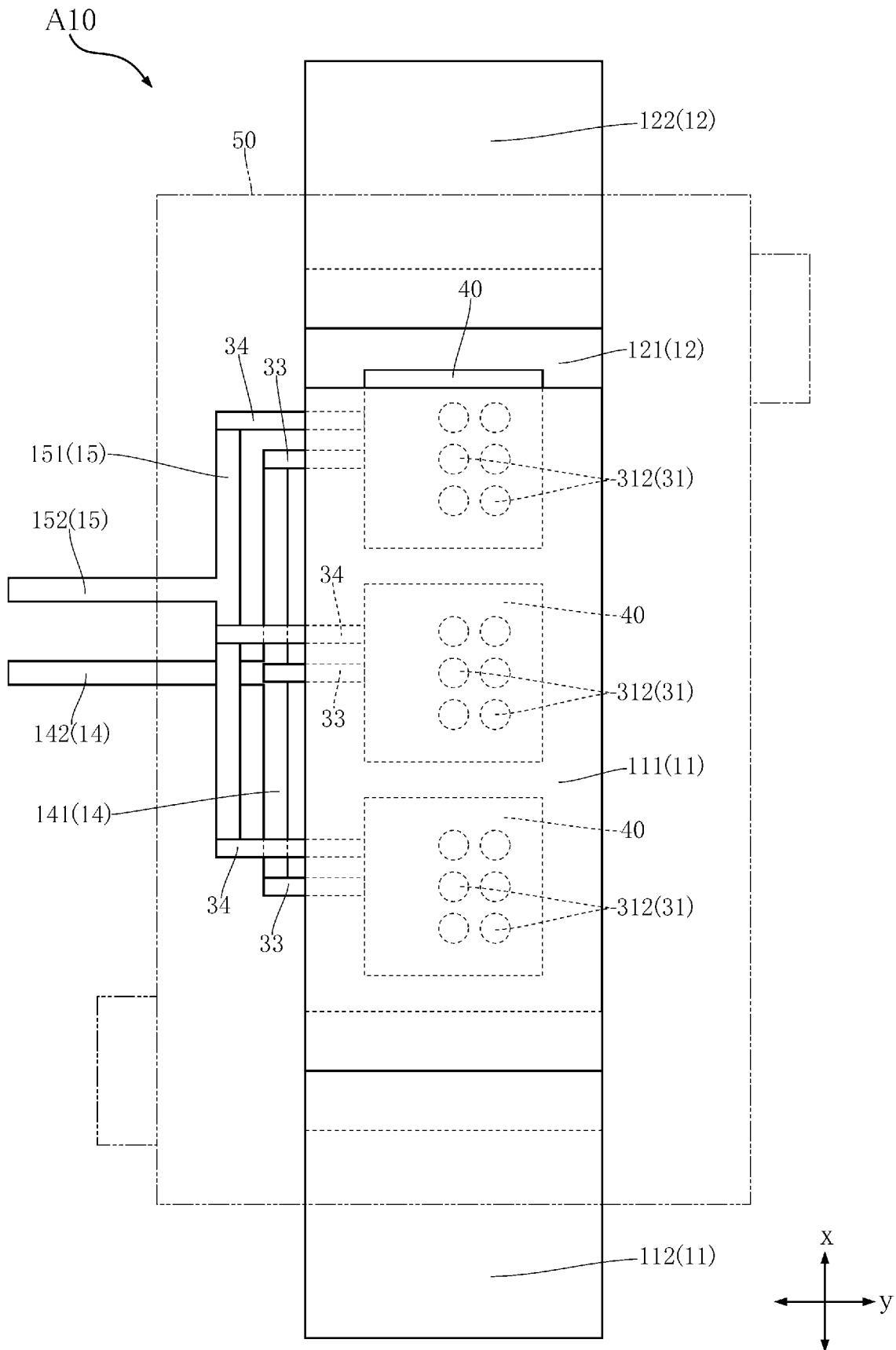
[請求項16] 前記筐体は、各々が前記中空部に通じる流入口および流出口を有し、
前記流入口および前記流出口は、前記第1方向に対して直交する方向において前記第1導通部材を基準として互いに反対側に位置する、請求項15に記載の半導体装置。

[請求項17] 駆動源と、
請求項13に記載の半導体装置と、を具備しており、
前記半導体装置は、前記駆動源に導通している、車両。

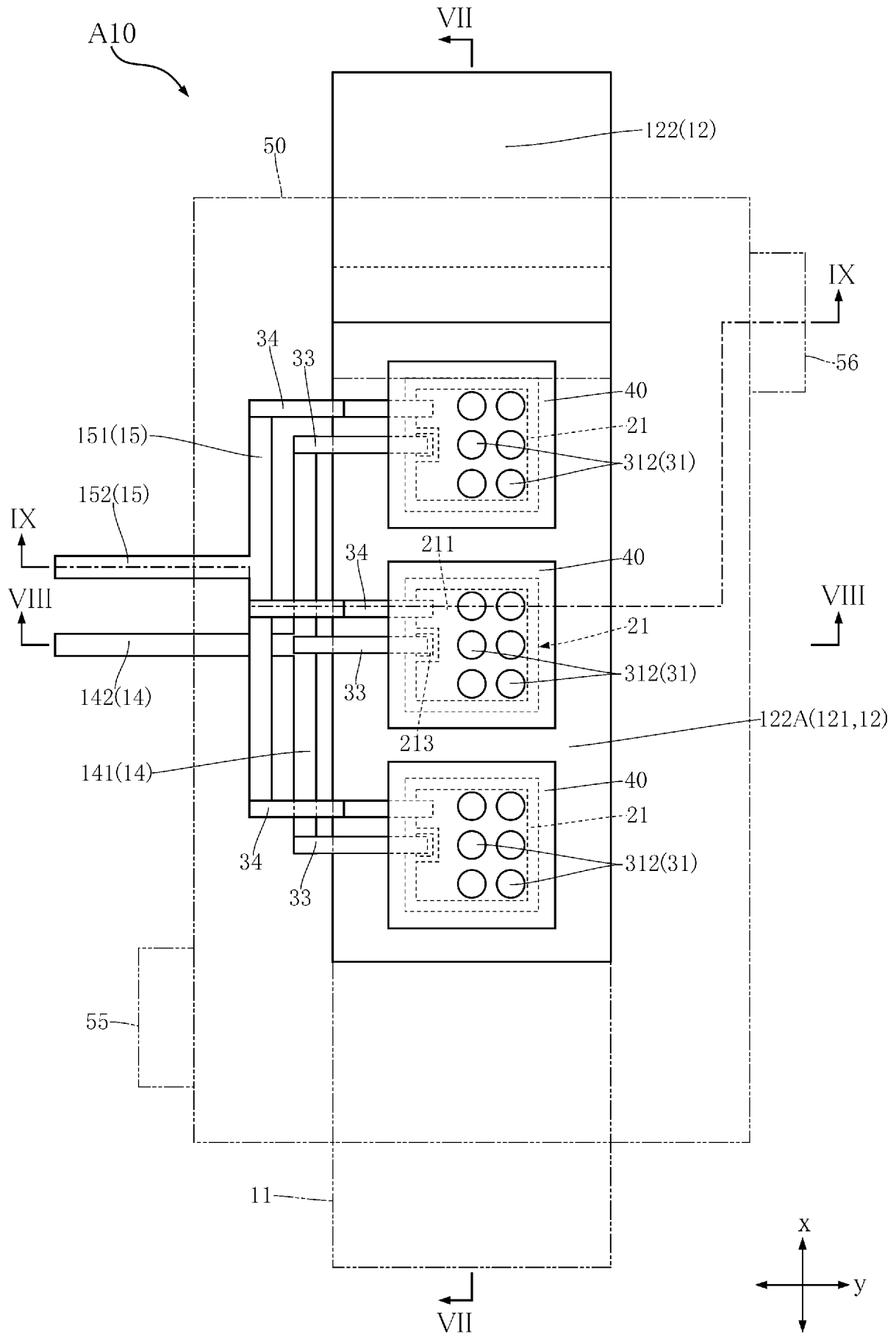
[図1]
FIG.1



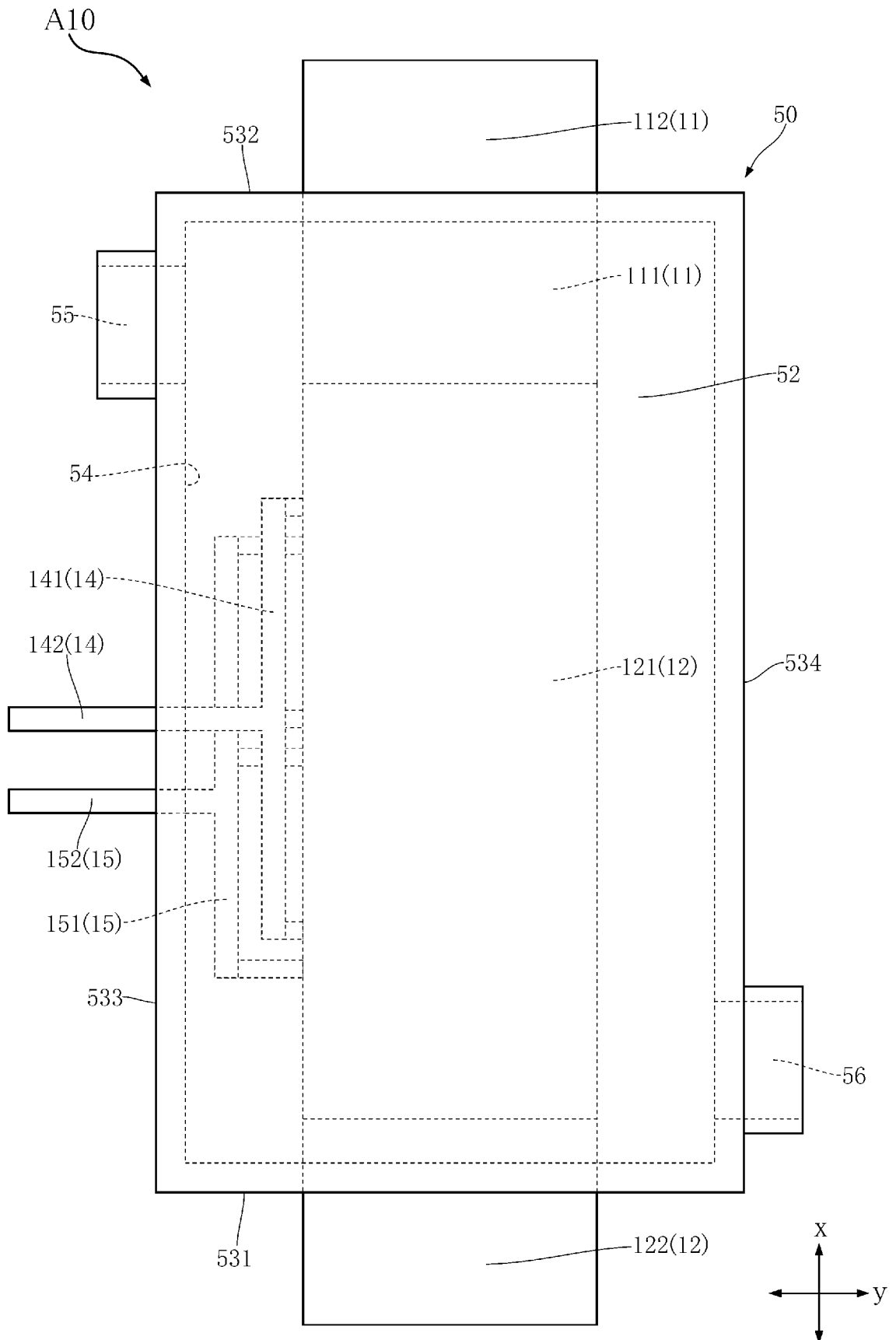
[図2]
FIG.2



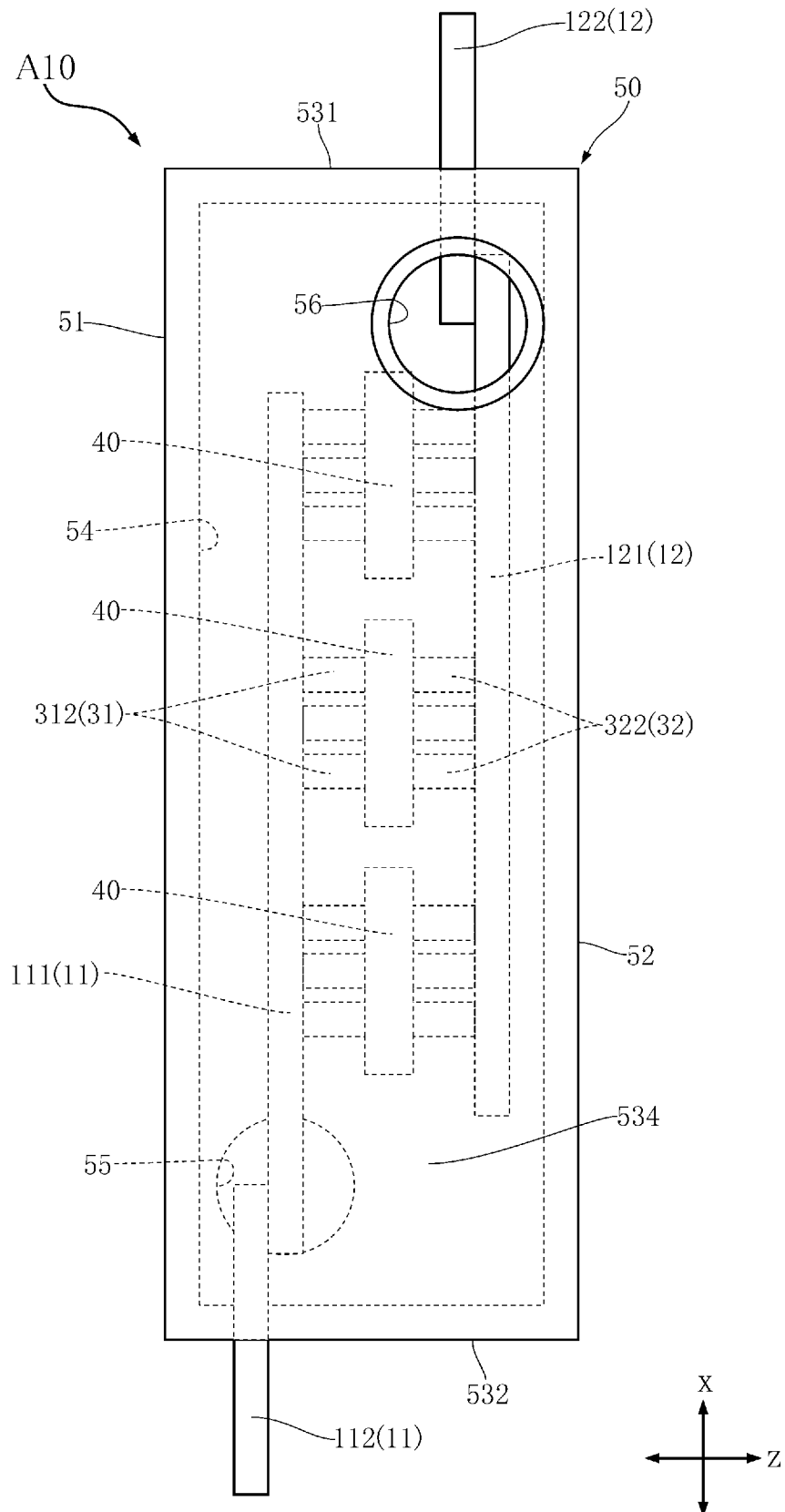
[図3]
FIG.3



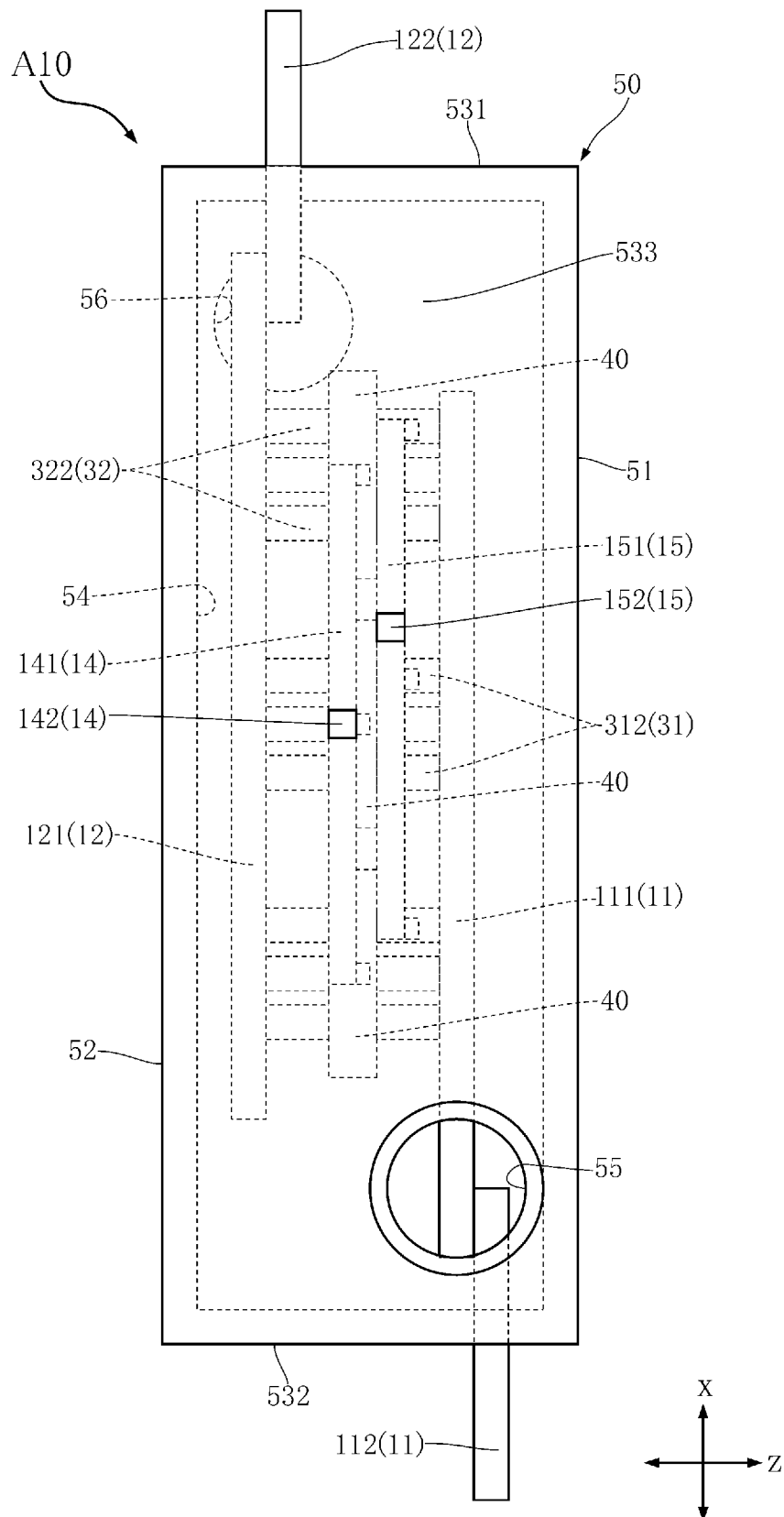
[図4]
FIG.4



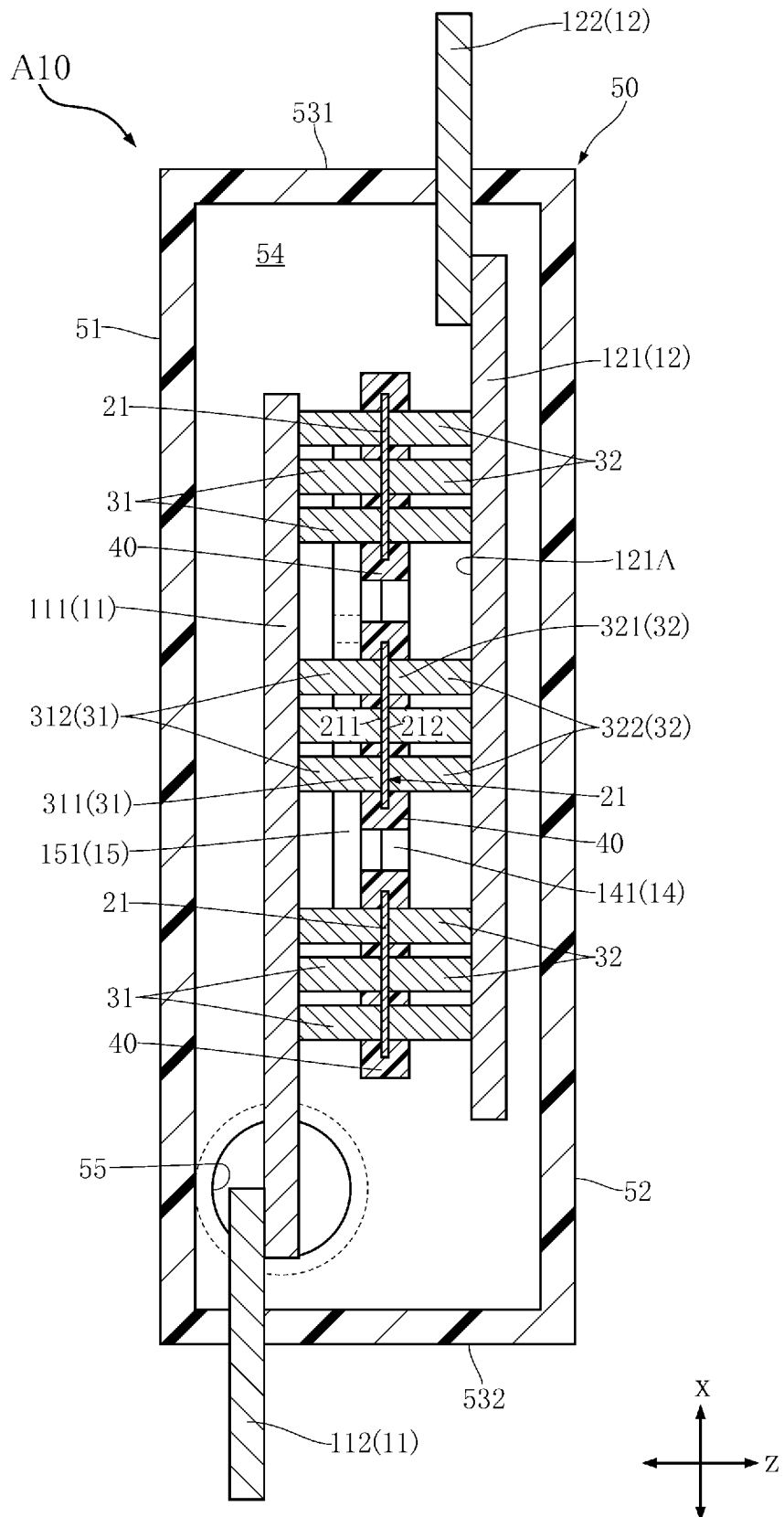
[図5]
FIG.5



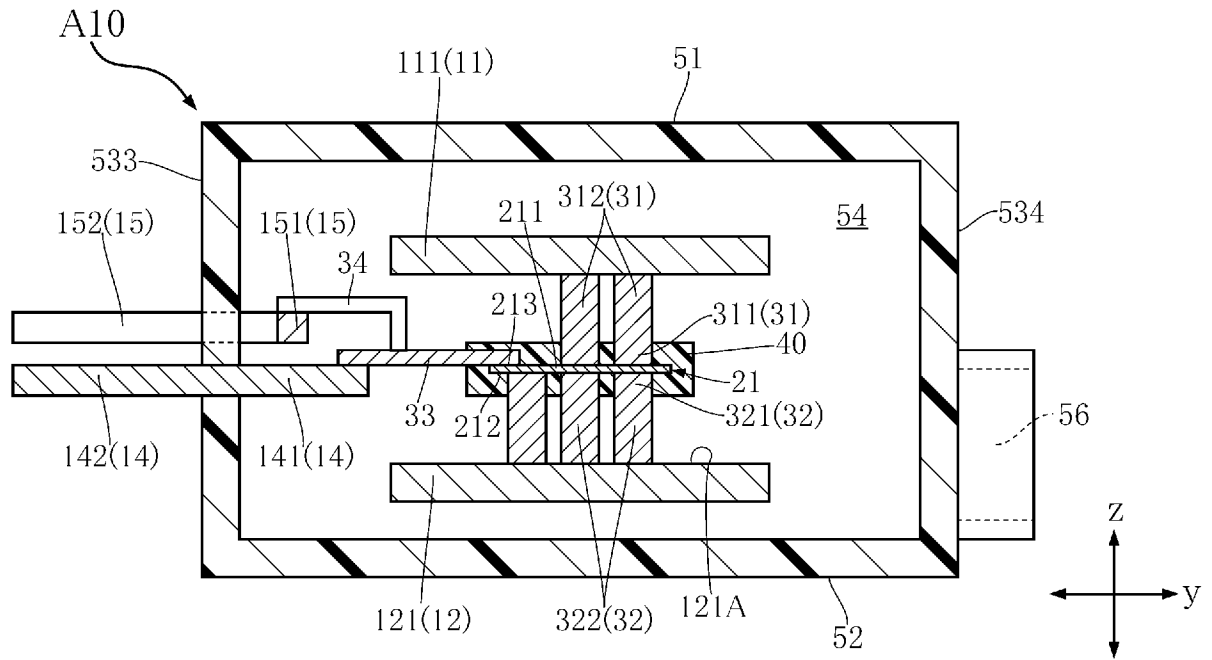
[図6]
FIG.6



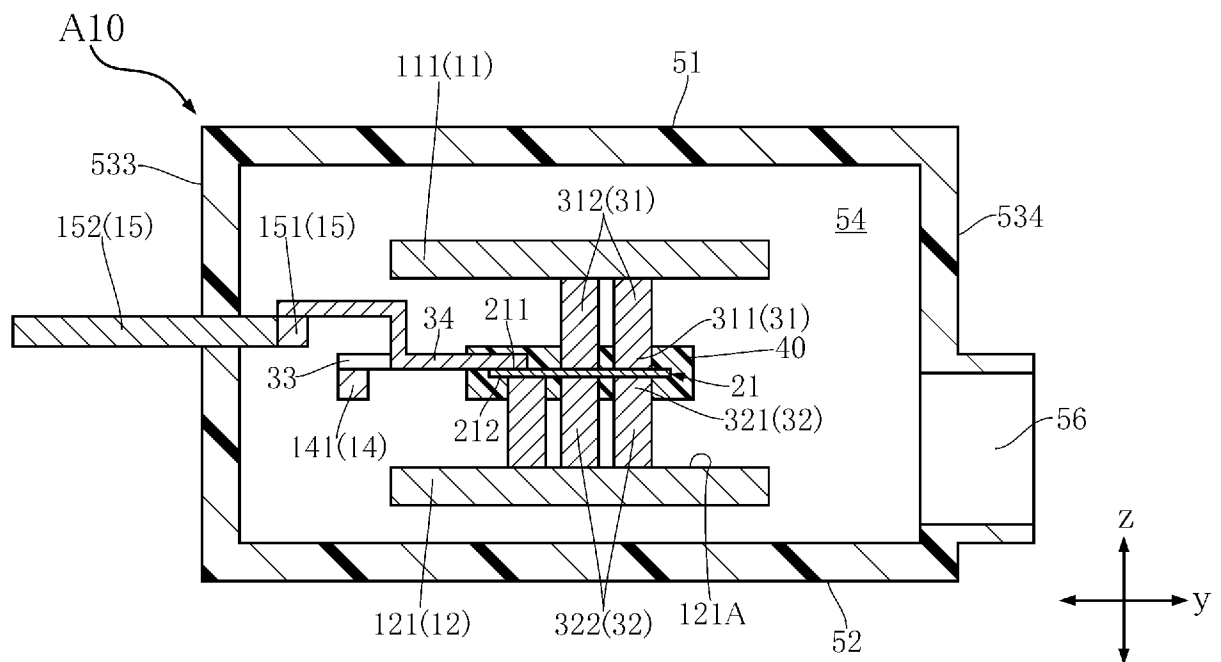
[図7]
FIG.7



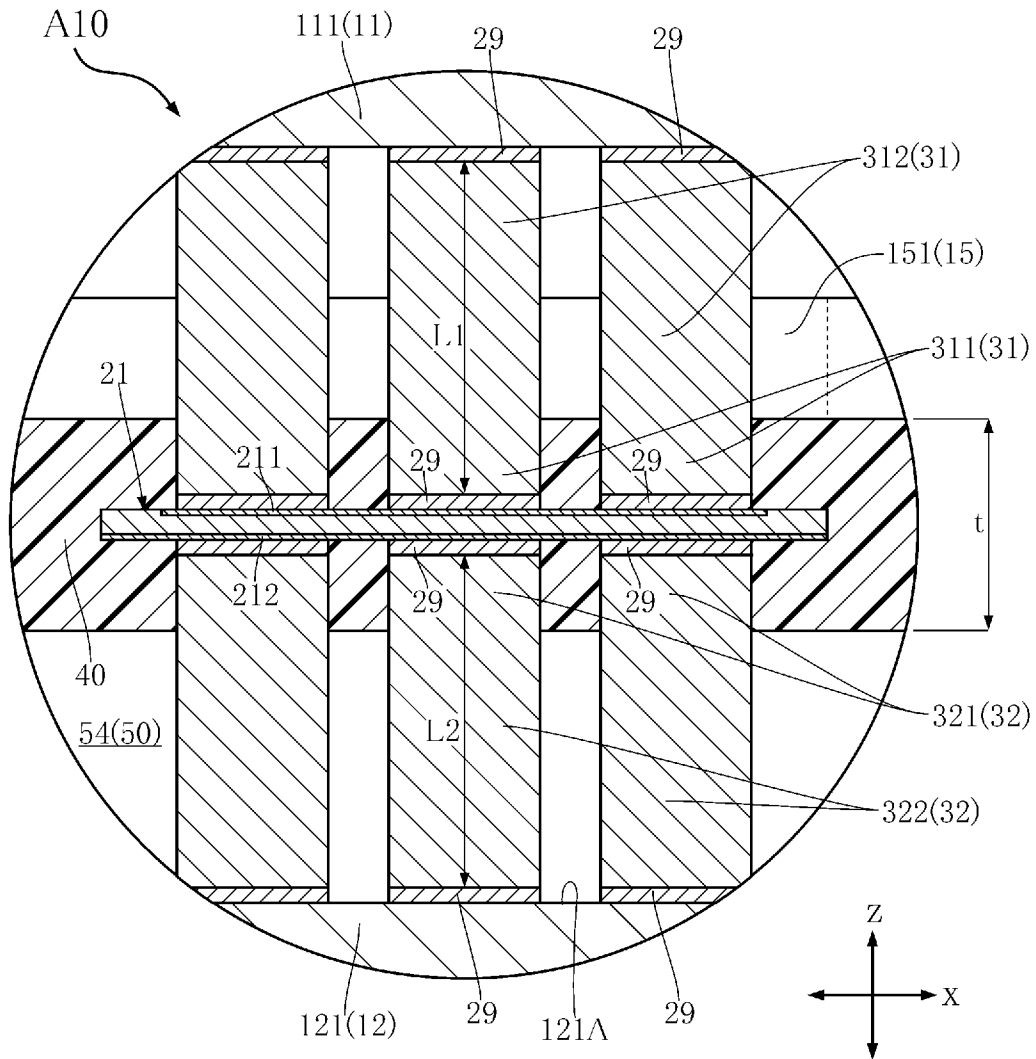
[図8]
FIG.8



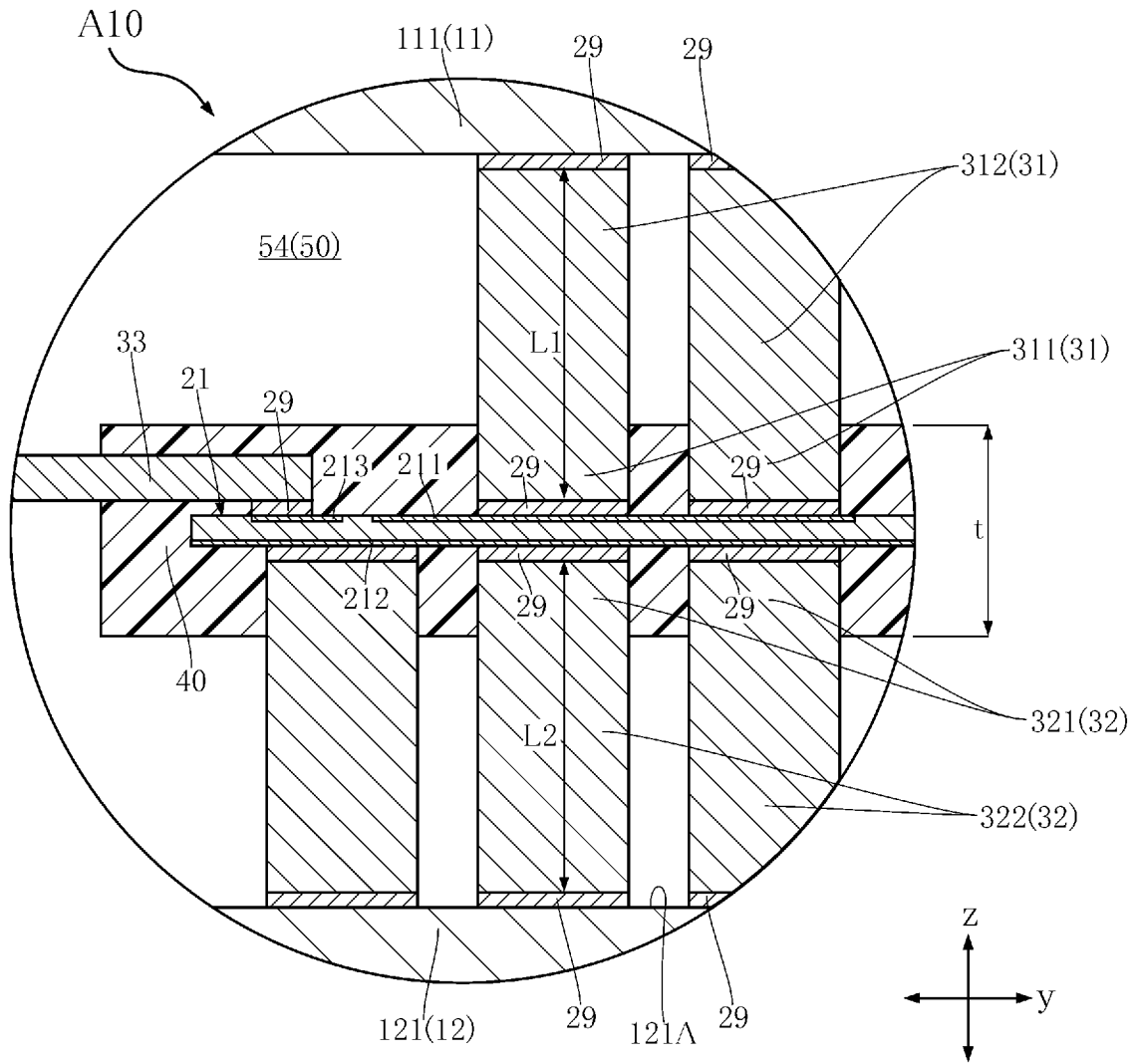
[図9]
FIG.9



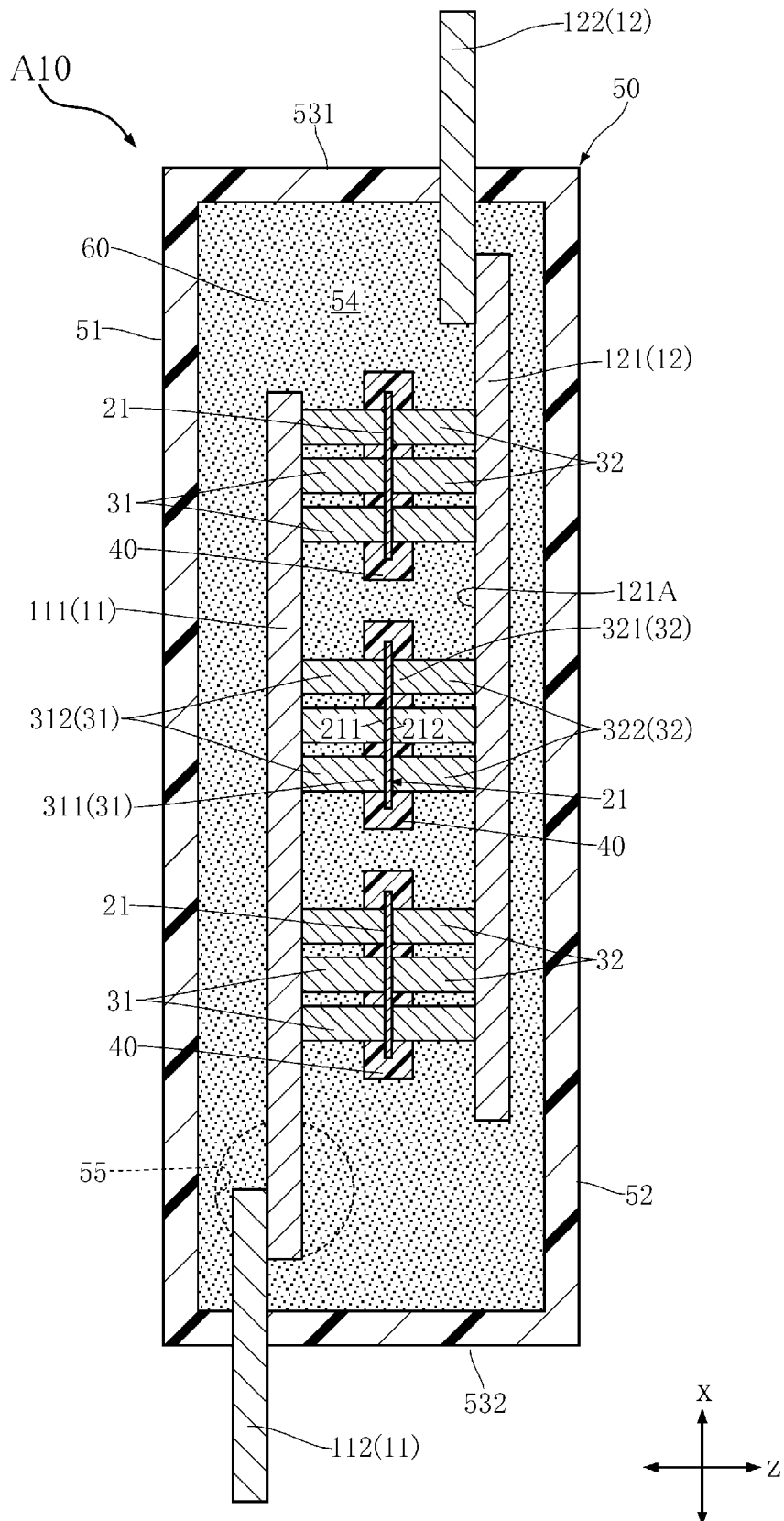
[図10]
FIG.10



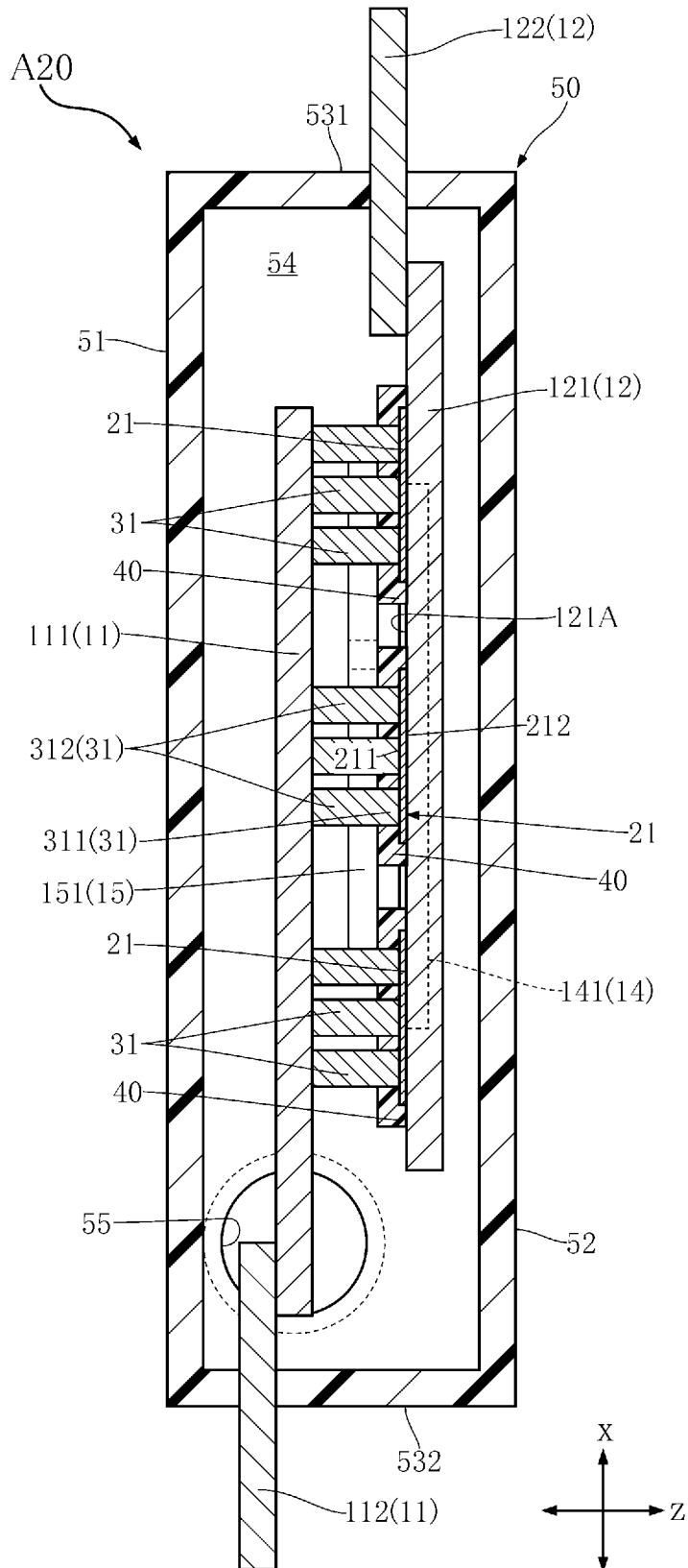
[図11]
FIG.11



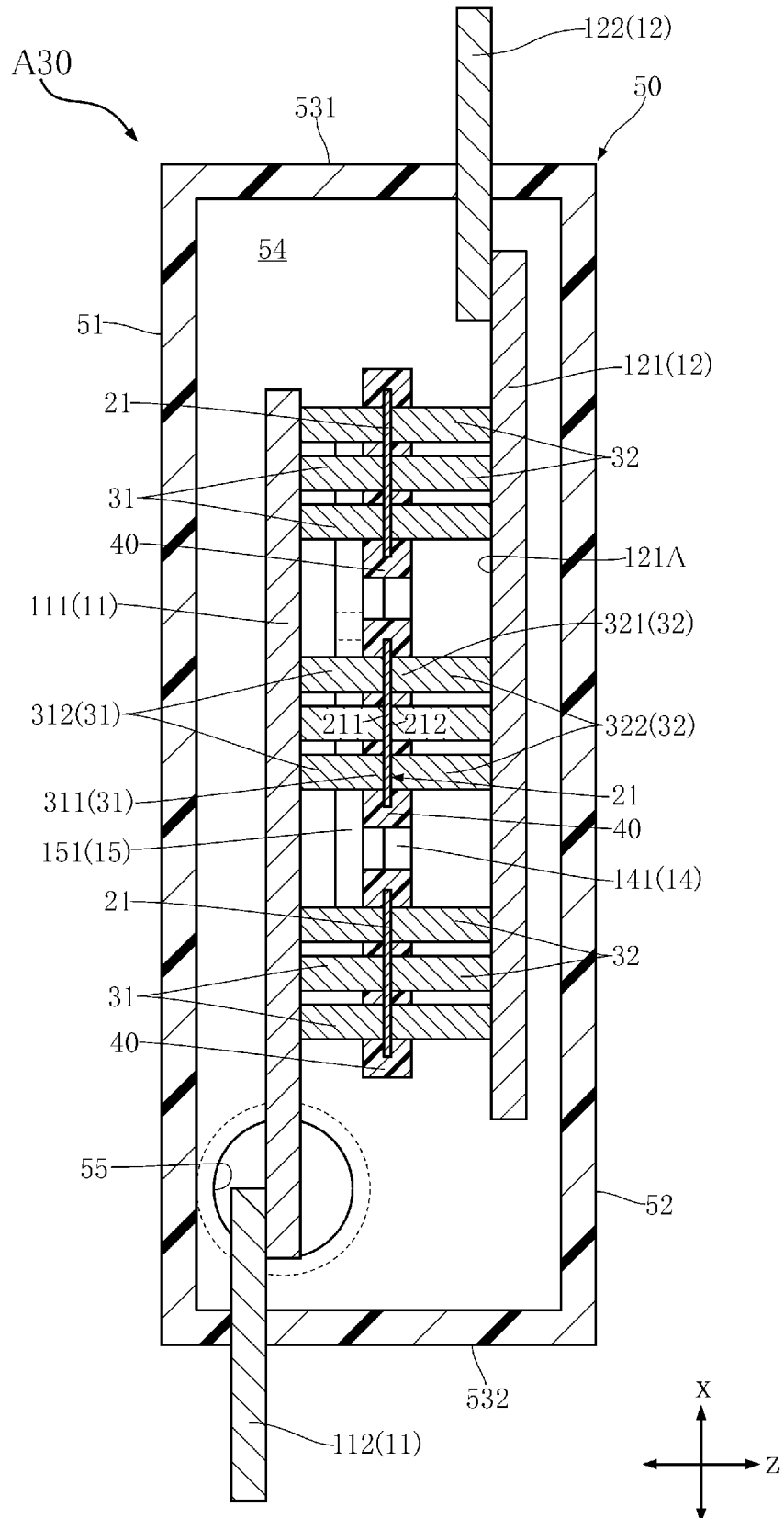
[13]
FIG.13



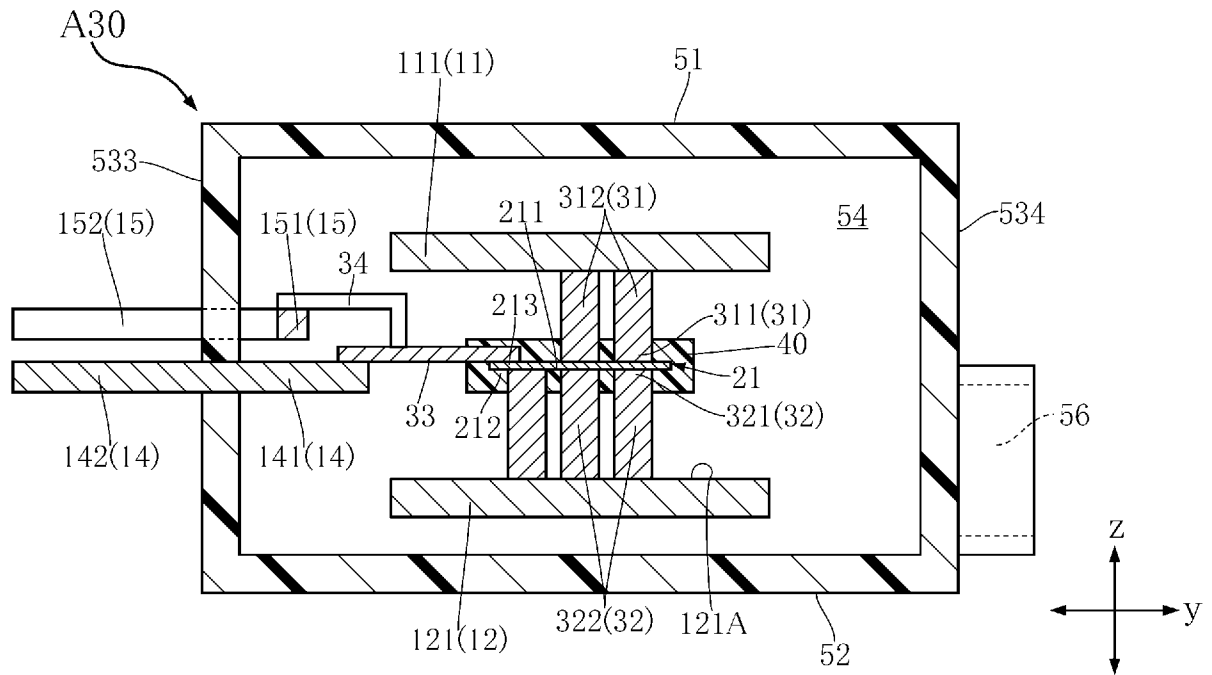
[14]
FIG.14



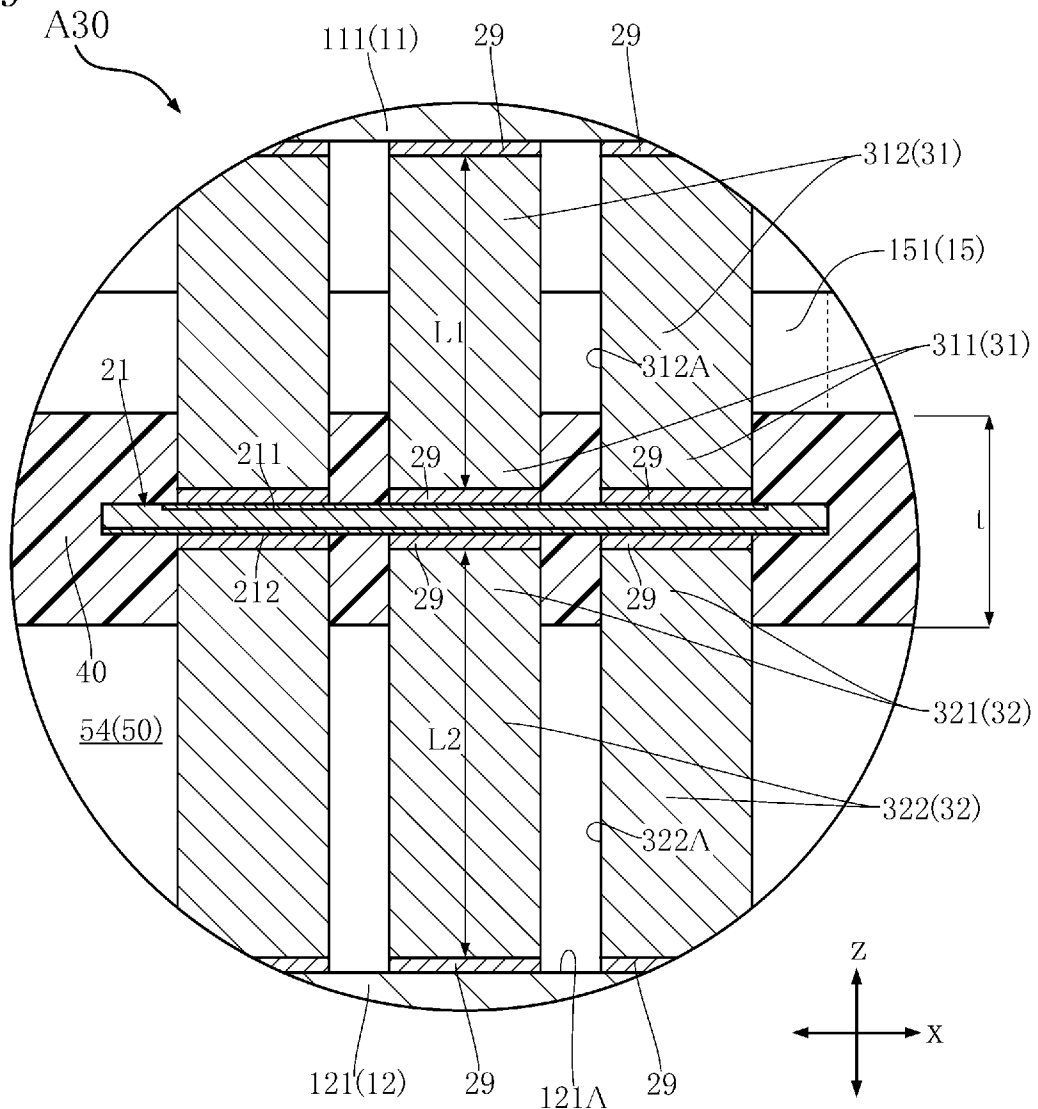
[図17]
FIG.17



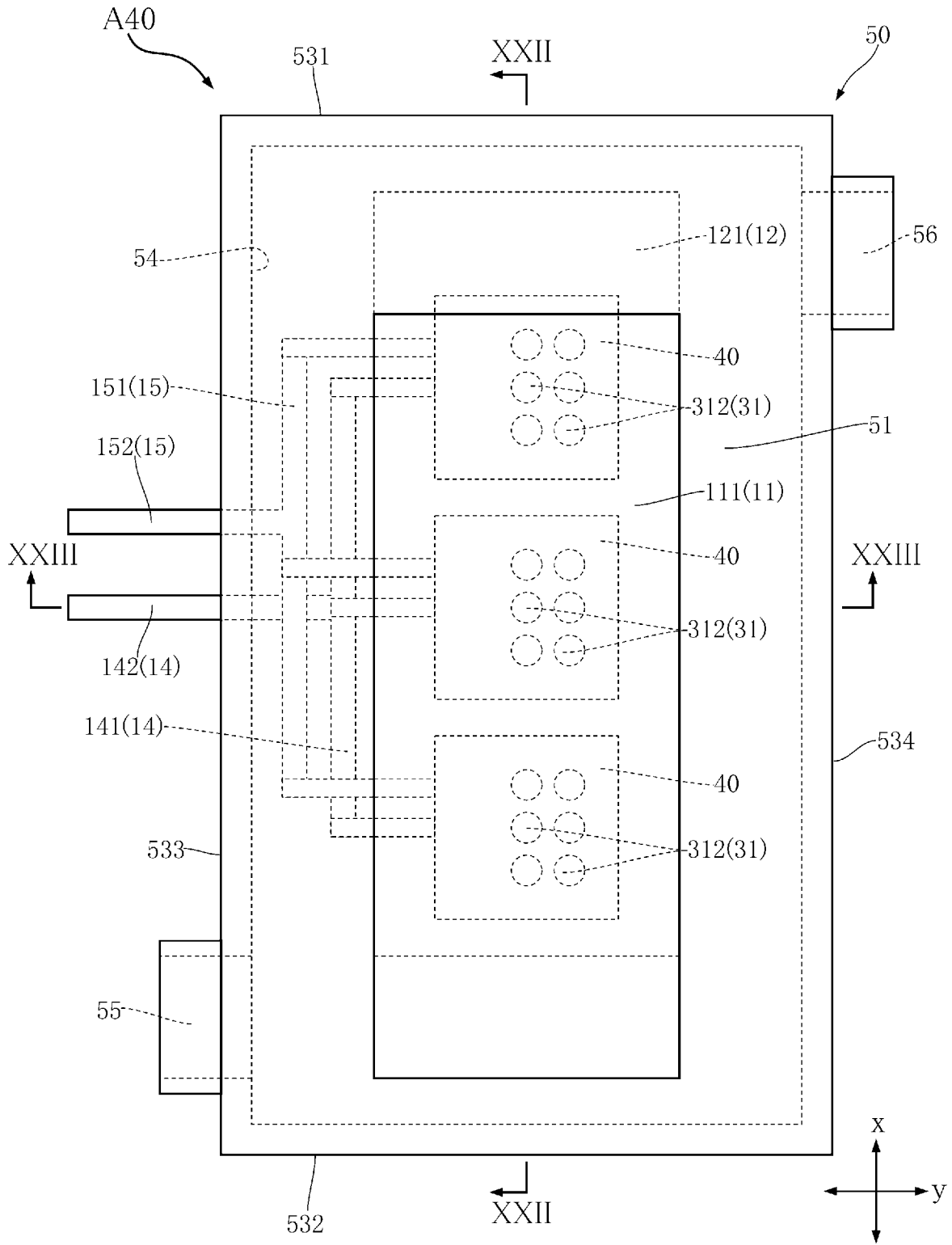
[]18]
FIG.18



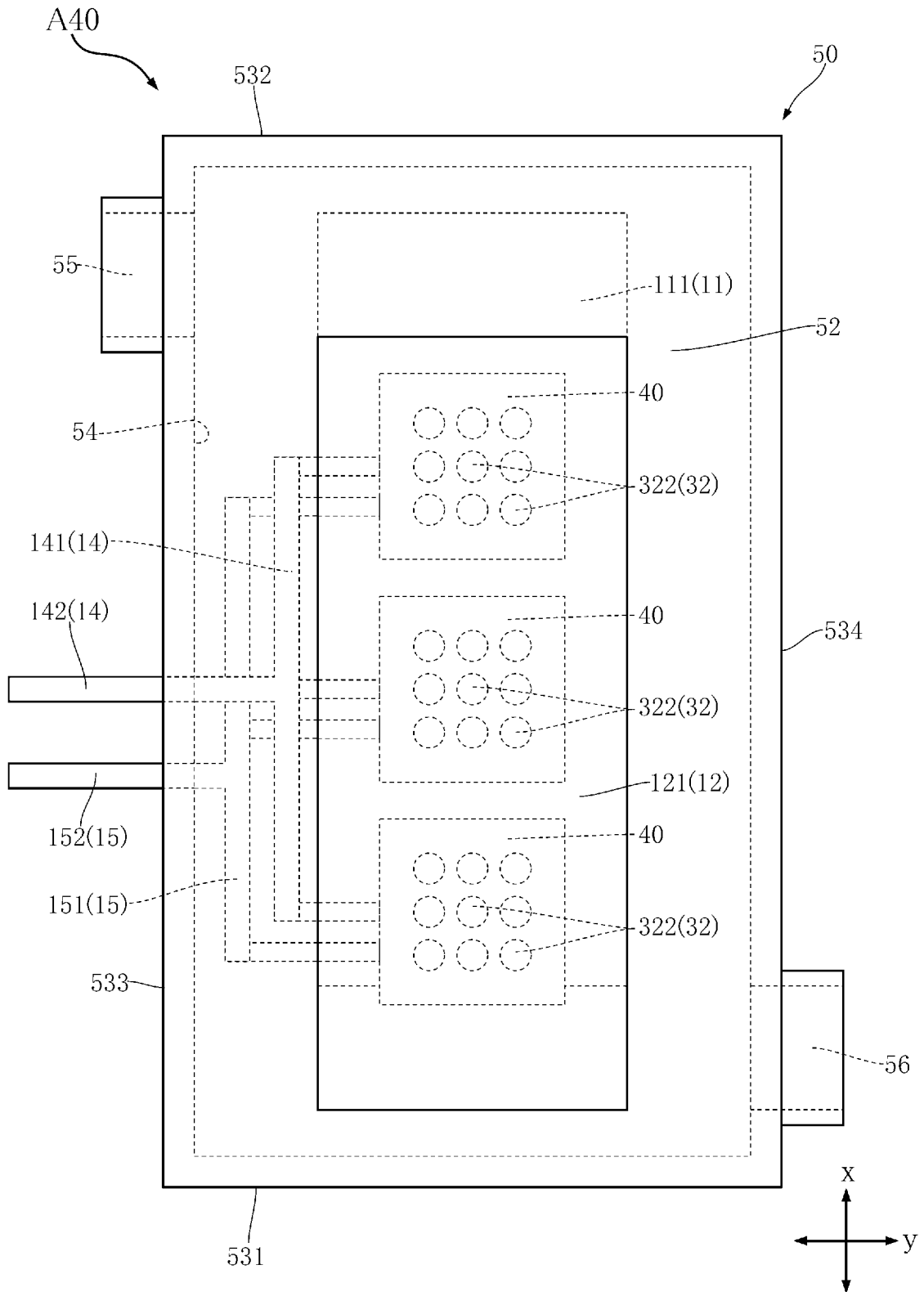
[]19]
FIG.19



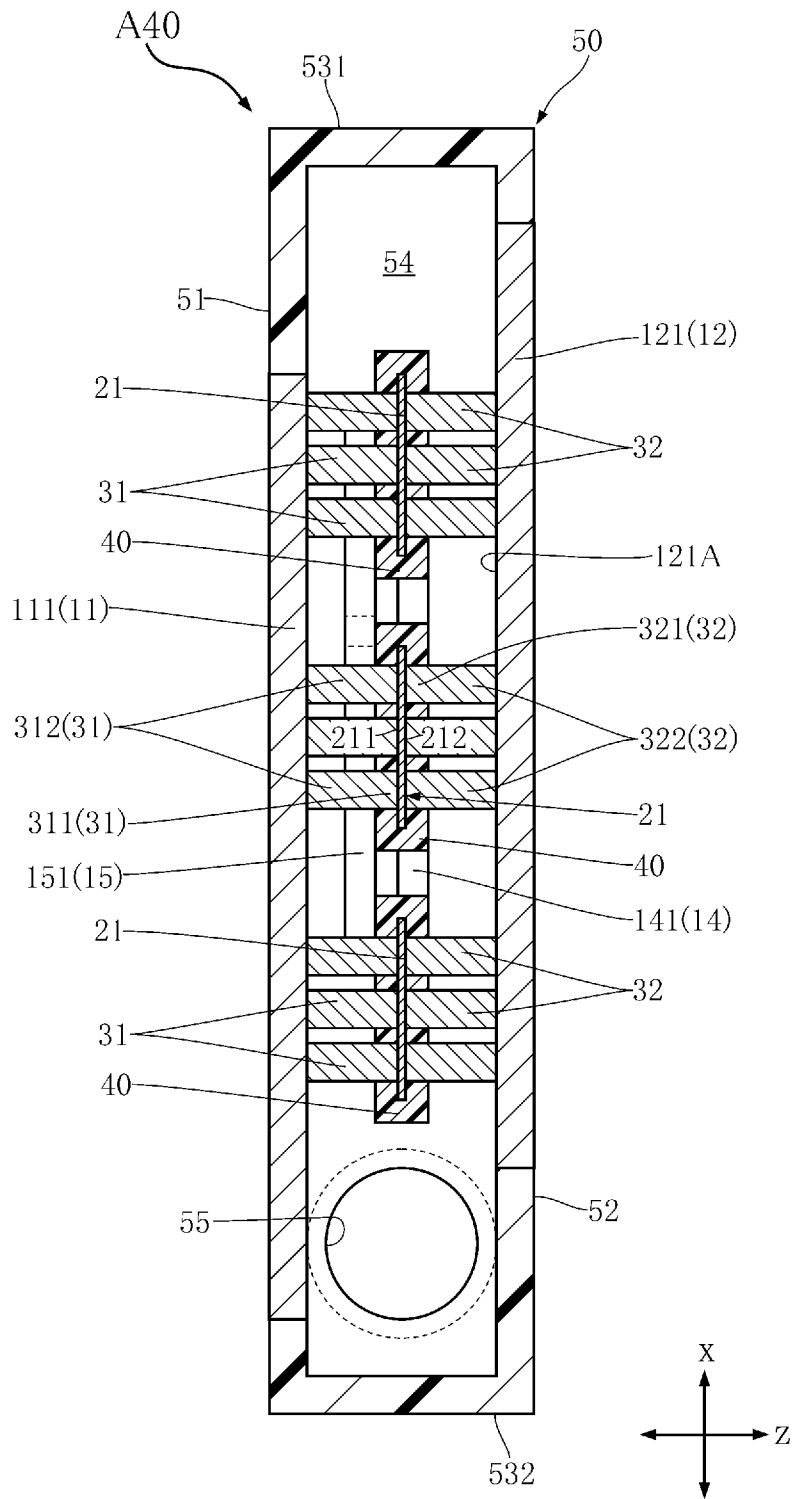
[]20
FIG.20



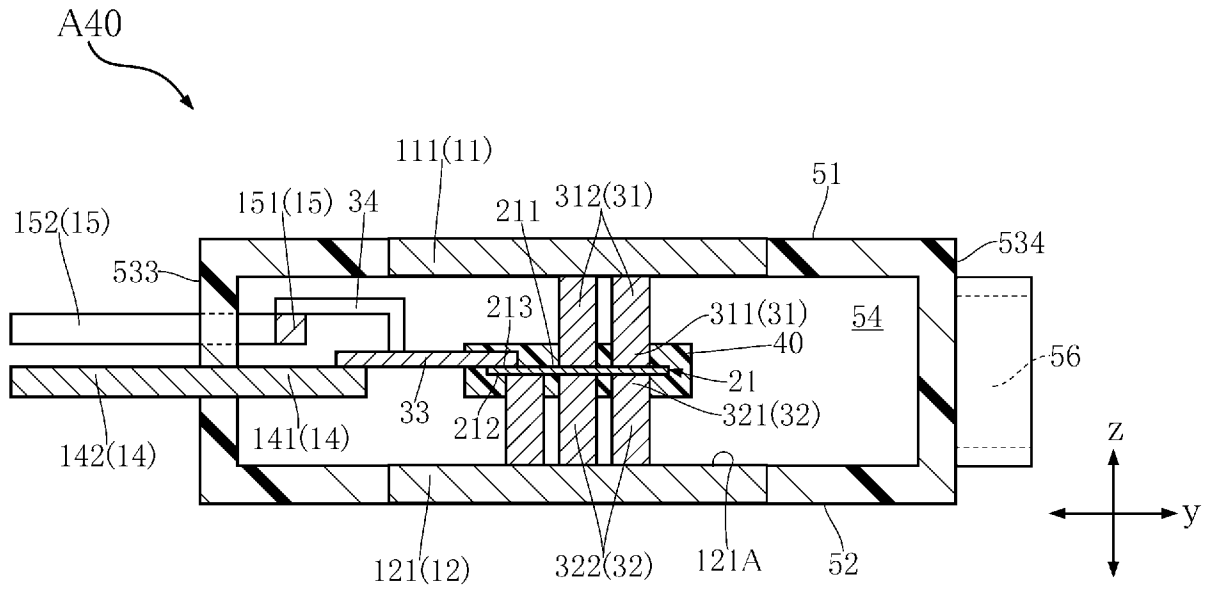
[21]
FIG.21




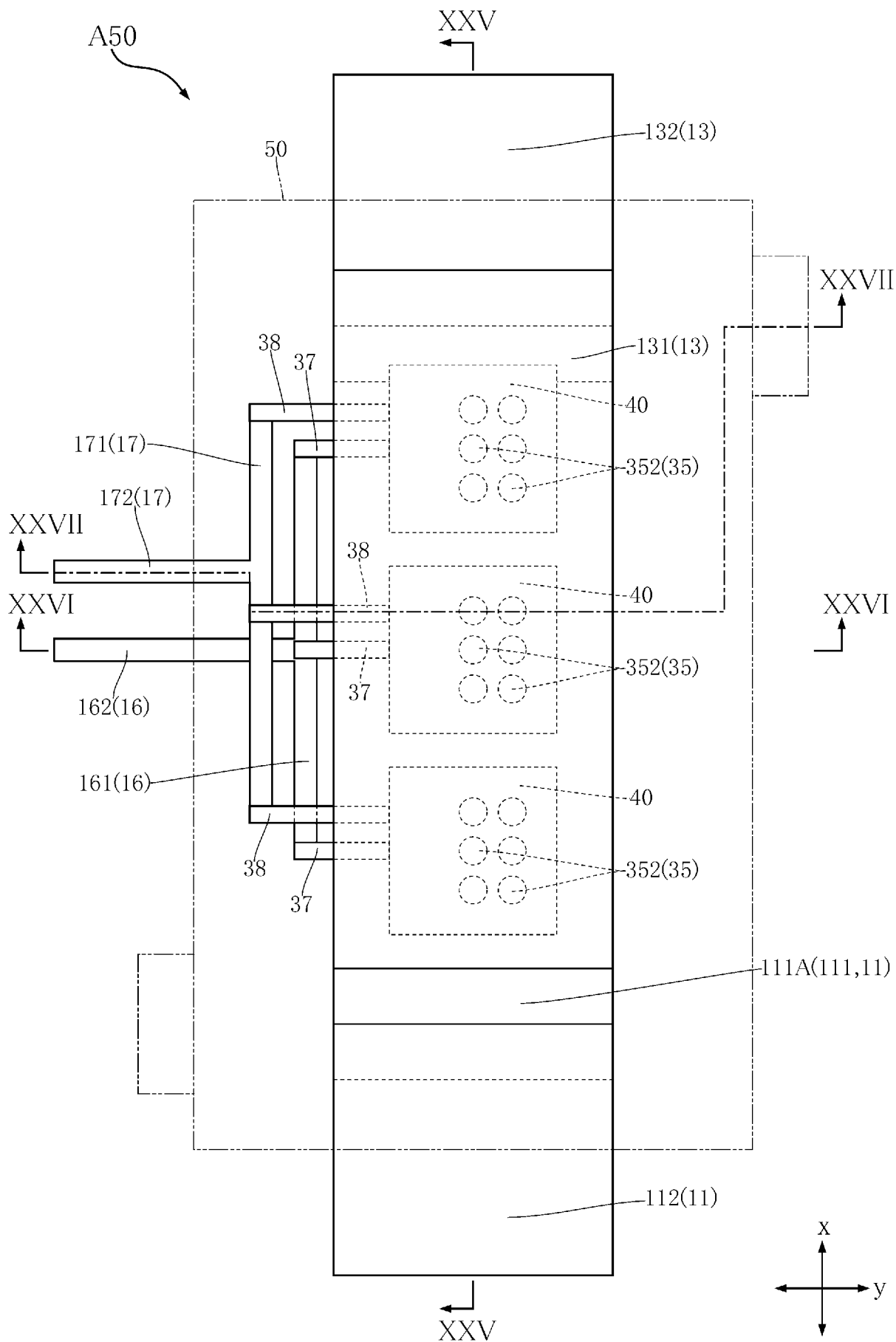
[図22]
FIG.22




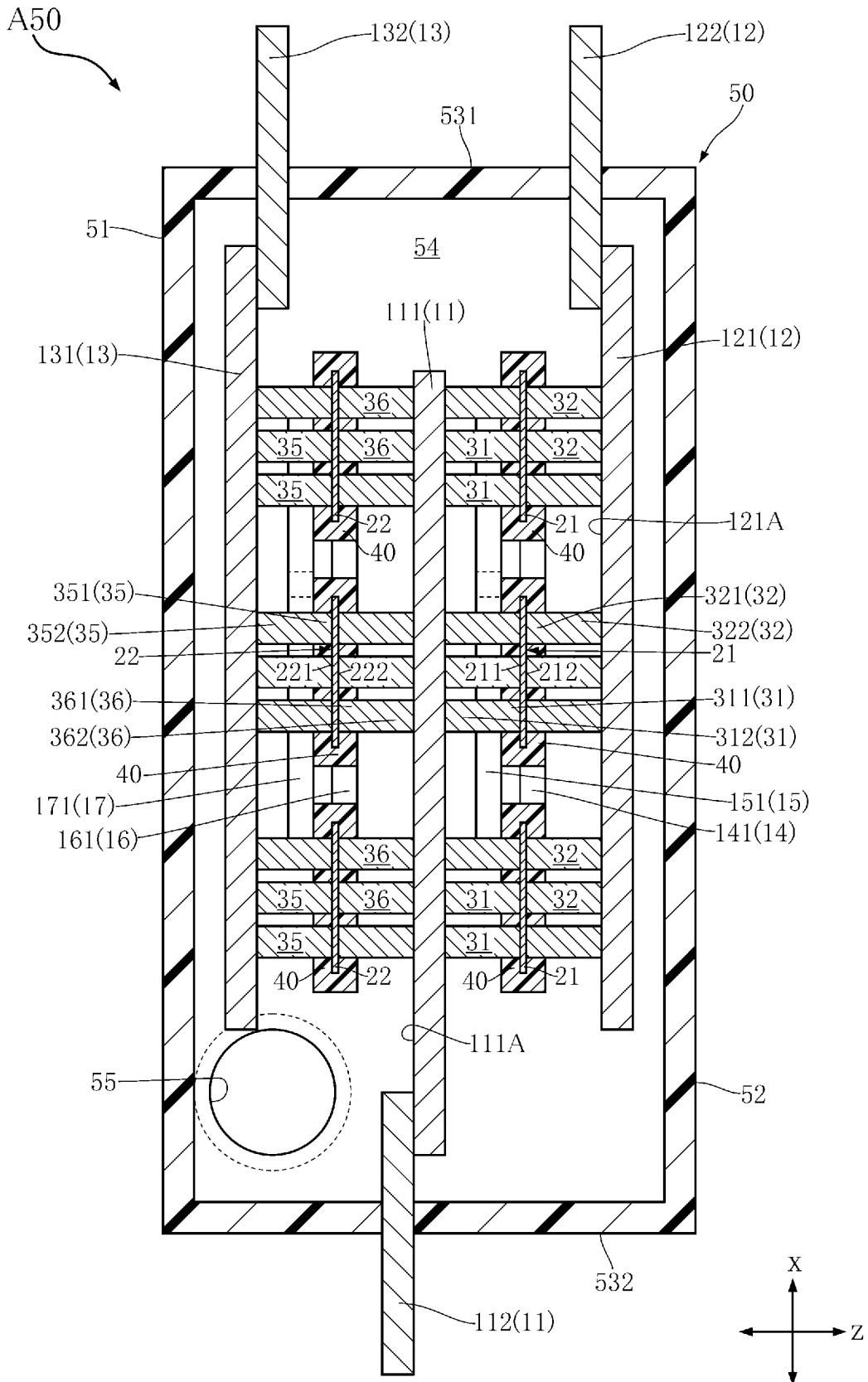
[図23]
FIG.23




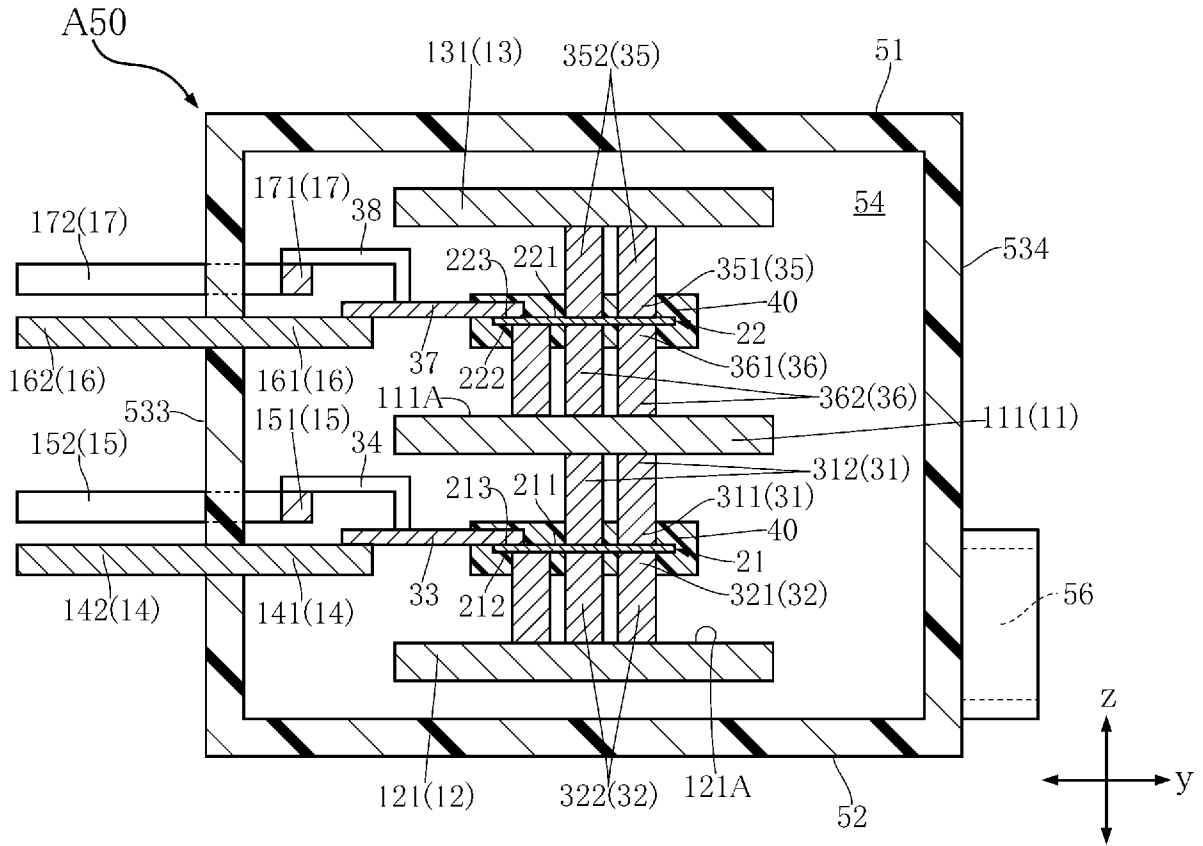
[24]
FIG.24




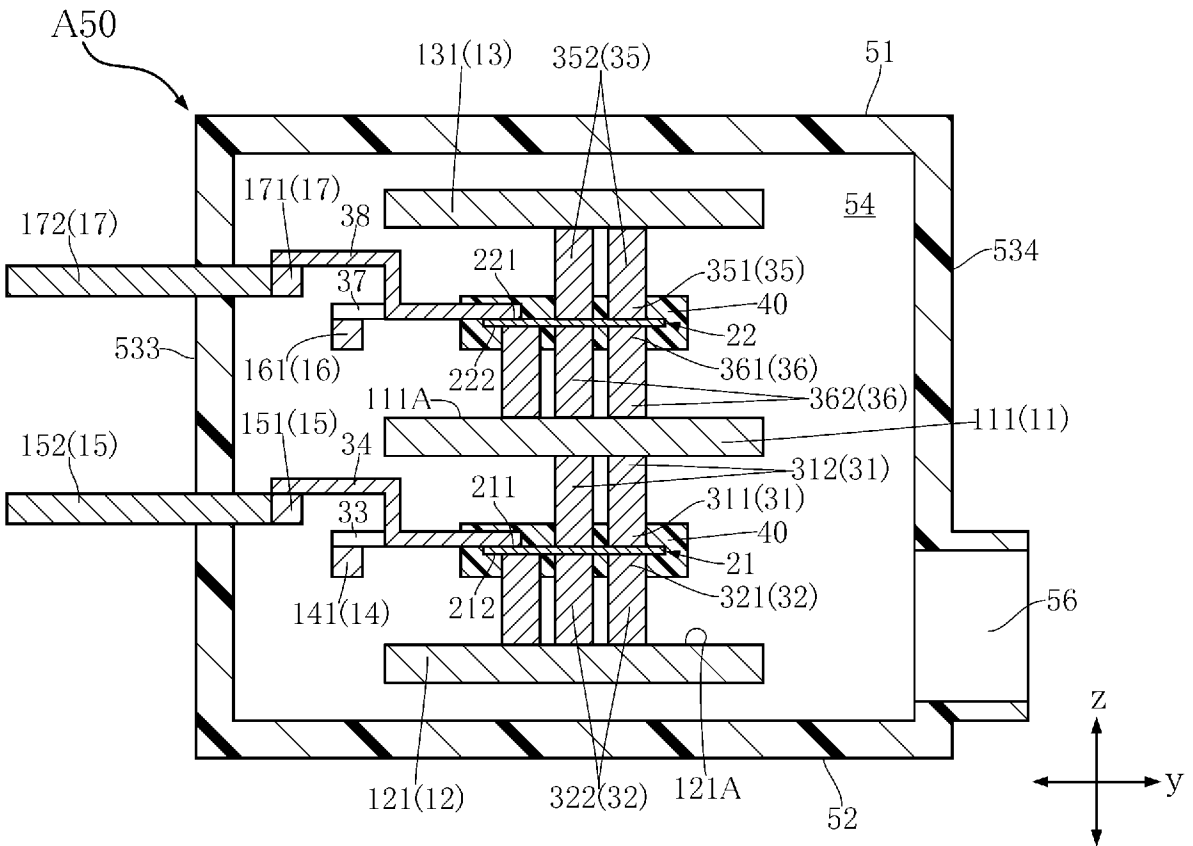
[25]
FIG.25



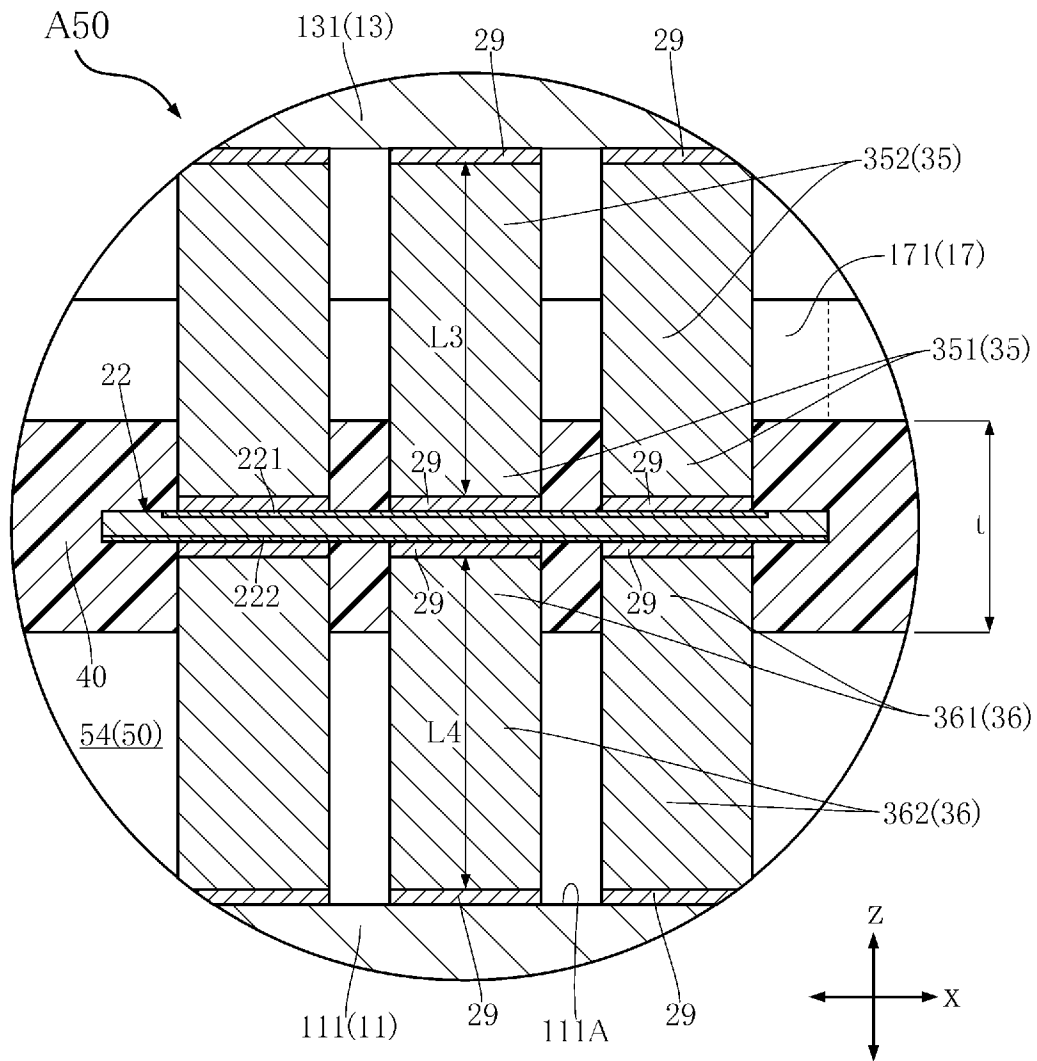
[] FIG.26




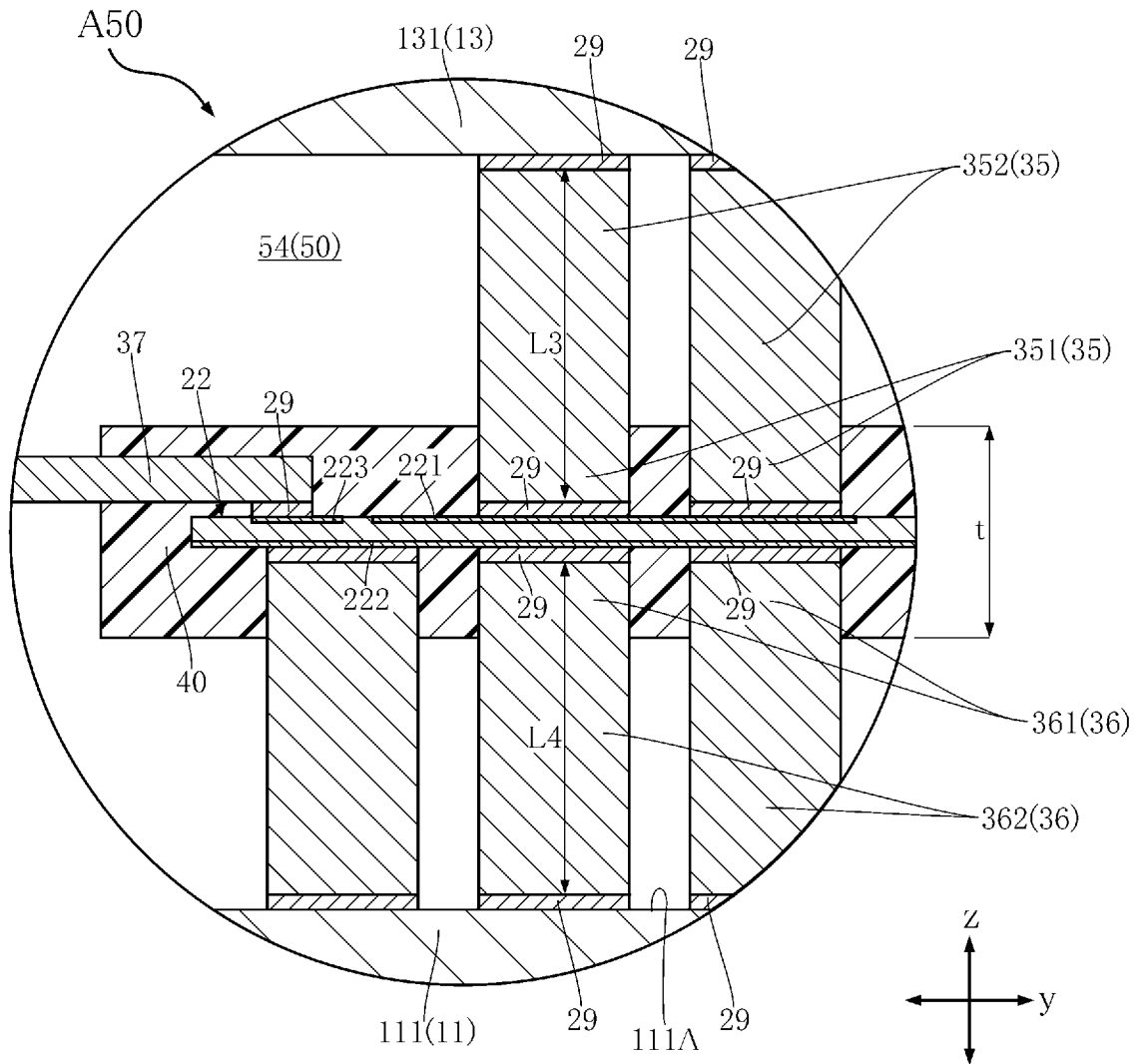
[] FIG.27




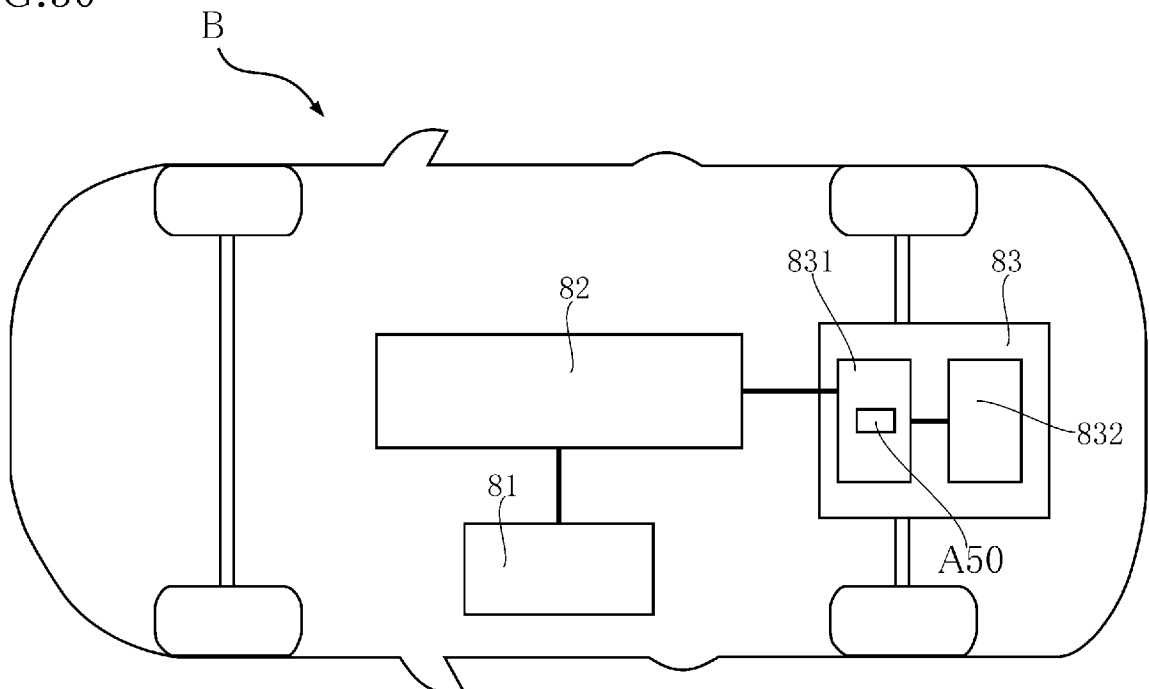
[28]
FIG.28



[29]
FIG.29



[30]
FIG.30



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/017728

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/07(2006.01)i; **H01L 25/18**(2023.01)i; **H01L 23/473**(2006.01)i
 FI: H01L25/04 C; H01L23/46 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/07; H01L25/18; H01L23/473

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2024
 Registered utility model specifications of Japan 1996-2024
 Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-204703 A (KABUSHIKI KAISHA TOSHIBA) 30 July 1999 (1999-07-30) entire text, all drawings	1-17
A	JP 07-045761 A (YOSHINO, Takeo) 14 February 1995 (1995-02-14) entire text, all drawings	1-17
A	JP 2020-088019 A (HITACHI AUTOMOTIVE SYSTEMS, LTD.) 04 June 2020 (2020-06-04) entire text, all drawings	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “D” document cited by the applicant in the international application
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

28 June 2024

Date of mailing of the international search report

09 July 2024

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2024/017728

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 11-204703 A	30 July 1999	(Family: none)	
JP 07-045761 A	14 February 1995	(Family: none)	
JP 2020-088019 A	04 June 2020	WO 2020/100538 A1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 25/07(2006.01)i; H01L 25/18(2023.01)i; H01L 23/473(2006.01)i FI: H01L25/04 C; H01L23/46 Z		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L25/07; H01L25/18; H01L23/473		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 11-204703 A（株式会社東芝）30.07.1999（1999 - 07 - 30） 全文、全図	1-17
A	JP 07-045761 A（吉野 武夫）14.02.1995（1995 - 02 - 14） 全文、全図	1-17
A	JP 2020-088019 A（日立オートモティブシステムズ株式会社）04.06.2020（2020 - 06 - 04） 全文、全図	1-17
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に 公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若し くは他の特別な理由を確立するために引用する文献（理由を 付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の 後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵 触するものではなく、発明の原理又は理論の理解のために引 用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性 又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献 との、当業者にとって自明である組合せによって進歩性がな いと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 28.06.2024	国際調査報告の発送日 09.07.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 石坂 博明 5D 3353 電話番号 03-3581-1101 内線 3549	

国際調査報告
特許ファミリーに関する情報

国際出願番号

PCT/JP2024/017728

引用文献	公表日	特許ファミリー文献	公表日
JP 11-204703 A	30.07.1999	(ファミリーなし)	
JP 07-045761 A	14.02.1995	(ファミリーなし)	
JP 2020-088019 A	04.06.2020	WO 2020/100538 A1 全文, 全図	