

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5165169号
(P5165169)

(45) 発行日 平成25年3月21日(2013.3.21)

(24) 登録日 平成24年12月28日(2012.12.28)

(51) Int. Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1335 (2006.01)	GO2F 1/1335 520
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO9F 9/30 (2006.01)	GO9F 9/30 330Z
HO1L 21/336 (2006.01)	GO9F 9/30 338

請求項の数 2 (全 14 頁) 最終頁に続く

(21) 出願番号	特願2001-63494 (P2001-63494)	(73) 特許権者	502356528 株式会社ジャパンディスプレイイースト 千葉県茂原市早野3300番地
(22) 出願日	平成13年3月7日(2001.3.7)	(73) 特許権者	506087819 パナソニック液晶ディスプレイ株式会社 兵庫県姫路市飾磨区委鹿日田町1-6
(65) 公開番号	特開2002-268074 (P2002-268074A)	(74) 代理人	100083552 弁理士 秋田 収喜
(43) 公開日	平成14年9月18日(2002.9.18)	(74) 代理人	110000154 特許業務法人はるか国際特許事務所
審査請求日	平成20年2月14日(2008.2.14)	(72) 発明者	倉橋 永年 千葉県茂原市早野3300番地 株式会社 日立製作所 ディスプレイグループ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に互いに隣接するゲート信号線と互いに隣接するドレイン信号線とで囲まれる画素領域を有し、

前記画素領域に、前記ゲート信号線からの走査信号によって作動される薄膜トランジスタと、前記薄膜トランジスタを介して前記ドレイン信号線からの映像信号が供給される画素電極と、前記画素電極との間に電界を生じせしめる対向電極とを備え、

前記画素電極は、反射膜であり、

前記対向電極は絶縁層を介して前記画素電極の上層に形成され、

前記対向電極は前記画素電極の形成領域内で一方向に延在し該一方向と交差する方向に並設された複数の電極から形成され、

前記絶縁層は、前記薄膜トランジスタを被う無機材からなる第1の保護膜を構成する層と、前記第1の保護膜の上面に形成される有機材からなる第2の保護膜を構成する層との積層体となっており、

前記対向電極に対向電圧を供給する対向電圧信号線は前記一方の基板の一端にて共通に接続され端子部に接続されていることを特徴とする液晶表示装置。

【請求項2】

前記絶縁層は、前記薄膜トランジスタのゲート絶縁膜を構成する層と前記積層体とからなることを特徴とする請求項1に記載の液晶表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【 発明の属する技術分野 】

本発明は液晶表示装置に係り、特に、反射型と称される液晶表示装置に関する。

【 0 0 0 2 】

【 従来技術 】

液晶表示装置は液晶を介して対向配置される一对の基板を外圍器とし、該液晶の広がり方向に多数の画素からなる液晶表示部を備えて構成される。

【 0 0 0 3 】

各画素の液晶はそれに印加される電界の強さによって光の透過率が制御されるようになっている。

10

【 0 0 0 4 】

また、反射型と称される液晶表示装置は、前記各基板のうち一方の基板の液晶側の面であって、少なくとも画素領域の全部に（あるいは一部に：この場合一部反射型と称される場合がある）光の反射効率の良好な反射膜を備えて構成される。この場合、この反射膜は、液晶に電界を印加させる際の一方の電極を構成することが通常である。

【 0 0 0 5 】

液晶表示装置の液晶表示部へ外来光が入射し、各画素の液晶を通して該反射膜で反射される光を観察することによって、該液晶表示部における映像を認識できる。

【 0 0 0 6 】

【 発明が解決しようとする課題 】

しかしながら、このように構成される反射型の液晶表示装置において、前記反射膜をその表面に凹凸が形成されるようにして構成し、これにより反射光の照射方向をある程度散乱させるようにすることが望ましい。

20

【 0 0 0 7 】

表面が平坦な反射膜の場合、観察者が液晶表示部を観察した際に観察者の顔あるいはその背景等が鮮明に映ってしまう場合があるからである。

【 0 0 0 8 】

しかしながら、反射膜を上記のように加工することは製造工程の増大等を招くことになり、他の工夫がなされるに至った。

【 0 0 0 9 】

本発明は、このような事情に基づいてなされたものであり、その目的は特別な構成を施すことなく反射型として信頼性の優れた液晶表示装置を提供することにある。

30

【 0 0 1 0 】

【 課題を解決するための手段 】

本発明において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 1 1 】

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の各画素領域に、前記一方の基板側から、一方の電極、絶縁層、他方の電極が積層されて形成され、前記一方の電極は反射膜を兼ねる構成として形成され、他方の電極は前記一方の電極の形成領域内で一方向に延在し該一方向と交差する方向に並設された複数の電極から形成されていることを特徴とするものである。

40

【 0 0 1 2 】

このように構成された液晶表示装置は、反射膜を兼ねる一方の電極の絶縁膜を介した上層は、他の電極によって凹凸が形成された面として形成されることになる。

【 0 0 1 3 】

このため、外来光が液晶を介して反射膜に入射し、該反射膜で反射された光が前記凹凸によって散乱されるようになる。

【 0 0 1 4 】

したがって、特別な構成を施すことなく反射型として信頼性の優れた液晶表示装置を得る

50

ことができる。

【0015】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

【0016】

実施例1.

《等価回路》

図2は本発明による液晶表示装置の等価回路を示す図である。同図は等価回路であるが、実際の幾何学配置に対応した図となっている。

【0017】

同図において、透明基板SUB1があり、この透明基板SUB1は液晶を介して他の透明基板SUB2と対向して配置されている。

【0018】

前記透明基板SUB1の液晶側の面には、図中x方向に延在しy方向に並設されるゲート信号線GLと、このゲート信号線GLと絶縁されてy方向に延在しx方向に並設されるドレイン信号線DLとが形成され、これら各信号線で囲まれる矩形の領域が画素領域となり、これら各画素領域の集合によって表示部ARを構成するようになっている。

【0019】

また、各ゲート信号線GLの間には該ゲート信号線GLと平行に配置された対向電圧信号線CLが形成されている。これら各対向電圧信号線CLは後述する映像信号に対して基準となる信号(電圧)が供給されるようになっており、各画素領域において後述する対向電極CTと接続されるようになっている。

【0020】

各画素領域には、一方のゲート信号線GLからの走査信号(電圧)の供給によって駆動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して一方のドレイン信号線DLからの映像信号(電圧)が供給される画素電極PIXが形成されている。

【0021】

また、画素電極PIXと対向電圧信号線CLとの間には容量素子Cstgが形成され、この容量素子Cstgによって、前記薄膜トランジスタTFTがオフした際に、画素電極PIXに供給された映像信号を長く蓄積させるようになっている。

【0022】

各画素領域における画素電極PIXは、この画素電極PIXと隣接する対向電極CTとの間に透明基板SUB1に対してほぼ平行な成分を有する電界を発生せしめるようになっており、これにより対応する画素領域の液晶の光透過率を制御するようになっている。

【0023】

各ゲート信号線GLの一端は透明基板の一辺側(図中左側)に延在され、その延在部は該透明基板SUB1に搭載される垂直走査回路からなる半導体集積回路GDRCのバンプと接続される端子部GTMが形成され、また、各ドレイン信号線DLの一端も透明基板SUB1の一辺側(図中上側)に延在され、その延在部は該透明基板SUB1に搭載される映像信号駆動回路からなる半導体集積回路DDRCのバンプと接続される端子部DTMが形成されている。

【0024】

半導体集積回路GDRC、DDRCはそれぞれ、それ自体が透明基板SUB1上に完全に搭載されたもので、いわゆるCOG(チップオンガラス)方式と称されている。

【0025】

半導体集積回路GDRC、DDRCの入力側の各バンプも透明基板SUB1に形成された端子部GTM2、DTM2にそれぞれ接続されるようになっており、これら各端子部GTM2、DTM2は各配線層を介して透明基板SUB1の周辺のうち最も端面に近い部分にそれぞれ配置された端子部GTM3、DTM3に接続されるようになっている。

【0026】

10

20

30

40

50

また、各対向電圧信号線 C L の一端（右端）は、それぞれ共通に接続されて透明基板 S U B 1 の端辺にまで延在されて端子部 C T M に接続されている。

【 0 0 2 7 】

前記透明基板 S U B 2 は、前記半導体集積回路が搭載される領域を回避するようにして透明基板 S U B 1 と対向配置され、該透明基板 S U B 1 よりも小さな面積となっている。

【 0 0 2 8 】

そして、透明基板 S U B 1 に対する透明基板 S U B 2 の固定は、該透明基板 S U B 2 の周辺に形成されたシール材 S L によってなされ、このシール材 S L は透明基板 S U B 1、S U B 2 の間の液晶を封止する機能も兼ねている。

【 0 0 2 9 】

なお、上述した説明では、C O G 方式を用いた液晶表示装置について説明したものであるが、本発明は T C P 方式のものであっても適用できる。ここで、T C P 方式とは、半導体集積回路がテープキャリア方式によって形成されたもので、その出力端子が透明基板 S U B 1 に形成された端子部に接続され、入力端子が該透明基板 S U B 1 に近接して配置されるプリント基板上の端子部に接続されるようになっている。

【 0 0 3 0 】

また、上記構成の液晶表示装置は、いわゆるデスクトップ型あるいはラップトップ型のものとして用いられるが、本発明は携帯電話の液晶表示装置にも適用できるものである。

《画素の構成》

図 1 は上述した液晶表示装置の画素の一実施例を示す平面図である。また、同図の III - I 20
II 線における断面図を図 3 に、IV - IV 線における断面図を図 4 に示している。

【 0 0 3 1 】

まず、透明基板 S U B 1 の表面であって画素領域の下側には図中 x 方向に延在するゲート信号線 G L が形成されている。このゲート信号線 G L はたとえば A l あるいはその合金からなっている。

【 0 0 3 2 】

このゲート信号線 G L は、該画素領域の上側に位置づけられる画素領域の対応するゲート信号線（図示せず）、後述するドレイン信号線 D L、該画素領域の右側に位置づけられる画素領域の対応するドレイン信号線（図示せず）とともに、該画素領域を囲むようにして形成されている。 30

【 0 0 3 3 】

また、隣接する各ゲート信号線 G L の間に該各ゲート信号線 G L と平行に走行する対向電圧信号線 C L が形成されている。この対向電圧信号線 C L はたとえばゲート信号線 G L の形成の際に同時に形成され、たとえば A l あるいはその合金からなっている。

【 0 0 3 4 】

また、透明基板 S U B 1 の上面には、前記ゲート信号線 G L の形成領域を回避しかつ前記対向電圧信号線 C L と電氣的に接続するようにして、画素領域の大部分を覆うようにして対向電極 C T が形成されている。

【 0 0 3 5 】

この対向電極 C T は後述する画素電極 P I X との間に電界を発生せしめるもので、反射膜をも兼ねるようにしている。 40

【 0 0 3 6 】

このため、この対向電極 C T は光の反射効率の良好な材料が選定され、たとえば A l 等で形成される。

【 0 0 3 7 】

このようにゲート信号線 G L、対向電圧信号線 C L、対向電極 C T が形成された透明基板 S U B 1 の表面にはこれらゲート信号線 G L 等をも被ってたとえば S i N 等からなる絶縁膜 G I が形成されている（図 3、図 4 参照）。

【 0 0 3 8 】

この絶縁膜 G I は、前記ゲート信号線 G L、対向電圧信号線 C L に対しては後述のドレイ 50

ン信号線DLとの層間絶縁膜としての機能を、後述の薄膜トランジスタTF Tに対してはそのゲート絶縁膜としての機能を、後述の容量素子C s t gに対してはその誘電体膜としての機能を有するようになっている。

【0039】

そして、前記絶縁膜GIの上面であってゲート信号線GLと重畳する部分にたとえばアモルファスSi(a-Si)からなる半導体層ASが形成されている。

【0040】

この半導体層ASは薄膜トランジスタTF Tの半導体層となり、この上面にドレイン電極SD1およびソース電極SD2を形成することによって、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタが形成されるようになっている。

10

【0041】

なお、この半導体層ASは薄膜トランジスタTF Tの形成領域ばかりでなく、後述のドレイン信号線DLの形成領域にも形成されている。該ドレイン信号線DLのゲート信号線GLおよび対向電圧信号線CLに対する層間絶縁膜としての機能を前記絶縁膜GIとともにもたせるためである。

【0042】

薄膜トランジスタTF Tのドレイン電極SD1はドレイン信号線DLと同時に形成されるようになっており、この際に、該ドレイン電極SD1と薄膜トランジスタTF Tのチャンネル長に相当する分だけの間隔を有してソース電極SD2が形成されるようになっている。

【0043】

20

すなわち、前記絶縁膜GI上にて図中y方向に延在するドレイン信号線DLが形成され、この際に、その一部が前記半導体層ASの上面まで延在させることによってドレイン電極SD1が形成されている。これらドレイン信号線DLおよびドレイン電極SD1はたとえばCrあるいはその合金によって形成されている。

【0044】

また、この際に形成されるソース電極SD2は半導体層ASの形成領域をはみ出して延在され、この延在部は後述する画素電極PIXとの接続を図るコンタクト部となっている。

【0045】

そして、画素領域内における前記絶縁膜GIの表面には図中x方向に延在する帯状パターンからなる複数の画素電極PIXが図中y方向に並設されて形成されている。

30

【0046】

これら各画素電極PIXは、たとえば対向電圧信号線CLの上方の領域において図中右端で、下方の領域において図中左端で互いに電氣的接続がなされ、その一部が前記ソース電極SD2の延在部に重畳されて、該ソース電極SD2と電氣的に接続されている。

【0047】

なお、この画素電極PIXは前記対向電圧信号線CLおよび前記対向電極CTと重畳する部分に前記絶縁膜GIを誘電体膜とする容量素子C s t gが形成されている。

【0048】

また、図中x方向へ延在する各画素電極PIXは、そのほぼ中央部にてたとえば一つの屈曲部を有し、いわゆる逆'へ'の字状のパターンとなっている。

40

【0049】

これは画素領域の図中右半分と左半分の各領域において、画素電極をたとえばゲート信号線GLの走行方向に対し、それぞれ、(180° -)の角度を持たせることにより、各領域に発生する電界の方向を異ならしめている。

【0050】

このような構成はいわゆるマルチドメイン方式と称され、観察者の液晶表示部を観察する際の角度によって色調の変化が生じるのを回避した構成となっている。

【0051】

この趣旨から、この画素電極PIXは、図1に示すような構成とせず、たとえば図中y方向に画素電極PIXを延在させ、その延在方向に幾つかの屈曲部を形成するようにして形

50

成してもよいことはいうまでもない。

【0052】

薄膜トランジスタTFTを介してドレイン信号線DLからの映像信号が供給された画素電極PIXは、前記対向電極CT（映像信号に対して基準となる電圧が印加される）との間において電界を発生せしめ、この電界のうち透明基板SUB1とほぼ平行な成分を有する電界によって液晶LCの光の透過率を制御するようになっている。

【0053】

なお、この画素電極PIXは金属等の不透明な材料で形成してもよいが、たとえばITO（Indium-Tin-Oxide）膜のように光透過性の材料で形成することによって、画素の開口率を向上させる効果を奏する。

10

【0054】

このように薄膜トランジスタTFT、ドレイン信号線DL、画素電極PIXが形成された透明基板SUB1の表面には該薄膜トランジスタTFT等をも被ってたとえばSiN等からなる保護膜PSVが形成されている（図3、図4、参照）。この保護膜PSVは主として薄膜トランジスタTFTの液晶LCとの直接の接触を回避させ、該薄膜トランジスタTFTの特性劣化を防止させるために形成されている。

【0055】

そして、この保護膜PSVの表面には配向膜ORI2が形成され、その表面に形成されたラビング方向に液晶LCの分子の初期配向方向が規制されるようになっている。

【0056】

また、このように構成された透明基板SUB1と液晶LCを介して対向配置される透明基板SUB2の液晶側の面には、各画素領域を画するようにしてブラックマトリクスBMが形成されている。

20

【0057】

このブラックマトリクスBMは表示のコントラストを向上させるため、そして、薄膜トランジスタTFTへの外来光の照射を回避するために形成されている。

【0058】

このようにブラックマトリクスBMが形成された透明基板SUB2の表面には、y方向に並設される各画素領域に共通な色のカラーフィルタFILが形成され、x方向にたとえば赤（R）、緑（G）、青（B）の順に配置されている。

30

【0059】

そして、これらブラックマトリクスBMおよびカラーフィルタFILをも被ってたとえば樹脂膜からなる平坦化膜OCが形成され、この平坦化膜OCの表面には配向膜ORI2が形成されている。この配向膜ORI2のラビング方向は透明基板SUB1側の配向膜のそれと同じになっている。

【0060】

このように構成した液晶表示装置は、その画素領域において多数の画素電極PIXが並設されて形成されている。このため、絶縁膜GIの上面は該画素電極PIXによる凹凸が形成されるとともに、これら画素電極PIXを被う保護膜PSVの表面にも該凹凸が顕在化するようになる。

40

【0061】

このことは、外来光の照射によって反射される光が前記凹凸によって十分に散乱されるようになる。

【0062】

この場合、画素電極PIXをたとえばITO膜のような透光性の材料で形成した場合、画素の開口率の低下を憂えることなくそれらの間隔を狭くでき、前記凹凸を多くできることから、反射光の散乱の効果を大きくすることができる。

【0063】

そして、前記画素電極PIXは、それが透光性あるいは非透光性の材料で構成されようとも、その電極幅と隣接する他の画素電極PIXとの離間距離（電極間隔）との関係にお

50

いて、該電極幅に対して電極間隔が $1/2 \sim 2$ 倍であることによって、画素の開口率を低減させることなく反射光の散乱を十分なものとすることが確かめられた。

【0064】

実施例 2 .

図 5 は、本発明による液晶表示装置の他の実施例を示す平面図で、図 1 と対応した図となっている。また、図 6 は図 5 の VI - VI 線における断面図である。

【0065】

図 1 の場合と異なる構成は、絶縁膜 G I の上面に保護膜 P S V が形成され、画素電極 P I X は該保護膜 P S V の上面に形成されていることにある。

【0066】

このため、該画素電極 P I X は、前記絶縁膜 G I 上に形成される薄膜トランジスタ T F T のソース電極 S D 2 と該保護膜 P S V に形成されたコンタクト孔 C H 2 を通して電氣的に接続されている。

【0067】

このように構成された液晶表示装置は、図 1 の場合と同様、その画素領域において保護膜 P S V の表面に画素電極 P I X による凹凸が形成されるようになり、この凹凸によって反射膜である対向電極からの反射光を錯乱させることができる。

【0068】

実施例 3 .

図 7 は、本発明による液晶表示装置の他の実施例を示す平面図で、図 5 と対応した図となっている。また、図 8 は図 7 の VIII - VIII 線における断面図（透明基板 S U B 2 側の構成は図示していない）である。

【0069】

図 5 の場合と異なる構成は、絶縁膜 G I の上面に反射膜である対向電極 C T が形成され、対向電極 C T の上面に保護膜 P S V が形成されていることにある。

【0070】

このため、該対向電極 C T は、前記絶縁膜 G I 下に形成される対向電圧信号線 C L と該保護膜 P S V および絶縁膜 G I を貫通して形成されたコンタクト孔 C H 3、該保護膜 P S V に形成されたコンタクト孔 C H 3 ' を通して電氣的に接続されている。

【0071】

このように構成された液晶表示装置も、その画素領域において保護膜 P S V の表面に画素電極 P I X による凹凸が形成されるようになり、この凹凸によって反射膜である対向電極からの反射光を錯乱させることができる。

【0072】

実施例 4 .

図 9 は、本発明による液晶表示装置の他の実施例を示す平面図で、図 1 と対応した図となっている。また、図 10 は図 9 の X - X 線における断面図（透明基板 S U B 2 側の構成は図示していない）である。

【0073】

図 1 の場合と異なる構成は、まず、保護膜 P S V がたとえば S i N 等の無機材からなる保護膜 P S V 1 と樹脂等の有機材からなる保護膜 P S V 2 との順次積層体で構成されていることにある。このような保護膜 P S V はそれ自体の誘電率を小さくでき、たとえば画素電極 P I X と対向電極 C T との間に生じる電界による残像の発生を抑制することができる。

【0074】

また、対向電極 C T の一部は、ドレイン信号線に重畳させることで開口率の向上を図ることができる。

【0075】

そして、保護膜 P S V（正確には保護膜 P S V 2）の上面に形成された電極はたとえば I T O 膜等からなる対向電極 C T となっており、保護膜 P S V 2 および P S V 1、絶縁膜 G I を貫通して形成したコンタクト孔 C H 4 を通して対向電圧信号線 C L と電氣的に接続さ

10

20

30

40

50

れている。

【0076】

なお、この実施例では、対向電極CTをたとえば図中y方向へ直線的に延在する帯状の電極を図中x方向に並設させ、その下側の一端を共通接続させたパターンとして構成し、該共通接続された部分で前記コンタクト孔CH4を通して対向電圧信号線CLと電氣的に接続させている。

【0077】

このため、該対向電圧信号線CLはゲート信号線GLに近接して隣接するように形成している。

【0078】

画素電極PIXは、前記対向電圧信号線CLの形成領域を回避して該対向電圧信号線CLと同層に形成され、保護膜PSV2およびPSV1、絶縁膜GIを貫通して形成されたコンタクト孔CH5、保護膜PSV2およびPSV1を貫通して形成されたコンタクト孔CH5'を通して該絶縁膜GI上に形成された薄膜トランジスタTFTのソース電極SD2と電氣的な接続が図れている。

10

【0079】

このようにした場合にも、その画素領域において保護膜PSVの表面に対向電極CTによる凹凸が形成されるようになり、この凹凸によって反射膜である画素電極PIXからの反射光を錯乱させることができる。

【0080】

実施例5 .

図11は、本発明による液晶表示装置の他の実施例を示す平面図で、図9と対応した図となっている。また、図12は図11のXII-XII線における断面図である。

20

【0081】

図9の場合と異なる構成は、反射膜である画素電極PIXは絶縁膜GI上に形成されていることにある。

【0082】

この場合、絶縁膜GIの上面上には薄膜トランジスタTFTのソース電極SD2が形成されていることから、それらを重畳させて形成されることによって電氣的接続が図れ、コンタクト孔を通すことなく行うことができる。

30

【0083】

実施例6 .

図13は、本発明による液晶表示装置の他の実施例を示す平面図で、図11と対応した図となっている。また、図14は図13のXIV-XIV線における断面図である。

【0084】

図13の場合と異なる構成は、反射膜である画素電極PIXは無機材からなる保護膜PSV1上に形成されていることにある。

【0085】

この場合、該画素電極PIXは前記保護膜PSV1に形成したコンタクト孔CH6を通して絶縁膜GIの上面の薄膜トランジスタTFTのソース電極SD2に電氣的接続がなされるようになっている。

40

【0086】

実施例7 .

上述した各実施例は、そのいずれにおいても、画素領域の全域にわたって外来光を反射させる反射膜が形成されたものである。

【0087】

しかし、たとえば画素領域の約半分の領域において反射膜を形成し、他の残りの約半分の領域において該反射膜と電氣的に接続された透光性の材料膜(たとえばITO膜)を形成し、これらを画素電極あるいは対向電極として形成するようにしてもよい。必要な際には透過型あるいは反射型として用いられるいわゆる一部反射型の液晶表示装置を得ることが

50

できる。

【0088】

この場合、他方の電極（対向電極あるいは画素電極）は上述した各実施例のようなパターンとし、これにより前記反射膜からの反射光を十分に散乱させることができる。

【0089】

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、特別な構成を施すことなく反射型として信頼性の優れたものを得ることができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の画素の一実施例を示す平面図である。

10

【図2】本発明による液晶表示装置の一実施例を示す全体等価回路図である。

【図3】図1のIII - III線における断面図である。

【図4】図1のIV - IV線における断面図である。

【図5】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図6】図5のVI - VI線における断面図である。

【図7】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図8】図7のVIII - VIII線における断面図である。

【図9】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図10】図9のX - X線における断面図である。

【図11】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

20

【図12】図11のXII - XII線における断面図である。

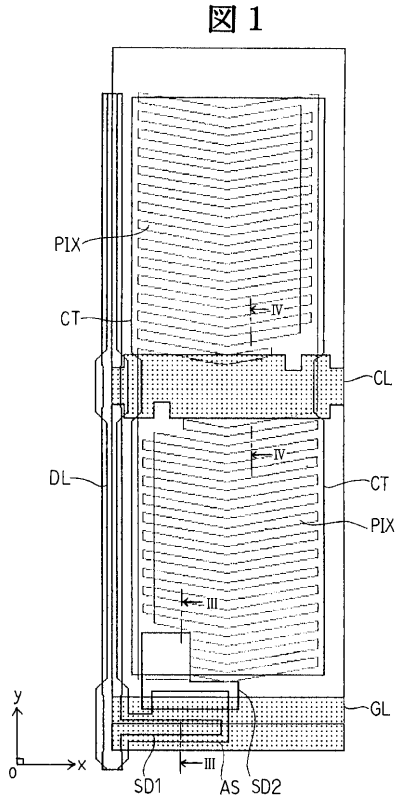
【図13】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図14】図13のXIV - XIV線における断面図である。

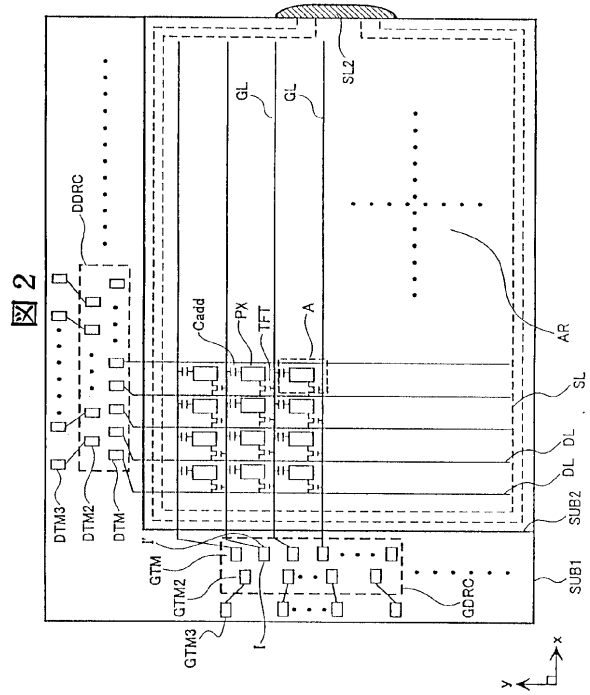
【符号の説明】

SUB1, SUB2 ... 透明基板、GL ... ゲート信号線、DL ... ドレイン信号線、CL ... 対向電圧信号線、GI ... 絶縁膜、AS ... 半導体層、TFT ... 薄膜トランジスタ、SD1 ... ドレイン電極、SD2 ... ソース電極、PSV ... 保護膜、PSV1 ... 無機材からなる保護膜、PSV2 ... 有機材からなる保護膜、PIX ... 画素電極、CT ... 対向電極。

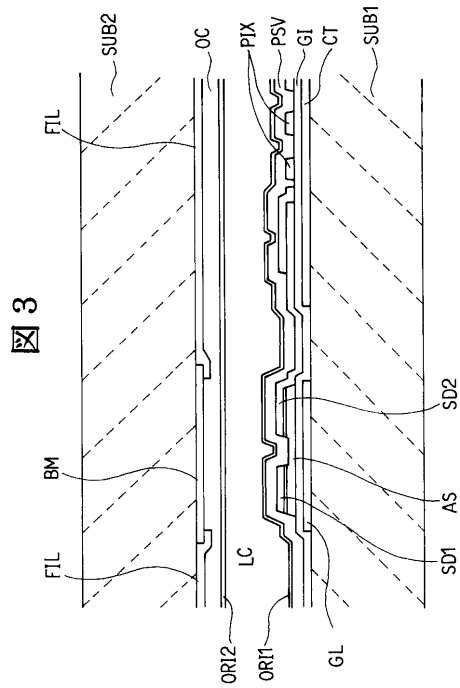
【 図 1 】



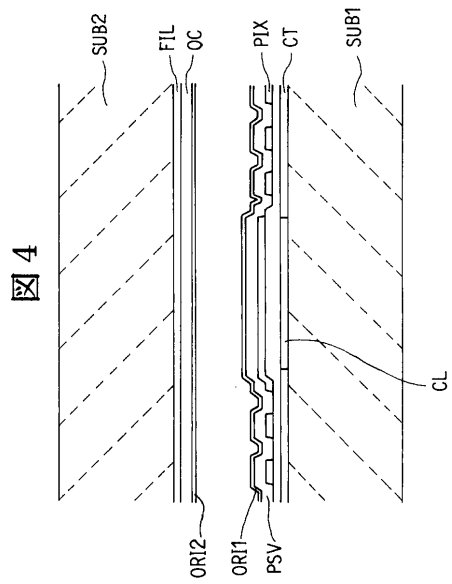
【 図 2 】



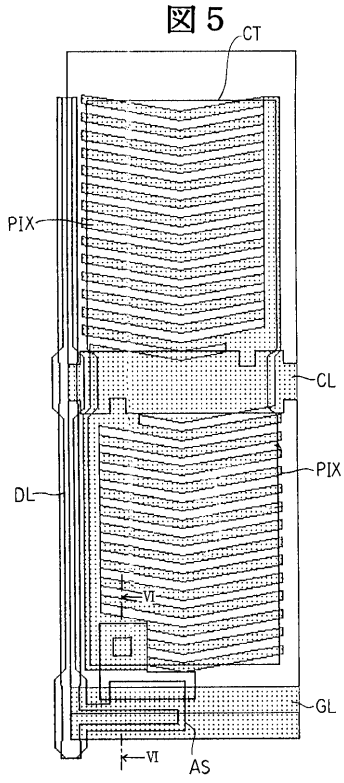
【 図 3 】



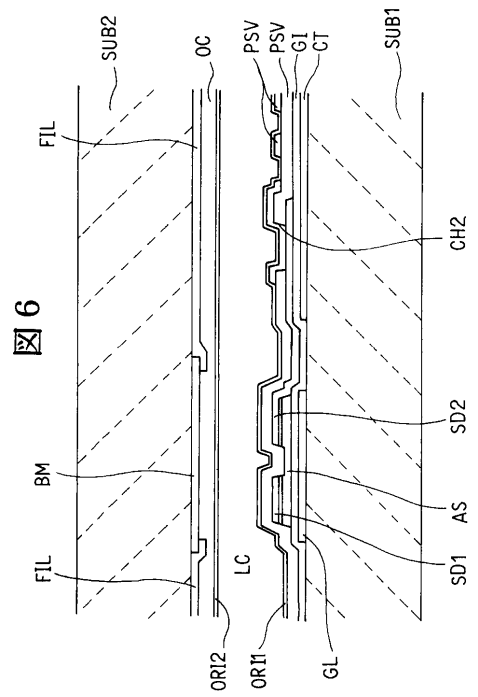
【 図 4 】



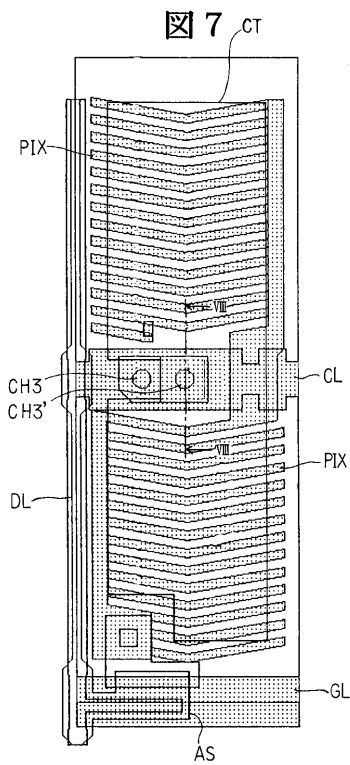
【図5】



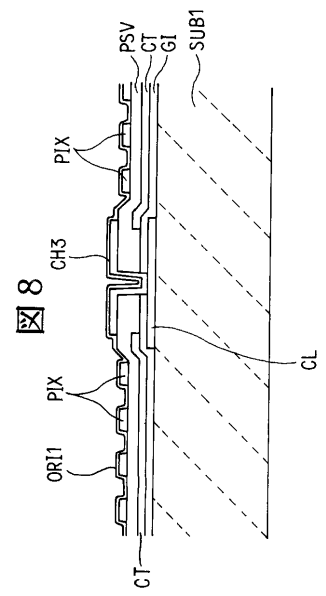
【図6】



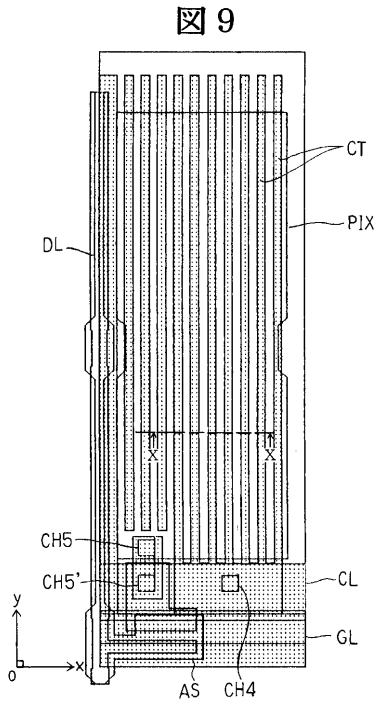
【図7】



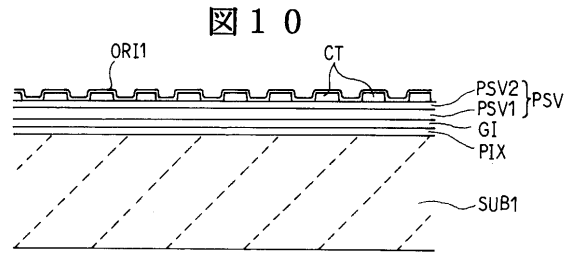
【図8】



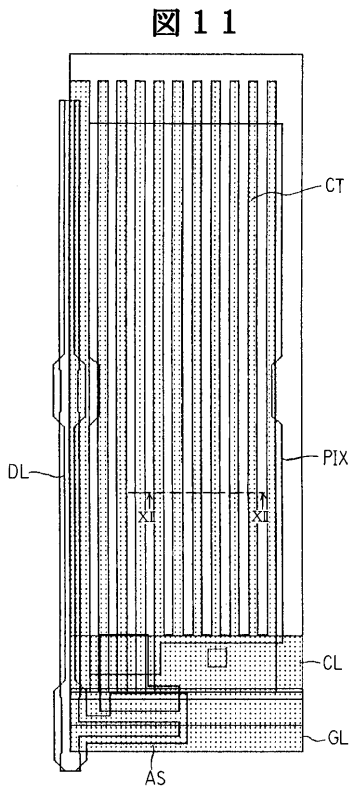
【図9】



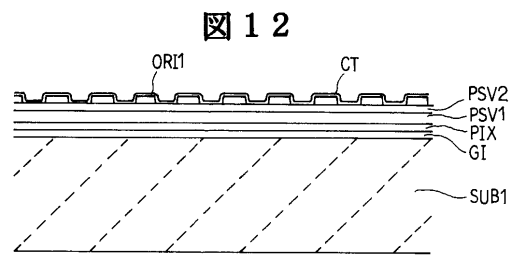
【図10】



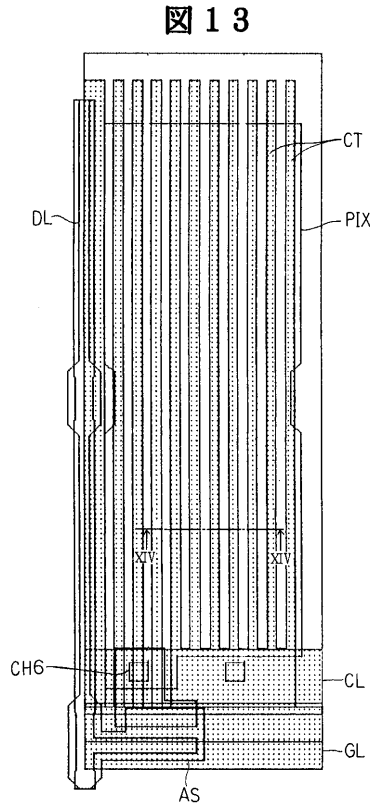
【図11】



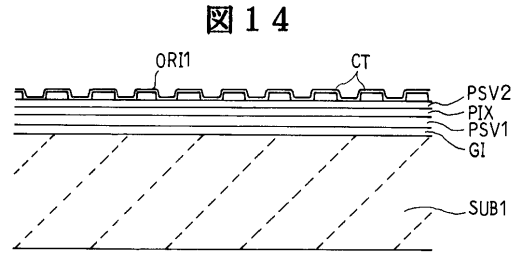
【図12】



【 13 】



【 14 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 (2006.01) H 0 1 L 29/78 6 1 2 D
H 0 1 L 29/78 6 1 9 B

(72)発明者 仲吉 良彰
千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 ディ스플레이グループ内
(72)発明者 佐々木 亨
千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 ディ스플레이グループ内
(72)発明者 阿武 恒一
千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 ディ스플레이グループ内

審査官 福田 知喜

(56)参考文献 特開 2 0 0 1 - 0 5 9 9 7 6 (J P , A)
特開平 1 1 - 3 5 2 5 0 4 (J P , A)
特開平 1 1 - 3 1 6 3 8 3 (J P , A)
特開 2 0 0 1 - 3 3 0 8 4 4 (J P , A)
特開 2 0 0 0 - 0 8 9 2 5 5 (J P , A)
特開 2 0 0 1 - 0 5 6 4 7 4 (J P , A)
特開 2 0 0 0 - 3 5 1 9 7 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343
G02F 1/1368
G02F 1/1335