

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ G02F 1/133	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년12월26일 10-0538782 2005년12월19일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2002-0021403 2002년04월19일	(65) 공개번호 (43) 공개일자	10-2002-0082417 2002년10월31일
------------------------	--------------------------------	------------------------	--------------------------------

(30) 우선권주장 JP-P-2001-00120795 2001년04월19일 일본(JP)

(73) 특허권자 가부시킴가이샤 히타치세이사쿠쇼
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반 6고

(72) 발명자 미야자와토시오
일본국도쿄도치요다쿠마루노우치1-5-1신마루노비루가부시킴가이샤히
타치세이사쿠쇼치택키소유혼부나이

푸지타미즈히사
일본국도쿄도치요다쿠마루노우치1-5-1신마루노비루가부시킴가이샤히
타치세이사쿠쇼치택키소유혼부나이

(74) 대리인 이종일

심사관 : 김정훈

(54) 디스플레이장치와 그 구동방법

요약

매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 순차적으로 선택하고, 선택된 픽셀들 각각에 화상신호를 공급하는 단계를 포함하여 구성되는 디스플레이장치의 구동방법이 개시된다. 상기 디스플레이장치의 구동방법에 따르면, 복수의 비트들에 의하여 표시되는 정보에 기초하여 한 필드주기내에서 각각의 픽셀에 여러 번에 걸쳐서 이진신호를 기록함으로써 그 레이 스케일을 생성하며, 상기 여러번의 신호기록간의 시간간격은 순차적으로 짧아지도록 선택된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1 은 본 발명에 따른 디스플레이장치와 그 구동방법의 일실시예를 보여주기 위한 도면이다.

도 2 는 본 발명에 따른 디스플레이장치와 그 구동방법에 있어서 게이트 신호라인의 스캐닝 순서의 일례를 보여주고 있는 타이밍 도표이다.

도 3 은 본 발명에 따른 디스플레이장치의 외부처리회로에 구비되는 필드 메모리에 디스플레이 데이터를 저장하는 방법의 일례를 보여주고 있는 도면이다.

도 4A 는 본 발명에 따른 디스플레이장치의 일실시예로써 보여주고 있는 액정 디스플레이 패널의 평면도이고, 도 4B 는 도 4A에 도시된 액정 디스플레이 패널에서 표시된 부분을 확대하여 보여주고 있는 도면이다.

도 5 는 본 발명에 따른 디스플레이장치에 있어서 그레이 스케일을 나타내는 이진신호가 임의의 픽셀에 공급되는 방법을 보여주기 위한 타이밍 도표이다.

도 6 은 본 발명에 따른 디스플레이장치와 그 구동방법의 다른 실시예를 보여주기 위한 도면이다.

도 7 은 도 6에 도시된 본 발명에 따른 디스플레이장치와 그 구동방법에 있어서 게이트 신호라인의 스캐닝 순서의 일례를 보여주고 있는 타이밍 도표이다.

도 8 은 본 발명에 따른 디스플레이장치와 그 구동방법에 있어서 게이트 신호라인의 스캐닝 순서와 한 필드주기동안의 신호보유주기(signal retaining period)를 상세히 보여주고 있는 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이장치와 그 구동방법에 관한 것으로서, 예를 들면, 소위 액티브 매트릭스 형태의 액정 디스플레이장치와 그 구동방법에 관한 것이다.

액티브 매트릭스 형태의 액정 디스플레이장치에 있어서, 액정층은 한 쌍의 서로 대향되는 기관 사이에 형성되며, 상기 한 쌍의 기관 중 하나의 기관에 있어서 액정층과 접하는 쪽의 표면에는 x축 방향으로 연장되어 y축 방향으로 배열되는 다수의 게이트 신호라인과 y축 방향으로 연장되어 x축 방향으로 배열되는 다수의 드레인 신호라인이 형성되어 두 개의 인접한 게이트 신호라인과 두 개의 인접한 드레인 신호라인에 의하여 둘러싸여지는 다수의 픽셀영역이 형성되어진다.

각 픽셀 영역에는 게이트 신호라인을 통해 전달되는 스캐닝 신호에 의하여 구동되는 스위칭 소자가 구비되고 드레인 신호라인으로부터 스위칭 소자를 통해 전달되는 화상신호를 공급받는 픽셀전극이 구비된다. 스캐닝 신호에 의하여 각각의 게이트 신호라인이 순차적으로 선택되고, 이러한 게이트 신호라인의 선택과 동기하여 각각의 신호라인에 화상신호가 공급되어 다수의 픽셀영역에 의하여 형성된 액정 표시부(display section)에 화상이 생성된다.

상기와 같은 액정 디스플레이장치에 있어서 각 픽셀들에 그레이 스케일을 표시하는 데는 여러 가지 방법이 있다. 그 중 하나는 원하는 그레이 스케일의 레벨에 따라 픽셀에 인가되는 전압의 진폭을 변화시키는 것으로서, 이 기술은 현재 박막 트랜지스터(Thin Film Transistor; TFT)를 이용한 액정 디스플레이장치에서 널리 쓰이고 있다. 다른 하나는 펄스폭변조(Pulse Width Modulation; PWM)방식이라 불리는 것으로서, 이는 펄스의 진폭을 일정하게 유지시키는 반면에 픽셀에 인가되는 펄스의 지속시간을 변화시킴으로써 그레이 스케일을 조절하는 기술이다.

PWM방식을 이용하기 위하여 여러 다양한 방법들이 제안되어 왔으며, 그 중 일부는 실제 사용되고 있다. 그러나, 이제까지의 모든 방법들은 고속의 스캐닝을 실현하기 위해서 필드(field)라고 불리는, 화상을 형성하는 데 요구되는 시간을 여하한 방법으로든 다수의 서브필드(subfield)로 분할하는 방법을 채택하고 있다.

하나의 필드를 하나의 그레이 스케일 신호를 구성하는 다수개의 비트(bit)들 각각에 해당하는 다수의 서브필드로 나누는 방법을 살펴본다. 한 예로, 각 서브필드에 할당되는 시간주기를 일정하게 유지하는 방법이 있다. 그레이 스케일 신호가 6

개의 비트들로 구성되고 6번째 비트(가장 중요한 비트)가 하나의 온전한 서브필드에 해당하는 경우, 5번째 비트에 할당된 서브필드의 1/2, 4번째 비트에 할당된 서브필드의 3/4, 3번째 비트에 할당된 서브필드의 7/8, ... 들은 무용하게 허비되며, 이렇게 허비되는 시간은 낮은 비트위치로 갈수록 증가한다.

반면에, 하나의 그레이 스케일 신호를 구성하는 비트들 각각에 해당하는 시간의 길이에 따라 서브필드의 시간의 길이를 변화시키는 경우를 생각해 본다. 하나의 서브필드가 1 인 경우, 6번째 비트에 할당된 서브필드의 시간의 길이는 1/2이 되고, 5번째 비트에 할당된 서브필드의 시간의 길이는 1/4이 되고, ..., 첫번째 비트에 할당된 서브필드의 시간의 길이는 1/64이 된다. 결과적으로, 첫번째 비트 데이터를 기록하기 위해서는 64배로 빠른 디스플레이화면의 스캐닝 속도와 입력신호 처리 회로의 동작속도가 필요하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술한 문제점을 해결하기 위하여 안출된 것으로서, 디스플레이장치와 그 구동방법을 제공하는데 그 목적이 있다.

이하 본 명세서에 개시된 본 발명의 대표적 실시예들에 대하여 간략히 설명하기로 한다.

본 발명의 일 실시예에 따르면, 본 발명에서는, 매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 순차적으로 선택하고, 선택된 픽셀들 각각에 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서, 복수의 비트들에 기초하여 한 필드주기내에서 각각의 픽셀에 여러 번에 걸쳐서 이진신호(binary signal)를 기록함으로써 그레이 스케일을 생성하며, 상기 여러번에 걸쳐서 수행되는 기록하는 동작들 간의 시간간격은 순차적으로 짧아지도록 선택되는 것을 특징으로 하는 디스플레이장치의 구동방법을 제공한다.

본 발명의 다른 실시예에 따르면, 본 발명에서는, 매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 순차적으로 선택하고, 선택된 픽셀들 각각에 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서, n개의 비트에 기초하여 한 필드주기내에서 각각의 픽셀에 n번에 걸쳐서 이진신호만을 기록하는 동작에 의해 그레이 스케일을 생성하며, 상기 n번의 기록하는 동작 간의 시간간격은 순차적으로 대략 그 전단계의 1/2로 짧아지도록 선택되는 것을 특징으로 하는 디스플레이장치의 구동방법을 제공한다.

본 발명의 또다른 실시예에 따르면, 본 발명에서는, 매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 순차적으로 선택하고, 선택된 픽셀들 각각에 하나의 그레이 스케일에 해당하는 n비트의 데이터 중의 각각의 한 비트에 해당하는 이진신호로 이루어진 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서, 복수의 그룹들 중의 하나를 형성하는 n개의 픽셀행들이 한 필드주기의 서브디비전(subdivision)을 형성하고 있는 단위 기본 스캐닝 주기들 중 한 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택되어 상기 복수의 그룹들 각각은 선행 픽셀행으로부터 순차적으로 그 전단계보다 그 수에 있어서 대략 1/2로 적어지도록 위치되게 배열된 n개의 픽셀행들로 형성되어지며, 이어서 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n개의 픽셀행들이 상기 단위 기본 스캐닝 주기에 이어지는 다음 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택되고, 같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들의 순차적인 선택을 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하여, 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들 각각에 해당 단위 기본 스캐닝 주기 내에서 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 것을 특징으로 하는 디스플레이장치의 구동방법을 제공한다.

본 발명의 또 다른 실시예에 따르면, 본 발명에서는, 매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 순차적으로 선택하고, 선택된 픽셀들 각각에 하나의 그레이 스케일에 해당하는 n비트의 데이터 중의 각각의 한 비트에 해당하는 이진신호로 이루어진 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서, 복수의 그룹 중의 하나를 형성하는 n개의 픽셀행들이 제 1의 열방향으로 순차적으로 선택되어 상기 복수의 그룹들 각각은 선행 픽셀행으로부터 순차적으로 그 전단계보다 그 수에 있어서 대략 1/2로 적어지도록 위치되게 배열된 n개의 픽셀행들로 형성되어지며, 이어서 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n개의 픽셀행들이 제 1의 열방향으로 순차적으로 선택되고, 같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들의 순차적인 선택을 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하여, 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들 각각에 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 것을 특징으로 하는 디스플레이장치의 구동방법을 제공한다.

본 발명의 또다른 실시예에 따르면, 본 발명에서는, 매트릭스 어레이 형태의 픽셀들에서 한 행의 픽셀들을 선택하여 선택된 픽셀들 각각에 n비트의 데이터로 표시되는 그레이 스케일을 형성하는 화상신호를 공급하는 디스플레이장치에 있어서, 상기 디스플레이 장치는: 복수의 그룹 중의 하나를 형성하는 n개의 픽셀행들을 한 필드주기의 서브디비전을 형성하고 있

는 단위 기본 스캐닝 주기들 중 한 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택하여 상기 복수의 그룹들 각각을 선행 픽셀행으로부터 순차적으로 그 전단계보다 그 수에 있어서 대략 1/2로 적어지도록 위치되게 배열된 n개의 픽셀행들로 형성하며, 이어서 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n개의 픽셀행들을 상기 단위 기본 스캐닝 주기에 이어지는 다음 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택하고, 같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들의 순차적인 선택을 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하는 스캐닝 구동회로와; 상기 복수의 그룹들 각각을 형성하는 n개의 픽셀행들 각각에 해당 단위 기본 스캐닝 주기 내에서 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로를 포함하여 구성되는 디스플레이장치를 제공한다.

본 발명의 또다른 실시예에 따르면, 본 발명에서는, 서로 대향하고 있는 한 쌍의 기관과, 상기 한 쌍의 기관 사이에 끼워진 액정층과, 상기 한 쌍의 기관 중 하나의 기관의 액정층과 접하는 쪽의 표면에 한 방향으로 연장되어 형성되어 상기 연장되는 방향과 교차하는 다른 방향으로 배열되는 다수의 게이트 신호라인과, 상기 게이트 신호라인과 교차하도록 배열되는 다수의 드레인 신호라인과, 두 개의 인접한 상기 게이트 신호라인과 두 개의 인접한 상기 드레인 신호라인에 의하여 둘러싸여지는 다수의 픽셀영역으로 구성되며, 상기 다수의 픽셀영역 각각에는 상기 게이트 신호라인으로부터의 스캐닝 신호에 의하여 구동되는 스위칭 소자와, 상기 드레인 신호라인으로부터 상기 스위칭 소자를 통해 전달되는 화상신호를 공급받는 픽셀전극이 구비되며, 상기 다수의 게이트 신호라인들 중, 복수의 그룹들 중의 하나를 형성하는 복수의 게이트 신호라인들을 한 단위 스캐닝 주기 내에서 상기 다른 방향과 평행한 제 1의 방향으로 순차적으로 스캐닝하여 상기 복수의 그룹들 각각을 선행 게이트 신호라인으로부터 순차적으로 그 전단계보다 그 수에 있어서 대략 1/2로 적어지도록 위치되게 배열된 복수의 게이트 신호라인들로 형성하며, 이어서 제 1의 방향과 반대되는 제 2의 방향으로 한 게이트 신호라인 이동된 다른 그룹을 형성하는 복수의 게이트 신호라인들을 상기 단위 스캐닝 주기에 이어지는 다음 단위 스캐닝 주기 내에서 제 1의 방향으로 순차적으로 스캐닝하고, 같은 방법으로 상기 복수의 그룹들 각각을 형성하는 복수의 게이트 신호라인들의 순차적인 선택을 제 2의 방향으로 한 번에 한 게이트 신호라인씩 이동하며 반복하는 스캐닝 구동회로와, 각 픽셀의 그레이 스케일을 나타내는 n비트의 디스플레이 데이터를 공급받아 해당 단위 스캐닝 주기 내에서 상기 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여, 해당되는 복수의 드레인 신호라인들 각각에 상기 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로를 포함하여 구성되는 액정 디스플레이장치를 제공한다.

본 발명의 또다른 실시예에 따르면, 본 발명에서는, 서로 대향하고 있는 한 쌍의 기관과, 상기 한 쌍의 기관 사이에 끼워진 액정층과, 상기 한 쌍의 기관 중 하나의 기관의 액정층과 접하는 쪽의 표면에 한 방향으로 연장되어 형성되어 상기 연장되는 방향과 교차하는 다른 방향으로 배열되는 다수의 게이트 신호라인과, 상기 게이트 신호라인과 교차하도록 배열되는 다수의 드레인 신호라인과, 두 개의 인접한 상기 게이트 신호라인과 두 개의 인접한 상기 드레인 신호라인에 의하여 둘러싸여지는 다수의 픽셀영역으로 구성되며, 상기 다수의 픽셀영역 각각에는 상기 게이트 신호라인으로부터의 스캐닝 신호에 의하여 구동되는 스위칭 소자와, 상기 드레인 신호라인으로부터 상기 스위칭 소자를 통해 전달되는 화상신호를 공급받는 픽셀전극이 구비되며, 상기 다수의 게이트 신호라인들 중, 복수의 그룹들 중의 하나를 형성하는 복수의 게이트 신호라인들을 한 단위 스캐닝 주기 내에서 다른 방향과 평행한 제 1의 방향으로 순차적으로 스캐닝하여 상기 복수의 그룹들 각각을 선행 게이트 신호라인으로부터 순차적으로 그 전단계보다 그 수에 있어서 대략 1/2로 적어지도록 위치되게 배열된 복수의 게이트 신호라인들로 형성하며, 이어서 제 1의 방향과 반대되는 제 2의 방향으로 한 게이트 신호라인 이동된 다른 그룹을 형성하는 복수의 게이트 신호라인들을 상기 단위 스캐닝 주기에 이어지는 다음 단위 스캐닝 주기 내에서 제 1의 방향으로 순차적으로 스캐닝하고, 같은 방법으로 상기 복수의 그룹들 각각을 형성하는 복수의 게이트 신호라인들의 순차적인 선택을 제 2의 방향으로 한 번에 한 게이트 신호라인씩 이동하며 반복하는 스캐닝 구동회로와, 각 픽셀의 그레이 스케일을 나타내는 n비트의 디스플레이 데이터를 필드 메모리로부터 공급받아 해당 단위 스캐닝 주기 내에서 상기 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여, 해당되는 복수의 드레인 신호라인들 각각에 상기 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로와, 픽셀들에 기록될 그레이 스케일을 나타내는 복수의 n비트 정보들을 저장하고 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여 해당되는 n비트 정보를 출력하는 필드 메모리를 포함하여 구성되는 액정 디스플레이장치를 제공한다.

발명의 구성 및 작용

이하, 본 발명에 따른 액정 디스플레이장치의 실시예들을 첨부된 도면을 참고하여 설명하기로 한다.

[실시예 1]

도 4A 및 도 4B는 본 발명에 따른 액정 디스플레이장치의 액정 디스플레이 패널을 보여주고 있다.

도 4A에 도시된 액정 디스플레이 패널(PNL)은 서로 대향하고 있는 한 쌍의 투명기관(SUB1, SUB2)과 그 두 기관(SUB1, SUB2) 사이에 끼워진 액정층으로 구성된다. 두 기관(SUB1, SUB2)은 그 사이에 끼워진 액정층을 밀봉하는 역할을 수행하는 밀봉부재(SL)에 의해 고정된다.

한 투명기관(SUB1)의 액정층과 접하는 쪽의 표면에는 x축 방향으로 연장되어 y축 방향으로 배열되는 다수의 게이트 신호라인(GL)과 y축 방향으로 연장되어 x축 방향으로 배열되는 다수의 드레인 신호라인(DL)이 형성되어 밀봉부재(SL)에 의하여 둘러싸여지게 된다.

도 4B에서 보여주고 있듯이, 두 개의 인접한 게이트 신호라인(GL)과 두 개의 인접한 드레인 신호라인(DL)에 의하여 둘러싸여지는 각각의 영역이 각각 하나의 픽셀영역을 형성하게 되며, 픽셀 영역들의 매트릭스 어레이가 액정 디스플레이부(AR)을 형성하게 된다.

각 픽셀 영역에는 해당 게이트 신호라인(GL)으로부터의 스캐닝 신호에 의하여 구동되는 박막 트랜지스터(TFT)와 해당 드레인 신호라인(DL)으로부터 박막 트랜지스터(TFT)를 통해 전달되는 화상신호를 공급받는 픽셀전극(PX)이 구비된다. 픽셀전극(PX)은 픽셀전극(PX)과 다른 투명기관(SUB2)의 액정층과 접하는 쪽의 표면에 형성된 대향전극(도시되지 않음) 사이에 전계를 발생시키고, 이에 의해 액정층을 통하여 전달되는 빛을 조절하게 된다.

도 4B에 도시되어 있듯이, 픽셀전극(PX)과 픽셀전극(PX)을 구동하는 게이트 신호라인(GL)에 인접한 다른 게이트 신호라인(GL) 사이에는 정전용량소자(capacitance element; Cadd)가 형성되어 있다. 이 정전용량소자(Cadd)는 픽셀전극(PX)에 공급되는 화상신호를 보다 오랜 시간동안 유지하기 위한 것이다.

각 게이트 신호라인(GL)들의 일단(一端)은 밀봉부재(SL) 너머로 연장되어 수직 스캐닝 회로(V)의 출력단자들과 액정 디스플레이 패널의 외부에 배치되는 인쇄회로기판으로부터의 신호를 공급받는 입력단자들 중에서 해당되는 단자에 연결되는 단자 역할을 수행한다.

수직 스캐닝 구동회로(V)는 다수의 반도체 장치로 구성되며, 게이트 신호라인(GL)들은 일정한 수의 인접한 게이트 신호라인들로 각각 구성되는 다수의 그룹으로 나뉘어져 각 그룹마다 수직 스캐닝 구동회로(V)의 하나의 반도체 장치가 할당된다.

각 드레인 신호라인(DL)들의 일단(一端)은 밀봉부재(SL) 너머로 연장되어 화상신호 구동회로(He)의 출력단자들과 액정 디스플레이 패널의 외부에 배치되는 인쇄회로기판으로부터의 신호를 공급받는 입력단자들 중에서 해당되는 단자에 연결되는 단자 역할을 수행한다.

화상신호 구동회로(He) 또한 다수의 반도체 장치로 구성되며, 드레인 신호라인(DL)들은 일정한 수의 인접한 드레인 신호라인(DL)들로 각각 구성되는 다수의 그룹으로 나뉘어져 각 그룹마다 화상신호 구동회로(He)의 하나의 반도체 장치가 할당된다.

각 게이트 신호라인(GL)은 수직 스캐닝 회로(V)로부터의 스캐닝 신호에 의하여 선택되어지고, 이 선택과 동기하여 화상신호 구동회로(He)로부터 해당되는 드레인 신호라인(DL)으로 화상신호가 공급된다.

한 예로, 각 픽셀에서 생성되는 그레이 스케일이 3비트의 정보(데이터)로 나타내어진다고 가정해본다. 이하, 도 1 내지 도 3을 참조하여 수직 스캐닝 구동회로(V)로부터 해당 게이트 신호라인(GL)에 스캐닝 신호를 공급하는 과정과 스캐닝 신호와 동기하여 화상신호 구동회로(He)로부터 해당 드레인 신호라인(DL)에 화상신호를 공급하는 과정을 설명하기로 한다.

도 1은 한 단위 기본 스캐닝 주기(U)동안 선택된 3개의 게이트 신호라인(GL)을 보여주고 있는데, 여기서 단위 기본 스캐닝 주기(U)는 필드주기를 실제 픽셀의 라인수에 수직회귀주기(vertical retrace period; blanking period)를 단위 기본 스캐닝 주기(U)로 나누어 줌으로써 얻어지는 가상의 라인수를 더한 수인 T로 나눈 것이다.

도 1에서 보여지듯이, 주어진 단위 기본 스캐닝 주기(U)동안 선택된 게이트 라인들은 i번째 게이트 신호라인(GL), (i-4T/7)번째 게이트 신호라인(GL) 및 (i-4T/7-2T/7)번째 게이트 신호라인(GL)이다.

간략한 설명을 위해, 이하의 설명에서는 수직회귀주기는 단위 기본 스캐닝 주기의 정수배로 선택하고, T는 (2^3-1) , 즉 7로 선택하였다. (2^3-1) 을 채택한 이유는 3비트의 데이터는 해당하는 그레이 스케일 레벨들 각각에 0, 1, 2, 3, 4, 5, 6 및 7의 수를 할당함으로써 8개의 그레이 스케일 레벨을 나타낼 수 있기 때문이다.

도 2에서 보여지듯이, i번째, $(i-4T/7)$ 번째 및 $(i-4T/7-2T/7)$ 번째 게이트 신호라인(GL)이 각각 시간 t1과 t2, t2와 t3 및 t3와 t4 사이에서 순차적으로 선택된다. 이어서 다음에 이어지는 단위 기본 스캐닝 주기(U)에서는 $(i+1)$ 번째, $(i+1-4T/7)$ 번째 및 $(i+1-4T/7-2T/7)$ 번째 게이트 신호라인(GL)이 각각 i번째, $(i-4T/7)$ 번째 및 $(i-4T/7-2T/7)$ 번째 게이트 신호라인(GL)을 뒤이어서 각각 시간 t5와 t6, t6와 t7 및 t7과 t8 사이에서 순차적으로 선택된다.

상술한 바와 같은 수직 스캐닝 구동회로(V)에 의한 해당 게이트 신호라인(GL)으로의 스캐닝 신호의 공급은 도 1에 도시된 외부처리회로에 의해서 조절되는데, 이 회로는 또한 화상신호 구동회로(He)에 데이터를 전달한다(도 4A 참조). 즉, 외부 처리회로는 또한 화상신호 구동회로(He)를 조절하여 스캐닝 신호의 공급에 동기하여 해당되는 드레인 신호라인(DL)에 화상신호를 전달하게 한다.

외부처리회로는 표준 음극선관(Cathode Ray Tube; CRT) 용의 적색, 녹색 및 청색의 입력신호에 해당하는 색채정보 데이터를 공급받게 되고 이 색채정보 데이터는 도 3에 도시된 필드 메모리(FM)에 저장된다. 필드 메모리(FM)는 액정 디스플레이 패널의 한 픽셀 영역에 기록될 픽셀 정보가 그 픽셀 영역에 해당하는 각각의 메모리 셀에 저장되도록 구성된다. 본 실시예에서는 필드 메모리(FM)의 각 셀에 저장되는 픽셀 정보가 3비트의 데이터를 이용하여 그레이 스케일을 나타내도록 구성되었고, 이에 따라 도 3에 도시된 바와 같은 경우, 액정 디스플레이 패널의 n번째 열의 i번째 픽셀 영역에 해당하는 n번째 열의 i번째 셀에 정보 (1, 0, 1)이 저장된다.

도 3에서는 그 한 예를 보여주기 위하여, 정보 (1, 1, 1)과 정보 (0, 0, 0)이 n번째 열의 $(i-4T/7)$ 번째 셀 및 n번째 열의 $(i-4T/7-2T/7)$ 번째 셀에 각각 저장되었다고 가정하였다. 필드 메모리(FM)의 다른 셀들에는 액정 디스플레이 패널의 각 해당 픽셀에 기록될 정보가 저장되나 이들에 대하여는 도 3에 도시하지 않았다.

이하의 설명에서는 상기의 예에서와 같이 저장된 필드 메모리(FM)의 n번째 열에 저장된 정보에 국한하여 설명한다. 상술한 t1 에서 t5까지의 단위 기본 스캐닝 주기(U)에 앞서, i번째 셀의 정보 (1, 0, 1)의 제 3비트 데이터 "1", $(i-4T/7)$ 번째 셀의 정보 (1, 1, 1)의 제 2비트 데이터 "1" 및 $(i-4T/7-2T/7)$ 번째 셀의 정보 (0, 0, 0)의 제 1비트 데이터 "0"이 화상신호 구동회로(He)로 순차적으로 전달된다. n번째 열의 정보와 마찬가지로 나머지 열들의 정보 또한 같은 방법으로 화상신호 구동회로(He)로 전달된다.

상술한 단위 기본 스캐닝 주기(U)에서는, i번째 게이트 신호라인이 선택되는 t1에서 t2까지의 시간 동안에 상술한 정보 "1"이 화상신호 구동회로(He)로부터 드레인 신호라인(DL)을 통해 n번째 열의 i번째 픽셀 영역의 픽셀전극(PX)에 공급되고, 이어서 $(i-4T/7)$ 번째 게이트 신호라인이 선택되는 t2에서 t3까지의 시간 동안에 상술한 정보 "1"이 화상신호 구동회로(He)로부터 드레인 신호라인(DL)을 통해 n번째 열의 $(i-4T/7)$ 번째 픽셀 영역의 픽셀전극(PX)에 공급되며, 뒤이어서 $(i-4T/7-2T/7)$ 번째 게이트 신호라인이 선택되는 t3에서 t4까지의 시간 동안에 상술한 정보 "0"이 화상신호 구동회로(He)로부터 드레인 신호라인(DL)을 통해 n번째 열의 $(i-4T/7-2T/7)$ 번째 픽셀 영역의 픽셀전극(PX)에 공급된다. 이어서, 다음에 이어지는 t5 에서 t8까지의 단위 기본 스캐닝 주기(U)에서는 $(i+1)$ 번째, $(i+1-4T/7)$ 번째 및 $(i+1-4T/7-2T/7)$ 번째 게이트 신호라인(GL)이 순차적으로 선택되고, 유사한 동작이 반복된다.

도 8에 도시된 바와 같이, 본 실시예에서는, 단위 기본 스캐닝 주기(U) 내에서 게이트 신호라인(GL)의 트리플렛(triplet)이 선택된다. 트리플렛을 형성하는 첫번째 게이트 신호라인(GL)이 i번째 게이트 신호라인(GL)이고, 트리플렛을 형성하는 두번째 게이트 신호라인(GL)이 $(i-4T/7)$ 번째 게이트 신호라인(GL)이며, 트리플렛을 형성하는 세번째 게이트 신호라인(GL)이 $(i-4T/7-2T/7)$ 번째 게이트 신호라인(GL)이다.

결과적으로, 도 8에 도시된 바와 같이, 각각의 게이트 신호라인(GL)은 한 필드주기에서 세 번씩 선택된다. i번째 게이트 신호라인을 예로 들어보면, i번째 게이트 신호라인은 먼저 트리플렛을 형성하는 첫번째 게이트 신호라인(GL)으로 선택되고, 이어서 $(i+4T/7)$ 번째 게이트 신호라인(GL)이 트리플렛을 형성하는 첫번째 게이트 신호라인(GL)으로 선택된 이후에 그 트리플렛을 형성하는 두번째 게이트 신호라인(GL)으로 다시 선택되며, 다시 $(i+2T/7)$ 번째 게이트 신호라인(GL)이 트리플렛을 형성하는 두번째 게이트 신호라인(GL)으로 선택된 이후에 그 트리플렛을 형성하는 세번째 게이트 신호라인(GL)으로 선택된다.

이제부터, 상술한 동작과정에 있어서 n번째 열의 i번째 픽셀 영역의 동작에 초점을 맞추어 살펴보기로 한다.

(i-4T/7)번째 게이트 신호라인(GL)은 상술한 t1 에서 t5까지의 단위 기본 스캐닝 주기(U)동안에 트리플렛을 형성하는 두 번째 게이트 신호라인(GL)으로 선택되고, 이어서 트리플렛을 형성하는 두 번째 게이트 신호라인(GL)은 한 줄씩 순차적으로 아래로 이동하여 4T/7라인에 해당하는 시간주기가 흐른 후, i번째 게이트 신호라인(GL)이 다시 선택된다. 이 경우, 도 3에 도시된 필드 메모리(FM)의 n번째 열의 i번째 셀에 저장된 제 2비트 데이터 "0"이 화상신호 구동회로(He)를 통해 픽셀 영역의 픽셀전극(PX)으로 공급된다. 그 때까지, 이 픽셀전극(PX)에는 정보 "1"이 기록되어 있는 상태이나, 상기의 데이터 공급 시점부터 정보 "1"은 정보 "0"으로 교체되게 된다.

여기서 n번째 열의 i번째 픽셀 영역의 동작을 다시 한 번 살펴본다.

(i-4T/7-2T/7)번째 게이트 신호라인(GL)은 상술한 t1 에서 t5까지의 단위 기본 스캐닝 주기(U)동안에 트리플렛을 형성하는 세 번째 게이트 신호라인(GL)으로 선택되고, 이어서 트리플렛을 형성하는 세 번째 게이트 신호라인(GL)은 한 줄씩 순차적으로 아래로 이동하여 (4T/7+ 2T/7)라인에 해당하는 시간주기가 흐른 후, i번째 게이트 신호라인(GL)이 다시 선택된다. 이 경우, 도 3에 도시된 필드 메모리(FM)의 n번째 열의 i번째 셀에 저장된 제 1비트 데이터 "1"이 화상신호 구동회로(He)를 통해 픽셀 영역의 픽셀전극(PX)으로 공급된다. 이 픽셀전극(PX)에는 이미 정보 "0"이 기록되어 있는 상태이나, 상기의 데이터 공급 시점부터 정보 "0"은 정보 "1"로 교체되게 된다.

이러한 방법으로 정보 "1", "0" 및 "1"은 n번째 열의 i번째 픽셀 영역에 순차적으로 기록되고, 뷰어(viewer)는 상기 정보에 기초하여 통합된 빛의 양을 그레이 스케일 레벨로서 인식한다. 이 경우, 첫 번째 정보 "1"이 기록되고 두 번째 정보 "0"이 기록되기까지의 시간간격은 4T/7라인에 해당하는 간격이고, 두 번째 정보 "0"이 기록되고 세 번째 정보 "1"이 기록되기까지의 시간간격은 2T/7라인에 해당하는 간격이며, 세 번째 정보 "1"이 기록되고 다음 정보가 기록되기까지의 시간간격은 T/7라인에 해당하는 간격이다.

도 8과 관련하여 위에서 설명한 바와 같이, 각 단위 기본 스캐닝 주기(U)동안의 게이트 신호라인(GL)의 선택은, 먼저 트리플렛을 형성하는 첫 번째 게이트 신호라인(GL)이 선택되고, 이어서 해당되는 데이터 기록시간의 간격에 따라 첫 번째 게이트 신호라인(GL)으로부터 4T/7라인 간격에 위치한 두 번째 게이트 신호라인(GL)이 선택되며, 뒤이어 두 번째 게이트 신호라인(GL)으로부터 2T/7라인 간격에 위치한 세 번째 게이트 신호라인(GL)이 선택된다.

이러한 구성에 의해, 첫 번째 정보(제 3비트 정보) "1"은 $2^{3-1} \times K$ 시간동안 그 기록이 보유되고, 두 번째 정보(제 2비트 정보) "0"은 $2^{2-1} \times K$ 시간동안 그 기록이 보유되며, 세 번째 정보(제 1비트 정보) "1"은 $2^{1-1} \times K$ 시간동안 그 기록이 보유된다. 여기서 K는 비례상수이다. 같은 동작이 나머지 픽셀 영역들에 대하여도 그대로 수행된다.

t1 부터 t5 까지의 시간 동안의 동작상태를 도 2에 도시된 타이밍 도표를 참고하여 도 1에 보여지는 n번째 열의 i번째 픽셀 영역(A)을 중심으로 자세하게 살펴보기로 한다.

(1) 먼저 t1의 시점에서는, 도 2에 도시된 펄스(P1)가 높아져서 i번째 게이트 신호라인의 전위가 높아지고, 이와 동시에 외부처리회로의 필드 메모리(FM)의 해당 위치(도 3 참조)에 저장된 정보 (1, 0, 1)의 제 3비트 정보 "1"에 기초하여 드레인 신호라인(DL)의 전위(potential)가 결정된다. 이 경우, 상기 비트 데이터가 "1"이므로 드레인 신호라인(DL)의 전위는 높아진다. 이에 따라, 3비트의 정보로 나타내어지는 그레이 스케일의 제 1부의 정보가 픽셀(A)에 기록된다.

(2) i번째 게이트 신호라인(GL)에 대한 스캐닝 신호가 액티브 레벨(즉, 높은 레벨)이므로, 이 라인에 위치하는 모든 박막 트랜지스터(TFT)가 ON 상태가 되고, 해당 드레인 신호라인(DL)의 전위가 해당되는 열의 픽셀에 기록되게 된다. 이 경우, n번째 열의 상기 드레인 신호라인(DL)의 전위가 높으므로 n번째 열의 i번째 행의 픽셀(A)에 높은 레벨이 기록된다.

(3) t2의 시점에서는, 펄스(P1)가 낮아져서 i번째 열의 모든 박막 트랜지스터(TFT)가 OFF 상태로 되고, i번째 열의 해당 픽셀들에 기록된 상태(state)가 i번째 열의 픽셀들이 다시 선택될 때까지 그대로 유지된다.

(4) 반면에, 상기 t2의 시점에서는, 도 2에 도시된 펄스(P2)가 (i-4T/7)번째 게이트 신호라인(GL)의 전위를 높이게 되어, (i-4T/7)번째 열의 모든 픽셀들의 박막 트랜지스터(TFT)가 ON 상태가 된다. 이와 동시에, 외부처리회로의 필드 메모리

(FM)의 해당 위치(도 3 참조)에 저장된 정보 (1, 1, 1)의 제 2비트 정보 "1"에 기초하여 드레인 신호라인(DL)의 전위가 결정된다. 이 경우, 상기 비트 데이터가 "1"이므로 드레인 신호라인(DL)의 전위는 높아진다. 이에 따라, 3비트의 정보로 나타내어지는 그레이 스케일의 제 2부의 정보가 픽셀(B)에 기록된다.

이에 따라, t2의 시점 이전에 픽셀(B)에 기록되어 있던 제 1부의 데이터(제 3 비트 정보 "1")는 이 시점에서 제 2부의 정보로 교체된다.

(5) 펄스(P2)가 낮아지는 t3의 시점에서는, (i-4T/7)번째 열의 모든 박막 트랜지스터(TFT)가 OFF 상태로 되고, (i-4T/7)번째 열의 해당 픽셀들에 기록된 상태가 (i-4T/7)번째 열의 픽셀들이 다시 선택될 때까지 그대로 유지된다.

(6) t3의 시점에서는, 도 2에 도시된 펄스(P3)가 (i-4T/7-2T/7)번째 게이트 신호라인(GL)의 전위를 높이기 되어, (i-4T/7-2T/7)번째 열의 모든 픽셀들의 박막 트랜지스터(TFT)가 ON 상태가 된다. 이와 동시에, 외부처리회로의 필드 메모리(FM)의 해당 위치(도 3 참조)에 저장된 정보 (0, 0, 0)의 제 1비트 정보 "0"에 기초하여 드레인 신호라인(DL)의 전위가 결정된다. 이 경우, 상기 비트 데이터가 "0"이므로 드레인 신호라인(DL)의 전위는 낮아진다. 이에 따라, 3비트의 정보로 나타내어지는 그레이 스케일의 제 3부의 정보가 픽셀(C)에 기록된다. 제 1부의 데이터(제 3 비트 정보 "0") 및 제 2부의 데이터(제 2 비트 정보 "0")는 t3의 시점 이전에 이미 픽셀(C)에 기록되었으므로, 뷰어(viewer)는 그 정보에 기초하여 통합된 빛의 양을 그레이 스케일 레벨로서 인식한다.

(7) 펄스(P3)가 낮아지는 t4의 시점에서는, (i-4T/7-2T/7)번째 열의 모든 박막 트랜지스터(TFT)가 OFF 상태로 되고, (i-4T/7-2T/7)번째 열의 해당 픽셀들에 기록된 상태가 (i-4T/7-2T/7)번째 열의 픽셀들이 다시 선택될 때까지 그대로 유지된다.

(8) t4 에서 t5 까지의 시간 동안에는 수직 스캐닝 구동회로(V)에 의해 게이트 신호라인(GL)의 선택이 (i+ 1)번째 게이트 신호라인(GL)으로 이동되게 되며, 다음에 이어지는 t5 부터 t9 까지의 단위 기본 스캐닝 주기(U)동안에는 도 2에 도시된 펄스들(P1, P2 및 P3)이 각각 (i+ 1)번째, (i+ 1-4T/7)번째 및 (i+ 1-4T/7-2T/7)번째의 게이트 신호라인(GL)들에 순차적으로 공급된다.

(9) t5 부터 t9 까지의 단위 기본 스캐닝 주기(U)동안에는 상기 (1)에서 (8)까지에서 설명된 것과 유사한 동작이 수행된다. (i+ 1)번째 열의 픽셀들 각각에는 해당 정보의 제 3 비트 데이터에 따른 전압이 공급되고, (i+ 1-4T/7)번째 열의 픽셀들 각각에는 해당 정보의 제 2 비트 데이터에 따른 전압이 공급되며, (i+ 1-4T/7-2T/7)번째 열의 픽셀들 각각에는 해당 정보의 제 1 비트 데이터에 따른 전압이 공급된다.

(10) 이후, 다중출력(multiple-output) 수직 스캐닝 구동회로(V)를 이용하여 게이트 신호라인(GL)의 선택을 한 번에 한 열씩 아래로 이동하면서 상술한 기록동작의 사이클을 반복한다.

도 5에서는 상술한 바와 같은 순서로 스캐닝이 수행될 때, 시간에 따른 픽셀(A)의 상태변화를 보여주고 있다. 여기서, 픽셀(A)은 상술한 바와 같이 정보 (1, 0, 1)로 표시되는 제 1 필드와 정보 (0, 1, 0) 및 (0, 1, 1)로 각각 표시되는 제 2 및 제 3 필드로 구성되는 그레이 스케일을 제공하는 것으로 가정하였다.

3 비트의 정보는 0차 부터 7차 까지의 그레이 스케일 레벨을 나타낼 수 있으며, 따라서 상기 픽셀(A)은 (1, 0, 1)로 표시되는 5차 그레이 스케일 레벨의 제 1 필드, (0, 1, 0)로 표시되는 2차 그레이 스케일 레벨의 제 2 필드 및 (0, 1, 1)로 표시되는 3차 그레이 스케일 레벨의 제 3 필드를 나타낸다.

[실시예 2]

도 6 및 도 7은 본 발명에 따른 액정 디스플레이장치의 다른 실시예의 구조 및 그에 사용되는 타이밍 도표를 보여주고 있는 도면으로 각각 도 1 및 도 2와 유사한 구조를 보여준다.

도 6에 도시되어 있듯이, 본 실시예에서는, 재설정(resetting)을 위한 펄스들(P8, P9 및 P10)을 추가로 선택한다.

본 실시예에서 단위 기본 스캐닝 주기(U)내에서 기록되는 픽셀열들의 트리플렛은 i번째, j번째 및 k번째 픽셀열들로 구성되고, 다음의 관계식을 만족시키도록 선택된다:

$$i - j > 4L,$$

$j - k > 2L$, 및

$T - (i - k) > L$.

상기의 식에서 L은 단위 기본 스캐닝 주기(U)내에서 기록되는 픽셀열들 사이에 존재하는 열 수의 최소값이다.

재설정 펄스들(P8, P9 및 P10)은 (i-4L)번째, (j-2L)번째 및 (k-L)번째 게이트 신호라인(GL)에 각각 공급된다. 도 7에 도시되어 있듯이, 재설정 펄스들(P8, P9 및 P10)이 높아질 때, 화상신호 처리회로가 화상 신호라인을 재설정 전위(예를 들면, 대향전극에 인가되는 전압(Vcom))로 설정하면, 상기 재설정 펄스들(P8, P9 및 P10)에 의해 픽셀 트랜지스터가 ON 상태인 모든 픽셀들이 재설정된다.

따라서, 제 3, 제 2 및 제 1 비트 데이터로 나타내어지는 펄스폭은 각각 4L, 2L 및 L이 된다.

(i-4L)번째, (j-2L)번째 및 (k-L)번째 게이트 신호라인(GL)에 각각 인가되는 재설정 펄스들(P8, P9 및 P10)은, 도 7에서 보여지듯이, 모두 동시에 높은 값으로 설정될 수도 있으며, 또는 특정한 단위 기본 스캐닝 주기(U)내에서 기록을 위해 선택된 펄스들(P1, P2 및 P3)과 재설정 펄스들(P8, P9 및 P10)이 낮은 값을 갖는 주기 동안의 서로 다른 시간에 각각 개별적으로 높은 값으로 설정될 수도 있다. 이 동작은 스캐닝 주기에서 실제 사용되지 않는 부분의 시간간격((i-4L)번째와 j번째 열 사이의 시간간격에 해당) 동안에 수행될 수 있다.

상기에서 정의된 픽셀열들의 총수 T가 260인 실제 설계의 경우에 있어서, 6비트의 데이터가 사용된다면 제6, 제5, 제4, 제3, 제2 및 제1 비트 데이터에는 각각 128, 64, 32, 16, 8 및 4개의 열들이 할당되며, 사용되는 열들의 총수는 252가 되고 8개의 열들이 남는다. 따라서, 제1 비트 데이터에 이어지는 네 열에 해당되는 시간이 지난 후, 모든 게이트 신호라인(GL)을 동시에 재설정하도록 선택하는 것이 효과적이다.

상기의 실시예들에서는 한 필드주기 내에서 각 픽셀에 이진신호가 기록되는 횟수가 3인 경우에 대해서만 설명하였지만 본 발명은 이에만 한정되는 것은 아니며 3보다 더 큰 경우에 대하여도 물론 적용할 수 있다.

상술한 실시예들은 액정 디스플레이장치에 관련하여 설명되었지만, 본 발명은 이에만 한정되는 것은 아니며, 전계발광(EL) 디스플레이장치와 같은 다른 디스플레이장치에 대해서도 사용될 수 있음은 언급할 필요가 없을 것이다.

발명의 효과

이상에서 설명에서 명백히 알 수 있듯이, 본 발명에 따른 디스플레이장치와 그 구동방법을 이용하면 수직 스캐닝 속도를 한 번에 한 필드만을 스캐닝하는 것과 동일하게 유지하면서도 펄스폭변조를 수행할 수 있다.

(57) 청구의 범위

청구항 1.

매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 선택하고,

상기 선택된 픽셀들 각각에 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서,

복수의 비트들에 의하여 표시되는 정보에 기초하여 한 필드주기내에서 각각의 픽셀에 여러 번에 걸쳐서 이진신호만을 기록하는 동작에 의해 그레이 스케일을 생성하며,

상기 각각의 픽셀에의 여러 번 기록하는 동작 간의 시간간격은 하나의 픽셀행과 상기 하나의 픽셀행의 직후에 선택되는 다른 하나의 픽셀행과의 사이의 거리의 선택에 의해서 순차적으로 짧아지도록 선택되는 것을 특징으로 하는 디스플레이장치의 구동방법.

청구항 2.

매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 선택하고,

상기 선택된 픽셀들 각각에 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서,

n개의 비트들에 의하여 표시되는 정보에 기초하여 한 필드주기내에서 각각의 픽셀에 n번에 걸쳐서 이진신호만을 기록하는 동작에 의해 그레이 스케일을 생성하며,

상기 각각의 픽셀에 n번에 걸쳐서 기록하는 동작 간의 시간간격은 하나의 픽셀행과 상기 하나의 픽셀행의 직후에 선택되는 다른 하나의 픽셀행과의 사이의 거리의 선택에 의해서 순차적으로 1/2로 짧아지도록 선택되는 것을 특징으로 하는 디스플레이장치의 구동방법.

청구항 3.

매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 선택하고,

상기 선택된 픽셀들 각각에 하나의 그레이 스케일에 해당하는 n 비트의 데이터 중의 각각의 한 비트에 해당하는 이진신호로 이루어진 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서,

복수의 그룹들 중의 하나를 형성하는 n 픽셀행들이 한 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택되고,

하나의 픽셀행과 그 전의 픽셀행과의 간격을 픽셀행수로 나타낼 때, 상기 복수의 그룹들 각각은 선행 픽셀행으로부터의 그 간격이 순차적으로 1/2로 작아지도록 위치되게 배열된 n 픽셀행들로 형성되어지며,

상기 단위 기본 스캐닝 주기들은 한 필드주기의 서브디비전이며,

이어서 상기 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n 픽셀행들이 상기 단위 기본 스캐닝 주기에 이어지는 다음 단위 기본 스캐닝 주기 내에서 상기 제 1의 열방향으로 순차적으로 선택되고,

같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n 픽셀행들의 순차적인 선택을 상기 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하여,

상기 복수의 그룹들 각각을 형성하는 n 픽셀행들 각각에 그에 해당하는 단위 기본 스캐닝 주기 내에서 상기 n 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 것을 특징으로 하는 디스플레이장치의 구동방법.

청구항 4.

매트릭스 어레이 형태의 픽셀들에서 픽셀들의 행을 선택하고,

상기 선택된 픽셀들 각각에 하나의 그레이 스케일에 해당하는 n비트의 데이터 중의 각각의 한 비트에 해당하는 이진신호로 이루어진 화상신호를 공급하는 단계로 구성되는 디스플레이장치의 구동방법에 있어서,

복수의 그룹들 중의 하나를 형성하는 n 픽셀행들이 제 1의 열방향으로 순차적으로 선택되고,

하나의 픽셀행과 그 전의 픽셀행과의 간격을 픽셀행수로 나타낼 때, 상기 복수의 그룹들 각각은 선행 픽셀행으로부터의 그 간격이 순차적으로 1/2로 작아지도록 위치되게 배열된 n 픽셀행들로 형성되어지며,

이어서 상기 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n 픽셀행들이 제 1의 열방향으로 순차적으로 선택되고,

같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n 픽셀행들의 순차적인 선택을 상기 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하여,

상기 복수의 그룹들 각각을 형성하는 n 픽셀행들 각각에 상기 n 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진 신호를 공급하는 것을 특징으로 하는 디스플레이장치의 구동방법.

청구항 5.

매트릭스 어레이 형태의 픽셀들에서 한 행의 픽셀들을 선택하여 상기 선택된 픽셀들 각각에 n비트의 데이터로 표시되는 그레이 스케일을 형성하는 화상신호를 공급하는 디스플레이장치에 있어서,

상기 디스플레이 장치는:

복수의 그룹들 중의 하나를 형성하는 n 픽셀행들을 한 필드주기의 서브디비전을 형성하고 있는 단위 기본 스캐닝 주기들 중 하나의 단위 기본 스캐닝 주기 내에서 제 1의 열방향으로 순차적으로 선택하여,

하나의 픽셀행과 그 전의 픽셀행과의 간격을 픽셀행수로 나타낼 때, 상기 복수의 그룹들 각각은 선행 픽셀행으로부터의 그 간격이 순차적으로 1/2로 작아지도록 위치되게 배열된 n 픽셀행들로 형성되어지며,

이어서 상기 제 1의 열방향과 반대되는 제 2의 열방향으로 한 행 이동된 다른 그룹을 형성하는 n 픽셀행들을 상기 단위 기본 스캐닝 주기에 이어지는 다음 단위 기본 스캐닝 주기 내에서 상기 제 1의 열방향으로 순차적으로 선택하고,

같은 방법으로 상기 복수의 그룹들 각각을 형성하는 n 픽셀행들의 순차적인 선택을 상기 제 2의 열방향으로 한 번에 한 행씩 이동하며 반복하는 스캐닝 구동회로와;

상기 복수의 그룹들 각각을 형성하는 n 픽셀행들 각각에 해당 단위 기본 스캐닝 주기 내에서 상기 n 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로;

를 포함하여 구성되는 것을 특징으로 하는 디스플레이장치.

청구항 6.

액정 디스플레이장치에 있어서,

상기 액정 디스플레이 장치는,

서로 대향하고 있는 한 쌍의 기관과;

상기 한 쌍의 기관 사이에 끼워진 액정층과;

상기 한 쌍의 기관 중 하나의 기관의 액정층과 접하는 쪽의 표면에 한 방향으로 연장되어 형성되어 상기 연장되는 방향과 교차하는 다른 방향으로 배열되는 다수의 게이트 신호라인과;

상기 게이트 신호라인과 교차하도록 배열되는 다수의 드레인 신호라인과;

두 개의 인접한 상기 게이트 신호라인과 두 개의 인접한 상기 드레인 신호라인에 의하여 둘러싸여 형성되는 다수의 픽셀영역으로 구성되되,

상기 다수의 픽셀영역 각각에는 상기 게이트 신호라인으로부터의 스캐닝 신호에 의하여 구동되는 스위칭 소자와, 상기 드레인 신호라인으로부터 상기 스위칭 소자를 통해 전달되는 화상신호를 공급받는 픽셀전극이 구비되며;

상기 다수의 게이트 신호라인들 중, 복수의 그룹들 중의 하나를 형성하는 복수의 게이트 신호라인들을 한 단위 스캐닝 주기 내에서 상기 다른 방향과 평행한 제 1의 방향으로 순차적으로 스캐닝하여,

하나의 게이트 신호라인과 그 전의 게이트 신호라인의 간격을 게이트 신호라인수로 나타낼 때, 상기 복수의 그룹들 각각은 선행 게이트 신호라인으로부터의 그 간격이 순차적으로 1/2로 작아지도록 위치되게 배열된 복수의 게이트 신호라인들로 형성되며,

이어서 상기 제 1의 방향과 반대되는 제 2의 방향으로 한 게이트 신호라인 이동된 다른 그룹을 형성하는 복수의 게이트 신호라인들을 상기 단위 스캐닝 주기에 이어지는 다음 단위 스캐닝 주기 내에서 상기 제 1의 방향으로 순차적으로 스캐닝하고,

같은 방법으로 상기 복수의 그룹들 각각을 형성하는 복수의 게이트 신호라인들의 순차적인 선택을 상기 제 2의 방향으로 한 번에 한 게이트 신호라인씩 이동하며 반복하는 스캐닝 구동회로와;

각 픽셀의 그레이 스케일을 나타내는 n비트의 디스플레이 데이터를 공급받아 해당 단위 스캐닝 주기 내에서 상기 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여, 해당되는 복수의 드레인 신호라인들 각각에 상기 n 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로;

를 포함하여 구성되는 것을 특징으로 하는 액정 디스플레이장치.

청구항 7.

액정 디스플레이장치에 있어서,

상기 액정 디스플레이 장치는,

서로 대향하고 있는 한 쌍의 기판과;

상기 한 쌍의 기판 사이에 끼워진 액정층과;

상기 한 쌍의 기판 중 하나의 기판의 액정층과 접하는 쪽의 표면에 한 방향으로 연장되어 형성되어 상기 연장되는 방향과 교차하는 다른 방향으로 배열되는 다수의 게이트 신호라인과;

상기 게이트 신호라인과 교차하도록 배열되는 다수의 드레인 신호라인과;

두 개의 인접한 상기 게이트 신호라인과 두 개의 인접한 상기 드레인 신호라인에 의하여 둘러싸여 형성되는 다수의 픽셀영역으로 구성되며,

상기 다수의 픽셀영역 각각에는 상기 게이트 신호라인으로부터의 스캐닝 신호에 의하여 구동되는 스위칭 소자와, 상기 드레인 신호라인으로부터 상기 스위칭 소자를 통해 전달되는 화상신호를 공급받는 픽셀전극이 구비되며;

상기 다수의 게이트 신호라인들 중, 복수의 그룹들 중의 하나를 형성하는 복수의 게이트 신호라인들을 한 단위 스캐닝 주기 내에서 상기 다른 방향과 평행한 제 1의 방향으로 순차적으로 스캐닝하여,

하나의 게이트 신호라인과 그 전의 게이트 신호라인의 간격을 게이트 신호라인수로 나타낼 때, 상기 복수의 그룹들 각각은 선행 게이트 신호라인으로부터의 그 간격이 순차적으로 1/2로 작아지도록 위치되게 배열된 복수의 게이트 신호라인들로 형성되며,

이어서 상기 제 1의 방향과 반대되는 제 2의 방향으로 한 게이트 신호라인 이동된 다른 그룹을 형성하는 복수의 게이트 신호라인들을 상기 단위 스캐닝 주기에 이어지는 다음 단위 스캐닝 주기 내에서 상기 제 1의 방향으로 순차적으로 스캐닝하고,

같은 방법으로 상기 복수의 그룹들 각각을 형성하는 복수의 게이트 신호라인들의 순차적인 선택을 상기 제 2의 방향으로 한 번에 한 게이트 신호라인씩 이동하며 반복하는 스캐닝 구동회로와;

각 픽셀의 그레이 스케일을 나타내는 n비트의 디스플레이 데이터를 필드 메모리로부터 공급받아 해당 단위 스캐닝 주기 내에서 상기 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여, 해당되는 복수의 드레인 신호라인들 각각에 상기 n개의 비트 데이터 중, 해당되는 각각 다른 비트위치에 따른 이진신호를 공급하는 화상신호 구동회로와;

픽셀들에 기록될 그레이 스케일을 나타내는 복수의 n비트 정보들을 저장하고 상기 복수의 게이트 신호라인의 순차적인 스캐닝에 동기하여 해당되는 n비트 정보를 출력하는 필드 메모리;

를 포함하여 구성되는 것을 특징으로 하는 액정 디스플레이장치

청구항 8.

청구항 6에 있어서,

상기 스캐닝 구동회로 및 상기 화상신호 구동회로는 상기 한 쌍의 서로 대향하는 기관 중의 한 기관 위에 형성되는 것을 특징으로 하는 액정 디스플레이장치.

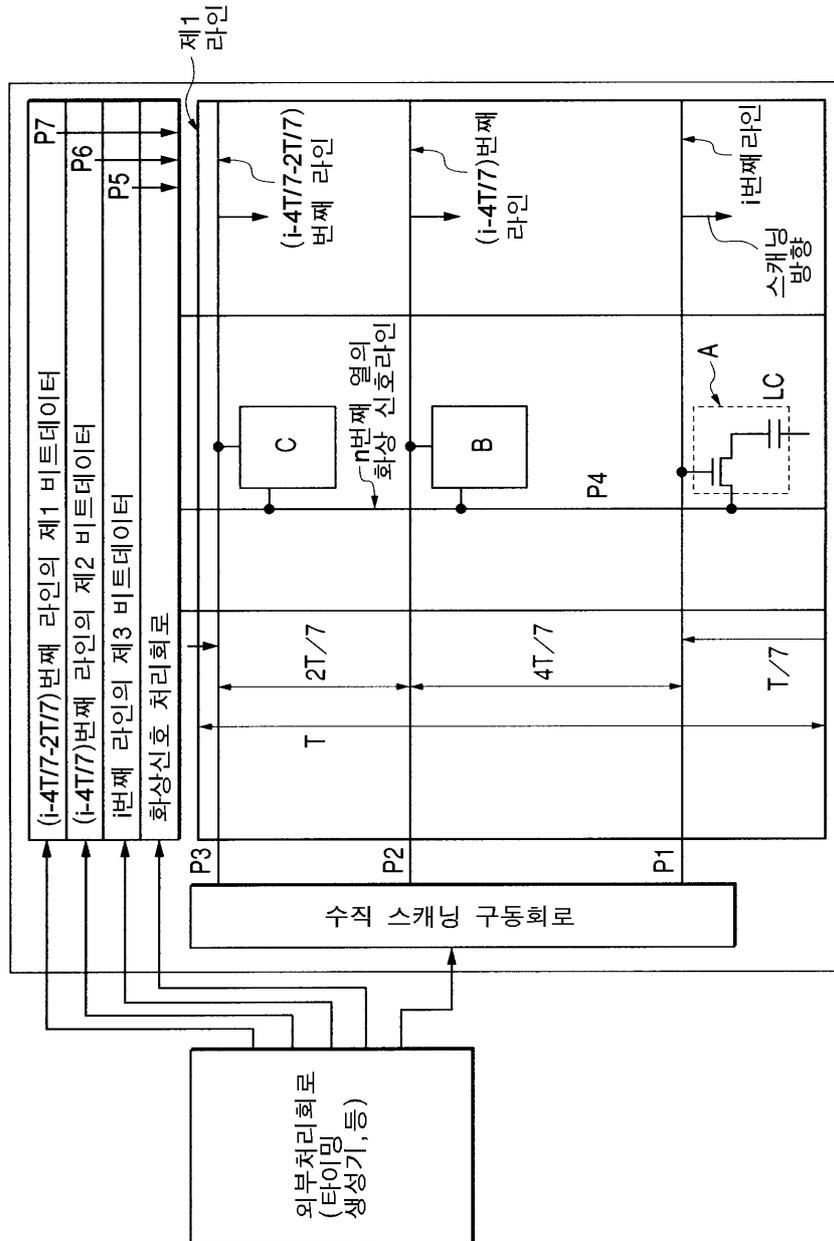
청구항 9.

청구항 7에 있어서,

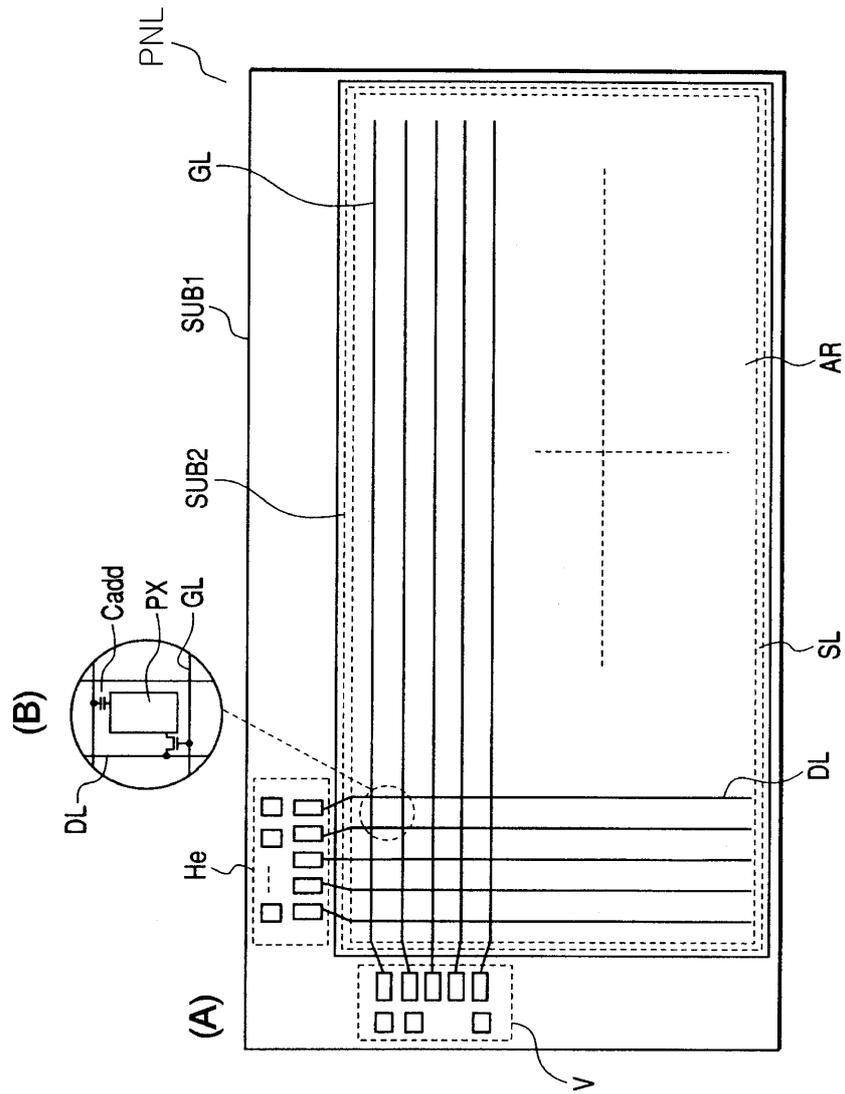
상기 스캐닝 구동회로 및 상기 화상신호 구동회로는 상기 한 쌍의 서로 대향하는 기관 중의 한 기관 위에 형성되는 것을 특징으로 하는 액정 디스플레이장치.

도면

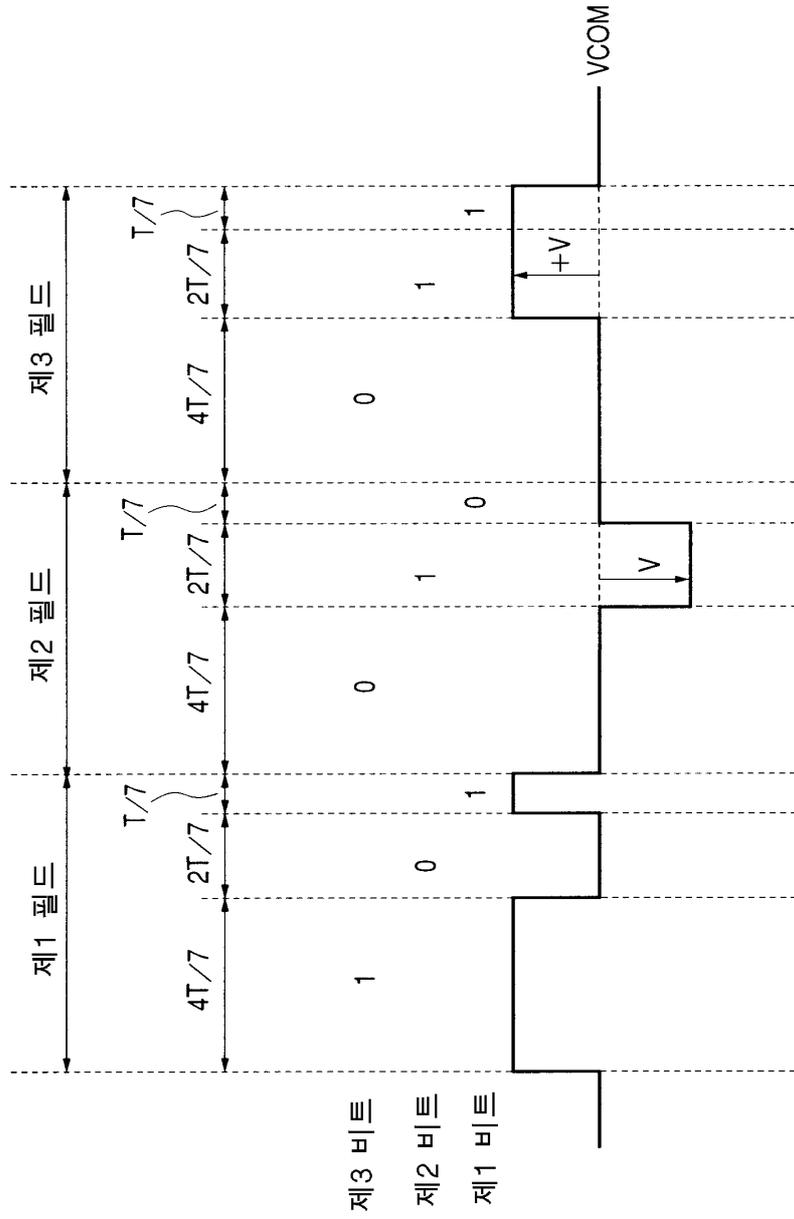
도면1



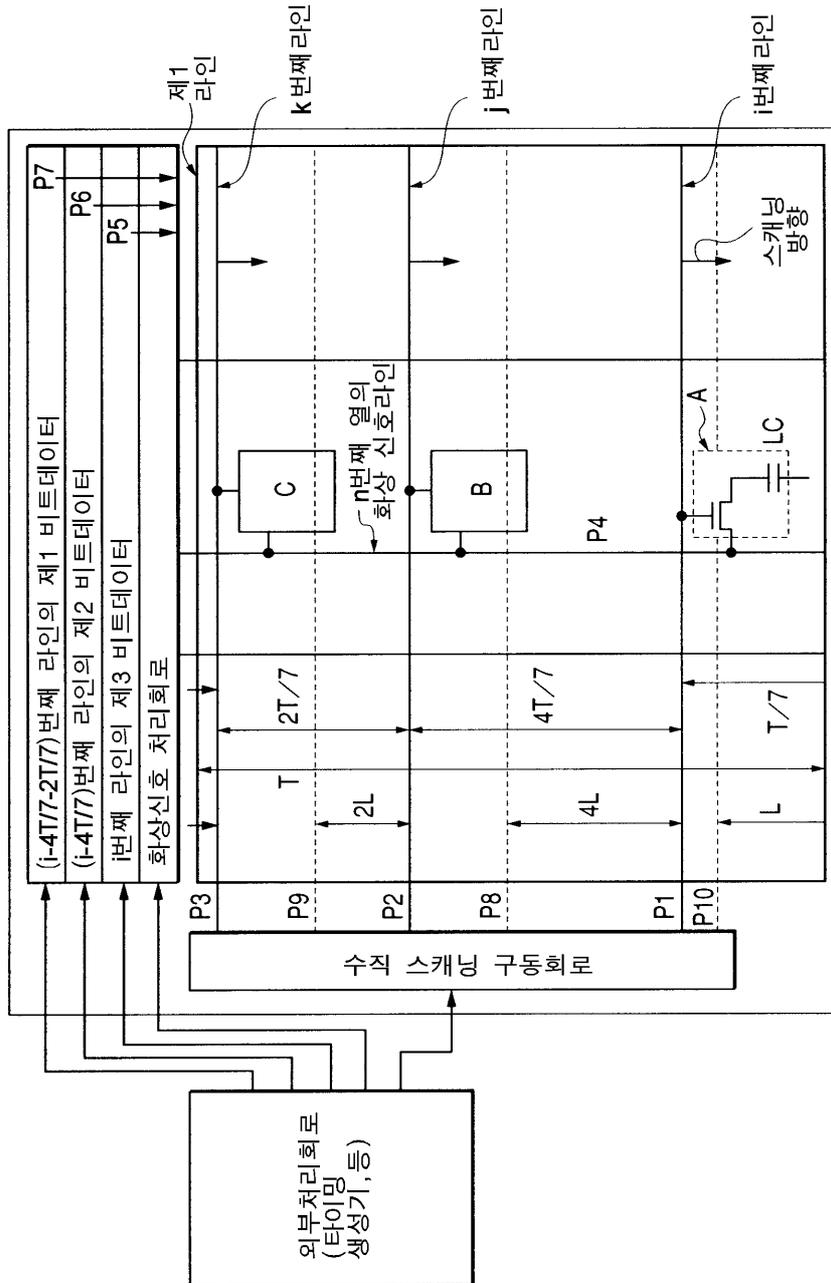
도면4



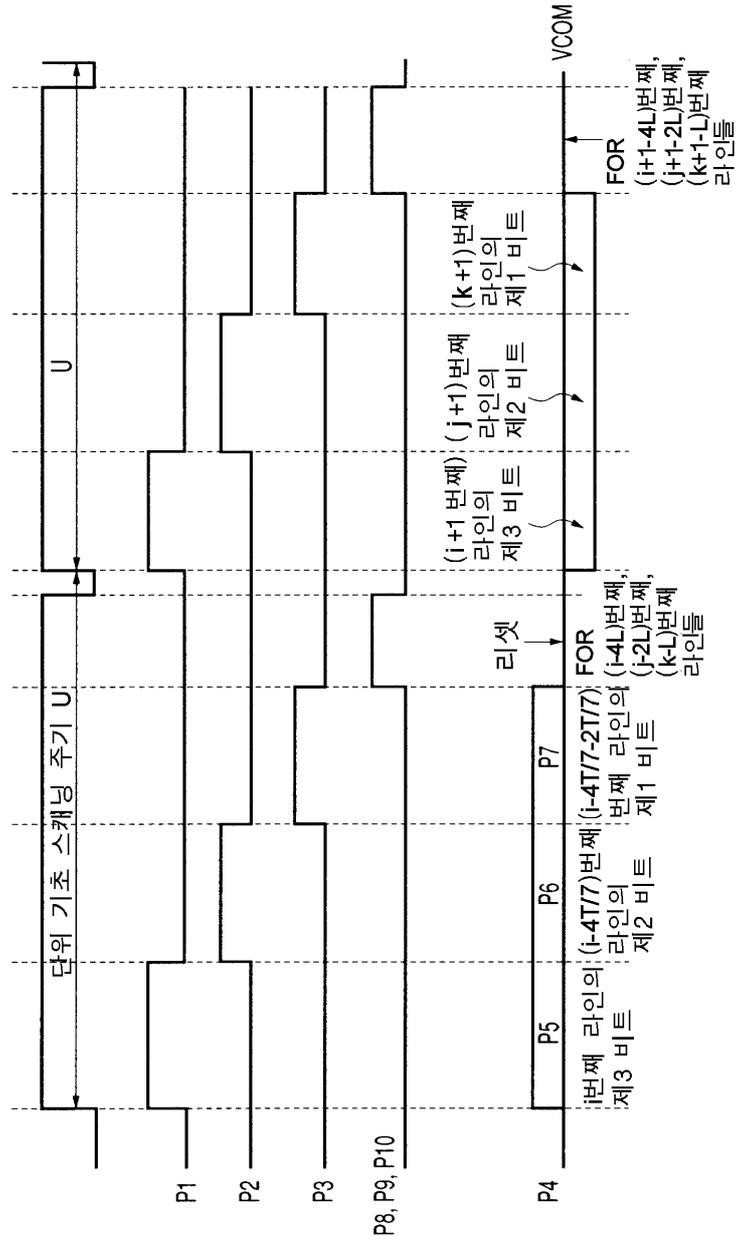
도면5



도면6



도면7



도면8

